

Franco

DISEÑO CON AMPLIFICADORES OPERACIONALES
Y CIRCUITOS INTEGRADOS ANALÓGICOS

DISEÑO CON AMPLIFICADORES OPERACIONALES Y CIRCUITOS INTEGRADOS ANALÓGICOS

3a. edición



3a. edición

Mc
Graw
Hill

Mc
Graw
Hill

Sergio Franco



Diseño con amplificadores operacionales y circuitos integrados analógicos

Tercera edición

Sergio Franco
San Francisco State University

Traducción
Javier Enríquez Brito
Traductor profesional

Revisión técnica

Dr. J. M. David Báez López
Profesor titular
Departamento de Ingeniería Electrónica
Escuela de Ingeniería
Universidad de las Américas, Puebla

M. I. Luis Arturo Haro Ruiz
Coordinador de la carrera de Ingeniero Eléctrico Electrónico
Facultad de Ingeniería
Universidad Nacional Autónoma de México



MÉXICO • BOGOTÁ • BUENOS AIRES • CARACAS • GUATEMALA
LISBOA • MADRID • NUEVA YORK • SAN JUAN • SANTIAGO
AUCKLAND • LONDRES • MILÁN • MONTREAL • NUEVA DELHI
SAN FRANCISCO • SINGAPUR • ST. LOUIS • SIDNEY • TORONTO

Gerente de división: Leonardo Newball González
Gerente de producto: Javier Reyes Martínez
Editor de desarrollo: Sergio Campos Peláez
Supervisor de producción: Zeferino García García

**DISEÑO CON AMPLIFICADORES OPERACIONALES
Y CIRCUITOS INTEGRADOS ANALÓGICOS**
Tercera edición

Prohibida la reproducción total o parcial de esta obra,
por cualquier medio, sin autorización escrita del editor.

 **McGraw-Hill
Interamericana**

DERECHOS RESERVADOS © 2005, respecto a la primera edición en español por
McGRAW-HILL INTERAMERICANA EDITORES, S.A. de C.V.

A Subsidiary of The McGraw-Hill Companies, Inc.

Cedro Núm. 512, Col. Atlampa

Delegación Cuauhtémoc

06450, México, D.F.

Miembro de la Cámara Nacional de la Industria Editorial Mexicana. Reg. Núm. 736

ISBN 13: 978-970-10-4595-4

ISBN 10: 970-10-4595-5

Traducido de la tercera edición en inglés de la obra: DESIGN WITH OPERATIONAL
AMPLIFIERS AND ANALOG INTEGRATED CIRCUITS, THIRD EDITION.

Published by McGraw-Hill, a business unit of The McGraw-Hill Companies, Inc.

Copyright © 2002, 1998, by The McGraw-Hill Companies, Inc. All rights reserved.

ISBN: 007-232084-2

1234567890

09876432105

Impreso en México
Impreso por Programas Educativos S.A. de C.V.

*Printed in Mexico
Printed by Programas Educativos S.A. de C.V.*

ACERCA DEL AUTOR

Sergio Franco es profesor de Ingeniería Eléctrica en San Francisco State University. Nació en Friuli, Italia, y obtuvo su Ph.D. en la Universidad de Illinois en Urbana-Champaign. Además de profesor, el doctor Franco es consultor de la industria, ya que antes de ejercer la docencia, acumuló una gran experiencia en la industria, y además publicó trabajos en áreas tan diversas como la física del estado sólido, el reconocimiento de patrones, la música electrónica, el diseño de circuitos integrados, la medicina, los productos de consumo y la electrónica automotriz. El doctor Franco también es autor del libro de texto denominado *Electric Circuit fundamentals*, publicado por la editorial Oxford University Press en 1995.

CONTENIDO

Prefacio	ix
1. Fundamentos de los amplificadores operacionales	1
1.1 Fundamentos de los amplificadores	2
1.2 El amplificador operacional	5
1.3 Configuraciones básicas de amp op	8
1.4 Análisis del circuito del amp op ideal	15
1.5 Retroalimentación negativa	23
1.6 Retroalimentación en circuitos amp op	30
1.7 La ganancia de lazo	38
1.8 Energizar los amp op	43
Problemas	49
Bibliografía	60
Apéndice 1A: Valores estándar de resistores	60
2. Circuitos con retroalimentación resistiva	63
2.1 Convertidores corriente a voltaje	64
2.2 Convertidores voltaje a corriente	66
2.3 Amplificadores de corriente	74
2.4 Amplificadores de diferencias	76
2.5 Amplificadores de instrumentación	83
2.6 Aplicaciones en instrumentación	90
2.7 Amplificadores de puente transductor	96
Problemas	102
Referencias	109
3. Filtros activos: Parte I	111
3.1 La función de transferencia	114
3.2 Filtros activos de primer orden	119
3.3 Aplicaciones de los filtros de audio	127
3.4 Respuestas estándar de segundo orden	132
3.5 Filtros <i>KRC</i>	139
3.6 Filtros de retroalimentación múltiple	146
3.7 Filtros de variable de estado y bicuadráticos (Bicudad)	150
3.8 Sensibilidad	156
Problemas	159
Referencias	165
4. Filtros activos: Parte II	167
4.1 Aproximaciones de filtros	168
4.2 Diseño en cascada	173
4.3 Convertidores generalizados de impedancia	182
4.4 Diseño directo	188

4.5	Capacitores conmutados	194
4.6	Filtros de capacitores conmutados	199
4.7	Filtros SC universales	206
	Problemas	211
	Referencias	217
5.	Limitaciones estáticas de amps op	219
5.1	Diagrama simplificado del circuito amp op	220
5.2	Corrientes de polarización y desvío de entrada	225
5.3	Amp op de baja corriente de polarización de entrada	229
5.4	Voltaje de desvío de entrada	234
5.5	Amp op de bajo voltaje de desvío de entrada	239
5.6	Compensación del error de desvío de entrada	244
5.7	Especificaciones máximas	249
	Referencias	257
	Apéndice 5A: Hojas de datos del amp op $\mu A741$	258
6.	Limitaciones dinámicas de los amps op	267
6.1	Respuesta de lazo abierto	268
6.2	Respuesta de lazo cerrado	272
6.3	Impedancias de entrada y salida	278
6.4	Respuesta transitoria	284
6.5	Efecto del GBP finito sobre los circuitos integradores	292
6.6	Efecto del GBP finito sobre los filtros	298
6.7	Amplificadores de retroalimentación de corriente	303
	Problemas	313
	Referencias	319
7.	Ruido	321
7.1	Propiedades del ruido	323
7.2	Dinámica del ruido	327
7.3	Fuentes del ruido	332
7.4	Ruido en los amps op	339
7.5	Ruido en amplificadores de fotodiodo	346
7.6	Amps op de bajo ruido	350
	Problemas	354
	Referencias	357
8.	Estabilidad	359
8.1	El problema de la estabilidad	359
8.2	Estabilidad en circuitos amps op de GBP constante	367
8.3	Compensación interna de frecuencia	377
8.4	Compensación externa de frecuencia	386
8.5	Estabilidad en circuitos CFA	393
8.6	Amplificadores compuestos	396
	Problemas	401
	Referencias	408
9.	Circuitos no lineales	411
9.1	Comparadores de voltaje	411
9.2	Aplicaciones de los comparadores	420
9.3	Disparadores Schmitt	429

9.4	Rectificadores de precisión	435
9.5	Interruptores analógicos	441
9.6	Detectores de pico	446
9.7	Amplificadores de muestreo y retención	450
	Problemas	456
	Referencias	462
10.	Generadores de señal	463
10.1	Generadores de onda senoidal	465
10.2	Multivibradores	471
10.3	Temporizadores monolíticos	480
10.4	Generadores de onda triangular	486
10.5	Generadores de onda de diente de sierra	490
10.6	Generadores monolíticos de forma de onda	493
10.7	Convertidores <i>V-F</i> y <i>F-V</i>	501
	Problemas	507
	Referencias	512
11.	Referencias y reguladores de voltaje	513
11.1	Especificaciones de rendimiento	514
11.2	Referencias de voltaje	520
11.3	Aplicaciones de las referencias de voltaje	527
11.4	Reguladores lineales	534
11.5	Aplicaciones de los reguladores lineales	541
11.6	Reguladores de conmutados	549
11.7	Reguladores conmutados monolíticos	559
	Problemas	567
	Referencias	572
12.	Convertidores D-A y A-D	575
12.1	Especificaciones de rendimiento	577
12.2	Técnicas de conversión D-A	583
12.3	Aplicaciones del dac multiplicador	596
12.4	Técnicas de conversión A-D	601
12.5	Convertidores de sobremuestreo	612
	Problemas	620
	Referencias	623
13.	Amplificadores no lineales y lazos por amarre de fase	625
13.1	Amplificadores log y antilog	625
13.2	Multiplicadores analógicos	633
13.3	Amplificadores operacionales de transconductancia	638
13.4	Lazos por amarre de fase	646
13.5	PLL monolíticos	654
	Problemas	662
	Referencias	665
	Índice analítico	667

PREFACIO

Durante las últimas décadas se ha profetizado que en el futuro será poca la necesidad de circuitos analógicos, debido al avance de la electrónica digital. Lejos de cumplirse dichas afirmaciones, se han generado algunas controversias con epítomes tales como: "Si no se puede hacer con algo digital, se hará con algo analógico". Si a esto se añade la concepción errónea tan extendida de que el diseño analógico, en comparación con el digital parece ser más un arte arcano que una ciencia sistemática, ¿qué podrá concluir de esta polémica el lector confundido? ¿Es mejor tomar un curso en electrónica analógica, o centrarse sólo en lo digital?

Sin duda, muchas funciones que antes eran del dominio de la electrónica analógica, hoy se realizan en forma digital; es el caso del audio digital, donde las señales analógicas que producen micrófonos y otros transductores acústicos se acondicionan en forma adecuada por medio de amplificadores y filtros, y luego se convierten a formato digital para otros procedimientos adicionales, como mezclado, edición y creación de efectos especiales, así como para efectos de transmisión, almacenamiento y recuperación y, por último, la información digital se convierte de nuevo a señales analógicas que se ejecutan en las bocinas. Una de las razones principales para realizar tantas funciones en forma digital, es la confiabilidad y flexibilidad que proporcionan los circuitos digitales. Sin embargo, el mundo físico es inherentemente analógico, lo cual indica que siempre habrá necesidad de circuitos analógicos que condicionen señales físicas, como las que se asocian con transductores, así como para convertir la información de analógica a digital, para su procesamiento, y de nuevo de digital a analógica para reutilizarla en diversas aplicaciones. Es más, cada día aparecen aplicaciones nuevas en las que la velocidad y potencia requeridas hacen más ventajoso el empleo de funciones analógicas, como es el caso de las comunicaciones inalámbricas. Muchas aplicaciones actuales se optimizan por medio de circuitos y sistemas integrados en modo mixto (CI de modo mixto), que se basan en circuitos analógicos como interfaz con el mundo exterior, y circuitos digitales para el procesamiento y control. Aun cuando los circuitos analógicos constituyen sólo una pequeña área de los chips, con frecuencia representan la parte más desafiante del diseño, así como el factor limitante del rendimiento del sistema. Al respecto, es al diseñador analógico a quien se solicita dar soluciones a la tarea de realizar funciones analógicas para tecnologías digitales; ejemplos de esto son las técnicas de capacitores conmutados y las técnicas sigma-delta en la conversión de datos. Con base en lo anterior, persistirá la necesidad de diseñadores analógicos competentes. Incluso los circuitos netamente digitales, en sus límites de operación, muestran un comportamiento analógico. En consecuencia, el conocimiento de principios y técnicas de diseño analógico constituye un activo valioso en el diseño de cualquier CI, tanto digital como analógico.

EL LIBRO

El objetivo de este libro es describir los principios analógicos generales y las metodologías de diseño con el uso de dispositivos y aplicaciones prácticos. Se concibe como un texto

PREFACIO

Durante las últimas décadas se ha profetizado que en el futuro será poca la necesidad de circuitos analógicos, debido al avance de la electrónica digital. Lejos de cumplirse dichas afirmaciones, se han generado algunas controversias con epítomes tales como: "Si no se puede hacer con algo digital, se hará con algo analógico". Si a esto se añade la concepción errónea tan extendida de que el diseño analógico, en comparación con el digital parece ser más un arte arcano que una ciencia sistemática, ¿qué podrá concluir de esta polémica el lector confundido? ¿Es mejor tomar un curso en electrónica analógica, o centrarse sólo en lo digital?

Sin duda, muchas funciones que antes eran del dominio de la electrónica analógica, hoy se realizan en forma digital; es el caso del audio digital, donde las señales analógicas que producen micrófonos y otros transductores acústicos se acondicionan en forma adecuada por medio de amplificadores y filtros, y luego se convierten a formato digital para otros procedimientos adicionales, como mezclado, edición y creación de efectos especiales, así como para efectos de transmisión, almacenamiento y recuperación y, por último, la información digital se convierte de nuevo a señales analógicas que se ejecutan en las bocinas. Una de las razones principales para realizar tantas funciones en forma digital, es la confiabilidad y flexibilidad que proporcionan los circuitos digitales. Sin embargo, el mundo físico es inherentemente analógico, lo cual indica que siempre habrá necesidad de circuitos analógicos que condicionen señales físicas, como las que se asocian con transductores, así como para convertir la información de analógica a digital, para su procesamiento, y de nuevo de digital a analógica para reutilizarla en diversas aplicaciones. Es más, cada día aparecen aplicaciones nuevas en las que la velocidad y potencia requeridas hacen más ventajoso el empleo de funciones analógicas, como es el caso de las comunicaciones inalámbricas. Muchas aplicaciones actuales se optimizan por medio de circuitos y sistemas integrados en modo mixto (CI de modo mixto), que se basan en circuitos analógicos como interfaz con el mundo exterior, y circuitos digitales para el procesamiento y control. Aun cuando los circuitos analógicos constituyen sólo una pequeña área de los chips, con frecuencia representan la parte más desafiante del diseño, así como el factor limitante del rendimiento del sistema. Al respecto, es al diseñador analógico a quien se solicita dar soluciones a la tarea de realizar funciones analógicas para tecnologías digitales; ejemplos de esto son las técnicas de capacitores conmutados y las técnicas sigma-delta en la conversión de datos. Con base en lo anterior, persistirá la necesidad de diseñadores analógicos competentes. Incluso los circuitos netamente digitales, en sus límites de operación, muestran un comportamiento analógico. En consecuencia, el conocimiento de principios y técnicas de diseño analógico constituye un activo valioso en el diseño de cualquier CI, tanto digital como analógico.

EL LIBRO

El objetivo de este libro es describir los principios analógicos generales y las metodologías de diseño con el uso de dispositivos y aplicaciones prácticos. Se concibe como un texto

para los cursos de licenciatura y posgrado de diseño y aplicaciones de circuitos integrados analógicos (CI analógicos), así como una referencia para los ingenieros en su práctica profesional. Por lo tanto, se requiere que el lector haya seguido un curso introductorio de electrónica, que le permita lograr un buen desempeño en las técnicas de análisis en el dominio de la frecuencia, y que posea conocimientos básicos de PSpice. Aunque el libro incluye material suficiente para un curso de dos semestres, también puede emplearse en cursos de un semestre seleccionando los temas apropiados. El proceso de selección se facilita porque tanto el libro como sus capítulos individuales se diseñaron en general para pasar de lo simple a lo complejo.

En la San Francisco State University, el autor emplea el texto para una secuencia de dos cursos semestrales, uno de nivel licenciatura y otro para los estudiantes de posgrado. En el curso de licenciatura se deben incluir los capítulos 1 a 3, 5 y 6, y la mayor parte de los capítulos 9 y 10; para el nivel de posgrado, todo el texto. En el nivel de licenciatura los estudiantes toman al mismo tiempo un curso de fabricación y diseño de CI analógicos. Para un empleo adecuado de los CI analógicos, es importante que el usuario conozca su funcionamiento interno, al menos en forma cualitativa. Para esto, el texto proporciona explicaciones intuitivas de los factores tecnológicos y de circuitos que intervienen en una decisión de diseño.

La tercera edición conserva las características que diferenciaron a la segunda edición de la primera: mejoras pedagógicas considerables, inclusión de simulaciones en PSpice, e incluye un número mayor de temas, como: amplificadores de retroalimentación de corriente, reguladores conmutados, convertidores sigma-delta y lazos por amarre de fase. Además, se han incluido conceptos de retroalimentación negativa haciendo más énfasis en ellos, y el número de problemas al final de los capítulos aumentó 10% para alcanzar un total de 579. Aunque muchos lectores preferirán usar versiones de PSpice para Windows, después de muchas deliberaciones se decidió conservar la versión en red de la segunda edición debido a sus ventajas pedagógicas. Sin embargo, el lector interesado puede encontrar los ejemplos del libro en versiones para Windows en el sitio Web //www.mhhe.com/franco.

El deseo de encauzar principios generales y duraderos que trasciendan las tendencias tecnológicas más recientes, motivó la elección de dispositivos y tecnologías bien establecidos y documentados con amplitud para ilustrarlos. Sin embargo, cuando es necesario se advierte al lector sobre alternativas más actuales, así como de las fuentes bibliográficas respectivas.

UNA MIRADA AL CONTENIDO

Aunque no se indica en forma explícita, el libro está constituido por tres partes. En la primera (capítulos 1 a 4), se introducen los conceptos fundamentales y las aplicaciones basadas en los amp op como el dispositivo ideal predominante. Se considera que el lector necesita adquirir suficiente confianza para enfrentar situaciones con amp op ideales (o casi ideales), antes de enfrentar y resolver las consecuencias de las limitaciones de los dispositivos en la práctica. Las limitantes son el tema de la segunda parte (capítulos 5 a 8), que las describe con mayor detalle que las ediciones anteriores. La última parte (capítulos 9 a 13), aprovecha la madurez y el criterio que el lector haya desarrollado en las primeras partes, para encauzarlo hacia una variedad de aplicaciones orientadas al diseño. A continuación se describe el material que cubre cada capítulo.

El capítulo 1 repasa los conceptos básicos de los amplificadores, incluso el de retroalimentación negativa. Se pone gran énfasis en la ganancia de lazo T, como medida del rendimiento del circuito. Se introduce al estudiante a modelos sencillos en PSpice, los cuales serán más elaborados conforme progresa en el libro. Aquellos profesores que piensen

que el estudio de la ganancia de lazo resulta abrumador en un punto tan temprano del libro, pueden saltarlo para regresar después, en el momento que lo consideren apropiado. Los reacomodos de este tipo se facilitan por el hecho de que las secciones y capítulos individuales se diseñaron para ser tan independientes como sea posible uno del otro; es más, los problemas de final de capítulo están agrupados por sección.

El capítulo 2 trata de los convertidores $I-V$, $V-I$ e $I-I$, junto con varios amplificadores transductores y de instrumentación. El capítulo se centra en las topologías de retroalimentación y el papel de la ganancia de lazo T .

El capítulo 3 cubre los filtros de primer orden, los filtros de audio y los de segundo orden, tales como el KRC , retroalimentación múltiple, de variables de estado y topología bicuadrática. Este capítulo remarca los conceptos de sistemas del plano complejo, y concluye con las sensibilidades de los filtros.

El lector que desee profundizar en el tema de los filtros, encontrará de utilidad el capítulo 4, que cubre la síntesis de filtros de orden mayor con el uso de los enfoques, tanto de cascada como directo. Más aún, estos enfoques se presentan tanto para el caso de filtros activos RC como para el de capacitores conmutados (SC).

El capítulo 5 estudia los errores de los $amp\ op$ atribuibles a la entrada, como V_{OS} , I_B , I_{OS} , $CMRR$, $PSRR$ y de marcha, con sus límites operacionales. Se introduce al lector en la interpretación de hojas de datos, macromodelos de PSpice, así como a tecnologías y topologías diferentes.

El capítulo 6 se refiere a las limitaciones dinámicas en los dominios tanto de la frecuencia como del tiempo, y describe el efecto que tienen sobre los circuitos resistivos y los filtros que se estudiaron en la primera parte, sobre todo con el empleo de modelos de $amp\ op$ ideales. La retroalimentación de voltaje y la de corriente se comparan con detalle, y se emplea PSpice para visualizar tanto la respuesta a la frecuencia como la transitoria de ejemplos de circuitos representativos. Una vez que se domina el material de los primeros cuatro capítulos con el uso de $amp\ op$ ideales o casi ideales, el lector podrá apreciar y evaluar las consecuencias de las limitaciones de los dispositivos prácticos.

El tema del ruido de ca , que se cubre en el capítulo 7, surge de forma natural, pues combina los principios aprendidos en los capítulos 5 y 6. Los cálculos y estimaciones del ruido representan otra área en la que PSpice demuestra ser una herramienta de gran utilidad.

La segunda parte concluye con el tema de la estabilidad, en el capítulo 8. El material se dispuso para facilitar la selección de temas, y hace énfasis en el enfoque orientado a sistemas. De nuevo se emplea PSpice para visualizar el efecto que tienen las diferentes técnicas de compensación de frecuencia que se presentan.

La tercera parte comienza en el capítulo 9 con aplicaciones no lineales. Aquí, el comportamiento no lineal surge tanto de la falta de retroalimentación (comparadores de voltaje), como de la presencia de ella, pero del tipo positivo (disparadores Schmitt), o de la presencia de retroalimentación negativa, pero con el uso de elementos no lineales, como diodos e interruptores (rectificadores de precisión, detectores de pico, amplificadores de muestreo y retención).

El capítulo 10 cubre los generadores de señal, que incluyen osciladores de puente de Wien y de cuadratura, multivibradores, temporizadores, generadores de función, y convertidores $V-F$ y $F-V$.

En el capítulo 11 se estudia la regulación, comenzando con las referencias de voltaje, los reguladores lineales de voltaje y concluyendo con los reguladores de conmutación. El último tema ha sido el centro de atención y de la actividad industrial desde la década de los años ochenta del siglo pasado, y sobre él se han escrito libros completos. Por ello, este capítulo sólo expone los fundamentos de esta área de máxima importancia.

El capítulo 12 se refiere a la conversión de datos. Las especificaciones de los convertidores de datos se tratan de manera sistemática y se presentan varias aplicaciones con multiplicadores DAC. El capítulo concluye con los principios de conversión de sobremuestreo y los convertidores sigma-delta. Sobre este tema también se ha escrito mucho, por lo tanto, el capítulo expone sólo los fundamentos correspondientes.

El capítulo 13 concluye el libro con una variedad de circuitos no lineales, como los amplificadores log/antilog, multiplicadores analógicos y amplificadores operacionales de transconductancia con una breve exposición de los filtros g_m -C. El capítulo termina con una introducción a los lazos por amarre de fase, tema que combina materiales importantes que se estudiaron en varios puntos de los capítulos precedentes.



EL SITIO WEB

Al libro lo complementa un sitio web (<http://www.mhhe.com/franco>) que contiene gran variedad de herramientas para el profesor y el estudiante, así como otros vínculos de utilidad. En el margen de aquellos lugares del texto en que los recursos del sitio web serían útiles, aparece un icono alusivo. Las herramientas para el profesor consisten en un manual de soluciones, software, ejemplos de PSpice en versión Windows y PageOut (vínculo con el sitio web de desarrollo de herramientas para los cursos). Las herramientas para el estudiante consisten en software y ejemplos de PSpice en versión Windows. El autor agradece la retroalimentación por medio del correo electrónico, en sfranco@sfsu.edu.

AGRADECIMIENTOS

Algunos de los cambios que aparecen en la tercera edición se hicieron como respuesta a la retroalimentación recibida por los lectores, tanto de la industria como de la academia; estoy muy agradecido con todos aquellos que se tomaron el tiempo para escribirme por correo electrónico.

Además, los siguientes revisores proporcionaron comentarios detallados acerca de la edición previa, así como sugerencias valiosas para la actual. Todas las sugerencias se estudiaron con detalle, y si se atendió sólo una parte de ellas, no fue debido a insensibilidad, sino a restricciones impuestas por la producción o a filosofía personal. Para todos los revisores, las gracias más sinceras: J. Alvin Connelly, Georgia Institute of Technology; Dragan Maksimovic, University of Colorado-Boulder; Philip C. Munro, Youngstown State University; Thomas G. Owen, University of North Carolina-Charlotte; Dr. Guillermo Rico, New Mexico State University; Mahmoud F. Wagdy, California State University-Long Beach; Subbaraya Yuvarajan, North Dakota State University. También colaboró en el área de PSpice, Richard C. Jaeger, de Auburn University.

Mi constante agradecimiento a los revisores de las ediciones anteriores: Stanley G. Burns, Iowa State University; Michael M. Cirovic, California Polytechnic State University-San Luis Obispo; J. Alvin Connelly, Georgia Institute of Technology; William J. Eccles, Rose-Hulman Institute of Technology; Amir Farhat, Northeastern University; Ward J. Helms, University of Washington; Frank H. Hielscher, Lehigh University; Richard C. Jaeger, Auburn University; Franco Maddaleno, Politecnico di Torino, Italia; Dragan Maksimovic, University of Colorado-Boulder y Arthur B. Williams, Coherent Communications Systems Corporation. Por último, deseo expresar mi gratitud a Diana May, mi esposa, por el ánimo que me infundió y su apoyo inquebrantable.

Sergio Franco
San Francisco, California

FUNDAMENTOS DE LOS AMPLIFICADORES OPERACIONALES

- 1.1 Fundamentos de los amplificadores
 - 1.2 El amplificador operacional
 - 1.3 Configuraciones básicas de amp op
 - 1.4 Análisis del circuito del amp op ideal
 - 1.5 Retroalimentación negativa
 - 1.6 Retroalimentación en circuitos amp op
 - 1.7 La ganancia de lazo
 - 1.8 Energizar los amp op
- Problemas
Bibliografía
Apéndice 1A

El término *amplificador operacional*, o *amp op* en forma abreviada, fue acuñado por John R. Ragazzini en 1947, para denotar un tipo especial de amplificador que, con la selección adecuada de sus componentes externos, podía configurarse para diversas operaciones tales como la amplificación, la adición, la sustracción, la diferenciación y la integración. Las primeras aplicaciones de los amp op tuvieron lugar en computadoras analógicas. Su capacidad para ejecutar operaciones matemáticas fue el resultado de combinar la ganancia elevada con la retroalimentación negativa.

En los primeros amp op se utilizaron tubos de vacío, por lo tanto, eran voluminosos, grandes consumidores de energía y caros. La primera miniaturización notable de los amp op se dio con el advenimiento del *transistor bipolar de unión* (BJT, por sus siglas en inglés), lo que llevó a una nueva generación de módulos de amp op realizados con BJT discretos. Sin embargo, el cambio real llegó con el desarrollo del *amp op de circuito integrado* (CI), cuyos elementos se fabrican en forma monolítica a partir de un chip de silicio del tamaño de una cabeza de alfiler. El primero de tales dispositivos fue desarrollado por Robert J. Widlar, en Fairchild Semiconductor Corporation, a principios de la década de los sesenta. En 1968, Fairchild introdujo el amp op que se convirtió en el estándar de la industria, el popular $\mu A741$. Desde ese entonces, el número de familias y fabricantes de amp op se incrementó en forma considerable. No obstante, el 741 sigue siendo uno de los tipos más populares a pesar de la competencia de dispositivos de costo equivalente pero de rendimiento superior. Debido a que es popular su durabilidad y al hecho de que en la bibliografía es el amp op que está más documentado, lo usaremos como vehículo para ilustrar los principios generales de los amp op y también como patrón para comparar las ventajas relativas de otras familias de amp op. Sin embargo, no se debe titubear para considerar otros tipos de amp op si se demuestra que son más apropiados para la aplicación en cuestión.

Los amp op incursionan en forma permanente en prácticamente todas las áreas de la electrónica analógica y de la analógica-digital. Su amplio uso fue impulsado por una fuerte caída de precios. Hoy en día, el costo de un amp op que se compre en cantidades grandes, es comparable con el de componentes más tradicionales y menos elaborados, tales como potenciómetros, capacitores de calidad y resistores de precisión. De hecho, la actitud que predomina de ver a los amp op tan sólo como un componente más, ha tenido un impacto profundo en la forma percibir los circuitos analógicos y de diseñarlos en la actualidad.

En la figura 5A.2 del apéndice al final del capítulo 5, se muestra el diagrama del circuito interno. Dicho circuito resulta intimidante, en especial si el conocimiento que se tiene sobre los BJT no es muy profundo. Sin embargo, es posible diseñar un gran número de circuitos de amp op sin poseer un conocimiento detallado de su funcionamiento interno. Además, a pesar de su complejidad interna, el amp op puede representarse como una caja negra con una relación muy simple entre la salida y la entrada. Esta sencilla esquematización es adecuada para una gran variedad de situaciones. Cuando no sea así, se recurrirá a las tablas de datos para predecir el rendimiento del circuito a partir de datos de especificación, con lo que se evitará de nuevo la consideración en detalle del funcionamiento interno.

Con el fin de promover sus productos, los fabricantes de amp op tienen departamentos encargados de identificar sus áreas de aplicación, para darlas a conocer por medio de notas y artículos en las revistas comerciales. Se invita al lector a comenzar a reunir su propia biblioteca de referencia de libros de datos lineales y notas de aplicaciones. Hojéelos en su tiempo libre, y se sorprenderá por lo provechoso de la información que brindan. Asimismo, se ofrece una lista actualizada de los principales fabricantes de amp op, la cual puede consultarse si visita el sitio Web en la dirección <http://www.mhhe.com/franco>.

Debido a que el estudio de los principios de los amp op debe completarse con la experimentación práctica. Usted podría ya sea armar sus circuitos en un tablero y probarlos en el laboratorio, o bien podría simularlos en una computadora personal con el uso de cualquiera de los paquetes de CAD/CAE disponibles en el mercado, tales como SPICE. Para obtener resultados mejores, tal vez desee hacer ambas cosas.

Después de repasar los conceptos fundamentales de los amplificadores, el presente capítulo hace una introducción de los amp op, así como a las técnicas analíticas apropiadas para investigar diversos circuitos básicos de amp op. En el núcleo de la operación de dichos circuitos, se encuentra el concepto de *retroalimentación negativa*. En particular, se introduce al lector al concepto de *ganancia de lazo* como la característica más importante de los circuitos de retroalimentación negativa. Este capítulo finaliza con algunas consideraciones prácticas, tales como la energización de los amp op, la saturación de salida y la disipación de potencia interna.

1.1 FUNDAMENTOS DE LOS AMPLIFICADORES

Antes de comenzar el estudio del amplificador operacional, es útil repasar los conceptos fundamentales de la amplificación y la carga. Recuerde que un amplificador es un dispositivo de dos puertos que acepta una señal que se aplica en forma externa, llamada *entrada*, y genera una señal que se llama *salida*, de modo que $salida = ganancia \times entrada$, donde *ganancia* es una constante apropiada de proporcionalidad. Un dispositivo que se apegue a esta definición, recibe el nombre de *amplificador lineal*, para distinguirlo de otros con relaciones no lineales de entrada-salida, tales como amplificadores cuadráticos y log/antilog. A menos que se indique lo contrario, el término *amplificador* aquí significa *amplificador lineal*.

Un amplificador recibe su entrada desde una *fente* y distribuye su salida a una *carga*. En función de la naturaleza de las señales de entrada y salida, se tienen diferentes tipos de amplificadores. El más común es el *amplificador de voltaje*, cuyas entrada v_I y salida v_O , son voltajes. Cada puerto del amplificador puede modelarse en un equivalente de Thévenin, que consiste en una fuente de voltaje y una resistencia en serie. Por lo general, el puerto de entrada juega un papel exclusivamente pasivo, de modo que se le modela como una resistencia R_i , que se llama la *resistencia de entrada* del amplificador. Por su parte, el puerto de salida se modela con una fuente de voltaje controlada por voltaje (VCVS, por sus siglas en inglés) para resaltar la dependencia que tiene v_O de v_I , junto con una resistencia en serie R_o que se denomina *factor de ganancia de voltaje*, y que se expresa en voltios por voltio. Observe que la fuente de entrada también se modela con un equivalente de Thévenin que consiste en una fuente v_S y una resistencia en serie R_s ; la carga de salida, que juega un papel pasivo, se modela solo con la resistencia R_L .

Ahora, se desea obtener una expresión para v_O en términos de v_S . Al aplicar la fórmula de división de voltajes al puerto de salida, se obtiene

$$v_O = \frac{R_L}{R_o + R_L} A_{oc} v_I \quad (1.1)$$

Se observa que en ausencia de cualquier carga ($R_L = \infty$) se tiene que $v_O = A_{oc} v_I$. Así, A_{oc} se llama la ganancia de voltaje del *circuito sin carga*, o de *circuito abierto*. Al aplicar la fórmula del divisor de voltaje al puerto de entrada, se obtiene

$$v_I = \frac{R_i}{R_s + R_i} v_S \quad (1.2)$$

Al eliminar v_I y reacomodar los términos, se obtiene la *ganancia de la fuente a la carga*,

$$\frac{v_O}{v_S} = \frac{R_i}{R_s + R_i} A_{oc} \frac{R_L}{R_o + R_L} \quad (1.3)$$

Conforme avanza la señal de la fuente a la carga, primero pasa por algo de atenuación en el puerto de entrada, luego se amplifica en A_{oc} dentro del amplificador, y por último se atenúa más en el puerto de salida. Estas atenuaciones reciben el nombre de *proceso de carga*. Se observa que debido al proceso de carga, la ecuación 1.3 arroja $|v_O/v_S| \leq |A_{oc}|$.

EJEMPLO 1.1. a) Un amplificador con $R_i = 100 \text{ k}\Omega$, $A_{oc} = 100 \text{ V/V}$, y $R_o = 1 \text{ }\Omega$, es alimentado por una fuente con $R_s = 25 \text{ k}\Omega$ e impulsa una carga $R_L = 3 \text{ }\Omega$. Calcule la ganancia conjunta, así

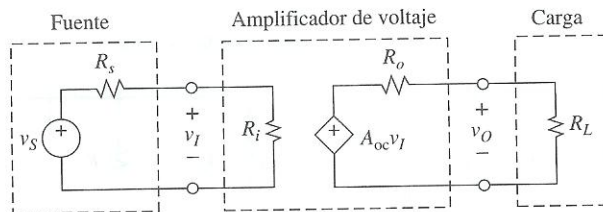


FIGURA 1.1
Amplificador de voltaje.

como la cantidad de carga de entrada y salida. b) Repita el problema, pero para una fuente con $R_s = 50 \text{ k}\Omega$ y una carga $R_L = 4 \text{ }\Omega$. Compare ambas soluciones.

Solución.

- a) Según la ecuación 1.3, la ganancia conjunta es $v_o/v_s = [100/(25 + 100)] \times 100 \times 3/(1 + 3) = 0.80 \times 100 \times 0.75 = 60 \text{ V/V}$, lo cual es menos que 100 V/V debido a la carga. La carga de entrada ocasiona que el voltaje de la fuente caiga a 80% de su valor sin carga; en cambio, la carga de salida provoca una caída adicional de 75%.
- b) Con la misma ecuación, $v_o/v_s = 0.67 \times 100 \times 0.80 = 53.3 \text{ V/V}$. Ahora se tiene más carga en la entrada, pero menos carga en la salida. Es más, la ganancia conjunta cambió de 60 V/V a 53.3 V/V .

Por lo general, el proceso de carga no es deseable porque hace que la ganancia conjunta dependa de la fuente de entrada particular y de la carga de salida, sin mencionar la reducción de la ganancia. El origen del proceso de carga es obvio: cuando se conecta el amplificador a la fuente de entrada, R_i establece una corriente y ocasiona que R_s caiga en algún voltaje. Esta caída es precisamente la que, una vez que se resta de v_s , lleva a un voltaje reducido v_i . En forma similar, en el puerto de salida la magnitud de V_o es menor que el voltaje que depende de la fuente $A_{oc}v_i$, debido a la caída de voltaje a través de R_o .

Si el proceso de carga pudiera eliminarse por completo, se tendría que $v_o/v_s = A_{oc}$ sin que importara la fuente de entrada ni la carga de salida. Para lograr esta condición, la caída de voltaje a través de R_s y R_o debe ser de cero sin importar R_s y R_L . La única forma de lograr esto es con la exigencia de que nuestro amplificador de voltaje tenga $R_i = \infty$ y $R_o = 0$. Por razones obvias, a un amplificador así se le llama *ideal*. Aunque en la práctica no pueden lograrse dichas condiciones, un diseñador de amplificadores tratará de aproximarse a ellas tanto como sea posible, por medio de asegurarse de que $R_i \gg R_s$ y que $R_o \ll R_L$ para todas las fuentes de entrada y cargas de salida a las que sea probable que el amplificador se vaya a conectar.

Otro amplificador popular es el *amplificador de corriente*. Como ahora se está tratando con corrientes, la fuente de entrada y el amplificador se modelan con equivalentes Norton, como se ilustra en la figura 1.2. El parámetro A_{sc} de la fuente de corriente controlada por corriente (CCCS, por sus siglas en inglés) se llama *ganancia de corriente sin carga*, o de *cortocircuito*. Al aplicar dos veces la fórmula del divisor de corriente, se obtiene la ganancia de la fuente a la carga,

$$\frac{i_o}{i_s} = \frac{R_s}{R_s + R_i} A_{sc} \frac{R_o}{R_o + R_L} \quad (1.4)$$

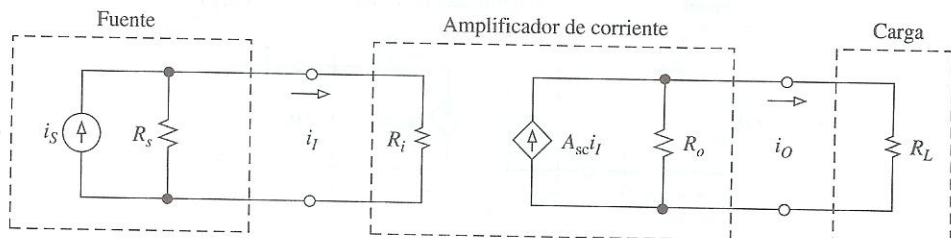


FIGURA 1.2
Amplificador de corriente.

TABLA 1.1
Amplificadores básicos y sus resistencias terminales ideales

Entrada	Salida	Tipo de amplificador	Ganancia	R_i	R_o
v_i	v_o	Voltaje	V/V	∞	0
v_i	i_o	Corriente	V/V	0	∞
i_i	v_o	Transconductancia	V/V	∞	∞
i_i	i_o	Transresistencia	V/V	0	0

De nuevo se observa el proceso de carga tanto en el puerto de entrada, donde se pierde parte de i_S a través de R_S , haciendo que i_i sea menor que i_S , como en el puerto de salida, donde se pierde parte de $A_{sc}i_i$ a través de R_o . En consecuencia, siempre se tendrá que $|i_o/i_S| \leq |A_{sc}|$. Para eliminar el proceso de carga, en un amplificador de corriente *ideal* se tiene $R_i = 0$, y $R_o = \infty$, exactamente lo opuesto que el amplificador de voltaje ideal.

Un amplificador cuya entrada es un voltaje v_i y cuya salida es una corriente i_o , se llama *amplificador de transconductancia* debido a que su ganancia está en amperes por volt, que son unidades de conductancia. La situación en el puerto de salida es la misma que en el amplificador de voltaje de la figura 1.1; la situación en el puerto de salida es similar a la del amplificador de corriente de la figura 1.2, excepto que la fuente dependiente ahora es una fuente de corriente controlada por voltaje (VCCS, por sus siglas en inglés) de valor $A_g v_i$, con A_g en amperes por volt. Para evitar el proceso de carga, un amplificador de transconductancia ideal tiene $R_i = \infty$ y $R_o = \infty$.

Por último, un amplificador cuya entrada es una corriente i_i y cuya salida es un voltaje v_o , se llama *amplificador de transresistencia*, y su ganancia se mide en volts por ampere. El puerto de entrada se muestra en la figura 1.2, y el de salida en la figura 1.1, excepto que ahora se tiene una fuente de voltaje controlada por corriente (CCVS) de valor $A_r i_i$, con A_r en volts por ampere. En forma ideal, un amplificador tal tiene $R_i = 0$ y $R_o = 0$, lo opuesto del amplificador de transconductancia.

En la tabla 1.1 se resumen los cuatro tipos básicos de amplificadores, junto con sus resistencias ideales de entrada y salida.

1.2 EL AMPLIFICADOR OPERACIONAL

El amplificador operacional es un amplificador de voltaje con ganancia de voltaje extremadamente alta. Por ejemplo, el popular amp op 741 tiene una ganancia típica de 200 000 V/V, que también se representa como 200 V/mV. La ganancia también se expresa en decibeles (dB) como $20 \log_{10} 200\,000 = 106$ dB. El OP-77, un tipo más reciente, tiene una ganancia de 12 millones, o 12 V/ μ V, o $20 \log_{10}(12 \times 10^6) = 141.6$ dB. De hecho, lo que distingue a los amp op de todos los demás amplificadores de voltaje es el tamaño de su ganancia. En las secciones que siguen, se verá que entre más elevada sea la ganancia, es mejor, ya que un amp op ideal tendría una ganancia infinitamente grande. En cuanto se comiencen a analizar los primeros circuitos de amp op, quedará claro el porqué se querría una ganancia grande en extremo, no digamos infinita.

La figura 1.3a muestra el símbolo del amp op y las conexiones al suministro de energía para hacerlo funcionar. Las entradas, que se identifican con los símbolos “-” y “+”, se denominan *inversora* y *no inversora*. Sus voltajes con respecto a tierra se denotan como v_N y v_P , y el voltaje de salida como v_O . La punta de la flecha indica flujo de la señal de la entrada hacia la salida.

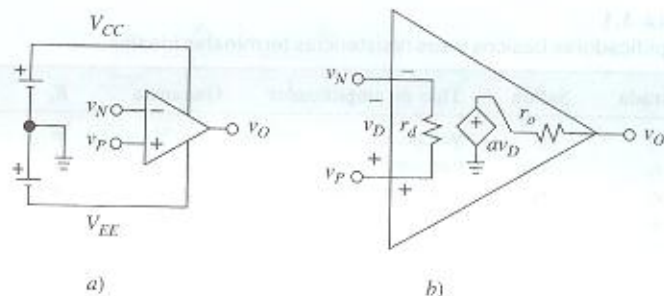


FIGURA 1.3

a) Símbolos del amp op y de las conexiones de suministro de energía. b) Circuito equivalente de un amp op energizado. (El amp op 741 por lo general tiene $r_d = 2 \text{ M}\Omega$, $a = 200 \text{ V/mV}$ y $r_o = 75 \Omega$.)

Los amp op no tienen una terminal a tierra de 0 V. La tierra de referencia se establece en forma externa por medio del suministro común de energía. Los voltajes del suministro se denotan como V_{CC} y V_{EE} , y en general sus valores son $\pm 15 \text{ V}$, aunque como se verá son posibles otros valores. Para minimizar el hacinamiento en los diagramas de circuitos, es costumbre no mostrar las conexiones al suministro de energía. Sin embargo, cuando se construye un amp op en el laboratorio, se debe recordar que es necesario aplicar energía para que funcione.

La figura 1.3b muestra el circuito equivalente de un amp op energizado en forma apropiada. Aunque el amp op en sí mismo no tiene una conexión a tierra, el símbolo de tierra dentro de su circuito equivalente, modela el suministro común de energía de la figura 1.3a. El circuito equivalente incluye la resistencia diferencial de entrada, r_d , la ganancia de voltaje, a , y la resistencia de salida, r_o . Por razones que se explicarán en las secciones siguientes, r_d , a y r_o se denominan parámetros de *lazo abierto* y se simbolizan con letras minúsculas. La diferencia

$$v_D = v_P - v_N \quad (1.5)$$

se llama *voltaje diferencial de entrada*, y la ganancia a también se llama *ganancia sin carga*, porque en ausencia del proceso de carga de salida se tiene que

$$v_O = av_D = a(v_P - v_N) \quad (1.6)$$

Como se permite que ambas terminales de entrada tengan potenciales independientes con respecto a tierra, se dice que el puerto de entrada es del tipo *doblemente terminado*. En contraste con el puerto de salida, que es del tipo *terminado sencillo*. La ecuación 1.6 indica que el amp op sólo responde a la diferencia entre sus voltajes de entrada, no a sus valores individuales. En consecuencia, los amp op también se llaman *amplificadores de diferencia*.

Si se invierte la ecuación 1.6, se obtiene

$$v_D = \frac{v_O}{a} \quad (1.7)$$

que permite encontrar el voltaje v_D que ocasiona un v_O dado. De nuevo se observa que esta ecuación conduce sólo a la diferencia v_D , no a los valores de v_N y v_P en sí mismos. Debido a la ganancia elevada a en el denominador, v_D resulta muy pequeño. Por ejemplo, para

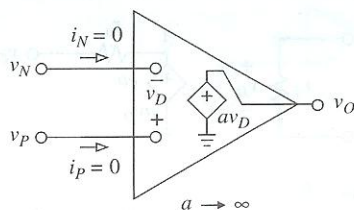


FIGURA 1.4
Modelo del amp op ideal.

obtener $v_O = 6 \text{ V}$, un amp op 741 sin carga necesita $v_D = 6/200\,000 = 30 \mu\text{V}$, que es un voltaje muy pequeño. Un OP-77 sin carga requeriría $v_D = 6/(12 \times 10^6) = 0.5 \mu\text{V}$, ¡un valor aún más pequeño!

El amp op ideal

Se sabe que para minimizar el proceso de carga, un amplificador de voltaje bien diseñado debe establecer una corriente insignificante (de cero, en forma ideal) desde la fuente de entrada, y debe presentar una resistencia despreciable (igual a cero, idealmente) a la carga de salida. Los amp op no son la excepción, por lo que se define al amp op ideal como un amplificador de voltaje con ganancia de lazo abierto infinita:

$$a \rightarrow \infty \quad (1.8a)$$

Sus condiciones ideales en las terminales son

$$r_d = \infty \quad (1.8b)$$

$$r_o = 0 \quad (1.8c)$$

$$i_p = i_N = 0 \quad (1.8d)$$

donde i_p e i_N son las corrientes establecidas por las entradas no inversora e inversora. En la figura 1.4 se muestra el modelo del amp op ideal.

Se observa que en el límite cuando $a \rightarrow \infty$, se obtiene $v_D \rightarrow v_O/\infty \rightarrow 0$. Es frecuente que este resultado sea causa de confusión porque conduce a la pregunta de cómo puede un amplificador con una entrada igual a cero sostener una salida distinta de cero. ¿Según la ecuación 1.6, no debería ser la salida también igual a cero? La respuesta está en el hecho de que conforme la ganancia a tiende al infinito, v_D tiende a cero, pero en forma tal que el producto av_D se conserva diferente de cero e igual al v_O .

Los amp op de la vida real se apartan algo del ideal, por lo que el modelo de la figura 1.4 sólo es un concepto. Pero durante esta iniciación en el tema de los circuitos de amp op, se usará este modelo porque evita la preocupación acerca de los efectos del proceso de carga, por lo que es posible centrarse sólo en el papel del amp op. Una vez que se han obtenido conocimientos y confianza suficientes, se debe dar marcha atrás y usar el modelo más realista que se muestra en la figura 1.3b, para garantizar la validez de los resultados. Se descubrirá que los resultados que se obtienen con los modelos ideal y de la vida real, están más en concordancia de lo que se esperaría, con lo que se corrobora que el modelo ideal, aunque sea un concepto, después de todo no es una curiosidad académica.

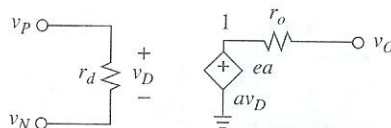


FIGURA 1.5
Modelo de un amp op sencillo para PSpice.

Simulación en SPICE

La simulación de circuitos en computadora se ha convertido en una herramienta poderosa e indispensable tanto en el análisis como en el diseño. En este libro se usará el popular programa que se conoce como PSpice para verificar el resultado de los cálculos. Conforme avancemos, se desarrollarán modelos de amp op de complejidad cada vez mayor. Comenzaremos con el modelo básico que se ilustra en la figura 1.5. El código siguiente refleja los parámetros típicos del amp op 741 con cc:

```
*Simple op amp model
.subckt OA vP vN vO
rd vP vN 2Meg           ;input resistance
ea 1 0 vP vN 200k       ;gain
ro 1 vO 75              ;output resistance
.ends OA
```

Si se desea un modelo pseudoideal, entonces se deja abierta r_d , r_o se pone en corto, y el valor de la fuente se incrementa de 200 kV/V a algún valor enorme, por ejemplo 1 GV/V (sin embargo, el lector debe tener precaución de que un valor demasiado grande podría ocasionar problemas de convergencia).

1.3 CONFIGURACIONES BÁSICAS DE AMP OP

Con la conexión de componentes externos alrededor de un amp op, se obtiene lo que de aquí en adelante se llamará *circuito amp op*. Es crucial que el lector comprenda la diferencia entre un circuito amp op y un amp op solo. Piense que este último es un componente del primero, al igual que los demás componentes externos. Los circuitos amp op más básicos son el *amplificador inversor*, *no inversor* y *buffer*.

El amplificador no inversor

El circuito que se muestra en la figura 1.6a consiste en un amp op y dos resistores externos. Para comprender su función, es necesario encontrar una relación entre v_O y v_I . Para ello, se vuelve a dibujar como aparece en la figura 1.6b, donde se reemplazó al amp op por su modelo equivalente, y la malla resistiva se reacomodó para hacer énfasis en su papel en el circuito. Es posible encontrar v_O por medio de la ecuación 1.6; sin embargo, primero se deben obtener expresiones para v_P y v_N . Por inspección, se tiene que

$$v_P = v_I \quad (1.9)$$

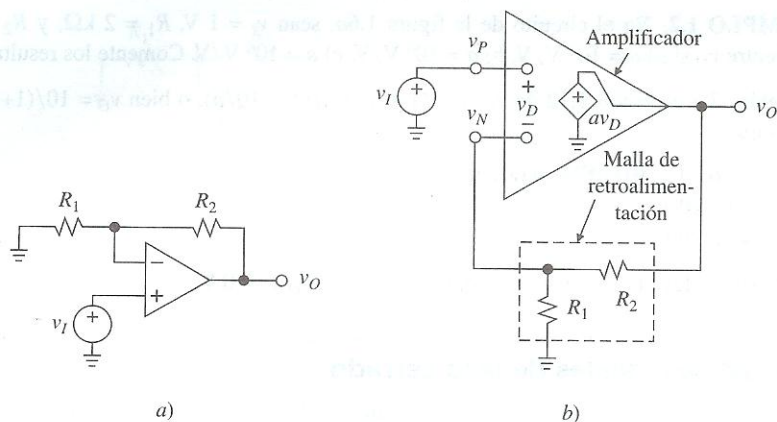


FIGURA 1.6
Amplificador no inversor y modelo del circuito para su análisis.

Al emplear la fórmula de división del voltaje, se llega a $v_N = [R_1/(R_1 + R_2)]v_O$, o bien,

$$v_N = \frac{1}{1 + R_2/R_1} v_O \quad (1.10)$$

El voltaje v_N representa la fracción de v_O que se retroalimenta a la entrada inversora. En consecuencia, la función de la malla resistiva es crear *retroalimentación negativa* alrededor del amp op. Si se iguala $v_O = a(v_P - v_N)$, se obtiene

$$v_O = a \left(v_I - \frac{1}{1 + R_2/R_1} v_O \right) \quad (1.11)$$

Al simplificar términos y despejar la razón v_O/v_I , que se designará como A , después de cierto reacomodo, se llega a que

$$A = \frac{v_O}{v_I} = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)/a} \quad (1.12)$$

Este resultado revela que el circuito de la figura 1.6a, que consiste en un amp op más un par de resistores, es por sí mismo un amplificador, y que su ganancia es A . Como A es positiva, la polaridad de v_O es la misma que la de v_I —de ahí el nombre de *amplificador no inversor*.

La ganancia A del circuito amp op y la ganancia a del amp op básico son muy diferentes, lo cual no es sorprendente, ya que los dos amplificadores, aunque comparten la misma salida v_O , tienen entradas diferentes, que son v_I para el primero y v_D para el segundo. Para recalcar esta diferencia, a se denomina *ganancia de lazo abierto*, y A es la *ganancia de lazo cerrado*, designación que se deriva del hecho de que el circuito amp op contiene un lazo. De hecho, a partir de la entrada inversora de la figura 1.6b, se puede seguir un lazo en el sentido del movimiento de las manecillas del reloj a través del amp op, y luego a través de la malla resistiva, lo que conduce de regreso al punto de inicio.

EJEMPLO 1.2. En el circuito de la figura 1.6a, sean $v_I = 1$ V, $R_1 = 2$ k Ω , y $R_2 = 18$ k Ω . Encuentre v_O si a) $a = 10^2$ V/V, b) $a = 10^4$ V/V, c) $a = 10^6$ V/V. Comente los resultados.

Solución. La ecuación 1.12 da $v_O/1 = (1 + 18/2)/(1 + 10/a)$, o bien $v_O = 10/(1+10/a)$. De modo que,

- a) $v_O = 10/(1 + 10/10^2) = 9.091$ V,
- b) $v_O = 9.990$ V,
- c) $v_O = 9.9999$ V.

Cuanto más elevada es la ganancia a , más se acerca v_O a 10.0 V.

Características ideales de lazo cerrado

Si en la ecuación 1.12 $a \rightarrow \infty$, se llega a una ganancia de lazo cerrado a la que se hará referencia como ideal:

$$A_{\text{ideal}} = \lim_{a \rightarrow \infty} A = 1 + \frac{R_2}{R_1} \quad (1.13)$$

En este límite, A se vuelve independiente de a y su valor lo establece, de manera exclusiva la *razón de las resistencias externas*, R_2/R_1 . Ahora es posible apreciar la razón por la que se deseaba que $a \rightarrow \infty$. Así, un circuito cuya ganancia de lazo cerrado dependa sólo de una razón de resistencias, ofrece muchas ventajas para el diseñador, ya que hace más fácil adaptar la ganancia a la aplicación en cuestión. Por ejemplo, suponga que se necesita un amplificador con una ganancia de 2 V/V. Entonces, con la ecuación (1.13), se elige $R_2/R_1 = A - 1 = 2 - 1 = 1$; por ejemplo, se elige a $R_1 = R_2 = 100$ k Ω . ¿Desea usted que $A = 10$ V/V? Entonces elija $R_2/R_1 = 9$; por ejemplo, $R_1 = 20$ k Ω y $R_2 = 180$ k Ω . ¿Quiere un amplificador con ganancia variable? Entonces haga variable a R_1 o a R_2 por medio de un potenciómetro (pot). Por ejemplo, si R_1 es un resistor fijo de 10 k Ω , y R_2 es de 100 k Ω configurado como resistencia variable de 0 Ω a 100 k Ω , entonces, la ecuación 1.13 indica que la ganancia puede variar en el rango de $1 \text{ V/V} \leq A \leq 11 \text{ V/V}$. No hay duda de que es deseable que $a \rightarrow \infty$, porque lleva a la expresión más sencilla de la ecuación 1.13 y hace del diseño de un circuito amp op algo muy rápido.

Otra ventaja de la ecuación 1.13 es que la ganancia A puede hacerse tan exacta y estable como se necesite, con el uso de resistores de calidad apropiada. En realidad, ni siquiera es necesario que los resistores individuales sean de alta calidad; sólo basta que su razón lo sea. Por ejemplo, con el uso de dos resistencias que se rastreen una a la otra con la temperatura de modo que mantengan una razón constante, se hará que la ganancia A sea independiente de la temperatura. Compare esto con el hecho de que la ganancia a depende de las características de los resistores, diodos, y transistores dentro del amp op, y por lo tanto es sensible al calentamiento, al paso del tiempo, y a las variaciones de la producción. Éste es un buen ejemplo de los aspectos más fascinantes de la electrónica, es decir, la capacidad de implantar circuitos de alto rendimiento con el uso de componentes deficientes.

Las ventajas que brinda la ecuación 1.13 no son gratis. El precio es el tamaño de la ganancia a que se necesita para hacer a esta ecuación aceptable dentro de un grado dado de exactitud (esto se estudiará más adelante). Es frecuente decir que en realidad se desecha una buena ganancia de lazo abierto en nombre de estabilizar la ganancia de lazo cerrado. Si se consideran las ventajas, el precio es benéfico, en especial con la tecnología de los CI, los cuales, en la producción en masa, hacen posible lograr ganancias de lazo abierto elevadas a un costo sumamente bajo.

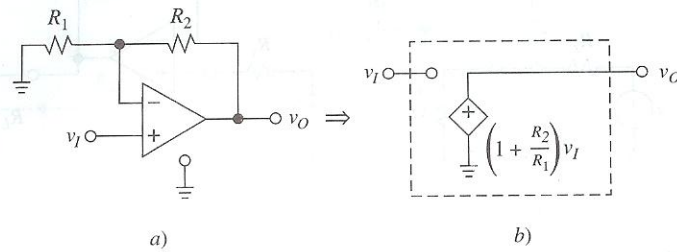


FIGURA 1.7 Amplificador no inversor y su circuito equivalente ideal.

Como se ha demostrado que el circuito amp op de la figura 1.6, es en sí mismo un amplificador, además de la ganancia A también debe presentar resistencias de entrada y salida, las que se designarán como R_i y R_o y se denominarán *resistencia de entrada de lazo cerrado* y *resistencia de salida de lazo cerrado*. El lector habrá observado que para conservar la distinción entre los parámetros del amp op básico y aquellos del circuito amp op, se emplean letras minúsculas para las primeras y mayúsculas para las segundas.

Aunque en la sección 1.6 se dirá aún más acerca de R_i y R_o , desde el punto de vista de la retroalimentación negativa, en este momento se usa el modelo simplificado de la figura 1.6b para establecer que $R_i = \infty$, debido a que la terminal de entrada no inversora aparece como un circuito abierto, y $R_o = 0$ porque la salida proviene directamente de la fuente av_D . En resumen,

$$R_i = \infty \quad R_o = 0 \quad (1.14)$$

la cual, de acuerdo con la tabla 1.1, representa las características de la terminal ideal de un amplificador de voltaje. En la figura 1.7 se muestra el circuito equivalente del amplificador no inversor ideal.

El seguidor de voltaje

Si se hace $R_1 = \infty$ y $R_2 = 0$ en el amplificador no inversor, se convierte en el *amplificador de ganancia unitaria*, o *seguidor de voltaje* de la figura 1.8a. Observe que el circuito consiste en el amp op y un alambre para alimentar la salida completa de regreso a la entrada. Los parámetros de lazo cerrado son

$$A = 1 \text{ V/V} \quad R_i = \infty \quad R_o = 0 \quad (1.15)$$

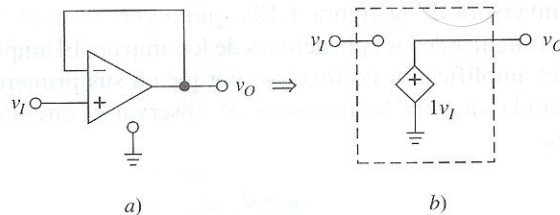


FIGURA 1.8 Seguidor de voltaje y su circuito equivalente ideal.

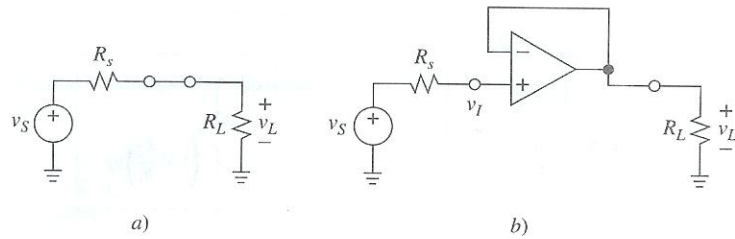


FIGURA 1.9
Fuente y carga conectadas a) en forma directa, y b) por medio de un seguidor de voltaje para eliminar el proceso de carga.

El circuito equivalente se muestra en la figura 1.8b. Como amplificador de voltaje, el seguidor no tiene muchos logros toda vez que su ganancia es de sólo la unidad. Sin embargo, su especialidad es actuar como un *transformador de resistencia*, ya que al mirar en su entrada se observa un circuito abierto, pero al hacerlo en su salida se ve un cortocircuito hacia una fuente de valor $v_O = v_I$.

Para apreciar esta característica, considérese una fuente v_S cuyo voltaje se desea aplicar a través de una carga R_L . Si la fuente fuera ideal, sólo se necesitaría que un simple alambre conectara a ambas. No obstante, si la fuente tiene una resistencia de salida diferente de cero, R_S , como en la figura 1.9a, entonces R_S y R_L formarán un divisor de voltaje y la magnitud de v_L será menor que la de v_S debido a la caída de voltaje a través de R_S . Ahora, se reemplazará el alambre por un seguidor de voltaje, como se ilustra en la figura 1.9b. Como el seguidor de voltaje tiene una $R_i = \infty$, no hay proceso de carga en la entrada, por lo que $v_I = v_S$. Más aún, como el seguidor tiene $R_o = 0$, el proceso de carga tampoco existe desde la salida, de modo que $v_L = v_I = v_S$, lo que indica que R_L ahora recibe el voltaje de la fuente completo, sin pérdidas. Entonces el papel del seguidor es actuar como un *buffer* entre la fuente y la carga.

También se observa que ahora la fuente no distribuye corriente y, por lo tanto, tampoco potencia, mientras que el circuito de la figura 1.9a, sí. Ahora, la corriente y potencia que establece R_L las proporciona el amp op, que a su vez las toma de sus propios suministros de energía que no se muestran en forma explícita en la figura. Así, además de restaurar v_L al valor completo de v_S , el seguidor releva a la fuente v_S de suministrar toda la energía. Debido a que en el diseño electrónico es tan frecuente que surja la necesidad de tener un *buffer*, se encuentran disponibles circuitos especiales cuyo rendimiento se ha optimizado para dicha función. El BUF-03 (de Analog Devices) es un ejemplo muy popular.

El amplificador inversor

La configuración inversora de la figura 1.10a, junto con el amplificador no inversor, constituyen la piedra angular de las aplicaciones de los amp op. El amplificador inversor se inventó antes que el amplificador no inversor porque en sus primeros días, los amp op sólo tenían una entrada, que era la inversora. Al observar el circuito equivalente de la figura 1.10b se tiene

$$v_p = 0 \quad (1.16)$$

Al aplicar el principio de superposición se obtiene $v_N = [R_2/(R_1 + R_2)]v_I + [R_1/(R_1 + R_2)]v_O$, o bien

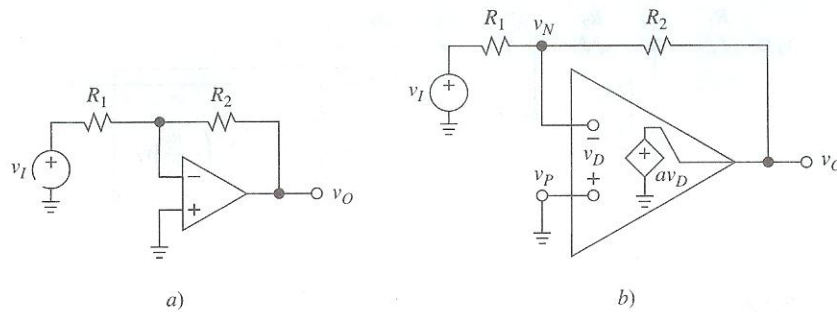


FIGURA 1.10
Amplificador inversor y modelo del circuito para su análisis.

$$v_N = \frac{1}{1 + R_1/R_2} v_I + \frac{1}{1 + R_2/R_1} v_O \quad (1.17)$$

Si se hace $v_O = a(v_P - v_N)$, se obtiene

$$v_O = a \left(-\frac{1}{1 + R_1/R_2} v_I - \frac{1}{1 + R_2/R_1} v_O \right) \quad (1.18)$$

Al comparar esta ecuación con la 1.11, se observa que la malla resistiva aún alimenta a la porción $1/(1 + R_2/R_1)$ o v_O de regreso a la entrada inversora, con lo que proporciona la misma cantidad de retroalimentación negativa. Al resolver para la razón v_O/v_I y reacomodar, se obtiene

$$A = \frac{v_O}{v_I} = \left(-\frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)/a} \quad (1.19)$$

Nuestro circuito de nuevo es un *amplificador*. Sin embargo, ahora la ganancia A es *negativa*, lo que indica que la polaridad de v_O será opuesta a la de v_I . Esto no es sorprendente, debido que ahora se aplica v_I al lado inversor del amp op. Entonces, el circuito se llama *amplificador inversor*. Si la entrada es una onda senoidal, el circuito introducirá una *inversión de fase*, o, en forma equivalente, un *cambio de fase de 180°*.

Características ideales a lazo cerrado

Si en la ecuación 1.19, $a \rightarrow \infty$, se obtiene

$$A_{\text{ideal}} = \lim_{a \rightarrow \infty} A = -\frac{R_2}{R_1} \quad (1.20)$$

Es decir, la ganancia de lazo cerrado depende otra vez sólo de una razón de resistencia externa, lo que brinda ventajas bien conocidas para el diseñador del circuito. Por ejemplo, si se necesita un amplificador con una ganancia de -5 V/V, se eligen dos resistencias en una razón de 5:1, tales como $R_1 = 20$ k Ω y $R_2 = 100$ k Ω . Por otro lado, si R_1 es un resistor fijo de 20 k Ω

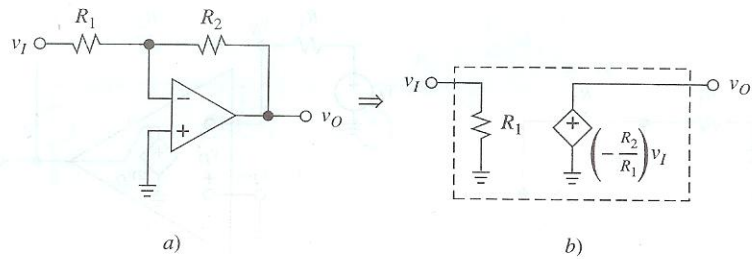


FIGURA 1.11
Amplificador inversor y su circuito equivalente ideal.

y R_2 es un pot de 100 k Ω configurado como resistencia variable, entonces la ganancia de lazo cerrado puede variar entre cualquiera de los valores en el rango $-5 \text{ V/V} \leq A \leq 0$. En particular, observe que ahora es posible controlar la magnitud de A en cualquier punto y hasta cero.

Ahora se retomará la tarea de determinar las resistencias de la entrada y salida de lazo cerrado R_i y R_o . Como debido al tamaño grande de a , $v_D = v_O/a$ tiene un tamaño tan pequeño que es despreciable, se deduce que v_N está muy cerca del valor de v_P , que es igual a cero. De hecho, en el límite cuando $a \rightarrow \infty$, v_N valdrá exactamente cero, y se denominará *tierra virtual* porque a un observador externo le parecería como si la entrada inversora estuviera permanentemente aterrizada. Se concluye que la resistencia efectiva, vista por la fuente de entrada, es sólo R_1 . Más aún, como la salida viene directamente de la fuente av_D , se tiene que $R_o = 0$. En resumen,

$$R_i = R_1 \quad R_o = 0 \quad (1.21)$$

En la figura 1.11 se muestra el circuito equivalente del amplificador inversor.

EJEMPLO 1.3. Utilice PSpice para comprobar los valores de R_i , A y R_o , en el circuito de la figura 1.11, si $R_1 = 10 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$.

Solución. Para obtener las características de transferencia y terminales, se usa la declaración `.tf`. El archivo de entrada para PSpice es el siguiente:

```
Inverting amplifier
vi 1 0 ac 1V
R1 1 2 10k
R2 2 3 100k
eoa 3 0 2 0 1G
.tf v(3) vi
.end
```

Después de correr PSpice, se obtiene la impresión de salida que sigue:

```
v(3)/vi = -1.000E+01
Input resistance at vi = 1.000E+04
Output resistance at v(3) = 0.000E+00
```

Esto confirma que $R_i = 10 \text{ k}\Omega$, $A = -10 \text{ V/V}$ y $R_o = 0$.

A diferencia de su contraparte no inversora, el amplificador inversor cargará la fuente de entrada si la fuente no es ideal. Esto se ilustra en la figura 1.12. Como en el límite $a \rightarrow \infty$,



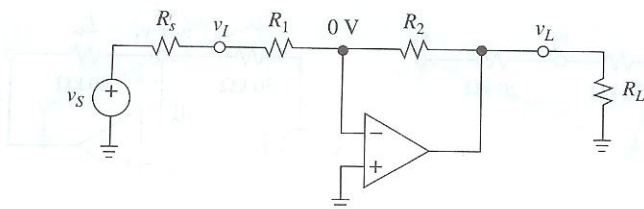


FIGURA 1.12 Proceso de carga de entrada por medio del amplificador inversor.

el amp op hace que $v_N \rightarrow 0$ V (tierra virtual), se puede aplicar la fórmula de división del voltaje, para escribir

$$v_I = \frac{R_1}{R_s + R_1} v_S \quad (1.22)$$

que indica que $|v_I| \leq |v_S|$. Al aplicar la ecuación 1.20, $v_L/v_I = -R_2/R_1$, y eliminar v_I , se obtiene

$$\frac{v_L}{v_S} = -\frac{R_2}{R_s + R_1} \quad (1.23)$$

Debido al proceso de carga en la entrada, la magnitud de la ganancia conjunta, $R_2/(R_s + R_1)$, es menor que la del amplificador solo, R_2/R_1 . La cantidad de carga depende de las magnitudes relativas de R_s y R_1 , y el proceso de carga puede ignorarse sólo si $R_s \ll R_1$.

Ahora, el circuito anterior puede verse desde otro punto de vista. En concreto, para encontrar la ganancia v_L/v_S , aún se puede aplicar la ecuación 1.20, con tal, que R_s y R_1 se consideren como una *sola* resistencia de valor $R_s + R_1$. Así, $v_L/v_S = -R_2/(R_s + R_1)$, al igual que antes.

1.4 ANÁLISIS DEL CIRCUITO DEL AMP OP IDEAL

Al pensar en la simplicidad de los resultados del lazo cerrado ideal de la sección anterior, surge la pregunta de si no habrá una técnica más sencilla para obtenerlo, para evitar algo del álgebra tediosa. Dicha técnica sí existe, y se basa en el hecho de que cuando se opera el amp op con retroalimentación negativa, en el límite $a \rightarrow \infty$ el valor de su voltaje $v_D = v_O/a$ se aproxima a cero,

$$\lim_{a \rightarrow \infty} v_D = 0 \quad (1.24)$$

o bien, como $v_N = v_P - v_D = v_P - v_O/a$, v_N se aproxima a v_P ,

$$\lim_{a \rightarrow \infty} v_N = v_P \quad (1.25)$$

Esta propiedad, que se denomina *restricción del voltaje de entrada*, hace que las terminales de entrada aparezcan como si hubieran hecho corto juntas, aunque en realidad no lo hicieron. También sabemos que un amp op ideal no establece corriente en sus terminales de entrada, por lo que este aparente corto no conduce corriente, propiedad que se denomina *restricción de la corriente de entrada*. En otras palabras, para propósitos de voltaje, el

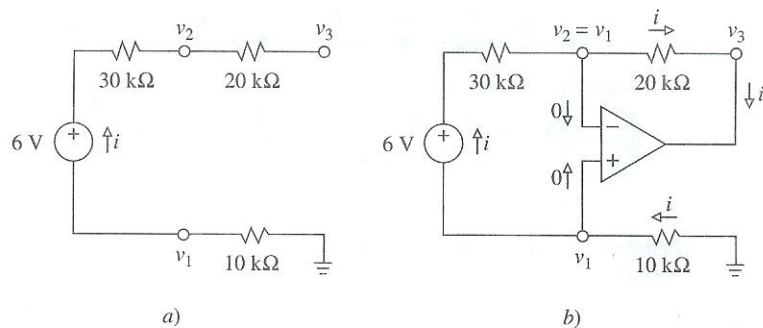


FIGURA 1.13
Efecto de un amp op sobre un circuito.

puerto de entrada aparece como un cortocircuito, pero para propósitos de corriente aparece como un circuito abierto. De aquí la denominación *corto virtual*. En suma, cuando se opera con retroalimentación negativa, de un amp op ideal saldrá cualquier voltaje y corriente que se requiera para llevar a v_D a cero, o, en forma equivalente, para forzar a v_N a rastrear a v_P , pero sin establecer ninguna corriente en ninguna de las terminales de entrada.

Observe que v_N es la que sigue a v_P , y no de otra forma. El amp op controla v_N por medio de la malla de retroalimentación externa. Sin retroalimentación, el amp op sería incapaz de influir en v_N y las ecuaciones anteriores no se resolverían satisfactoriamente.

Para entender mejor el funcionamiento del amp op, considérese el circuito sencillo de la figura 1.13a, donde se tiene, por inspección, que $i = 0$, $v_1 = 0$, $v_2 = 6$ V, y $v_3 = 6$ V. ¿Qué pasará si ahora se conecta un amp op como en la figura 1.13b? Como se sabe, el amp op llevará a v_3 a cualquier valor que se requiera para hacer que $v_2 = v_1$. Para encontrar estos voltajes, se iguala la corriente que entra a la fuente de 6 V con la que sale; o bien,

$$\frac{0 - v_1}{10} = \frac{(v_1 + 6) - v_2}{30}$$

Si se hace $v_2 = v_1$, y se resuelve, se obtiene que $v_1 = -2$ V. La corriente es igual a

$$i = \frac{0 - v_1}{10} = \frac{2}{10} = 0.2 \text{ mA}$$

y el voltaje de salida es

$$v_3 = v_2 - 20i = -2 - 20 \times 0.2 = -6 \text{ V}$$

En resumen, como el amp op se inserta en el circuito, hace que v_3 pase de 6 V a -6 V, porque éste es el voltaje que hace que $v_2 = v_1$. En consecuencia, v_1 cambia de 0 V a -2 V, y v_2 de 6 V a -2 V. El amp op también absorbe una corriente de 0.2 mA en su terminal de salida, pero sin establecer ninguna otra corriente en otra entrada.

Otra mirada a los amplificadores básicos

Es conveniente obtener las ganancias del amplificador no inversor e inversor con el uso del concepto de *corto virtual*. En el circuito de la figura 1.14a, se aprovecha este concepto para

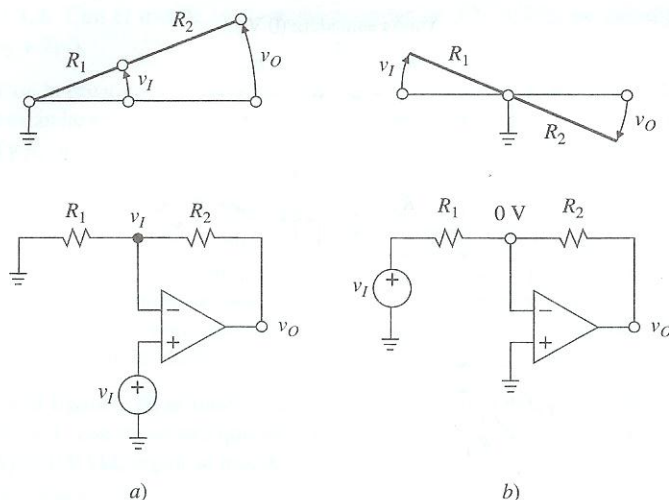


FIGURA 1.14
Analogías mecánicas de los amplificadores no inversor e inversor.

etiquetar el voltaje inversor de la entrada como v_I . Al aplicar la fórmula de la división del voltaje, se obtiene que $v_I = v_O / (1 + R_2/R_1)$, que se transforma con rapidez para producir la relación que nos es familiar, $v_O = (1 + R_2/R_1)v_I$. Dicho de otra manera, el amplificador no inversor proporciona la función *inversa* del divisor de voltaje: el divisor atenúa v_O para producir v_I , mientras que el amplificador magnifica v_I en la cantidad inversa para producir v_O . Esta acción puede visualizarse en la figura, por medio de la palanca analógica que se ilustra arriba del amplificador. La palanca pivotea alrededor de un punto que corresponde a tierra. Los segmentos de palanca corresponden a las resistencias, y los balanceos a los voltajes.

En el circuito de la figura 1.14b, otra vez se aprovecha el concepto para etiquetar la entrada inversora como una tierra virtual, o 0 V. Al aplicar KCL se tiene que $(v_I - 0)/R_1 = (0 - v_O)/R_2$, de la que se despeja en forma rápida v_O , para obtener la conocida relación $v_O = (-R_2/R_1)v_I$, la cual puede visualizarse por medio de la analogía mecánica que se muestra arriba del amplificador. Un balanceo hacia arriba (o hacia abajo) en la entrada, produce otro hacia abajo (o hacia arriba) en la salida. En contraste, en la figura 1.14a, la salida se balancea en la misma dirección que en la entrada.

Hasta este momento, sólo se han estudiado las configuraciones básicas de los amp op. Es hora de familiarizarse con otra clase de circuitos de amp op, los cuales se estudiarán con el empleo del concepto de corto virtual.

El amplificador sumador

El amplificador sumador tiene dos o más entradas y una salida. Aunque el ejemplo de la figura 1.15 tiene tres entradas, v_1 , v_2 y v_3 , el siguiente análisis puede generalizarse con facilidad a cualquier número arbitrario de ellas. Para obtener una relación entre la salida y las entradas, se obliga a que la corriente total que entra al nodo de la tierra virtual sea igual a la que sale, o bien

$$i_1 + i_2 + i_3 = i_F$$

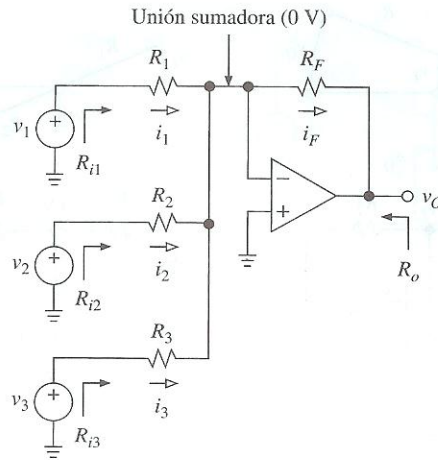


FIGURA 1.15
Amplificador sumador.

Por razones obvias, este nodo también se denomina *unión sumadora*. Con el uso de la ley de Ohm, $(v_1 - 0)/R_1 + (v_2 - 0)/R_2 + (v_3 - 0)/R_3 = (0 - v_O)/R_F$, o bien

$$\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} = -\frac{v_O}{R_F}$$

Se observa que gracias a la tierra virtual, las corrientes de entrada son proporcionales en forma lineal a las fuentes de voltajes correspondientes. Es más, se impide que las fuentes interactúen entre sí, una característica muy deseable si cualquiera de dichas fuentes se desconectara del circuito. Al despejar v_O se obtiene

$$v_O = -\left(\frac{R_F}{R_1}v_1 + \frac{R_F}{R_2}v_2 + \frac{R_F}{R_3}v_3\right) \quad (1.26)$$

lo que indica que la salida es una suma ponderada de las entradas (de ahí el nombre de *amplificador sumador*), con las ponderaciones que establezcan las razones de resistencia. Una de las aplicaciones más populares de los amplificadores sumadores es la mezcla de audio.

Como la salida viene directamente de la fuente dependiente dentro del amp op, se tiene que $R_o = 0$. Es más, debido a la tierra virtual, la resistencia de entrada R_{ik} ($k = 1, 2, 3$) vista por la fuente v_k es igual a la resistencia correspondiente R_k . En resumen,

$$\begin{aligned} R_{ik} &= R_k & k &= 1, 2, 3 \\ R_o &= 0 \end{aligned} \quad (1.27)$$

Si las fuentes de entrada no son ideales, el circuito las cargará hacia abajo, como en el caso del amplificador inversor. La ecuación 1.26 aún se aplica, si se satisface que se reemplaza R_k por $R_{sk} + R_k$ en los denominadores, donde R_{sk} es la resistencia de salida de la k -ésima fuente de entrada.

EJEMPLO 1.4. Con el uso de resistencias estándar de 5%, diseñe un circuito tal que $v_O = -2(3v_1 + 4v_2 + 2v_3)$.

Solución. Con la ecuación 1.26 se tiene que $R_F/R_1 = 6$, $R_F/R_2 = 8$, $R_F/R_3 = 4$. Un conjunto de resistencias estándar que puede satisfacer las condiciones anteriores es $R_1 = 20 \text{ k}\Omega$, $R_2 = 15 \text{ k}\Omega$, $R_3 = 30 \text{ k}\Omega$ y $R_F = 120 \text{ k}\Omega$.

EJEMPLO 1.5. En el diseño de generadores de funciones, surge la necesidad de *dar un nivel de voltaje (offset)*, así como de *amplificar* un voltaje dado v_I para obtener un voltaje del tipo $v_O = Av_I + V_O$, donde V_O es la cantidad de offset que se desea. Un amplificador de offset puede obtenerse con un amplificador sumador en el que una de las entradas es v_I y la otra es, ya sea V_{CC} o V_{EE} , que son los voltajes regulados del suministro que se usa para energizar al amp op. Con el uso de resistencias estándar de 5%, diseñe un circuito tal que $v_O = -10v_I + 5V$.

Solución. En la figura 1.16 se muestra el circuito. Se obliga a que $v_O = -(R_F/R_1)v_I - (R_F/R_2)$ (-15) = $-10v_I + 5$, y se encuentra que un conjunto de resistencias posibles es $R_1 = 10 \text{ k}\Omega$, $R_2 = 300 \text{ k}\Omega$, y $R_F = 100 \text{ k}\Omega$, según se muestra.

Si $R_3 = R_2 = R_1$, entonces la ecuación 1.26 lleva a

$$v_O = -\frac{R_F}{R_1}(v_1 + v_2 + v_3) \quad (1.28)$$

es decir, v_O es proporcional a la *suma verdadera* de las entradas. La constante de proporcionalidad $-R_F/R_1$ puede variar en todo el rango hasta cero si R_F se realiza con una resistencia variable. Si todas las resistencias son iguales, el circuito produce la suma (invertida) de sus entradas, $v_O = -(v_1 + v_2 + v_3)$.

El amplificador de diferencia

Como se aprecia en la figura 1.17, el amplificador de diferencias tiene una salida y dos entradas, una de las cuales se aplica al lado inversor, y la otra al no inversor. Es posible encontrar v_O por medio del principio de superposición como $v_O = v_{O1} + v_{O2}$, donde v_{O1} es el valor de v_O con v_2 igualado a cero, y con el v_{O2} que resulta de igualar a v_1 a cero.

Si se hace $v_2 = 0$, se obtiene $v_P = 0$, lo que hace que el circuito actúe como un amplificador inversor con respecto a v_1 . Por lo tanto, $v_{O1} = -(R_2/R_1)v_1$ y $R_{i1} = R_1$, donde R_{i1} es la resistencia de entrada vista por la fuente v_1 .

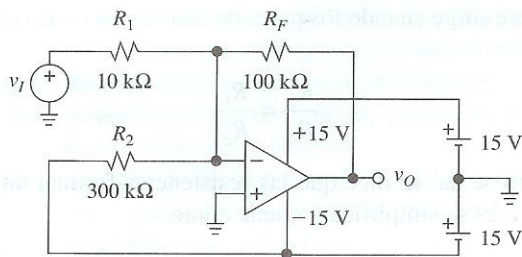


FIGURA 1.16 Un amplificador desviador de cc.

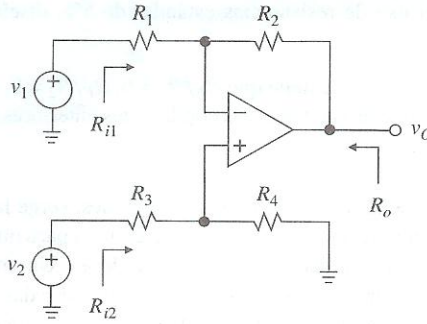


FIGURA 1.17
Amplificador de diferencias.

Al hacer $v_1 = 0$, se logra que el circuito actúe como un amplificador no inversor con respecto a v_P . Por tanto $v_{O2} = (1 + R_2/R_1)v_P = (1 + R_2/R_1) \times [R_4/(R_3 + R_4)]v_2$ y $R_{i2} = R_3 + R_4$, donde R_{i2} es la resistencia de entrada vista por la fuente v_2 . Si se hace $v_O = v_{O1} + v_{O2}$ y se reacomodan los términos, se obtiene

$$v_O = \frac{R_2}{R_1} \left(\frac{1 + R_1/R_2}{1 + R_3/R_4} v_2 - v_1 \right) \quad (1.29)$$

Además,

$$R_{i1} = R_1 \quad R_{i2} = R_3 + R_4 \quad R_o = 0 \quad (1.30)$$

Otra vez, la salida es una combinación lineal de las entradas, pero con coeficientes de polaridad opuesta porque una entrada se aplica al lado inversor, y la otra al no inversor del amp op. Más aún, las resistencias vistas por las fuentes de entrada son finitas y, en general, diferentes una de otra. Si estas fuentes no son ideales, el circuito las cargará por lo general en cantidades diferentes. Si que las fuentes tienen resistencias de salida R_{s1} y R_{s2} . Entonces, la ecuación 1.29 aún se aplica siempre y cuando se reemplace R_1 por $R_{s1} + R_1$ y R_3 por $R_{s2} + R_3$.

EJEMPLO 1.6. Diseñe un circuito tal que $v_O = v_2 - 3v_1$ y $R_{i1} = R_{i2} = 100\text{k}\Omega$.

Solución. Por la ecuación 1.30 se tiene $R_1 = R_{i1} = 100\text{ k}\Omega$. Por la ecuación 1.29 tenemos $R_2/R_1 = 3$, de modo que $R_2 = 300\text{ k}\Omega$. Por la ecuación 1.30, $R_3 + R_4 = R_{i2} = 100\text{ k}\Omega$. Por la ecuación 1.29, $3[(1 + 1/3)/(1 + R_3/R_4)] = 1$. Al resolver las últimas dos ecuaciones para encontrar sus dos incógnitas, se obtiene $R_3 = 75\text{ k}\Omega$ y $R_4 = 25\text{ k}\Omega$.

Un caso interesante surge cuando los pares de resistencia en la figura 1.17 tienen razones iguales:

$$\frac{R_3}{R_4} = \frac{R_1}{R_2} \quad (1.31)$$

Cuando esta condición se da, se dice que las resistencias forman un *punte balanceado*, entonces la ecuación 1.29 se simplifica y queda como

$$v_O = \frac{R_2}{R_1} (v_2 - v_1) \quad (1.32)$$

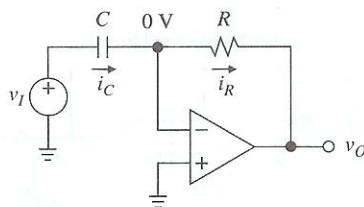


FIGURA 1.18
El amp op diferenciador.

Ahora, la salida es proporcional a la *diferencia verdadera* de las entradas, de aquí el nombre del circuito. Una aplicación popular del amplificador de diferencias verdadero es como componente de amplificadores de instrumentación, que se estudiarán en el capítulo siguiente.

El diferenciador

Para encontrar la relación entrada-salida del circuito que se muestra en la figura 1.18, se comienza por forzar a que $i_C = i_R$. Al usar las leyes de la capacitancia y de Ohm, se vuelve $Cd(v_I - 0)/dt = (0 - v_O)/R$, o bien

$$v_O(t) = -RC \frac{dv_I(t)}{dt} \quad (1.33)$$

El circuito produce una salida que es proporcional a la *derivada del tiempo* de la entrada —de ahí su nombre—. La constante de proporcionalidad está constituida por R y C , y su unidad es el segundo (s).

Si el lector intenta construir el circuito diferenciador en el laboratorio, descubrirá que éste tiende a oscilar. Sus problemas de estabilidad surgen de que la ganancia de lazo abierto disminuye con la frecuencia, tema que se abordará en el capítulo 8. De momento basta decir que, por lo general, el circuito se estabiliza con la colocación de una resistencia R_s en serie con C . Después de hacer esta modificación al circuito, éste proporcionará la función diferenciadora, pero sólo en un rango limitado de frecuencia.

El integrador

El análisis del circuito de la figura 1.19 es similar al de la figura 1.18. Al hacer que $i_R = i_C$, se obtiene que $(v_I - 0)/R = C d(0 - v_O)/dt$, o bien $dv_O(t) = (-1/RC)v_I(t) dt$. Al cambiar a t por la variable muda de integración ξ e integrar ambos lados desde cero hasta t , se obtiene

$$v_O(t) = -\frac{1}{RC} \int_0^t v_I(\xi) d\xi + v_O(0) \quad (1.34)$$

donde $v_O(0)$ es el valor de la salida en $t = 0$. Este valor depende de la carga almacenada inicialmente en el capacitor. La ecuación 1.34 indica que la salida es proporcional a la *integral de tiempo* de la salida, de ahí se deriva su nombre. La constante de proporcionali-

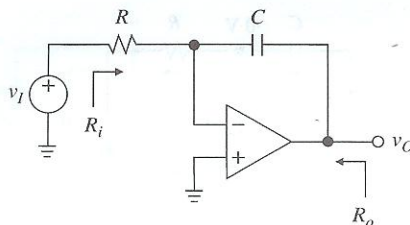


FIGURA 1.19
El amp op integrador.

dad la dan R y C , pero ahora sus unidades son s^{-1} . Al imitar el análisis del amplificador inversor, se comprueba con facilidad que

$$R_i = R \quad R_o = 0 \quad (1.35)$$

Así, si la fuente impulsora tiene una resistencia R_s , se debe reemplazar a R por $R_s + R$ con objeto de aplicar la ecuación 1.34.

El amp op integrador, que también se llama *integrador de precisión*, debido al alto grado de exactitud con el que se ajusta a la ecuación 1.34, es un caballo de batalla de la electrónica. Tiene una amplia aplicación en los generadores de función (generadores de onda triangular y de diente de sierra), filtros activos (variable de estado, bicuadráticos y de capacitores conmutados), convertidores analógico a digital (convertidores de pendiente dual y de retroalimentación cuantizada), y controladores analógicos (controladores PID).

Si $v_I(t) = 0$, la ecuación 1.34 predice que $v_O(t) = v_O(0) = \text{constante}$. En la práctica, cuando se intenta construir el circuito integrador en el laboratorio, se descubre que su salida sufre un corrimiento hasta que se satura a un valor cercano al de alguno de los voltajes de suministro, aun si v_I está aterrizado. Esto se debe a lo que se denomina error de desvío del amp op, tema que se estudiará en el capítulo 5. Por el momento basta decir que un método burdo de impedir la saturación, consiste en colocar una resistencia apropiada R_p en paralelo con C . El circuito resultante, que se llama *integrador con pérdida*, todavía proporcionará la función de integración, pero sólo en un rango limitado de la frecuencia. Por fortuna, en la mayoría de las aplicaciones, los integradores se colocan dentro de un lazo de control diseñado para mantener en forma automática al circuito lejos de la saturación, por lo menos en condiciones apropiadas de operación, con lo que se elimina la necesidad de la resistencia en paralelo que se mencionó.

El convertidor de resistencia negativa (NIC)

Se concluirá con la demostración de otra aplicación importante de los amp op, además del procesamiento de señales, en concreto, la *transformación de impedancia*. Para ilustrar este concepto, considere la resistencia sencilla de la figura 1.20a. Para encontrar su valor en forma experimental, se aplica una fuente de prueba v , se mide la corriente i fuera de la terminal positiva de la fuente, y entonces se hace $R_{\text{eq}} = v/i$, donde R_{eq} es el valor de la resistencia vista desde la fuente. Está claro que en este sencillo caso, $R_{\text{eq}} = R$. Es más, la fuente de prueba libera energía y la resistencia la absorbe.

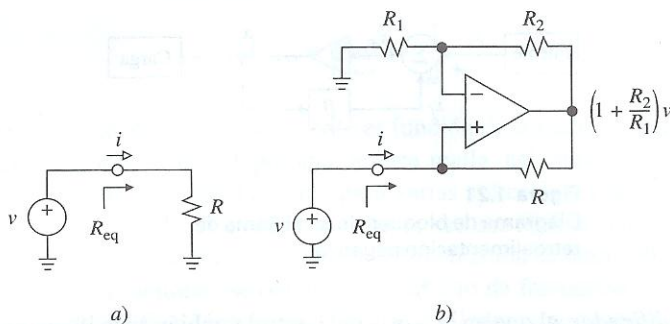


FIGURA 1.20

a) Resistencia positiva: $R_{\text{eq}} = R$. b) Convertidor de resistencia negativa: $R_{\text{eq}} = -(R_1/R_2)R$.

Ahora, suponga que se retira la terminal inferior de R de tierra, y se impulsa con un amplificador no inversor con la entrada ligada a la otra terminal de R , como se ilustra en la figura 1.20b. Así, la corriente es $i = [v - (1 + R_2/R_1)v]/R = -R_2v/(R_1R)$. Al hacer $R_{\text{eq}} = v/i$, queda

$$R_{\text{eq}} = -\frac{R_1}{R_2}R \quad (1.36)$$

que indica que el circuito simula una *resistencia negativa*. El significado del signo negativo es que ahora la corriente en realidad *fluye hacia* la terminal positiva de la fuente de prueba, lo que ocasiona que la fuente absorba energía. En consecuencia, una resistencia negativa *libera* potencia.

Si $R_1 = R_2$, entonces $R_{\text{eq}} = -R$. En este caso, el amp op amplifica al voltaje de prueba a $2v$, lo que hace que R experimente un voltaje neto v , positivo a la derecha. En consecuencia $i = -v/R = v/(-R)$.

Las resistencias negativas pueden usarse para neutralizar resistencias ordinarias no deseadas, como en el diseño de las fuentes de corriente, o para controlar la ubicación de los polos, como en el diseño de filtros activos y osciladores.

Al mirar en retrospectiva los circuitos estudiados hasta este momento, se observa que con la interconexión de los componentes apropiados alrededor de un amplificador de ganancia elevada, éste se puede configurar para varias *operaciones*, tales como: multiplicación por una constante, suma, resta, diferenciación, integración y conversión de resistencia. Esto explica por qué se le llama *operacional*.

1.5 RETROALIMENTACIÓN NEGATIVA

En la sección 1.3 se introdujo de manera formal el concepto de *retroalimentación negativa*. Como la mayoría de los circuitos de amp op emplean este tipo de retroalimentación, ésta se estudiará en forma más sistemática.

La figura 1.21 muestra la estructura básica de un circuito de retroalimentación negativa. Las flechas indican el flujo de la señal, y el símbolo genérico x se emplea ya sea para una señal de voltaje o de corriente. Además de la fuente y la carga, se identifican los siguientes bloques básicos:

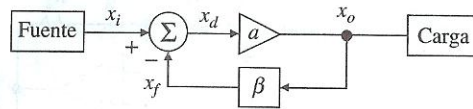


Figura 1.21
Diagrama de bloques de un sistema de retroalimentación negativa.

1. Un *amplificador*, al que en la teoría del control también se le llama *amplificador de error*, que acepta la señal x_d y produce la *señal de salida*

$$x_o = ax_d \quad (1.37)$$

donde a , la ganancia hacia adelante del amplificador, se denomina la *ganancia de ciclo abierto* del circuito.

2. Una *malla de retroalimentación*, que sensa x_o y produce la *señal de retroalimentación*

$$x_f = \beta x_o \quad (1.38)$$

donde β , la ganancia de la malla de retroalimentación, se le llama el *factor de retroalimentación* del circuito.

3. Una *malla sumadora*, que se denota con Σ y genera la diferencia

$$x_d = x_i - x_f \quad (1.39)$$

que también se llama *señal de error*. La designación *retroalimentación negativa* surge del hecho de que en realidad se está *alimentando* una porción de x_o de *regreso* a la entrada, donde se *resta* de x_i para producir la señal reducida x_d . Si en lugar de ello se sumara, la retroalimentación sería positiva. Por razones que se aclararán más adelante, a la retroalimentación negativa, también se le llama *degenerativa*, y a la retroalimentación positiva, *regenerativa*.

Al eliminar x_f y x_d de las ecuaciones anteriores, y resolver para la razón $A = x_o/x_i$, se obtiene

$$A = \frac{a}{1 + a\beta} \quad (1.40)$$

donde A se llama *ganancia de lazo cerrado* del circuito. Observe que para que la retroalimentación sea negativa se necesita que $a\beta > 0$. En consecuencia, A será más pequeña que a en una cantidad de $1 + a\beta$, llamada *cantidad de retroalimentación*.

Conforme se propaga una señal alrededor del lazo construido del amplificador, la malla de la retroalimentación, y sumadora, experimenta una ganancia conjunta de $a \times \beta \times (-1)$, o bien $-a\beta$. Su valor negativo se llama *razón de retorno*, o con más frecuencia, la *ganancia de lazo*,

$$T = a\beta \quad (1.41)$$

que permite expresar a la ecuación 1.40 como $A = (1/\beta)T/(1 + T)$. Si $T \rightarrow \infty$ se llega a la situación ideal

$$A_{\text{ideal}} = \lim_{T \rightarrow \infty} A = \frac{1}{\beta} \quad (1.42)$$

es decir, A se vuelve independiente de a y sólo es función de la malla de retroalimentación. Con la selección apropiada de la topología de esta malla, así como de la calidad de sus componentes, es posible adecuar el circuito para varias aplicaciones diferentes. Por ejemplo, si se especifica que $0 < \beta < 1$ se ocasionará que x_o sea una réplica magnificada de x_i toda vez que $1/\beta > 1$. A la inversa, si la malla de retroalimentación se desarrolla con elementos reactivos tales como capacitores, se obtendrá un circuito de frecuencia selectiva con función de transferencia $H(jf) = 1/\beta(jf)$; los filtros y osciladores pertenecen a esta clase de circuitos.

Por lo tanto, la ganancia de lazo cerrado se expresará de la siguiente forma

$$A = A_{\text{ideal}} \times \frac{1}{1 + 1/T} \quad (1.43)$$

Si se define

$$\text{Función de error} = \frac{1}{1 + 1/T} = 1 - \frac{1}{1 + T} = 1 - \varepsilon \quad (1.44)$$

entonces, la ecuación 1.43 puede expresarse como $A = A_{\text{ideal}}(1 - \varepsilon)$, donde $\varepsilon = 1/(1 + T)$ es la *desviación fraccional* de A con respecto del ideal. Entre más grande sea la cantidad de retroalimentación $1 + T$, más pequeño será el error fraccional ε , y más cercana a uno será la función de error. El *error de la ganancia* es el porcentaje de desviación de A respecto del ideal. Para $T \gg 1$, se tiene que

$$\text{Error de la ganancia (\%)} = 100 \frac{A - A_{\text{ideal}}}{A_{\text{ideal}}} \cong -\frac{100}{T} \quad (1.45)$$

EJEMPLO 1.7. a) Encuentre la ganancia de lazo que se necesita para aproximar A_{ideal} dentro del 0.1%. b) Encuentre la ganancia de lazo abierto necesaria para hacer que $A = 100$, con el grado de exactitud que se mencionó antes. c) Con el valor de a que se encontró en el inciso anterior, encuentre β de modo que $A = 100$, exactamente.

Solución.

- Por medio de la ecuación 1.45, se desea que $100/T \leq 0.1$. En consecuencia, se requiere que $T \geq 10^3$.
- Para $A_{\text{ideal}} = 1/\beta = 100$, se necesita que $\beta = 10^{-2}$. Por lo tanto $a\beta = 10^3$ implica que $a \geq 10^3/10^{-2} = 10^5$.
- Al obligar que $100 = 10^5/(1 + 10^5\beta)$ se obtiene que $\beta = 9.99 \times 10^{-3}$.

Este ejemplo pone de relieve el precio para alcanzar una exactitud grande para el lazo cerrado, en concreto, la necesidad de comenzar con $a \gg A$. Conforme se cierra el lazo alrededor del amplificador de error, en realidad se evita una buena posibilidad de ganancia de lazo abierto, que es la cantidad $1 + T$. También es evidente que para una a dada, *entre más pequeña sea la ganancia de lazo cerrado A , más pequeño será el porcentaje de desviación respecto del ideal.*

Es conveniente examinar el efecto que la retroalimentación negativa también tiene en las señales x_d y x_f . Se tiene que $x_d = x_o/a = Ax_i/a = (A/a)x_i$, o bien

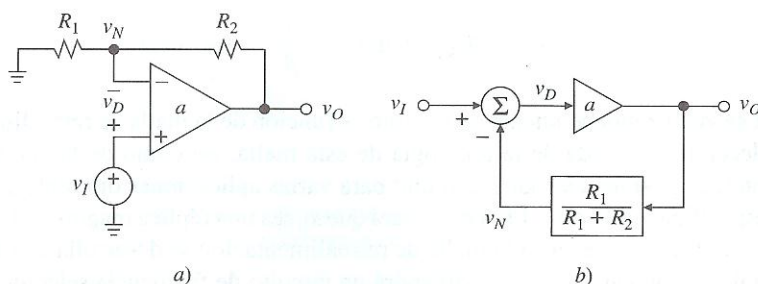


Figura 1.22
El amplificador no inversor como sistema de retroalimentación negativa.

$$x_d = \frac{1}{1+T} x_i \quad (1.46)$$

Es más, $x_f = \beta x_o = \beta A x_i$, o bien

$$x_f = \frac{1}{1 + 1/T} x_i \quad (1.47)$$

Conforme $T \rightarrow \infty$, la señal de error x_d se acerca a cero, y la señal de retroalimentación x_f seguirá a la señal de entrada x_i . Éste es el corto virtual que nos es familiar porque se estudió en la sección anterior.

La realización más directa de la estructura de retroalimentación de la figura 1.21 es el amplificador no inversor que ya conocemos. Como se muestra en la figura 1.22, la señal de retroalimentación es el voltaje inversor de entrada $v_N = \beta v_o$, donde $\beta = R_1 / (R_1 + R_2)$. Es más, como el amp op es un amplificador de diferencias, la operación de sustracción de v_N de v_I la realiza en forma implícita el propio amp op.

Desensibilización de la ganancia

Se desea investigar cómo afectan las variaciones de la ganancia de lazo abierto, a , a la ganancia de lazo cerrado A . Al diferenciar la ecuación 1.40 con respecto a a , y simplificar el resultado, se tiene que $dA/da = 1/(1 + a\beta)^2$. Como $1 + a\beta = a/A$, después de reacomodar puede escribirse

$$\frac{dA}{A} = \frac{1}{1+T} \frac{da}{a} \quad (1.48)$$

Al reemplazar las diferenciales con incrementos finitos y multiplicar ambos lados por 100, se aproxima a

$$100 \frac{\Delta A}{A} \cong \frac{1}{1+T} \left(100 \frac{\Delta a}{a} \right) \quad (1.49)$$

que indica que el efecto de un porcentaje dado de cambio de a sobre A , se reduce a $1 + T$. Para una T suficientemente grande, incluso un cambio sustancial de a ocasionará un cambio insignificante de A . Es evidente que la retroalimentación negativa desensibiliza la ganancia, y ésta es la razón de por qué $1 + T$ también se llama *factor de desensibilización*. La estabilización de A es muy deseable debido a que la ganancia de lazo abierto, a , de un amplificador práctico está mal definida debido a las variaciones del proceso, calentamiento, el envejecimiento y las variaciones en el suministro de energía.

Al evaluar $dA/d\beta$ y continuar en forma similar, se descubre que para una T suficientemente grande,

$$100 \frac{\Delta A}{A} \cong -100 \frac{\Delta \beta}{\beta} \quad (1.50)$$

Un aumento dado (o disminución) de β ocasionará que A disminuya (o aumente) en la misma cantidad, lo que indica que la retroalimentación negativa no estabiliza A contra las variaciones de β . De aquí la necesidad de implantar la malla de retroalimentación con componentes de calidad apropiada y capacidad de rastreo (*tracking*).

EJEMPLO 1.8. Un circuito de retroalimentación negativa tiene $a = 10^5$ y $\beta = 10^{-3}$. a) Calcule el cambio porcentual de A que ocasiona un cambio de a de $\pm 10\%$. b) Repita el inciso anterior para $\beta = 1$.

Solución.

a) El factor de desensibilización es de $1 + T = 1 + 10^5 \times 10^{-3} = 101$. Así, un cambio de $\pm 10\%$ en a , ocasionará un cambio porcentual de A 101 veces más pequeño; es decir, A cambia en $\pm 10/101 \cong \pm 0.1\%$.

b) Ahora, la desensibilidad aumenta a $1 + 10^5 \times 1 \cong 10^5$. El cambio porcentual de A ahora es de $\pm 10/10^5 = 0.0001\%$, o una parte por millón (1 ppm). Se observa que para una a dada, entre más bajo sea el valor de A , más alta es la desensibilidad porque $1 + T = a/\beta$.

Reducción de la distorsión no lineal

Una forma conveniente de visualizar la característica de transferencia de un amplificador es por medio de su *curva de transferencia*, es decir, la gráfica de su salida x_o contra su entrada x_d . Como un amplificador lineal hace que $x_o = ax_d$, su curva es una línea recta con pendiente a . Sin embargo, la curva de transferencia de un amplificador práctico por lo general no es lineal, y la ganancia a debe definirse con más generalidad, como

$$a = \frac{dx_o}{dx_d} \quad (1.51)$$

La curva de la parte superior de la figura 1.23a es la curva de transferencia del voltaje (VTC, por sus siglas en inglés) de un amplificador que tiene la característica

$$v_o = V_o \tanh \frac{v_D}{V_d} \quad (1.52)$$

donde V_d y V_o son voltajes de entrada y salida escalados adecuadamente. En el caso presente $V_d = 10^{-4}$ V y $V_o = 10$ V. La curva es aproximadamente lineal cerca del origen, pero conforme el punto de operación se mueve hacia la periferia, la pendiente disminuye hasta que eventualmente se aplanan por completo y se satura con $\pm V_o = \pm 10$ V. Como se observa en la figura 1.23a, la pendiente, o ganancia a , es máxima en el origen, disminuye al alejarse de éste, y por último cae hasta cero con la saturación. Una curva no lineal genera una salida distorsionada aun si los valores pico se mantienen por debajo de los límites de saturación. Por ejemplo, al aplicar una entrada senoidal se originará una salida seudosenoidal con las partes superior e inferior aplanadas debido a la disminución de la ganancia lejos del origen.

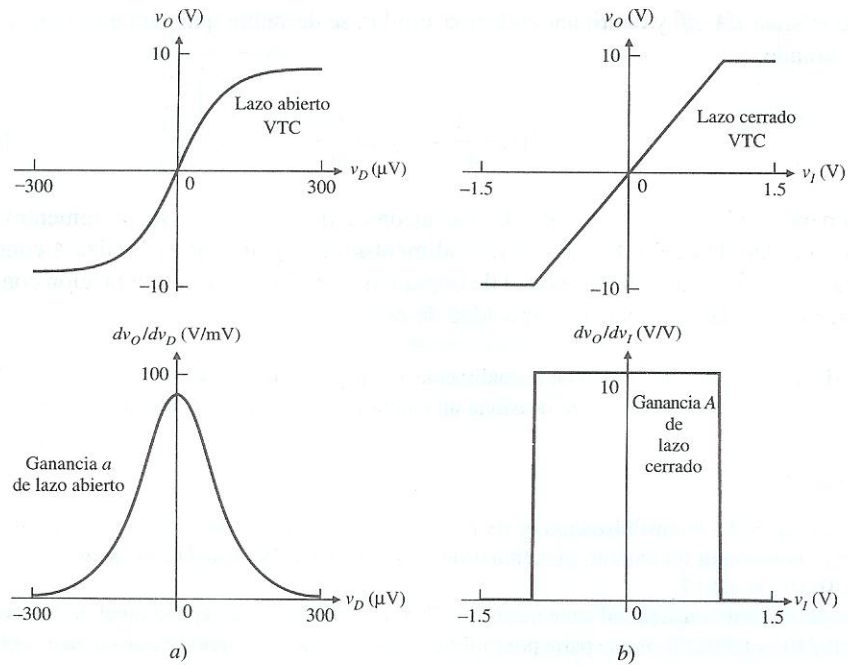


FIGURA 1.23
Efecto linealizador de la retroalimentación negativa.

Ahora, considere el efecto de aplicar retroalimentación negativa alrededor de un amplificador así. A la luz de la ecuación 1.42, es de esperar que mientras a sea suficientemente grande para hacer que $T \gg 1$, A se mantendrá casi constante y cercana a $1/\beta$, a pesar de la disminución que sufre a lejos del origen. Esto también lo confirma la ecuación 1.49. La figura 1.23b muestra el efecto de aplicar retroalimentación con $\beta = 0.1$ V/V. La curva de lazo cerrado es mucho más lineal que la de lazo abierto, y ocurre así en un rango más amplio de señal. Por supuesto, conforme se aproxima la saturación, donde a disminuye hasta cero, el efecto linealizador de la retroalimentación negativa deja de aplicarse debido a la falta de ganancia de lazo que ahí existe; así, la misma A cae hasta cero.

Es conveniente ejecutar una simulación de computadora para visualizar las diferentes formas de onda en el circuito. Con el empleo de la configuración no inversora que se muestra en la figura 1.22a, se escribe el archivo de PSpice que sigue:



```

Formas de onda a lazo abierto para un VTC no lineal
*vO = 10 tanh (10,000*vD)
vI 1 0 pulse (-0.9V 0.9V -0.25ms 0.5ms 0.5ms 1us 1ms)
rd 1 2 1Meg ;input resistance
R1 0 2 2k ;beta = R1/(R1+R2)
R2 2 3 18k ;beta = 0.1
eOA 3 0 value = {10*((exp(2E4*v(1,2))-1)/(exp(2E4*v(1,2))+1))}
.tran 100us 2ms 0ms 100us
.probe ;vI=v(1), vO=v(3), vD=v(1,2)
.end

```

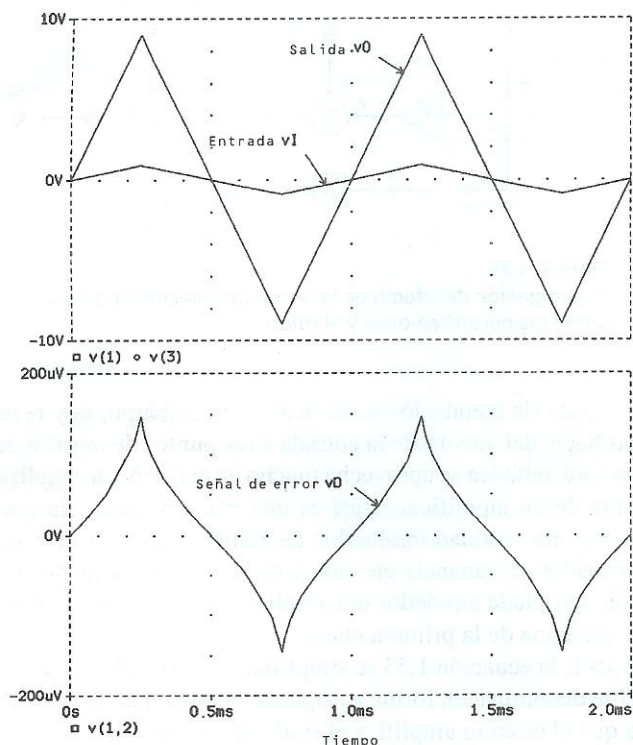



FIGURA 1.24
Efecto del VTC no lineal sobre las formas de onda de la señal.

Las formas de onda que se aprecian en la figura 1.24 indican que v_O es una réplica magnificada y casi sin distorsión de v_I , tal como se esperaba. Sin embargo, observe cuán distorsionada resulta V_D . Es el propio amplificador de error el que desde antes distorsiona a V_D , a través de la malla de retroalimentación, a fin de compensar su propio VTC distorsionado y así producir una salida sin distorsión.

Efecto de la retroalimentación sobre las perturbaciones y el ruido

La retroalimentación negativa también proporciona un medio para reducir la sensibilidad del circuito ante ciertos tipos de perturbaciones. La figura 1.25 ilustra tres tipos de perturbaciones: x_1 , que ingresa al circuito por la entrada, podría representar las señales no deseadas tales como errores de desvío en la entrada y ruido de entrada, los cuales se estudiarán en capítulos posteriores; x_2 , que ingresa al circuito en algún punto intermedio, puede representar un zumbido debido a las fuentes de poder o interferencia; x_3 , que ingresa al circuito por la salida, podría representar los cambios en la carga.

Para dar cabida a x_2 , se separa al amplificador en dos etapas con ganancias individuales a_1 y a_2 . Entonces, la ganancia conjunta hacia delante es $a = a_1 \times a_2$. La salida se encuentra como $x_o = x_3 + a_2 [x_2 + a_1(x_i - \beta x_o + x_1)]$, o bien

$$x_o = \frac{a_1 a_2}{1 + a_1 a_2 \beta} \left(x_i + x_1 + \frac{x_2}{a_1} + \frac{x_3}{a_1 a_2} \right) \quad (1.53)$$

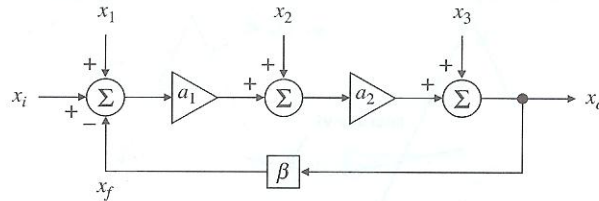


FIGURA 1.25
Investigación del efecto de la retroalimentación negativa
sobre las perturbaciones y el ruido.

Se observa que x_1 pasa sin atenuación relativa a x_i . Sin embargo, x_2 y x_3 resultan atenuadas por las ganancias hacia delante desde la entrada a los puntos de ingreso de las perturbaciones mismas. Esta característica se aprovecha mucho en el diseño de amplificadores de audio. La etapa de salida de un amplificador así es una etapa de potencia que, por lo general, resulta afectada por una cantidad intolerable de zumbido. Si se hace preceder a esta etapa por un preamplificador de ganancia elevada y de ruido bajo, y luego se cierra un lazo de retroalimentación apropiada alrededor del amplificador compuesto, el zumbido se reduce por medio de la ganancia de la primera etapa.

Para $a_1 a_2 \beta \gg 1$, la ecuación 1.53 se simplifica a $x_o = (1/\beta)(x_i + x_1 + x_2/a_1 + x_3/a_1 a_2)$. La cantidad $1/\beta$ se denomina, en forma apropiada, la *ganancia de ruido*, debido a que es la ganancia con la que el circuito amplifica el ruido de entrada x_1 .

1.6 RETROALIMENTACIÓN EN CIRCUITOS AMP OP

Ahora, se desea relacionar los conceptos de la sección anterior con los circuitos que se basan en amp op. La figura 1.26 muestra las topologías típicas para la suma de entrada y el muestreo de salida. Conforme se avanza, se harán referencias frecuentes a dichas topologías básicas.

En la figura 1.26a los voltajes se están sumando; como los voltajes están combinados en serie uno con el otro, esto se denomina *topología de entrada en serie*. En contraste, en la figura 1.26b, se están sumando las corrientes, lo cual se llama *topología de entrada en paralelo*. Como regla práctica, si las señales de entrada y retroalimentación ingresan al amplificador en nodos diferentes, la topología de entrada será del tipo en serie; pero, si entran en el mismo nodo, será del tipo en paralelo.

En la figura 1.26c, se está muestreando el voltaje de carga, operación que se realiza en paralelo o *shunt*, de ahí que ésta sea una topología de *salida-paralelo*. En la figura 1.26d, se está usando una resistencia en serie R para muestrear la corriente de carga; por ello se trata de una topología de *salida en serie*. Como regla práctica, si se cierra (abre) la carga de salida y aún existe alguna señal de retroalimentación en la entrada, entonces no se está muestreando un voltaje (o corriente).

Con el uso de argumentos intuitivos, se espera que la retroalimentación negativa altere no sólo la ganancia, sino también las resistencias de entrada y salida. En relación con la figura 1.26a, se sabe que un amp op tiende a reducir v_d . Entonces, la corriente v_d/r_d que se establece a partir de la fuente de entrada, será pequeña, lo que indica que la topología de entrada en serie eleva la resistencia de entrada. En contraste, la topología de entrada en paralelo de la figura 1.26b, disminuye la resistencia de entrada debido a que el voltaje en la unión sumadora se forza a rastrear de cerca el voltaje no inversor de entrada, que en este caso es tierra.

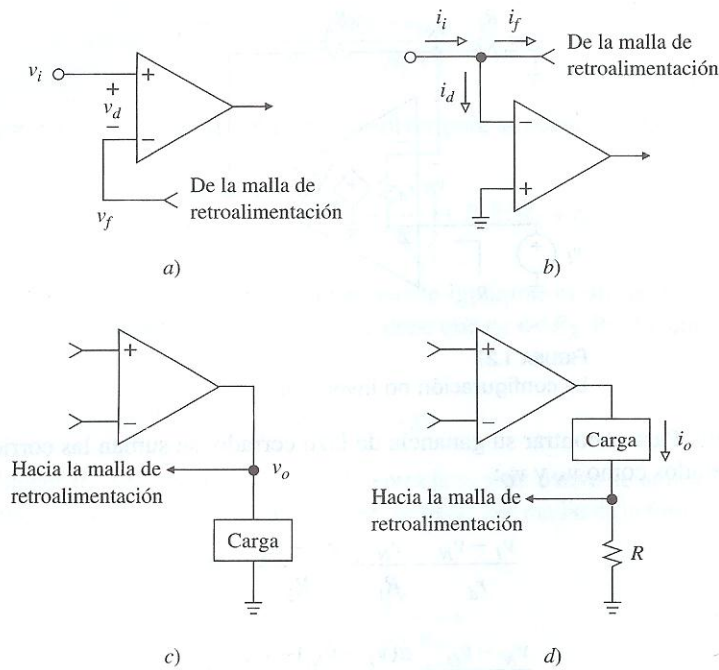


FIGURA 1.26
Topologías de retroalimentación negativa; a) en serie a la entrada; b) en paralelo en la entrada; c) en paralelo a la salida, y d) en serie a la salida.

A continuación, al pasar a la topología de muestreo de voltaje de la figura 1.26c, se observa que una perturbación en la forma de un cambio en la corriente de carga tendrá un efecto reducido sobre el voltaje de salida, lo que implica que la topología de salida-paralelo disminuye la resistencia de salida. A la inversa, la topología de salida-serie incrementa la resistencia de salida porque un cambio del voltaje de carga tendrá poco efecto sobre la corriente de salida. En resumen, ya sea en el puerto de entrada o en el de salida, una topología *en serie incrementa* la resistencia correspondiente, y una *en paralelo la disminuye*. Pronto se verá que la cantidad de aumento o disminución está dada por la cantidad de retroalimentación misma.

Para tener una mejor comprensión de los efectos de la retroalimentación negativa, se investigarán las configuraciones inversora y no inversora básicas, que son los caballos de batalla de las aplicaciones de amp op. En específico, se obtendrán expresiones para los parámetros de lazo cerrado R_i , A y R_o , pero con el uso del modelo de amp op a toda su capacidad de la figura 1.3b; después se compararán los resultados con aquellos del amp op ideal que se estudió en la sección 1.4. Esta clase de enfoque también se aplicará a otros circuitos en capítulos posteriores.

La configuración no inversora

Al comparar la figura 1.27 con la figura 1.26 y 1.26c, se observa que el amplificador no inversor es del tipo de entrada en serie y salida en paralelo, o, dicho en forma breve, en

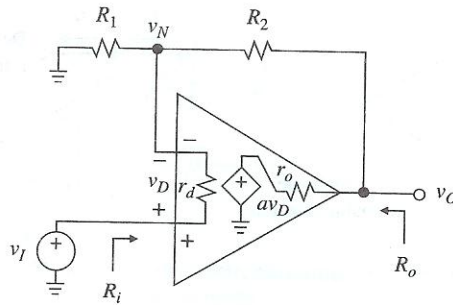


FIGURA 1.27
La configuración no inversora.

serie-paralelo. Para encontrar su ganancia de lazo cerrado, se suman las corrientes en los nodos etiquetados como v_N y v_O :

$$\frac{v_I - v_N}{r_d} - \frac{v_N}{R_1} + \frac{v_O - v_N}{R_2} = 0$$

$$\frac{v_N - v_O}{R_2} + \frac{a(v_I - v_N) - v_O}{r_o} = 0$$

donde se empleó $v_D = v_I - v_N$. Al eliminar v_N y despejar la relación $A = v_O/v_I$, se obtiene

$$A = \frac{(1 + R_2/R_1)a + r_o/r_d}{1 + a + R_2/R_1 + (R_2 + r_o)/r_d + r_o/R_1} \quad (1.54)$$

En un amplificador bien diseñado, las relaciones r_o/r_d , $(R_2 + r_o)/r_d$, y r_o/R_1 son despreciables en comparación con $1 + a$, por lo que es posible simplificar como

$$A \cong \left(1 + \frac{R_2}{R_1}\right) \frac{1}{1 + 1/T} \quad (1.55)$$

donde $T = a\beta$ es la ganancia de lazo, y

$$\beta = \frac{R_1}{R_1 + R_2} \quad (1.56)$$

es el factor de retroalimentación. La cantidad

$$\lim_{a \rightarrow 0} A = \frac{r_o/r_d}{1 + R_2/R_1 + (R_2 + r_o)/r_d + r_o/R_1} \quad (1.57)$$

se denomina *ganancia hacia adelante* porque se refiere a la transmisión de la señal de la entrada a la salida por medio de la malla de retroalimentación. Este término indeseado es despreciable y se ignorará en los análisis posteriores.

Para encontrar R_i se aplica un voltaje v de prueba, como se ilustra en la figura 1.28a, se calcula la corriente i que sale de la terminal positiva de la fuente de prueba, y luego se iguala $R_i = v/i$. Al sumar las corrientes en los nodos marcados v_N , se obtiene

$$\frac{v - v_N}{r_d} - \frac{v_N}{R_1} + \frac{a(v - v_N) - v_N}{R_2 + r_o} = 0$$

Al hacer $v_N = v - v_D = v - r_d i$, simplificar y resolver para la razón v/i , queda

$$R_i = r_d \left(1 + \frac{a}{1 + (R_2 + r_o)/R_1} \right) + R_1 \parallel (R_2 + r_o) \quad (1.58)$$

Para una ganancia a suficientemente grande, puede ignorarse el último término. Es más, en un circuito bien diseñado, por lo general, se tiene que $r_o \ll R_2$. Por lo tanto, $R_i \cong r_d [1 + a/(1/\beta)]$, o bien

$$R_i \cong r_d (1 + T) \quad (1.59)$$

Para obtener R_o , se suprime la fuente de entrada v_I y de nuevo se aplica la técnica de voltaje de prueba. En relación con la figura 1.28b, se tiene, por medio de la fórmula de división del voltaje, que

$$v_N = \frac{R_1 \parallel r_d}{R_1 \parallel r_d + R_2} v$$

Al sumar las corrientes en el nodo de salida,

$$i + \frac{v_N - v}{R_2} + \frac{-av_N - v}{r_o} = 0$$

Al eliminar v_N y despejar la relación $R_o = v/i$, se obtiene

$$R_o = \frac{r_o}{1 + (a + r_o/R_1 + r_o/r_d)/(1 + R_2/R_1 + R_2/r_d)} \quad (1.60)$$

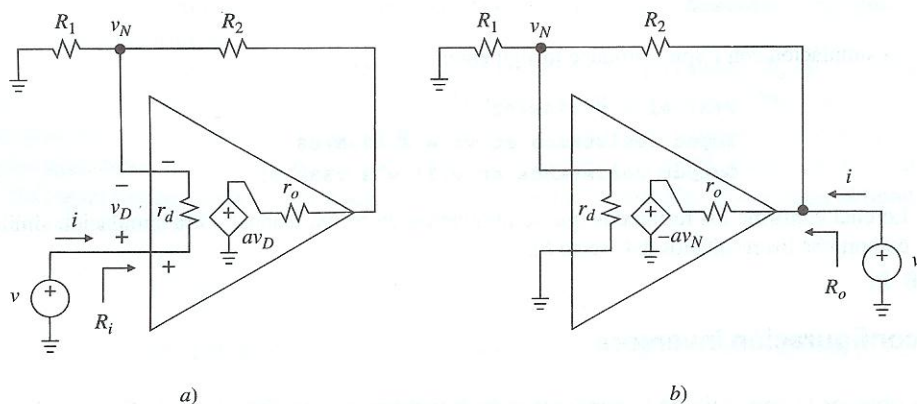


FIGURA 1.28
Cálculo de R_i y R_o para la configuración no inversora.

Es frecuente que r_d se encuentre en el rango de los megaohms, o más aún, R_1 y R_2 están en el de los kilohms, y r_o es del orden de $10^2 \Omega$. Entonces, los términos r_o/R_1 , r_o/r_d y R_2/r_d pueden ignorarse, y queda

$$R_o \cong \frac{r_o}{1+T} \quad (1.61)$$

Al mirar en retrospectiva las ecuaciones 1.55, 1.59 y 1.61, se observa que la retroalimentación negativa, además de desensibilizar la ganancia en el factor $1+T$, aumenta r_d y disminuye r_o en la misma proporción. Estas características brindan una ayuda muy grande para aproximar las condiciones de la terminal del amplificador de voltaje ideal que se muestra en la tabla 1.1.

EJEMPLO 1.9. Sea del tipo 741, el amp op que se aprecia en la figura 1.27, para el cual, $r_d = 2 \text{ M}\Omega$, $r_o = 75 \Omega$, y $a = 200 \text{ V/mV}$. Calcule los valores *exactos*, *aproximado* e *ideal*, de A , R_i y R_o , si a) $R_1 = 1 \text{ k}\Omega$ y $R_2 = 999 \text{ k}\Omega$; b) $R_1 = \infty$ y $R_2 = 0$. Compruebe con PSpice.

Solución.

- a) Al sustituir los valores dados de los parámetros en la ecuación 1.54, se obtiene que $A = 995.022 \text{ V/V}$; con la ecuación 1.55, para que $T = 200$, resulta que $A = 995.024 \text{ V/V}$; más aún, $A_{\text{ideal}} = 1000 \text{ V/V}$. Con un procedimiento similar, se encuentra que $R_i = 401.97 \text{ M}\Omega$, $402.00 \text{ M}\Omega$, ∞ ; $R_o = 373.32 \text{ m}\Omega$, $373.13 \text{ m}\Omega$, y 0Ω .
- b) Ahora se tiene que $T = 200000$. Debido a que es un valor muy grande, simplemente se ignoran los cálculos exactos y sólo se usan aproximaciones. Así, se encuentra que $A = 0.999995 \text{ V/V}$, 1 V/V ; $R_i = 400 \text{ G}\Omega$, ∞ ; $R_o = 375 \mu\Omega$, 0 .

Al usar el subcircuito OA que aparece en el código PSpice al final de la sección 1.2, se escribe el archivo siguiente para el circuito, para el inciso a):

```
Amplificador no inversor con A = 1 V/mV
vi 1 0 ac 1V           ;fuente de entrada
R1 0 2 1k              ;resistencia en la entrada
R2 2 3 999k            ;resistencia de retroalimentación
X 1 2 3 0A             ;activa el amp op
.tf v(3) vi            ;análisis de función de tranf
.end
```

La simulación con PSpice produce lo siguiente:

```
v(3)/vi = 9.950E+02
Input resistance at vi = 4.020E+08
Output resistance at v(3) = 3.733E-01
```

Lo cual confirma los resultados que se obtuvieron de forma manual. Otra simulación similar comprueba los resultados del inciso b).

La configuración inversora

Para obtener la ganancia de la configuración inversora que se aprecia en la figura 1.29, se procede como en el caso de la no inversora. Se suman las corrientes en los nodos etiquetados v_N y v_O , se elimina v_N y luego se despeja la relación $A = v_O/v_I$ para obtener:

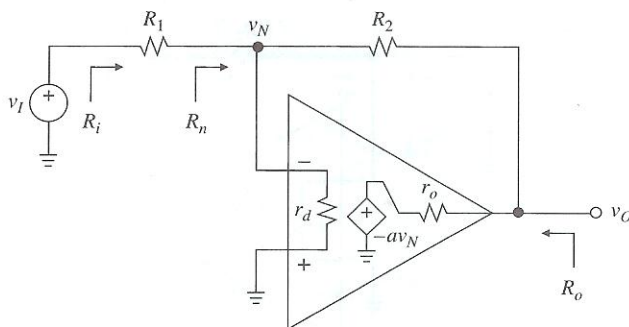


FIGURA 1.29
La configuración inversora.

$$A = -\frac{aR_2 - r_o}{(1+a)R_1 + (R_2 + r_o)(1 + R_1/r_d)} \quad (1.62)$$

En un circuito bien diseñado, por lo general, se tiene que $r_o \ll R_2$ y $R_1/r_d \ll 1$. En consecuencia, se puede simplificar como

$$A \cong \left(-\frac{R_2}{R_1}\right) \frac{1}{1+1/T} \quad (1.63)$$

donde T , la ganancia de lazo, está dada por

$$T = \frac{aR_1}{R_1 + R_2} \quad (1.64)$$

Se observa que T es la misma que en la configuración no inversora. Sin embargo, las expresiones para A_{ideal} son diferentes, ya que las entradas se aplican en puntos distintos del mismo circuito. La ganancia hacia adelante ahora es

$$\lim_{a \rightarrow 0} A = \frac{r_o}{R_1 + (R_2 + r_o)(1 + R_1/r_d)} \quad (1.65)$$

Aunque no es tan pequeña como en el caso no inversor, esta ganancia también puede ignorarse en cálculos posteriores.

Para obtener R_i , primero se determina la resistencia equivalente R_n de la entrada inversora. Después, se hace $R_i = R_1 + R_n$. Para esto, se aplica una corriente de prueba i , como se ilustra en la figura 1.30, se calcula el voltaje resultante v , y luego se iguala $R_n = v/i$. Al comparar con la figura 1.26b y c, se observa que ésta es una topología *paralelo-paralelo*. Al sumar las corrientes en el nodo v y luego despejar la relación $R_n = v/i$, se obtiene

$$R_n = \frac{R_2 + r_o}{1 + a + (R_2 + r_o)/r_d} \quad (1.66)$$

Al ignorarse el término $(R_2 + r_o)/r_d$ en comparación con a , se aproxima el valor de R_n como

$$R_n \cong \frac{R_2 + r_o}{1 + a} \quad (1.67a)$$

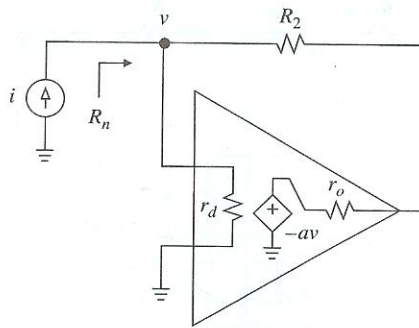


FIGURA 1.30
Cálculo de la resistencia de la tierra
virtual, R_n .

Para $r_o \ll R_2$, ésta se simplifica aún más, para quedar como

$$R_n \cong \frac{R_2}{1+a} \quad (1.67b)$$

que indica que la resistencia de retroalimentación R_2 del amplificador con retroalimentación negativa, está dividida entre $(1+a)$ cuando se refleja a la entrada. Esta transformación se denomina como *efecto Miller*, y también ocurre en el caso más general en el que el elemento de retroalimentación es una impedancia. Debido a la ganancia grande, a , se espera que $R_n \ll R_1$. En efecto, en el límite cuando $a \rightarrow \infty$, ocurre que $R_n \rightarrow 0$, que es la condición para una *tierra virtual perfecta*, como ya se vio. En resumen,

$$R_i = R_1 + R_n \cong R_1 \quad (1.68)$$

Para obtener R_o en el circuito de la figura 1.29, se suprime la fuente de entrada v_I y se aplica un voltaje de prueba v en la salida, con lo que se termina otra vez en la situación de la figura 1.28b. En consecuencia,

$$R_o \cong \frac{r_o}{1+T} \quad (1.69)$$

donde T es la que se da en la ecuación 1.64.

EJEMPLO 1.10. Sea el amp op de la figura 1.29 uno del tipo 741. Calcule A , R_n , R_i y R_o , si
a) $R_1 = R_2 = 100 \text{ k}\Omega$; b) $R_1 = 1 \text{ k}\Omega$ y $R_2 = 1 \text{ M}\Omega$.

Solución.

a) $T = a\beta = 200\,000 \times 100 / (100 + 100) = 10^5$; $A = -1 / (1 + 1/10^5) = -0.99999 \text{ V/V}$; $R_n = (10^5 + 75) / (1 + 10^5) \cong 1 \Omega$; $R_i = 10^5 + 1 \cong 100 \text{ k}\Omega$; $R_o = 75 / (1 + 10^5) \cong 0.75 \text{ m}\Omega$.

b) $T = 200\,000 / 1001 = 199.8$; $A = -995.0 \text{ V/V}$; $R_n \cong 5 \Omega$; $R_i = 10^3 + 5 = 1.005 \text{ k}\Omega$; $R_o \cong 0.374 \Omega$.

Se invita al lector a comprobar los resultados anteriores por medio de PSpice.

Es intrigante que las expresiones para A y R_i para las configuraciones inversora y no inversora, sean tan diferentes, aun cuando una configuración pueda derivarse de la otra con

sólo cambiar la ubicación de la fuente de entrada; sin embargo, aquellas para obtener T y R_o son la misma. Para mejorar nuestra comprensión, se volverá a la ecuación 1.18) que se obtuvo para las condiciones de simplificación cuando $r_d \rightarrow \infty$ y $r_o \rightarrow 0$, y se reescribió como

$$v_o = -a \left(\frac{R_2}{R_1 + R_2} v_I + \frac{R_1}{R_1 + R_2} v_o \right) = -(R_1 // R_2) a \left(\frac{v_I}{R_1} + \frac{v_o}{R_2} \right)$$

Si se hace $v_I/R_1 \rightarrow i_I$, $v_o/R_2 \rightarrow -i_F$, y

$$a_r = -(R_1 // R_2) a$$

es posible escribir

$$v_o = a_r (i_I - i_F)$$

lo que confirma una topología de entrada en paralelo del tipo de la figura 1.26b. Aunque el amp op es un amplificador del tipo de voltaje con ganancia a en V/V, cuando se usa en la configuración inversora funciona como un amplificador de transresistencia con ganancia a_r en V/A. Es más, al reexpresar como $v_o = a_r (i_I - \beta_g v_o)$, con

$$\beta_g = -\frac{1}{R_2}$$

se confirma un factor de retroalimentación de β_g en A/V. La ganancia de lazo es $T = a_r \beta_g$, o bien

$$T = \frac{aR_1}{R_1 + R_2}$$

de acuerdo con la ecuación 1.64. La *ganancia de la transresistencia de lazo cerrado*, que se define como $A_r = v_o/i_I$, es, según las ecuaciones 1.42 y 1.43,

$$A_r = \frac{1}{\beta_g} \times \frac{1}{1+1/T} = -R_2 \times \frac{1}{1+1/T}$$

Por último, la *ganancia del voltaje de lazo cerrado*, que se define como $A = v_o/v_I$, se encuentra como $A = [v_o/(v_I/R_1)]R_1 = A_r/R_1$, o bien

$$A = -\frac{R_2}{R_1} \times \frac{1}{1+1/T}$$

según la ecuación 1.63. En resumen, es posible afirmar que al amplificador inversor, aunque por lo general se aplica como un circuito al que entra voltaje y sale voltaje, es más apropiado tratarlo como un circuito al que entra corriente y sale voltaje, cuando se analiza como sistema de retroalimentación negativa, con lo que se reafirma la designación de *configuración paralelo-paralelo*.

Conclusiones por resaltar

Los ejemplos anteriores confirman que A , R_i , R_o y R_n , se acercan al ideal en forma notable. Para un valor dado de a , entre más baja sea la ganancia de lazo cerrado, más cercanos al

ideal son los resultados. Aun con ganancias de lazo cerrado del orden de 10^3 V/V, que es más o menos el límite superior de interés práctico, la desviación del ideal todavía es muy pequeña, al menos para el valor de a que se usó en los ejemplos. Entonces, parece razonable suponer parámetros de lazo cerrado *ideal* incluso si los parámetros de lazo abierto son los de un amp op *no ideal*, en especial en vista de la simplicidad de las expresiones de lazo cerrado ideal y del concepto de corto virtual.

Esto también se justifica por el hecho de que en muchas situaciones prácticas, las exactitudes de unos cuantos puntos porcentuales son adecuadas. Aun en aplicaciones de precisión, en las que podrían ser importantes desviaciones pequeñas, siempre es conveniente comenzar con un modelo de amp op ideal con objeto de tener una comprensión rápida, aunque aproximada, de lo que se supone hace el circuito, y luego precisar el análisis en una segunda etapa. Se verán muchos ejemplos de esto.

Otra vez se reitera que los beneficios de la retroalimentación negativa provienen de la disponibilidad de una ganancia de lazo, T , suficientemente grande. Dicho de otra manera, si se tuviera que elegir entre un amp op con r_d y r_o deficientes, pero excelente a , y otro con excelentes r_d y r_o pero una a deficiente, habría que decidirse por el primero. El valor grande de a compensará las especificaciones deficientes de r_d y r_o (véase el problema 1.53).

1.7 LA GANANCIA DE LAZO

Ahora, resulta evidente que la ganancia de lazo, T , juega un papel central en la *teoría de retroalimentación negativa*. Entre más grande es T , más cerca del ideal están los parámetros de lazo cerrado. En el capítulo 8 se verá que T también determina si un circuito es estable o, por el contrario, oscilatorio.

Como se sabe, la ganancia de un circuito amp op por lo general se obtiene como

$$A = A_{\text{ideal}} \times \frac{1}{1 + 1/T} \quad (1.70)$$

donde A_{ideal} se calcula con el uso del modelo de amp op ideal y, por lo tanto, de la técnica de corto virtual. Más aún, las resistencias de la terminal de lazo cerrado por lo general se calculan como

$$R \cong r \times (1 + T)^{\pm 1} \quad (1.71)$$

donde r es la resistencia de lazo abierto calculada en el límite cuando $a \rightarrow 0$, y se usa +1 para una topología en serie, y -1 para otra en paralelo.

Cálculo directo de la ganancia de lazo, T

Es posible encontrar T en forma directa si se eliminan todas las fuentes de entrada, cortando el lazo en algún punto conveniente, e introduciendo una *señal de prueba* v_T . Conforme esta señal se propaga alrededor del lazo, regresa como la *señal de retorno* $v_R = a \times \beta \times (-1) \times v_T$, por lo que $T = a\beta$ se encuentra como

$$T = - \frac{v_R}{v_T} \Big|_{x_i=0} \quad (1.72)$$

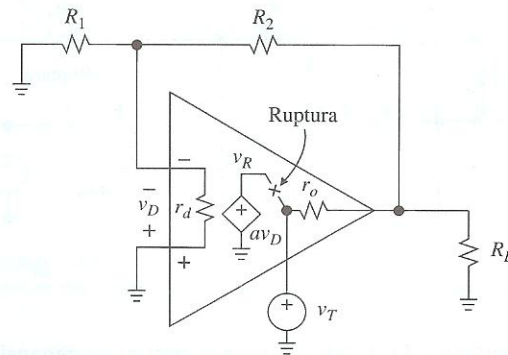


FIGURA 1.31
Determinación directa de la ganancia de lazo,
como $T = -av_D/v_T$.

donde el símbolo genérico x_I se usa para denotar la fuente de entrada (o fuentes, en el caso de circuitos de entradas múltiples tales como los amplificadores sumadores y de diferencia). El procedimiento se ilustra en la figura 1.31, donde también se incluyó una carga de salida R_L . Este circuito podría pertenecer tanto a la configuración inversora como a la no inversora, ya que son indistinguibles una vez que se ha suprimido la fuente externa. En efecto, la sección anterior reveló que T depende sólo del amplificador y su malla de retroalimentación, sin que importe dónde se aplica la señal de entrada. La ruptura del lazo justo en la salida de la fuente dependiente, como se muestra, conduce un resultado conveniente, $v_R = av_D$. Al usar dos veces la fórmula del divisor del voltaje se obtiene que

$$v_R = a \left(-\frac{R_1 \parallel r_d}{R_1 \parallel r_d + R_2} \times \frac{(R_1 \parallel r_d + R_2) \parallel R_L}{(R_1 \parallel r_d + R_2) \parallel R_L + r_o} \right) v_T$$

que se desarrolla para luego utilizar la ecuación 1.72, se llega a

$$T = a \left(\frac{1}{1 + R_2/R_1 + R_2/r_d} \times \frac{1}{1 + r_o / ((R_1 \parallel r_d + R_2) \parallel R_L) + r_o / R_L} \right) \quad (1.73)$$

Observe que para una r_o suficientemente pequeña, el último término tiende a la unidad, y para una r_d lo bastante grande, la relación R_2/r_d puede ignorarse, con lo que se produce el resultado familiar $T = a/(1 + R_2/R_1)$.

EJEMPLO 1.11. En la figura 1.32a, sean $R_1 = R_2 = 1 \text{ M}\Omega$, $R_3 = 100 \text{ k}\Omega$, $R_4 = 1 \text{ k}\Omega$ y $R_L = 2 \text{ k}\Omega$. a) Encuentre la ganancia ideal A . b) Encuentre la ganancia ideal si el amp op tiene una $r_d = 1 \text{ M}\Omega$, $a = 10^5 \text{ V/V}$ y $r_o = 100 \Omega$. ¿Cuál es el porcentaje en el que difiere del ideal?

Solución.

- a) Si el amp op fuera ideal, se tendría que $v_N = 0$ y $v_1 = -(R_2/R_1)v_I$. Al sumar las corrientes en el nodo v_1 se obtiene que $-v_1/R_2 - v_1/R_4 + (v_O - v_1)/R_3$. Al eliminar v_1 y resolver para v_O/v_I ,

$$A_{\text{ideal}} = -\frac{R_2}{R_1} \left(1 + \frac{R_3}{R_2} + \frac{R_3}{R_4} \right)$$

Con la sustitución de los valores que se dan de los componentes, queda $A_{\text{ideal}} = -101.1 \text{ V/V}$.

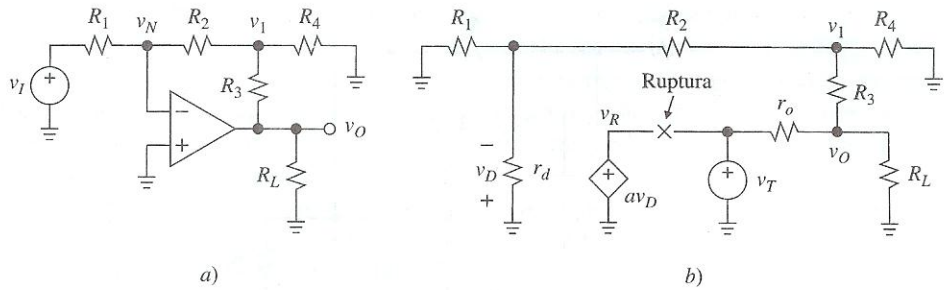


FIGURA 1.32

a) Amplificador del ejemplo 1.11; b) circuito para encontrar su ganancia de lazo, T .

- b) Encuentre T con el uso del circuito equivalente de la figura 1.32b. Sea $R_A = R_1 \parallel r_d = 500 \text{ k}\Omega$, $R_B = R_A + R_2 = 1.5 \text{ M}\Omega$, $R_C = R_B \parallel R_4 \cong 1 \text{ k}\Omega$, $R_D = R_C + R_3 \cong 101 \text{ k}\Omega$, $R_E = R_D \parallel R_L = 1.961 \text{ k}\Omega$ y $R_F = R_E + r_o = 2.061 \text{ k}\Omega$. Con la aplicación de la fórmula del divisor de voltaje en forma repetida, se obtiene $-v_D = (R_A/R_B)v_1 = v_1/3$, $v_1 = (R_C/R_D)v_O = v_O/101$, $v_O = (R_E/R_F)v_T = v_T/1.051$. Así, $v_R = av_D = -10^3 v_T / (3 \times 101 \times 1.051) = -314 v_T$. Por lo tanto, $T = -v_R/v_T = 314$ y $A = -101.1 / (1 + 1/T) = -100.8 \text{ V/V}$. Según la ecuación 14.5, se aparta del ideal en -0.32% .

El lector encontrará que es conveniente comprobar los resultados anteriores por medio de PSpice. Éste es un circuito práctico para obtener una ganancia inversora grande, mientras se use una resistencia relativamente grande R_1 para garantizar una resistencia alta de entrada.

Cálculo del factor de retroalimentación, β

Un enfoque alternativo consiste en centrarse en los circuitos de retroalimentación para encontrar la cantidad β de *retroalimentación de voltaje* alrededor del amp op, tomando en cuenta que el amp op es un amplificador de tipo voltaje, y luego usarla en combinación con información procedente de las hojas de datos del fabricante acerca de la *ganancia de voltaje*, a , para obtener la ganancia de lazo como $T = a\beta$. Este enfoque se aplicará en forma extensa cuando se estudie la estabilidad en el capítulo 8. Para encontrar β , se suprimen todas las fuentes de entrada, se desconecta el amp op y se reemplaza con sus resistencias de terminales r_d y r_o para conservar las mismas condiciones de carga. Después se aplica una fuente de prueba v_T a través de r_o , se encuentra la diferencia v_D a través de r_d , y, por último, se hace

$$\beta = -\left. \frac{v_D}{v_T} \right|_{x_i=0} \quad (1.74)$$

En la figura 1.33 se ilustra lo anterior para el circuito de la figura 1.31. Al emplear dos veces la fórmula del divisor de voltaje, queda

$$\beta = -\frac{v_D}{v_T} = \frac{v_N}{v_T} = \frac{R_1 \parallel r_d}{R_1 \parallel r_d + R_2} \times \frac{(R_1 \parallel r_d + R_2) \parallel R_L}{(R_1 \parallel r_d + R_2) \parallel R_L + r_o}$$

la cual se reescribe con facilidad como

$$\beta = \frac{1}{1 + R_2/R_1 + R_2/r_d} \times \frac{1}{1 + r_o / (R_1 \parallel r_d + R_2) + r_o/R_L} \quad (1.75)$$

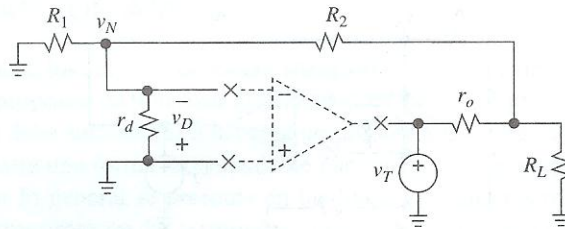


FIGURA 1.33
Cálculo del factor de retroalimentación β (la \times denota un corte).

en concordancia con la ecuación 1.73. Esta expresión se cumple para el proceso de carga tanto del puerto de salida por medio de la malla de retroalimentación, como para la malla de retroalimentación en sí misma por medio del puerto de entrada. Sólo en los límites $r_d \rightarrow \infty$ y $r_o \rightarrow 0$ tiende a la forma simplificada $\beta = R_1/(R_1 + R_2) = 1/(1 + R_2/R_1)$ de la ecuación 1.56.

Excepto en casos especiales, tales como una carga capacitiva muy grande en la salida, los circuitos externos de un amplificador bien diseñado ocasionarán una pérdida despreciable de voltaje a través de r_o . A riesgo de cometer un error pequeño, será frecuente hacer $r_o = 0$ para simplificar los cálculos. Esto llevará a valores de β y T con cierta sobreestimación.

EJEMPLO 1.12. Sea el amp op de la figura 1.34a con $r_d = 1 \text{ M}\Omega$, $a = 10^4 \text{ V/V}$, y $r_o = 100 \Omega$.
a) Encuentre β y T . b) Calcule la característica de transferencia ideal, así como la real del circuito.

Solución.

- a) Después de suprimir todas las fuentes de entrada, reemplace el amp op por sus resistencias terminales, y al aplicar un voltaje de prueba v_T , se obtiene el circuito que se aprecia en la figura 1.34b. Sea $R_A = R_1 \parallel R_2 \parallel R_3 \parallel r_d = 10 \parallel 20 \parallel 30 \parallel 1000 = 5.425 \text{ k}\Omega$, $R_B = R_A + R_4 = 305.4 \text{ k}\Omega$, $R_C = R_B \parallel R_L = 1.987 \text{ k}\Omega$, y $R_D = R_C + r_o = 2.087 \text{ k}\Omega$. Entonces, $v_N = (R_A/R_B)v_O = v_O/56.23$, $v_O = (R_C/R_D)v_T = v_T/1.050$ y $\beta = v_N/v_T = 1/(56.23 \times 1.050) = 1/59.13 \text{ V/V}$. La ganancia de lazo es $T = a\beta = 10^4/59.13 = 169.1$.

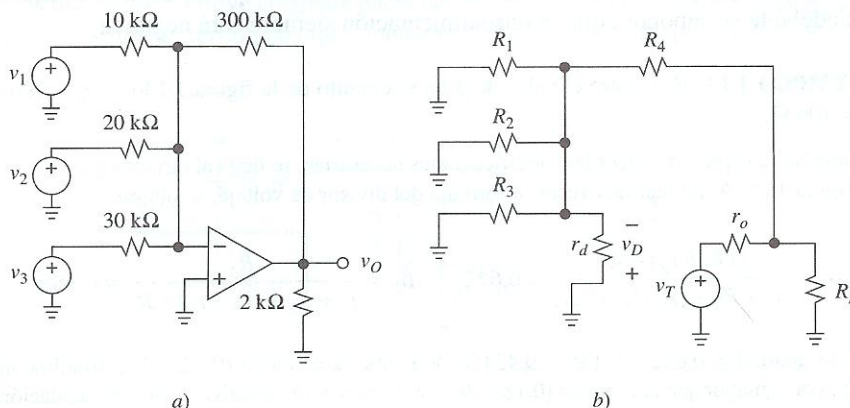


FIGURA 1.34
Amplificador sumador y su circuito equivalente para calcular su factor de retroalimentación β .

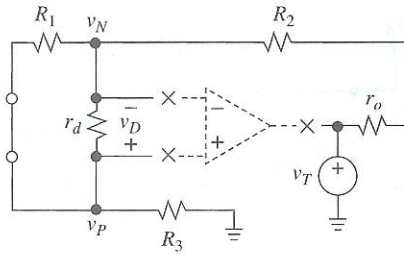


FIGURA 1.35
Cálculo de β para el circuito que se muestra en la figura 1.13b.

b) En forma ideal, $v_O = -(300/10)v_1 - (300/20)v_2 - (300/30)v_3$, o bien

$$v_O = -(30v_1 + 15v_2 + 10v_3)$$

Para encontrar la característica real, multiplicar cada coeficiente por $1/(1 + 1/T) = 1/(1 + 1/169.1) = 0.9941$. Por lo tanto,

$$v_O = -(29.82v_1 + 14.91v_2 + 9.941v_3)$$

Como su nombre lo dice, la retroalimentación negativa se aplica a la entrada inversora del amp op. Sin embargo, se encontrarán situaciones que también involucran cierta cantidad de retroalimentación por medio de la entrada no inversora, es decir, una combinación tanto de retroalimentación negativa como positiva. Al reescribir la ecuación 1.74 con todas las fuentes de entrada suprimidas, queda

$$\beta = \frac{v_N}{v_T} - \frac{v_P}{v_T} = \beta_N - \beta_P \quad (1.76)$$

que indica que con objeto de que la retroalimentación neta, β , sea *negativa*, $\beta_N (= v_N/v_T)$ debe prevalecer sobre $\beta_P (= v_P/v_T)$. En el capítulo 9 se verá que si β_P predomina sobre β_N , entonces la retroalimentación es de *tipo positivo*, algo que fuerza al amp op a la saturación y ocasiona que opere como un disparador Schmitt. A menos que se diga lo contrario, de aquí en adelante se supondrá que la retroalimentación siempre será negativa.

EJEMPLO 1.13. Encuentre el valor de β en el circuito de la figura 1.13b, si $r_d = 100 \text{ k}\Omega$ y $r_o = 100 \Omega$.

Solución. Después de hacer las modificaciones necesarias, se llega al circuito que se ilustra en la figura 1.35. Al aplicar dos veces la fórmula del divisor de voltaje, se obtiene

$$\beta_N = \frac{(R_1 // r_d) + R_3}{r_o + R_2 + (R_1 // r_d) + R_3} = 0.622 \quad \beta_P = \frac{R_3}{r_o + R_2 + (R_1 // r_d) + R_3} = 0.188$$

por lo tanto, $\beta = 0.622 - 0.188 = 0.434 \text{ V/V}$. Como la cantidad (0.622) de retroalimentación negativa es mayor que la cantidad (0.188) de retroalimentación positiva, la retroalimentación neta alrededor del amp op es negativa.

En los capítulos 6 y 8 se dirá mucho más acerca de la ganancia de lazo T .

A fin de que funcionen, los amps op necesitan energizarse desde el exterior. La energización sirve para el doble propósito de polarizar los transistores internos y proveer la potencia que, a su vez, el amp op debe suministrar a la carga de salida y a la malla de retroalimentación. La figura 1.36 muestra una forma recomendable para energizar los amps op. Para evitar el ruido de ca que por lo general se presenta en las líneas del suministro proveniente de la interferencia con otros amps op, las terminales del suministro de cada CI deben conectarse a tierra por medio de capacitores de inductancia baja (por lo general son adecuados los de cerámica de $0.1 \mu\text{F}$). Estos capacitores desacopladores también ayudan a neutralizar cualesquiera lazos de retroalimentación espuria que se originan a partir de las impedancias diferentes de cero de las líneas de suministro y de tierra, o *buses*, que podrían plantear problemas de estabilidad. Para que este remedio sea efectivo, las terminales deben mantenerse cortas a fin de minimizar su inductancia distribuida, lo cual se incrementa a razón de 1 nH/mm , aproximadamente, y los capacitores deben montarse tan cerca como sea posible a las terminales del amp op. Una tarjeta de circuito impreso bien construida también incluirá capacitores de polarización de $10 \mu\text{F}$ en los puntos de entrada de los voltajes de suministro para proporcionar desvío (*bypass*) al nivel de la tarjeta. Más aún, si se usan pistas anchas de tierra se ayudará a mantener una referencia de tierra eléctricamente neutra.

Asimismo, es típico generar V_{CC} y V_{EE} una fuente de poder dual regulada de $\pm 15 \text{ V}$. Aunque estos valores han sido durante mucho tiempo los estándares de los sistemas analógicos, hoy en día las aplicaciones de modo mixto reclaman un suministro de potencia único de 5 V , tanto para circuitos digitales como analógicos. En este caso, se tiene que $V_{CC} = 5 \text{ V}$ y $V_{EE} = 0 \text{ V}$. A menos que se especifique algo diferente, se supondrá que $V_{CC} = 15 \text{ V}$ y $V_{EE} = -15 \text{ V}$. Aunque las interconexiones de las fuentes de poder se omiten en forma regular en los diagramas de circuitos en aras de la simplicidad, es importante recordar que se deben energizar los amps op al construirlos en el laboratorio. Algunas de las causas más frecuentes de frustración de los principiantes se deben a una energización inadecuada, tal como fallas en el alambrado, intercambio de V_{CC} y V_{EE} , e incluso olvidar conectar las fuentes de poder. Cuando hay problemas es buena costumbre verificar los voltajes exactamente en las terminales de suministro del amp op.

Flujo de corriente y disipación de potencia

Como prácticamente no fluye corriente hacia dentro o fuera de las terminales de entrada de un amp op, las únicas terminales que conducen corriente son la salida y las terminales

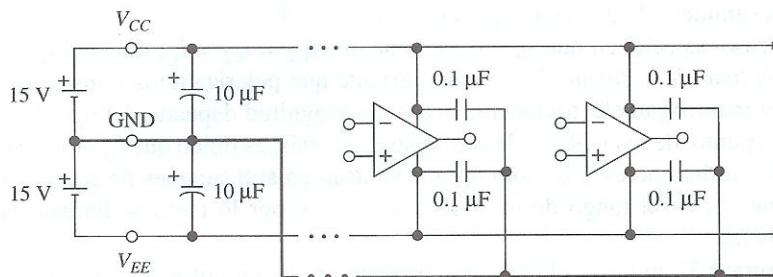


FIGURA 1.36
Energización de un amp op con capacitores de desacoplamiento.

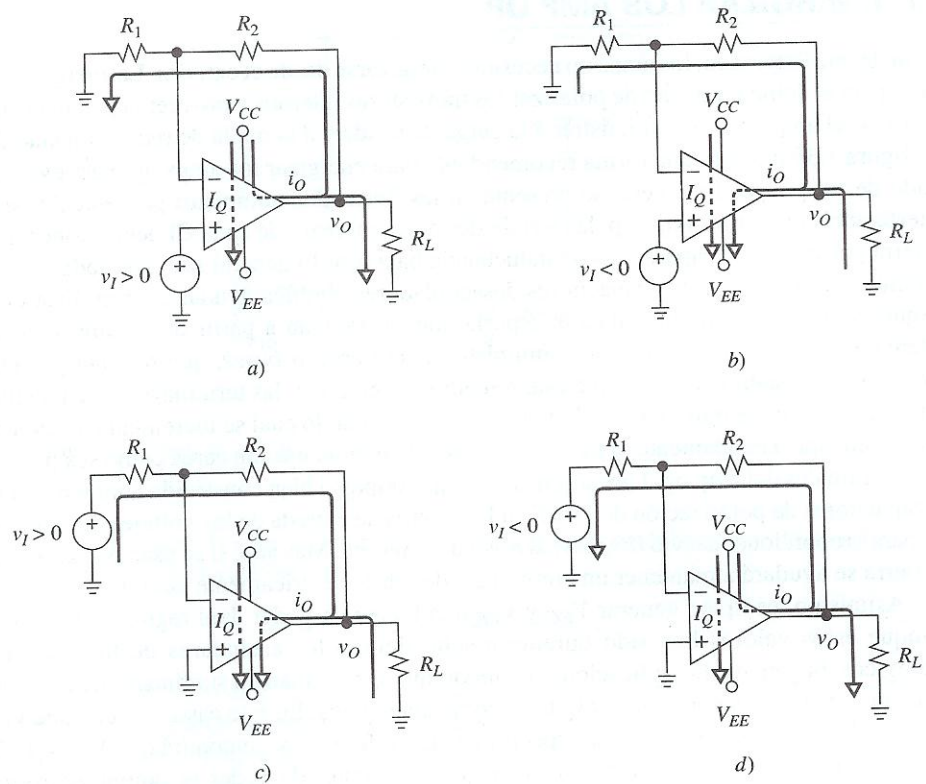


FIGURA 1.37
Flujo de corriente para los amplificadores no inversor [a) y b)] e inversor [c) y d)].

de suministro de energía. Se designará a sus corrientes como i_O , i_{CC} e i_{EE} . Como en el circuito V_{CC} es el voltaje más positivo y V_{EE} el más negativo, con un funcionamiento apropiado i_{CC} siempre fluirá *hacia dentro*, e i_{EE} siempre lo hará *hacia fuera* del amp op. Sin embargo, i_O podría fluir hacia fuera o dentro del amp op, lo que depende de las condiciones del circuito. En el primer caso, se dice que el amp op es una *fuentes* de corriente, y el segundo, un *sumidero* de corriente. En todo momento, las tres corrientes deben satisfacer KCL. Por lo tanto, para que un amp op sea fuente de corriente se tiene que $i_{CC} = i_{EE} + i_O$, y para uno que es sumidero de corriente, $i_{EE} = i_{CC} + i_O$.

En el caso especial en que $i_O = 0$, se tiene que $i_{CC} = i_{EE} = I_Q$, donde a I_Q se le llama *corriente óptima de la fuente*. Ésta es la corriente que polariza a los transistores internos para que se mantengan eléctricamente vivos. Su magnitud depende del tipo de amp op y, hasta cierto punto, de los voltajes de suministro; además, es típico que I_Q se encuentre en el rango de los miliamperes. Los amp op que se usan en aplicaciones de equipos portátiles pueden tener I_Q en el rango de los microamperes, y por lo tanto se llaman *amp op de micropotencia*.

La figura 1.37 muestra el flujo de corriente en los circuitos no inversor e inversor, ambos para el caso de una entrada positiva y una negativa. Siga con detalle cada circuito hasta que se convenza de que las corrientes fluyen como se ilustra. Observe que la corriente de salida consiste en dos componentes, una para alimentar a la carga y la otra a la malla

de retroalimentación. Es más, el flujo de corrientes I_Q e i_O a través del amp op ocasiona una *disipación de potencia interna*. Esta disipación nunca debe exceder la máxima especificación que se establezca en las hojas de datos.

EJEMPLO 1.14. Un amplificador inversor con $R_1 = 10 \text{ k}\Omega$, $R_2 = 20 \text{ k}\Omega$ y $v_I = 3 \text{ V}$, impulsa una carga de $2 \text{ k}\Omega$. a) Con $I_Q = 0.5 \text{ mA}$, encuentre i_{CC} , i_{EE} e i_O . b) Calcule la potencia que se disipa dentro del amp op.

Solución.

- a) En relación con la figura 1.37c, se tiene que $v_O = -(20/10)3 = -6 \text{ V}$. Si se denotan las corrientes que pasan a través de R_L , R_2 y R_1 como i_L , i_2 e i_1 , se tiene que $i_L = 6/2 = 3 \text{ mA}$, e $i_2 = i_1 = 3/10 = 0.3 \text{ mA}$. Así, $i_O = i_2 + i_L = 0.3 + 3 = 3.3 \text{ mA}$; $i_{CC} = I_Q = 0.5 \text{ mA}$; $i_{EE} = i_{CC} + i_O = 0.5 + 3.3 = 3.8 \text{ mA}$.
- b) Siempre que una corriente i experimenta una caída de voltaje v , la potencia correspondiente es $p = vi$. Entonces, $p_{OA} = (V_{CC} - V_{EE})I_Q + (v_O - V_{EE})i_O = 30 \times 0.5 + [-6 - (-15)] \times 3.3 = 44.7 \text{ mW}$.

EJEMPLO 1.15. Cuando se experimenta con amps op, es conveniente disponer de una fuente variable en el rango de $-10 \text{ V} \leq v_S \leq 10 \text{ V}$. a) Diseñe una de tales fuentes con el uso de un amp op 741 y un potenciómetro de $100 \text{ k}\Omega$. b) Si v_S se fija de 10 V , ¿cuánto cambia cuando se conecta una carga de $1 \text{ k}\Omega$ a la fuente?

Solución.

- a) Primero se diseña una malla resistiva para producir un voltaje ajustable en el rango de -10 V a $+10 \text{ V}$. Como se aprecia en la figura 1.38, en la que se emplea una notación concisa para los voltajes de suministro, esta malla consiste en el potenciómetro y dos resistores de $25 \text{ k}\Omega$ que tienen una caída de 5 V cada uno, en forma que $v_A = 10 \text{ V}$ y $v_B = -10 \text{ V}$. Al girar la perilla es posible variar v_W en el rango $-10 \text{ V} \leq v_W \leq 10 \text{ V}$. Sin embargo, si se conecta una carga directamente a la perilla, v_W cambiará en forma significativa debido al efecto de carga. Por esta razón, se interpone un buffer de ganancia unitaria, según se ilustra.
- b) Al conectar una carga de $1 \text{ k}\Omega$ se establece una corriente $i_L = 10/1 = 10 \text{ mA}$. La resistencia de salida es $R_o = r_o / (1 + T) = 75 / (1 + 200\,000) = 0.375 \text{ m}\Omega$. Entonces, el cambio de la fuente es $\Delta v_S = R_o \Delta i_L = 0.375 \times 10^{-3} \times 10 \times 10^{-3} = 3.75 \mu\text{V}$, que es un cambio muy pequeño. Esto demuestra una de las aplicaciones más importantes de los amp op, que es la *regulación* contra cambios en las condiciones de carga.

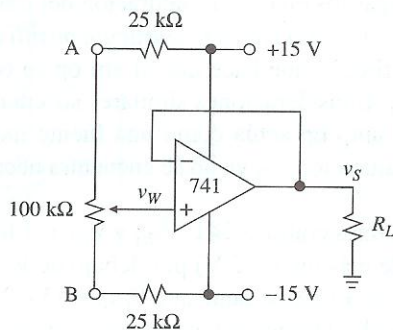


FIGURA 1.38
Fuente variable de -10 V a $+10 \text{ V}$.

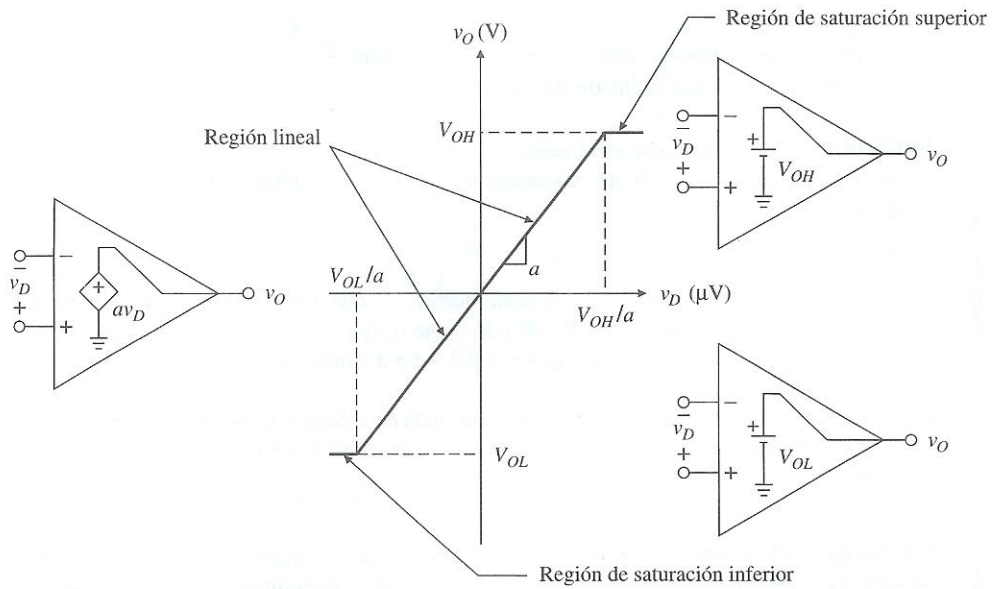


FIGURA 1.39
Regiones de operación y modelos aproximados de amp op.

Saturación de salida

Los voltajes de suministro V_{CC} y V_{EE} establecen límites superior e inferior a la capacidad de balanceo de la salida del amp op. Esto se visualiza mejor en términos de la VTC de la figura 1.39, que revela tres regiones de operación diferentes.

En la *región lineal*, la curva se aproxima a una recta y su pendiente representa la ganancia de lazo abierto a . Para una a tan grande como 200 000 V/V, la curva es tan empinada que prácticamente coincide con el eje vertical, a menos que se usen escalas diferentes para los dos ejes. Si V_O se expresa en volts y v_D en microvolts, como se muestra, entonces la pendiente vale $0.2 \text{ V}/\mu\text{V}$. Como se sabe, el comportamiento del amp op dentro de esta región se modela con una fuente *dependiente* de valor av_D .

Conforme v_D se incrementa, V_O disminuye en forma proporcional hasta que se alcanza un punto en el que tienen lugar los efectos de saturación del transistor interno que ocasionan que la VTC se aplane. Ésta es la *región de saturación positiva*, donde V_O ya no depende de v_D sino que permanece fijo, lo que hace que el amp op se comporte como una fuente *independiente* de valor V_{OH} . Consideraciones similares suceden para la *región de saturación negativa*, en la que el amp op actúa como una fuente independiente de valor V_{OL} . Observe que en estado de saturación, v_D ya no se encuentra necesariamente en el rango de los microvolts.

Para amp op bipolares, tales como el 741, V_{OH} y V_{OL} por lo general son varias caídas de voltaje de uniones-pn (de más o menos 2 V) por debajo de V_{CC} y por arriba de V_{EE} . Así, para suministros simétricos de $\pm 15 \text{ V}$ se tiene que $V_{OH} \cong 15 - 2 = 13 \text{ V}$ y $V_{OL} \cong -15 + 2 = -13 \text{ V}$; es decir, los voltajes de saturación también son simétricos en forma aproximada. En este caso, sólo se dice que el 741 se satura a $\pm V_{\text{sat}} = \pm 13 \text{ V}$. Es más, como $13/200\,000 = 65 \mu\text{V}$, el rango de la señal de entrada que corresponde a la región lineal es $-65 \mu\text{V} < v_D < 65 \mu\text{V}$.

Si los suministros de energía son diferentes de ± 15 V, V_{OH} y V_{OL} variarán en concordancia. Por ejemplo, en el caso de un amp op 741 que se energiza desde una sola batería de 9 V, de tal forma que $V_{CC} = 9$ V y $V_{EE} = 0$ V, se tiene que $V_{OH} \cong 9 - 2 = 7$ V y $V_{OL} \cong 0 + 2 = 2$ V, lo que indica un rango de utilidad que con frecuencia se llama *rango dinámico de salida*, de tan sólo $7 - 2 = 5$ V. En sistemas de suministro de energía bajo, surge la necesidad de amps op con un rango dinámico de salida máximo. Dichos dispositivos, que se denominan *amp op riel a riel*, están diseñados de modo que en procesos de carga de salida moderada, puedan balancear V_O todo el rango hacia arriba hasta V_{CC} y hacia abajo hasta V_{EE} , en forma que $V_{OH} \cong V_{CC}$ y $V_{OL} \cong V_{EE}$. Los amps op CMOS son un ejemplo conocido. En general, V_{OH} y V_{OL} no dependen sólo del tipo de amp op, sino que también varían entre diferentes muestras del mismo tipo debido a las variaciones en la fabricación, corrimiento térmico y variaciones de la carga de salida. Para ver más detalles, consulte las hojas de datos del fabricante.

En sistemas de un solo suministro, tales como los sistemas de mezclado digital-analógico con $V_{CC} = 5$ V y $V_{EE} = 0$ V, es usual que las señales se restrinjan al rango de 0 V a 5 V. Con $(1/2)V_{CC} = 2.5$ V, surge la necesidad de un voltaje de referencia para la terminación de todas las fuentes y cargas analógicas, y así permitir balanceos de voltaje simétrico respecto de esta referencia en común. En la figura 1.40, dicho voltaje se sintetiza por medio del divisor de voltaje R - R , y luego se conecta por medio de un buffer de un AO_1 para proporcionar un impulso a resistencias bajas. Para maximizar el rango dinámico de las señales, es típico que AO_2 sea un dispositivo con capacidad de salida riel a riel, o bien $V_{OH} \cong 5$ V y $V_{OL} \cong 0$ V. El separador de riel, TLE2426 (Rail Splitter de Texas Instruments) es un chip de tres terminales que contiene todos los circuitos necesarios para la síntesis de una referencia común de precisión de 2.5 V y resistencia de salida de 7.5 m Ω .

Cuando un amp op se utiliza en el *modo de retroalimentación negativa*, su operación debe limitarse a la región lineal porque sólo ahí el amp op es capaz de influir en su propia entrada. Si el dispositivo se lleva en forma inadvertida a la saturación, V_O permanecerá fijo y el amp op ya no será capaz de influir en v_D , con lo que se genera un comportamiento diferente por completo. Con frecuencia, al analizar circuitos de amp op es necesario encontrar la región de operación. Para esto, se comienza por suponer que el amp op está en la región lineal y se calcula V_O . Si éste cae dentro del rango $V_{OL} < v_O < V_{OH}$, entonces la suposición es correcta. De otro modo, el amp op está saturado a V_{OL} o a V_{OH} , lo que depende de si el valor calculado es menor que V_{OL} o mayor que V_{OH} .

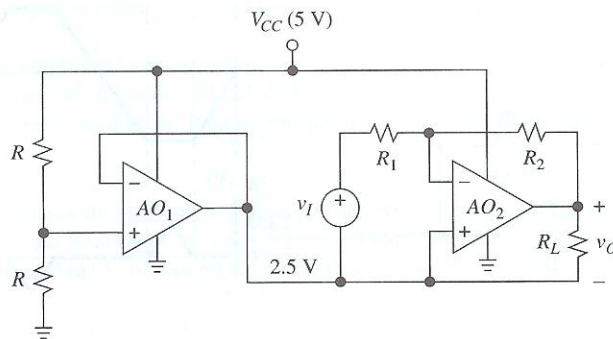


FIGURA 1.40

Síntesis de una referencia de voltaje común en un sistema con una fuente de poder de 5 V.

A la inversa, dado un circuito en el laboratorio, se desea encontrar la región en la que el amp op está trabajando en un momento dado. La respuesta está en el valor de V_O , la cual puede medirse con un voltímetro y observarse en un osciloscopio. Si $V_{OL} < v_O < V_{OH}$, el dispositivo debe estar en la región lineal, donde, por ejemplo, es posible calcular v_D o v_I con el uso de $v_D = v_O/a$ o bien $v_I = v_O/A$. De otro modo, debe ocurrir ya sea que $v_O = V_{OL}$, o bien que $v_O = V_{OH}$, y v_D por lo general será muy diferente de cero. La determinación experimental de las regiones de operación es de mucha ayuda cuando hay problemas.

EJEMPLO 1.16. Un amplificador inversor 741 con $A = -2$ V/V tiene como entrada una onda triangular de ± 10 V de pico a pico. Haga una gráfica de v_I , v_O y v_N frente al tiempo.

Solución. Con un rango de entrada de ± 10 V y una ganancia de 2, el rango de salida sería de ± 20 V, lo que indica que el amp op estará saturado parte del tiempo. El límite entre la operación lineal y la saturación ocurre cuando $v_I = \pm 13/2 = \pm 6.5$ V.

Cuando -6.5 V $< v_I < 6.5$ V, el amp op está en la región lineal, donde $v_O = -2v_I$ y $v_N \cong 0$ V (tierra virtual).

Cuando $v_I > 6.5$ V, el amp op se satura a $v_O = -13$ V. Según el principio de superposición, $v_N = (R_2 v_I + R_1 v_O)/(R_1 + R_2) = (2/3)v_I + (1/3)(-13) = (2/3)v_I - 13/3$ V. Por ejemplo, cuando v_I tiene un pico en 10 V, v_N lo tendrá a $(2/3)10 - 13/3 = 2.333$ V. Es claro que la entrada inversora ya no es más una tierra virtual cuando $v_I > 6.5$ V.

Cuando $v_I < -6.5$ V, el comportamiento del circuito es simétrico al caso en que $v_I > 6.5$ V. En la figura 1.41 se muestran el circuito y sus formas de onda.

Una característica común de los amplificadores de saturación es una onda en forma de *clip*. El clip es una forma de distorsión, puesto que la salida de un amplificador lineal debiera tener la misma forma que la entrada. Por lo general, el clip es indeseable, aunque hay situaciones en las que se aprovecha con el propósito de alcanzar efectos específicos.

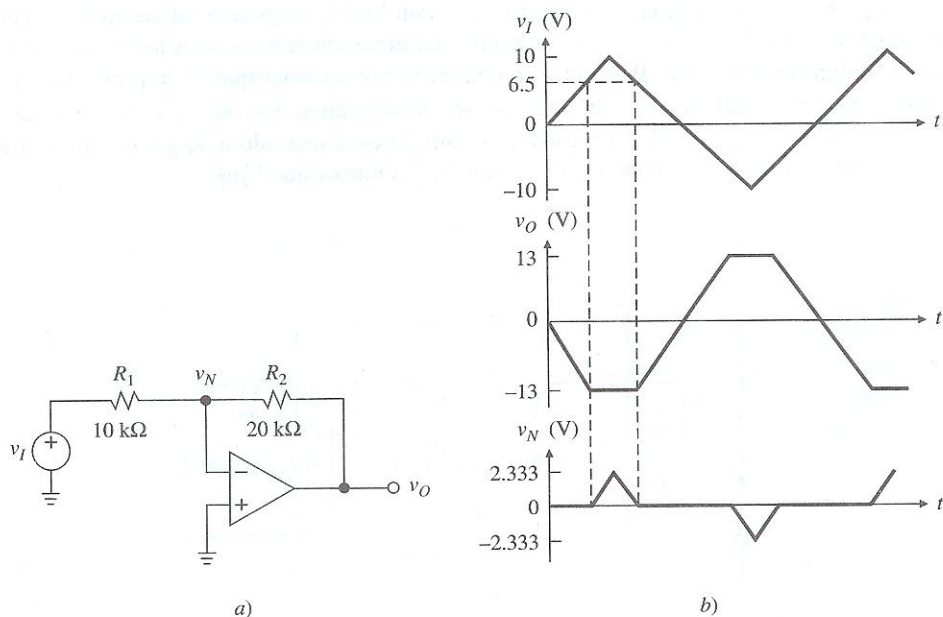


FIGURA 1.41
Formas de onda de un amplificador inversor que se lleva a saturación.

1.1 Fundamentos de los amplificadores

- 1.1 En el circuito del amplificador de voltaje de la figura 1.1, sean $v_S = 100$ mV, $R_S = 100$ k Ω , $v_I = 75$ mV, $R_L = 10$ Ω y $v_O = 2$ V. Si se conecta una resistencia de 30 Ω en paralelo con R_L , v_O cae a 1.8 V; encuentre R_i , A_{oc} y R_o .
- 1.2 Dibuje los amplificadores de transconductancia y transresistencia; obtenga expresiones para sus ganancias fuente a carga.
- 1.3 a) Un amplificador de transresistencia con $R_i = 20$ k Ω , $A_r = 1$ V/ma y $R_o = 300$ Ω , es impulsado por una fuente i_S con resistencia en paralelo $R_s = 100$ k Ω , y tiene una carga $R_L = 600$ Ω . Encuentre la ganancia de transresistencia v_L/i_S , así como la ganancia de potencia p_L/p_S , donde p_S es la potencia entregada por la fuente i_S y p_L la que absorbe la carga R_L . b) ¿A qué valor debe cambiar A_r para hacer que $v_L/i_S = 1$ V/mA, exactamente? ¿Cuál es la ganancia de potencia correspondiente?
- 1.4 Un amplificador de transconductancia es impulsado por una fuente con $v_S = 30$ mV y $R_s = 100$ k Ω , y tiene una carga R_L . Las lecturas de un multímetro digital (MMD) en los puertos de entrada y salida son $v_I = 25$ mV, $i_L = 0.9$ A para $R_L = 20$ Ω , e $i_L = 0.8$ A para $R_L = 30$ Ω . Pronostique cuáles serán las lecturas si al mismo amplificador lo impulsa una fuente con $v_S = 33$ mV y $R_s = 50$ k Ω y tiene una carga $R_L = 40$ Ω .

1.2 El amplificador operacional

- 1.5 Dado un amp op con $r_d \cong \infty$, $a = 10^4$ V/V y $r_o \cong 0$, encuentre a) v_O si $v_P = 750.25$ mV y $v_N = 751.50$ mV, b) v_N si $v_O = -5$ V y $v_P = 0$, c) v_P si $v_N = v_O = 5$ V y d) v_N si $v_P = -v_O = 1$ V.
- 1.6 Un amp op 741 impulsa una carga de 1 k Ω . Encuentre los voltajes y las corrientes a través de r_d y r_o , si $v_P = 1$ y $v_O = 5$ V.

1.3 Configuraciones básicas de amp op

- 1.7 En el amplificador no inversor de la figura 1.6a, sean $R_1 = 100$ k Ω , $R_2 = 200$ k Ω , y $a = \infty$. a) ¿Cuál es la ganancia de lazo cerrado? ¿Cómo cambia su ganancia si una tercera resistencia $R_3 = 100$ k Ω se conecta en serie con R_1 ? ¿En paralelo con R_1 ? ¿En serie con R_2 ? ¿En paralelo con R_2 ? b) Repita el inciso a) para el amplificador inversor de la figura 1.10a.
- 1.8 a) Diseñe un amplificador no inversor cuya ganancia sea variable en el rango de 1 V/V $\leq A \leq 5$ V/V, por medio de un pot de 100 k Ω . b) Repita el inciso anterior para un rango de 0.5 V/V $\leq A \leq 2$ V/V. *Recomendación:* Para lograr que $A \leq 1$ V/V se necesita un divisor de voltaje de entrada.
- 1.9 a) Un amplificador no inversor se realiza con dos resistencias de 10 k Ω que tienen una tolerancia de 5%. ¿Cuál es el rango de valores posibles para la ganancia A ? ¿Cómo se modificaría el circuito para calibrar A con exactitud? b) Repita el inciso anterior para un amplificador inversor.
- 1.10 En el amplificador inversor de la figura 1.10a, sean $v_I = 0.1$ V, $R_1 = 10$ k Ω y $R_2 = 100$ k Ω . Encuentre v_O y v_N si a) $a = 10^2$ V/V, b) $a = 10^4$ V/V, c) $a = 10^6$ V/V. Comente sus resultados.
- 1.11 a) Diseñe un amplificador inversor cuya ganancia sea variable en el rango -10 V/V $\leq A \leq 0$ por medio de un pot de 100 k Ω . b) Repita el inciso anterior pero para -10 V/V $\leq A \leq -1$ V/V. *Re-*

comendación: Para impedir que A llegue a cero, se debe usar un resistor apropiado en serie con el pot.

- 1.12 a) Una fuente de $v_S = 2\text{ V}$ con $R_S = 10\text{ k}\Omega$ va a impulsar una ganancia de cinco amplificadores inversores implantados con $R_1 = 20\text{ k}\Omega$ y $R_2 = 100\text{ k}\Omega$. Encuentre el voltaje de salida del amplificador y compruebe que debido al proceso de carga su magnitud es *menor* que $2 \times 5 = 10\text{ V}$. b) Encuentre el valor al que debe cambiarse R_2 si se desea compensar el efecto de la carga y obtener una magnitud de salida total de 10 V .
- 1.13 a) Una fuente $v_S = 10\text{ V}$ va a alimentar un divisor de voltaje realizado con $R_A = 120\text{ k}\Omega$ y $R_B = 30\text{ k}\Omega$, y el voltaje a través de R_B alimenta, a su vez, a una ganancia de cinco amplificadores no inversores con $R_1 = 30\text{ k}\Omega$ y $R_2 = 120\text{ k}\Omega$. Dibuje el circuito, y prediga el voltaje de salida del amplificador v_O . b) Repita el inciso a) para un amplificador inversor con una ganancia de cinco que tiene $R_1 = 30\text{ k}\Omega$ y $R_2 = 150\text{ k}\Omega$. Compare las diferencias y haga comentarios sobre ellas.
- 1.14 Un amplificador inversor se realiza con $R_1 = 10\text{ k}\Omega$, $R_2 = 20\text{ k}\Omega$ y un amp op con $r_d \cong \infty$, $a = 1\text{ V/mV}$ y $r_o \cong 0$. Grafique y señale v_b , v_O , y v_N frente al tiempo, si v_I es una onda senoidal de 1 kHz con valores pico de $\pm 5\text{ V}$.

1.4 Análisis de circuitos con amp op ideal

- 1.15 Encuentre v_N , v_P y v_O en el circuito de la figura P1.15, así como la potencia liberada por la fuente de 4 V ; después, desarrolle un método para comprobar sus resultados.

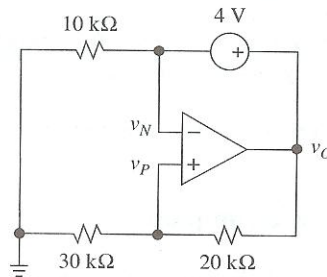


FIGURA P1.15

- 1.16 a) Encuentre v_N , v_P y v_O en el circuito de la figura P1.16. b) Repita el inciso a) con una resistencia de $5\text{ k}\Omega$ conectada entre A y B.

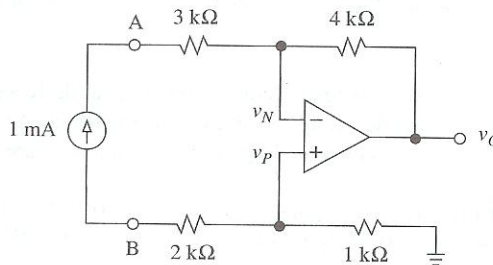


FIGURA P1.16

- 1.17 a) Encuentre v_N , v_P y v_O en el circuito de la figura P1.17, si $v_S = 9$ V. b) Encuentre la resistencia R tal que, si se conecta entre la entrada inversora del amp op y la tierra, ocasiona que v_O se duplique. Compruebe los resultados con PSpice.

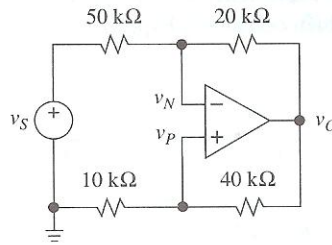


FIGURA P1.17

- 1.18 a) Encuentre v_N , v_P y v_O en el circuito de la figura P1.18. b) Repita el inciso a) con una resistencia de 40 k Ω en paralelo con la fuente de 0.3 mA.

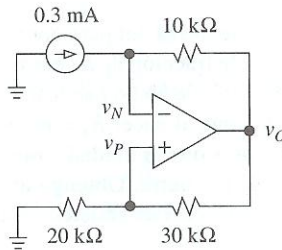


FIGURA P1.18

- 1.19 a) Encuentre v_N , v_P y v_O en el circuito de la figura P1.19, si $i_S = 1$ mA. b) Encuentre la resistencia R que, cuando se conecta en paralelo con la fuente de 1 mA, ocasiona que v_O caiga a la mitad del valor que se encontró en el inciso a).

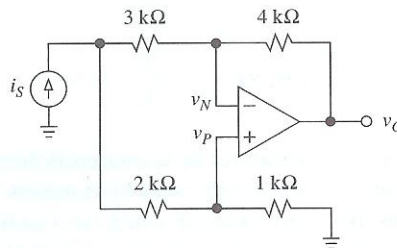


FIGURA P1.19

- 1.20 a) Si la fuente de corriente de la figura P1.16 se reemplaza por una fuente de voltaje v_S , encuentre la magnitud y polaridad de v_S de modo que $v_O = 10$ V. b) En la figura P1.15, si se corta el conductor que conecta la fuente de 4 V al nodo v_O y se inserta una resistencia de 5 k Ω en serie entre los dos, ¿a que valor deberá cambiar la fuente a fin de que $v_O = 10$ V?

- 1.21 En el circuito de la figura P1.21, el interruptor se diseña para proporcionar control en la polaridad de la ganancia. *a)* Compruebe que $A = +1$ V/V si el interruptor está abierto, y $A = -R_2/R_1$ si está cerrado, de modo que al igualar $R_1 = R_2$ hace que $A = \pm 1$ V/V. *b)* Para permitir ganancias mayores que la unidad, conecte una resistencia adicional R_4 de la terminal de entrada inversora del amp op a tierra. Obtenga expresiones separadas para A en términos de R_1 a través de R_4 con el interruptor abierto y también cerrado. *c)* Especifique valores de resistencia apropiados para lograr que $A = \pm 2$ V/V.

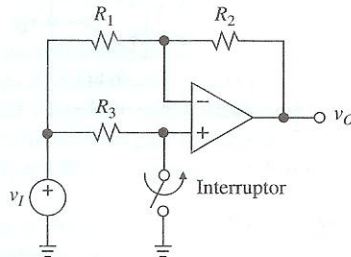


FIGURA P1.21

- 1.22 En el circuito de la figura P1.22, se usa el pot para controlar la magnitud de la ganancia, así como la polaridad. *a)* Si k denota la fracción de R_3 entre el brazo del pot y la tierra, demuestre que cuando el brazo del pot varía de abajo hacia arriba, la ganancia varía en el rango de $-R_2/R_1 \leq A \leq 1$ V/V, de forma que al hacer $R_1 = R_2$ ocurre que -1 V/V $\leq A \leq +1$ V/V. *b)* Para permitir ganancias mayores que la unidad, conecte una resistencia adicional R_4 de la terminal de la entrada inversora a tierra. Obtenga una expresión para A en términos de R_1, R_2, R_4 y k . *c)* Especifique los valores de resistencia apropiados para lograr que -5 V/V $\leq A \leq +5$ V/V.

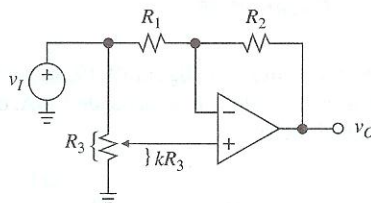


FIGURA P1.22

- 1.23 Considere los siguientes enunciados acerca de la resistencia de entrada R_i del amplificador no inversor de la figura 1.14a: *a)* Como se está mirando de manera directa hacia dentro de la terminal de la entrada no inversora, que es un circuito abierto, se tiene que $R_i = \infty$; *b)* Como las terminales de entrada están conectadas entre sí por el corto virtual, se tiene que $R_i = 0 + (R_1 \parallel R_2) = R_1 \parallel R_2$; *c)* como la terminal de la entrada no inversora está en corto virtual con la de entrada inversora, que a su vez es un nodo de tierra virtual, se tiene que $R_i = 0 + 0 = 0$. ¿Cuál de los enunciados anteriores es correcto? ¿Cómo refutaría a los otros dos?
- 1.24 *a)* Demuestre que el circuito de la figura P1.24 tiene $R_i = \infty$ y $A = -(1 + R_3/R_4)R_1/R_2$. *b)* Especifique los componentes apropiados para hacer que A sea variable en el rango -100 V/V $\leq A \leq 0$, por medio de un pot de 100 k Ω . Trate de que el número de resistores que utilice sea mínimo.

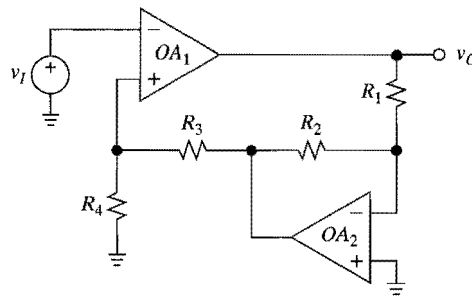


FIGURA P1.24

- 1.25 El circuito panpot de audio de la figura P1.25, se usa para variar en forma continua la posición de la señal v_I entre los canales de estéreo izquierdo y derecho. a) Analice la operación del circuito. b) Especifique los valores de R_1 y R_2 de modo que $v_L/v_I = -1$ V/V cuando el brazo del pot está abajo por completo, $v_R/v_I = -1$ V/V cuando el brazo del pot está arriba por completo, y $v_L/v_I = v_R/v_I = -1/\sqrt{2}$ cuando el brazo del pot está a medio camino.

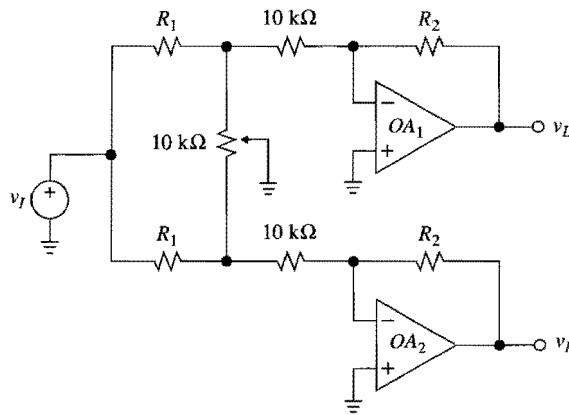


FIGURA P1.25

- 1.26 a) Con el uso de resistencias estándar de 5% en el rango de kilohms, diseñe un circuito para hacer que $v_O = -100(4v_1 + 3v_2 + 2v_3 + v_4)$. b) Si $v_1 = 20$ mV, $v_2 = -50$ mV y $v_4 = 100$ mV, encuentre v_3 para $v_O = 0$ V.
- 1.27 Con el uso de resistencias estándar de 5%, diseñe un circuito para producir: a) $v_O = -10(v_I + 1$ V); b) $v_O = -v_I + V_O$, donde V_O varía en el rango de -5 V $\leq V_O \leq +5$ V, por medio de un pot de 100 kΩ. Recomendación: conecte el pot entre los suministros de ± 15 V y use el voltaje del brazo del pot como una de las entradas del circuito.
- 1.28 En el circuito de la figura 1.17, sean $R_1 = R_3 = R_4 = 10$ kΩ, y $R_2 = 30$ kΩ. a) Si $v_1 = 3$ V, encuentre v_2 para $v_O = 10$ V. b) Si $v_2 = 6$ V, calcule el valor de v_1 para $v_O = 0$ V. c) Si $v_1 = 1$ V, encuentre el rango de los valores de v_2 para los que -10 V $\leq v_O \leq +10$ V.
- 1.29 Se puede comprobar con facilidad que si se coloca la salida en la forma $v_O = A_2v_2 - A_1v_1$ en el circuito de la figura 1.17, entonces $A_2 \leq A_1 + 1$. Las aplicaciones que requieran que $A_2 \geq A_1 + 1$ pueden lograrse si se conecta una resistencia adicional R_5 del nodo en común a R_1 y R_2 a tierra.

a) Dibuje el circuito modificado y obtenga una relación entre su salida y sus entradas. b) Especifique resistencias estándar para hacer que $v_O = 5(2v_2 - v_1)$. Trate que el número de resistores que emplee sea mínimo.

- 1.30 a) En el amplificador de diferencias de la figura 1.17, sean $R_1 = R_3 = 10 \text{ k}\Omega$, y $R_2 = R_4 = 100 \text{ k}\Omega$. Encuentre v_O si $v_1 = 10 \cos 2\pi 60t - 0.5 \cos 2\pi 10^3t \text{ V}$, y $v_2 = 10 \cos 2\pi 60t + 0.5 \cos 2\pi 10^3t \text{ V}$. b) Repita el inciso anterior si R_4 cambia a $101 \text{ k}\Omega$. Comente los resultados que obtenga.

- 1.31 Demuestre que si todas las resistencias de la figura P1.31 son iguales, entonces $v_O = v_2 + v_4 + v_6 - v_1 - v_3 - v_5$.

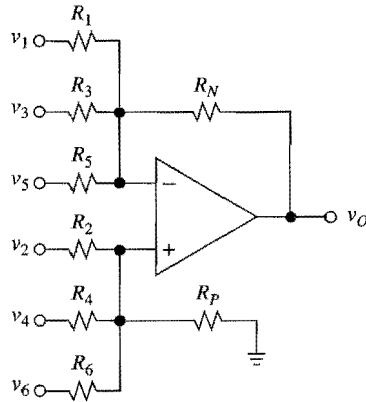


FIGURA P1.31

- 1.32 Con el uso de una topología del tipo que se ilustra en la figura P1.31, diseñe un amplificador de cuatro entradas tal que $v_O = 4v_A - 3v_B + 2v_C - v_D$. Trate de minimizar el número de resistores que emplee.
- 1.33 Con el uso de sólo un amp op energizado con fuentes reguladas de $\pm 12 \text{ V}$, diseñe un circuito que produzca: a) $v_O = 10v_I + 5 \text{ V}$; b) $v_O = 10(v_2 - v_1) - 5 \text{ V}$.
- 1.34 Con el empleo de un amp op energizado con fuentes reguladas de $\pm 15 \text{ V}$, diseñe un circuito que acepte una entrada de ca v_i y que haga que $v_O = v_i + 5 \text{ V}$, con la restricción de que la resistencia vista por medio de la fuente de ca, sea de $100 \text{ k}\Omega$.
- 1.35 Diseñe un circuito de dos entradas y dos salidas que haga que la suma y la diferencia de sus entradas $v_S = v_{I1} + v_{I2}$ y $v_D = v_{I1} - v_{I2}$. Trate de minimizar el número de componentes.
- 1.36 Obtenga una relación entre v_O y v_I , si el diferenciador de la figura 1.18 incluye también una resistencia R_s en serie con C . Analice los casos extremos en que v_I cambia muy despacio y muy rápido.
- 1.37 Obtenga una relación entre v_O y v_I , si el integrador de la figura 1.19 también contiene una resistencia R_p en paralelo con C . Analice los casos extremos en que v_I cambia con mucha rapidez y lentitud.
- 1.38 En el diferenciador de la figura 1.18, sea $C = 10 \text{ nF}$ y $R = 100 \text{ k}\Omega$, y sea v_I una señal periódica que alterna entre 0 V y 2 V con una frecuencia de 100 Hz . Grafique y señale v_I y v_O contra el tiempo, si v_I es a) una onda senoidal; b) una onda triangular.

- 1.39 En el integrador de la figura 1.19, sea $R = 100 \text{ k}\Omega$ y $C = 10 \text{ nF}$. Grafique con anotaciones $v_f(t)$ y $v_O(t)$ si a) $v_I = 5 \sin 2\pi 100t \text{ V}$ y $v_O(0) = 0$; b) $v_I = 5[\mu(t) - \mu(t - 2 \text{ ms})] \text{ V}$, y $v_O(0) = 5 \text{ V}$, donde $\mu(t - t_0)$ es la función escalón unitaria que se define como $u = 0$ para $t < t_0$, y $u = 1$ para $t > t_0$.
- 1.40 a) En el integrador de la figura 1.19, sea $R = 10 \text{ k}\Omega$ y $C = 0.1 \mu\text{F}$. Suponiendo que C en un principio está descargado, grafique y anote $v_O(t)$ para $0 \leq t \leq 10 \text{ ms}$, si v_I es un escalón de 1 V . b) Repita el inciso anterior con una resistencia de $100 \text{ k}\Omega$ conectada en paralelo con C .
- 1.41 Si en el amplificador sumador de la figura 1.15 se sustituye a R_F por una capacitancia C , el circuito se convierte en un *integrador sumador*. a) Obtenga una relación entre su salida y sus entradas. b) Con el uso de una capacitancia de 10 nF , especifique las resistencias apropiadas para $v_O(t) = v_O(0) - 10^3(\int_0^t v_1 d\xi + 2\int_0^t v_2 d\xi + 0.5\int_0^t v_3 d\xi)$.
- 1.42 Demuestre que si el amp op de la figura 1.20b tiene una ganancia finita a , entonces $R_{\text{eq}} = (-R_1 R / R_2 \times [1 + (1 + R_2 / R_1) / a] / [1 - (1 + R_1 / R_2) / a])$.
- 1.43 Encuentre una expresión para R_i en la figura P1.43; analice su comportamiento conforme R varía en el rango de $0 \leq R \leq 2R_1$.

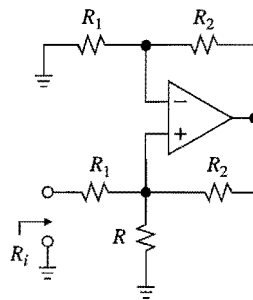


FIGURA P1.43

- 1.44 El circuito de la figura P1.44 puede usarse para controlar la resistencia de entrada del amplificador inversor con base en AO_1 . a) Demuestre que $R_i = R_1 / (1 - R_1 / R_3)$. b) Especifique resistencias apropiadas para lograr que $A = -10 \text{ V/V}$, con $R_i = \infty$.

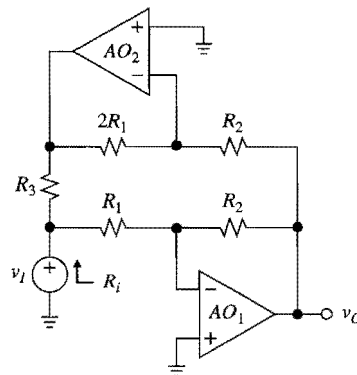


FIGURA P1.44

1.5 Retroalimentación negativa

- 1.45** Un amplificador de voltaje tiene $a = 10^5$ V/V y $v_i = 10$ mV. Calcule v_d , v_f , v_o , A , T y el porcentaje de desviación de A con respecto a A_{ideal} para $\beta = 10^{-3}$ V/V, 10^{-2} V/V, 10^{-1} V/V y 1 V/V. Compare y comente los distintos casos.
- 1.46** a) Calcule el factor de desensibilidad de un sistema de retroalimentación negativa con $a = 10^3$ y $A = 10^2$. b) Encuentre A , exactamente, por medio de la ecuación 1.40, y en forma aproximada con la ecuación 1.49, si a cae en un 10%. c) Repita el inciso b) para una caída de a del 50%; compare con el resultado del inciso b) y haga comentarios al respecto.
- 1.47** Diseñe un amplificador con ganancia A de 10^2 V/V, con una exactitud de $\pm 0.1\%$, o bien $A = 10^2$ V/V $\pm 0.1\%$. Todo de lo que usted dispone son etapas de amplificadores con $a = 10^4$ V/V $\pm 25\%$ cada una. Su amplificador puede realizarse con el uso de etapas básicas en cascada, cada una de las cuales emplea una cantidad apropiada de retroalimentación negativa. ¿Cuál es el número mínimo de etapas que se requieren? ¿Cuál es el valor de β de cada etapa?
- 1.48** La VTC de lazo abierto de cierto amplificador puede aproximarse en partes, con cinco segmentos con puntos de corte simétricos en $(v_D, v_O) = \pm(80 \mu\text{V}, 8 \text{ V})$, $\pm(280 \mu\text{V}, 12 \text{ V})$ y $\pm(530 \mu\text{V}, 13 \text{ V})$. a) Dibuje la VTC anterior; además calcule y dibuje la VTC de lazo cerrado cuando el amplificador se coloca en un lazo de retroalimentación con $\beta = 0.5$ V/V. b) Dibuje v_i , v_o y v_D contra el tiempo si v_i es una onda triangular con valores pico de ± 5 V; haga comentarios sobre la forma de onda de v_D . *Sugerencia:* $v_D(t)$ puede obtenerse punto por punto a partir de $v_O(t)$, con el empleo de la VTC de lazo abierto del inciso a).
- 1.49** Un amplificador de potencia BJT burdo del tipo clase B (*push-pull*), exhibe la VTC que se ilustra en la figura P1.49b. La banda muerta que ocurre para $-0.7 \text{ V} \leq v_1 \leq +0.7 \text{ V}$, ocasiona una distorsión cruzada en la entrada, la cual puede reducirse si se hace preceder la etapa de potencia con una etapa de preamplificador y luego se usa retroalimentación negativa para reducir la banda muerta. Esto se muestra en la figura P1.49a para el caso de un preamplificador de diferencias con ganancia a_1 y $\beta = 1$ V/V. a) Grafique y anote la VTC de lazo cerrado si $a_1 = 10^2$ V/V. b) Dibuje v_i , v_1 , y v_o contra el tiempo, si v_i es una onda triangular de 100 Hz con valores pico de ± 1 V.

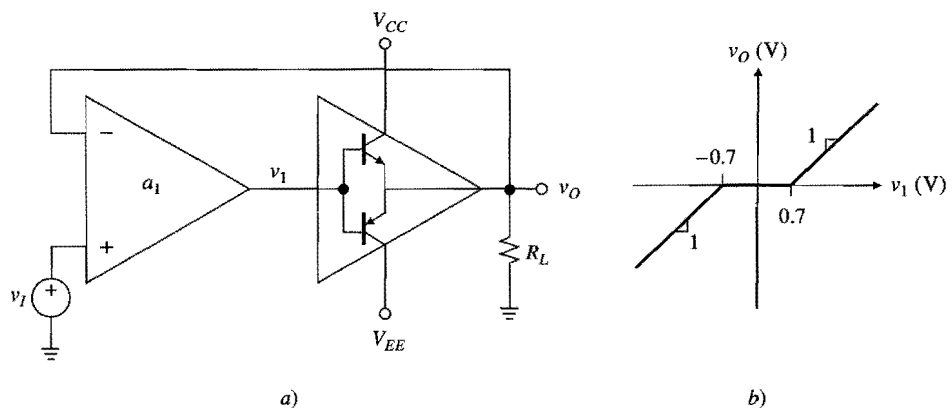


FIGURA P1.49

- 1.50** Se sabe que cierto amplificador de potencia de audio, con una ganancia de 10 V/V, produce un zumbido de 2 V y 120 Hz de pico a pico. Se desea reducir el zumbido de salida a menos de 1 mV

sin cambiar la ganancia. Para ello, se hace preceder la etapa de potencia con una etapa de preamplificador con ganancia de a_1 , y luego se aplica retroalimentación negativa alrededor del amplificador compuesto. ¿Cuáles son los valores requeridos de a_1 y de β ?

1.6 Retroalimentación en circuitos amp op

- 1.51 Se realiza un seguidor de voltaje con un amp op que tiene $r_d = 1 \text{ M}\Omega$, $a = 1 \text{ V/mV}$ y $r_o = 1 \text{ k}\Omega$. a) Encuentre v_O si al seguidor lo impulsa una fuente $v_S = 10 \text{ 000 V}$ con $R_S = 2 \text{ M}\Omega$. b) Repita el inciso anterior con una carga de salida de $1 \text{ k}\Omega$.
- 1.52 Un amplificador inversor se realiza con dos resistores de precisión $R_1 = 100 \text{ k}\Omega$ y $R_2 = 200 \text{ k}\Omega$, y tiene una carga de $2 \text{ k}\Omega$. Suponga que un amp op con $r_d = 1 \text{ M}\Omega$ y $r_o = 100 \Omega$, encuentre la ganancia mínima a que se necesita para mantener la desviación de A con respecto al ideal, dentro de a) 1%, b) 0.001%.
- 1.53 Sea un seguidor de voltaje que se realiza con un amp op que tiene $r_d = 1 \text{ k}\Omega$, $r_o = 20 \text{ k}\Omega$, y $a = 10^6 \text{ V/V}$ (resistencias deficientes pero ganancia excelente). Encuentre A , R_i y R_o , y comente sus resultados.

1.7 La ganancia de lazo

- 1.54 a) Encuentre A_{ideal} en el circuito de la figura P1.54, si todas las resistencias son iguales. b) Suponga que $r_d \cong \infty$ y $r_o \cong 0$, y encuentre $a_{\text{mín}}$ tal que la desviación de A con respecto de A_{ideal} sea menor que 0.1%.

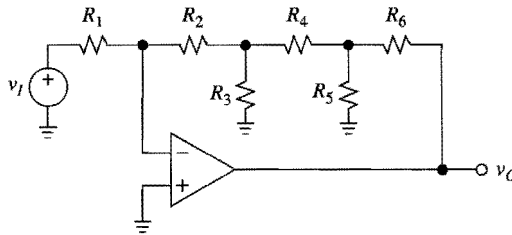


FIGURA P1.54

- 1.55 a) Suponga que en la figura 1.32a, la R_3 es un potenciómetro conectado como resistencia variable en el rango de $0 \leq R_3 \leq 1 \text{ M}\Omega$, especifique los componentes apropiados para una resistencia de entrada de $500 \text{ k}\Omega$ y una ganancia que varía en forma continua en el rango de $-10^3 \text{ V/V} \leq A_{\text{ideal}} \leq -0.5 \text{ V/V}$. b) Si $r_d = 1 \text{ M}\Omega$, $a = 10^5 \text{ V/V}$, $r_o = 100 \Omega$ y $R_L = 2 \text{ k}\Omega$, calcule cuánto se desvía la ganancia del ideal en ambos extremos del rango.
- 1.56 a) Diseñe un amplificador de diferencias tal que, en forma ideal, $v_O = 100(v_2 - v_1)$. b) Suponga un amp op con $r_d \cong \infty$ y $r_o \cong 0$, encuentre la ganancia de lazo abierto que se necesita para aproximarse un 0.1% a la ganancia ideal de lazo cerrado.
- 1.57 Suponga que el amp op tiene una $r_d \cong \infty$ y $r_o \cong 0$, encuentre el factor de retroalimentación β en los circuitos que se muestran en las figuras P1.15 a P1.19.
- 1.58 Para el amplificador de desvío de cc de la figura 1.16, encuentre la ganancia mínima de lazo abierto que se requiere para mantener la desviación de su característica de transferencia dentro de un 1% con respecto al ideal.

- 1.59 Con el empleo de un solo amp op y las ideas que se manifestaron en el problema 1.29, diseñe un circuito que acepte dos entradas v_1 y v_2 y produce $v_O = 100(3v_2 - 2v_1)$. Después, con la suposición de que $r_d = \infty$ y $r_o = 0$, calcule la ganancia de lazo abierto mínima necesaria para mantener la desviación de su característica de transferencia en un 0.1% con respecto al ideal.
- 1.60 Suponga que el amp op de la figura P1.60 tiene una $a = 3\,000$ V/V, $r_d = \infty$ y $r_o = 0$, encuentre la ganancia de lazo T .

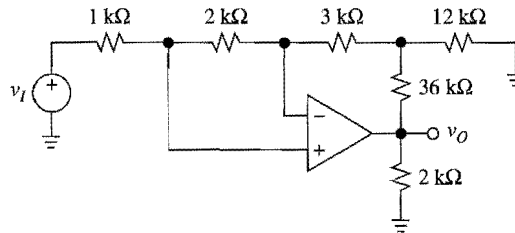


FIGURA P1.60

- 1.61 a) Suponga que el amp op de la figura P1.61 tiene $r_d = \infty$ y $r_o = 0$, calcule β_N , β_P y β . b) Repita el inciso anterior, pero reemplace la fuente de corriente por una fuente de voltaje.
- 1.62 Vuelva a resolver el problema 1.61, pero para el circuito que se muestra en la figura P1.19.
- 1.63 En el circuito de la figura P1.49a, sean $a_1 = 3\,000$ V/V y $R_L = 2$ kΩ, y suponga que se conecta un resistor adicional de 10 kΩ entre el nodo v_1 y el nodo v_O . a) Haga una gráfica con anotaciones de la VTC de lazo abierto de todo el circuito, es decir, la gráfica de v_O contra la diferencia de entrada $v_D = v_P - v_N$. b) Grafique con las anotaciones correspondientes la ganancia de lazo T contra v_D , en el rango -0.3 V $\leq v_D \leq 0.3$ V. c) Haga una gráfica con anotaciones, de v_P , v_O , v_1 y v_D , contra el tiempo, si v_1 es una onda triangular con valores pico de ± 0.3 V.

1.8 Energizar los amp op

- 1.64 Repita el ejemplo 1.14, pero con $v_I = -5$ V.
- 1.65 En el circuito de la figura P1.65, suponga que $I_Q = 1.5$ mA, y calcule todas las corrientes y voltajes, así como la potencia que se disipa dentro del amp op, si a) $v_I = +2$ V; b) $v_I = -2$ V.

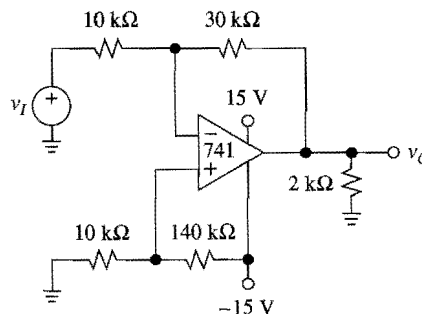


FIGURA P1.65

- 1.66 Con el empleo de un amp op 741 energizado por fuentes de poder de ± 12 V, diseñe un amplificador no inversor con ganancia de 6 V/V. Haga una gráfica con anotaciones, de v_I , v_O y v_N , contra el tiempo, si v_I es una onda senoidal con valores pico de ± 3 V.
- 1.67 a) Si se tienen fuentes de poder de ± 15 V, diseñe una fuente variable de voltaje en el rango de $0 \text{ V} \leq v_S \leq 10 \text{ V}$. b) Suponga una carga aterrizada de $1 \text{ k}\Omega$ y con $I_Q = 1.5 \text{ mA}$, encuentre la disipación máxima de potencia interna de su amp op.
- 1.68 Suponga que hay un amp op 741 en el amplificador desviador de cc de la figura 1.16, encuentre: a) v_I y v_N , si $v_O = 5 \text{ V}$; b) calcule v_N y v_O si $v_I = 3 \text{ V}$.
- 1.69 El amplificador no inversor de la figura 1.14a se realiza con $R_1 = 10 \text{ k}\Omega$ y $R_2 = 15 \text{ k}\Omega$, y un amp op 741 energizado con fuentes de poder de ± 12 V. Si el circuito también incluye un tercer resistor de $30 \text{ k}\Omega$ conectado entre la entrada inversora y la fuente de 12 V, encuentre v_O y v_N si a) $v_I = 4 \text{ V}$ y b) $v_I = -2 \text{ V}$.
- 1.70 a) Suponga una $I_Q = 50 \mu\text{A}$ y una carga aterrizada de $100 \text{ k}\Omega$ a la salida del amplificador desviador de cc de la figura 1.16, encuentre los valores de v_I para los que el amp op disipa la potencia máxima. Muestre todos los voltajes y corrientes que corresponden. b) Suponga que $\pm V_{\text{sat}} = \pm 12 \text{ V}$, y calcule el rango de valores de v_I para los que el amp op aún opera dentro de la región lineal.
- 1.71 En el amplificador de la figura 1.17, sean $R_1 = 30 \text{ k}\Omega$, $R_2 = 120 \text{ k}\Omega$, $R_3 = 20 \text{ k}\Omega$ y $R_4 = 30 \text{ k}\Omega$, y sea el amp op del tipo 741 energizado con $\pm 15 \text{ V}$. a) Si $v_2 = 2 \sin \omega t \text{ V}$, encuentre el rango de valores de v_1 para los cuales el amplificador opera todavía en la región lineal. b) Si $v_1 = V_m \sin \omega t$ y $v_2 = -1 \text{ V}$, calcule el valor máximo de V_m para el que el amp op aún opera en la región lineal. c) Repita los incisos a) y b) para el caso en el que las fuentes de poder disminuyen a $\pm 12 \text{ V}$.
- 1.72 Suponga que los amps op de las figuras P1.17 y P1.19 se saturan a $\pm 10 \text{ V}$, encuentre el rango de valores de v_S e i_S para los amps op que aún operan en la región lineal.
- 1.73 En el amplificador inversor de la figura 1.32a, sea v_I una onda triangular de 1 kHz con valores pico de $\pm V_{im}$, que es el amp op ideal, excepto porque su salida se satura a $\pm 10 \text{ V}$. Suponga que $R_1 = R_2 = 1 \text{ M}\Omega$, $R_3 = 18 \text{ k}\Omega$ y $R_4 = R_L = 2 \text{ k}\Omega$, haga una gráfica con anotaciones de v_I , v_N , v_1 y v_O contra el tiempo, si a) $V_{im} = 0.5 \text{ V}$; b) $V_{im} = 2 \text{ V}$.
- 1.74 El circuito de la figura P1.74 se llama *amplificador de puente*, y permite duplicar el rango de salida lineal, en comparación con un amp op único. a) Demuestre que si las resistencias se encuentran en las relaciones que se indican, entonces $v_O/v_I = 2 \text{ A}$. b) Si los amps op individuales se saturan a $\pm 13 \text{ V}$, ¿cuál es la salida de voltaje máxima de pico a pico que el circuito puede proporcionar sin que haya distorsión?

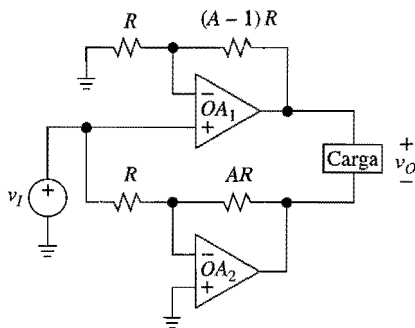


FIGURA P1.74

- 1.75 Para el circuito de la figura P1.65 grafique y haga las anotaciones pertinentes, v_B , v_N y v_O contra el tiempo, si v_I es una onda triangular con valores pico de ± 5 V.
- 1.76 En el integrador de la figura 1.19, sean $R = 100$ k Ω y $C = 10$ nF, y sea el amp op ideal, excepto porque su salida se satura a ± 13 V. Suponga que $v_o(0) = 0$ V, haga la gráfica con anotaciones de v_O y v_N contra el tiempo, si a) $v_I = 1$ V; b) $v_I = 1$ mV; c) $v_I = -1$ mV.

BIBLIOGRAFÍA

- Dostál, J., *Operational Amplifiers*, 2a. ed., Butterworth-Heinemann, Stoneham, MA, 1993.
- Fredericksen, T. M., *Intuitive IC Op Amps*, National Semiconductor Co., Santa Clara, CA, 1984.
- Graeme, J. G., *Optimizing Op Amp Performance*, McGraw-Hill, Nueva York, 1997.
- Graeme, J. G., G.E. Tobey y L. P. Huelsman, *Operational Amplifiers: Design and Applications*, McGraw-Hill, Nueva York, 1971.
- Horowitz, P. y W. Hill, *The Art of Electronics*, 2a. ed., Cambridge University Press, Cambridge, U.K., 1989.
- Jung, W. G., *IC Op Amp Cookbook*, 3a. ed., Howard W. Sams, Carmel, IN, 1986.
- Kennedy, E. J., *Operational Amplifier Circuits: Theory and Applications*, Holt, Rinehart and Winston, Orlando, FL, 1998.
- Pease, R. A., *Troubleshooting Analog Circuits*, Butterworth-Heinemann, Stoneham, MA, 1991.
- Roberge, J. K., *Operational Amplifiers: Theory and Practice*, John Wiley & Sons, Nueva York, 1975.
- Rosenstark, S., *Feedback Amplifier Principles*, Macmillan, Nueva York, 1986.
- Williams, J., *Analog Circuit Design: Art, Science and Personalities*, Butterworth-Heinemann, Stoneham, MA, 1991.

APÉNDICE 1A VALORES ESTÁNDAR DE RESISTORES

Una buena costumbre de trabajo consiste en especificar siempre los valores estándar de las resistencias para los circuitos que se diseñen (véase la tabla 1A.1). Los resistores de 5% son adecuados para muchas aplicaciones; sin embargo, si se requiere mayor precisión, deben usarse resistores de 1%. Pero cuando incluso esta tolerancia sea insuficiente, las alternativas son el empleo de resistores de 0.1% (o mejores), o bien menos precisos pero en conjunción con otras variables (pots de corte) que permitan efectuar ajustes exactos.

Los números que se muestran en la tabla son multiplicadores. Por ejemplo, si los cálculos producen una resistencia de 3.1415 k Ω , el valor más cercano con 5% es de 3.0 k Ω , y el más cercano con 1% es 3.16 k Ω . Al diseñar circuitos de potencia baja, el mejor rango de resistencia por lo general es de 1 k Ω y 1 M Ω . Asimismo, deben evitarse las resistencias elevadas en exceso (por ejemplo, de más de 10 M Ω), porque la resistencia parásita del medio circundante tiende a disminuir el valor efectivo de la resistencia que emplee, en particular en presencia de humedad y salinidad. Por otro lado, las resistencias bajas ocasionan, en forma innecesaria, disipación de potencia elevada.

TABLA 1A.1
Valores estándar de resistencia

Valores de resistores de 5%	Valores de resistores de 1%			
10	100	178	316	562
11	102	182	324	576
12	105	187	332	590
13	107	191	340	604
15	110	196	348	619
16	113	200	357	634
18	115	205	365	649
20	118	210	374	665
22	121	215	383	681
24	124	221	392	698
27	127	226	402	715
30	130	232	412	732
33	133	237	422	750
36	137	243	432	768
39	140	249	442	787
43	143	255	453	806
47	147	261	464	825
51	150	267	475	845
56	154	274	487	866
62	158	280	499	887
68	162	287	511	909
75	165	294	523	931
82	169	301	536	953
91	174	309	549	976

No la tiene mi libro

no se por que.

Living Across Borders

pag. 62.

CIRCUITOS CON RETROALIMENTACIÓN RESISTIVA

- 2.1 Convertidores corriente a voltaje
 - 2.2 Convertidores voltaje a corriente
 - 2.3 Amplificadores de corriente
 - 2.4 Amplificadores de diferencias
 - 2.5 Amplificadores de instrumentación
 - 2.6 Aplicaciones en instrumentación
 - 2.7 Amplificadores de puente transductor
- Problemas
Referencias

En este capítulo se investigan circuitos amp op adicionales, esta vez con más énfasis en las aplicaciones prácticas. Los circuitos que se examinarán se diseñan para que adopten características de transferencia lineal e independientes de la frecuencia. Los circuitos lineales que, en forma deliberada, se planean para tener un comportamiento que depende de la frecuencia, se llaman con más propiedad *filtros*, y se estudiarán en los capítulos 3 y 4. Por último, los circuitos amp op *no lineales* se verán en los capítulos 9 y 13.

Para darse una idea de lo que hace un circuito, primero se analiza con el uso del modelo del amp op ideal. Luego, según lo aprendido en las secciones 1.6 y 1.7, se estudian los detalles de cómo afectan a sus parámetros de lazo cerrado los aspectos no ideales, en particular la ganancia finita de lazo abierto. En los capítulos 5 y 6 se investiga de manera más sistemática las características no ideales del amp op, como los errores estático y dinámico, después de dominar los circuitos con amp op con énfasis en el modelo más sencillo de éstos.

En la primera mitad del capítulo se muestra cómo puede configurarse el amp op, el que básicamente es un tipo de amplificador de voltaje, para que realice otras formas de amplificación, por ejemplo de corriente y la conversión $V-I$ y la $I-V$. Esta excepcional versatilidad es resultado de la capacidad que tiene la retroalimentación negativa para modificar las resistencias de lazo cerrado, así como estabilizar la ganancia. El hecho de aplicar con criterio esta capacidad, permite acercarse hasta un grado satisfactorio a las condiciones de amplificador ideal de la tabla 1.1.

La segunda parte del capítulo estudia los conceptos de instrumentación y aplicaciones. Los circuitos que se estudian incluyen amplificadores de diferencia, de instrumentación y de puente transductor, que son el caballo de batalla de la instrumentación de pruebas automáticas, así como de la medición y el control.

2.1 CONVERTIDORES CORRIENTE A VOLTAJE

Un *convertidor corriente a voltaje* (convertidor $I-V$), también llamado *amplificador de transresistencia*, acepta una corriente de entrada i_I , y produce un voltaje de salida del tipo $v_O = Ai_I$, donde A es la ganancia del circuito en volts por ampere. En relación con la figura 2.1, primero hay que suponer que el amp op es ideal. Al sumar las corrientes en el nodo de tierra virtual, se obtiene $i_I + (v_O - 0)/R = 0$, o bien

$$v_O = -Ri_I \quad (2.1)$$

La ganancia es $-R$, y es negativa debido a la selección de la dirección de referencia de i_I ; al invertirse esta dirección se obtiene $v_O = Ri_I$. La magnitud de la ganancia también se llama la *sensibilidad* del convertidor, porque da la cantidad de cambio del voltaje de salida para un cambio de corriente de entrada dado. Por ejemplo, para una sensibilidad de 1 V/mA se necesita que $R = 1 \text{ k}\Omega$, para una sensibilidad de 1 V/ μA se requiere que $R = 1 \text{ M}\Omega$, y así sucesivamente. Si se desea, la ganancia puede hacerse variable con la realización de R como un potenciómetro. Observe que el elemento de retroalimentación no necesariamente requiere limitarse a ser una resistencia. En el caso más general en el que una impedancia $Z(s)$, donde s es la frecuencia compleja, la ecuación 2.1 adoptará la forma de la transformada de Laplace $V_O(s) = -Z(s)I_I(s)$, y el circuito recibe el nombre de *amplificador de transimpedancia*.

Se observa que el amp op elimina el proceso de carga tanto en la entrada como en la salida. De hecho, si la fuente de entrada tiene alguna resistencia finita en paralelo R_s , el amp op elimina cualquier pérdida de corriente en ésta, forzando a través suyo 0 V. Asimismo, el amp op distribuye v_O a una carga de salida R_L con resistencia de salida igual a cero.

Parámetros de lazo cerrado

Ahora se investigará qué tanto se aparta del ideal un amp op práctico. Al comparar con la figura 1.26b y c, se reconoce una topología paralelo-paralelo. Entonces, se pueden aplicar las técnicas de la sección 1.7 y escribir

$$T = \frac{ar_d}{r_d + R + r_o} \quad (2.2)$$

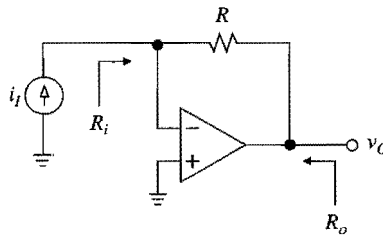


FIGURA 2.1.
Convertidor básico $I-V$.

$$A = -R \frac{1}{1+1/T} \quad R_i = \frac{r_d \parallel (R+r_o)}{1+T} \quad R_o \cong \frac{r_o}{1+T} \quad (2.3)$$

EJEMPLO 2.1. Encuentre los parámetros de lazo cerrado del circuito de la figura 2.1, si se utiliza un amp op 741 y $R = 1 \text{ M}\Omega$.

Solución. Al sustituir los valores dados de los componentes, se obtiene que $T = 133\,330$, $A = -0.999993 \text{ V}/\mu\text{A}$, $R_i = 5\Omega$, y $R_o \cong 56 \text{ m}\Omega$.

Convertidores I - V de alta sensibilidad

Es evidente que las aplicaciones de alta sensibilidad podrían requerir de resistencias irreales por ser tan grandes. A menos que se adopten medidas apropiadas en la fabricación de los circuitos, la resistencia del medio circundante, al estar en paralelo con R , disminuirá la resistencia neta de la retroalimentación y degradará la exactitud del circuito. La figura 2.2 muestra una técnica que se emplea mucho para evitar esta desventaja. El circuito utiliza una malla en T para lograr sensibilidad alta sin que requiera de resistencias tan grandes que resulten irreales.

Al sumarse las corrientes en el nodo v_1 se llega a que $-v_1/R - v_1/R_1 + (v_o - v_1)/R_2 = 0$. Pero $v_1 = -Ri_i$, según la ecuación 2.1. Al eliminar v_1 , queda

$$v_o = -kRi_i \quad (2.4a)$$

$$k = 1 + \frac{R_2}{R_1} + \frac{R_2}{R} \quad (2.4b)$$

En efecto, el circuito incrementa R por el factor multiplicativo k . Así, es posible alcanzar una sensibilidad elevada si se comienza con un valor razonable de R y luego se le multiplica por el valor necesario de k .

EJEMPLO 2.2. En el circuito de la figura 2.2, especifique los valores apropiados de los componentes para que se alcance una sensibilidad de $0.1 \text{ V}/\text{nA}$.

Solución. Se tiene que $kR = 0.1/10^{-9} = 100 \text{ M}\Omega$, un valor muy grande. Se comenzará con $R = 1 \text{ M}\Omega$ y luego se multiplicará por 100 para cumplir las especificaciones. Así, $1 + R_2/R_1 + R_2/10^6 = 100$. Como se tiene una ecuación y dos incógnitas, se mantiene una como desconocida; por ejemplo, sea $R_1 = 1 \text{ k}\Omega$. Entonces, al obligar a que $1 + R_2/10^3 + R_2/10^6 = 100$, se llega a que $R_2 \cong 99 \text{ k}\Omega$ (utilice $100 \text{ k}\Omega$, el valor estándar más cercano). Si se desea, R_2 puede hacerse variable para lograr el ajuste exacto de kR .

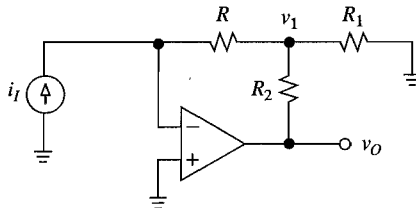


FIGURA 2.2.
Convertidor I - V de alta sensibilidad.

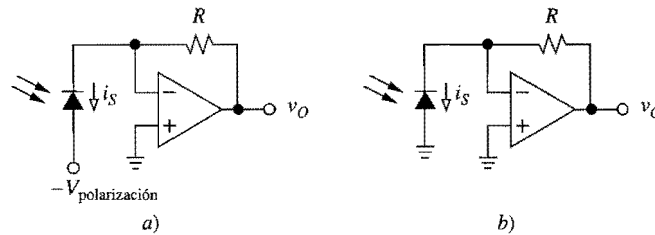


FIGURA 2.3.
Detectores a) fotoconductor y b) fotovoltaico.

Los amp op de la vida real establecen una corriente pequeña en sus terminales de entrada. Se llama *corriente de polarización de entrada*, y puede degradar el rendimiento de los convertidores I - V de alta sensibilidad, en los que i_I es muy pequeña. Esta desventaja puede evitarse con el empleo de amp op con especificaciones explícitas para una corriente de polarización de entrada muy pequeña, tales como entradas JFET y MOSFET.

Amplificadores fotodetectores

Una de las aplicaciones más frecuentes de los convertidores I - V tiene que ver con los fotodetectores del tipo de corriente, tales como fotodiodos y fotomultiplicadores.¹ En el capítulo 12 se estudiará otra aplicación común, la conversión I - V de los convertidores de salida de corriente digital a analógica.

Los fotodetectores son transductores que producen corriente eléctrica en respuesta a la luz que incide o a otras formas de radiación, como los rayos X. Después se usa un amplificador de transresistencia para convertir esta corriente a voltaje, así como para eliminar un posible proceso de carga tanto en la entrada como en la salida.

Uno de los fotodetectores de mayor uso es el *fotodiodo de silicio*. Las razones de su popularidad son su confiabilidad por ser de estado sólido, así como su costo bajo, tamaño pequeño y disipación baja de potencia.¹ El dispositivo puede usarse con un voltaje de polarización inverso, en el modo *fotoconductor* que se muestra en la figura 2.3a, o con polarización igual a cero, en el modo *fotovoltaico* que se aprecia en la figura 2.3b. El modo fotoconductor ofrece velocidad alta de respuesta; por ello, es más apropiado para detectar pulsos de luz de alta velocidad y para aplicaciones de modulación de rayos de luz de alta frecuencia. El modo fotovoltaico ofrece bajo ruido, y por ello se adapta mejor a las aplicaciones de medición e instrumentación. El circuito de la figura 2.3b puede usarse como un medidor de luz si su salida se calibra en forma directa en unidades de intensidad lumínica.

2.2 CONVERTIDORES VOLTAJE A CORRIENTE

Un *convertidor voltaje a corriente* (convertidor V - I), al que también se denomina *amplificador de transconductancia*, acepta un voltaje de entrada v_I y produce una corriente de salida del tipo $i_O = Av_I$, donde A es la *ganancia* o *sensibilidad* del circuito en amperes por volt. Para un convertidor práctico, la característica adopta la forma más realista de

$$i_O = Av_I - \frac{1}{R_o} v_L \quad (2.5a)$$

donde v_L es el voltaje que desarrolla la carga de salida en respuesta a i_O , y R_O es la resistencia de salida del convertidor, vista por la carga. Para una conversión $V-I$ verdadera, i_O debe ser independiente de v_L ; es decir, se debe tener

$$R_O = \infty \quad (2.5b)$$

Como su salida es una corriente, para funcionar, el circuito necesita una carga; dejar abierto el puerto de salida ocasionaría el mal funcionamiento porque i_O no tendría una trayectoria hacia la cual fluir. El *cumplimiento de voltaje* es el rango de valores permisibles de v_L para los cuales el circuito aún funciona en forma apropiada, antes de que aparezca cualquier efecto de la saturación en el amp op.

Si ninguna de las dos terminales de la carga está conectada a algún nodo, se dice que la carga es del tipo *flotante*. Sin embargo, es frecuente que una de las terminales ya esté conectada a tierra o a otro potencial. Entonces, se dice que la carga es del tipo *aterrizada*, y la corriente del convertidor debe alimentarse a la terminal no conectada todavía.

Convertidores de carga flotante

La figura 2.4 muestra dos desarrollos básicos, ambos usan la carga como el elemento de retroalimentación; entonces, si una de las terminales de carga ya estuviera conectada, por supuesto que no sería posible usarla como el elemento de retroalimentación.

En el circuito de la figura 2.4a, el amp op produce cualquier corriente i_O que sea necesaria para hacer que el voltaje inversor de entrada siga a v_I , o para hacer que $Ri_O = v_I$. Al despejar a i_O se obtiene

$$i_O = \frac{1}{R} v_I \quad (2.6)$$

Esta expresión se cumple sin importar el tipo de carga: puede ser lineal, como en el caso de un transductor resistivo; no lineal, como en un diodo; también puede tener características que dependan del tiempo, como ocurre en un capacitor. No importa cuál sea la carga, el amp op la forzará a llevar la corriente de la ecuación 2.6, que depende del voltaje de control v_I y de la resistencia R , que establece la corriente, pero no del voltaje de la carga v_L . Para alcanzar este objetivo, el amp op debe llevar su salida al valor $v_O = v_I + v_L$, algo que hará con rapidez mientras se cumpla que $V_{OL} < v_O < V_{OH}$. En consecuencia, el cumplimiento del voltaje del circuito es $(V_{OL} - v_I) < v_L < (V_{OH} - v_I)$.

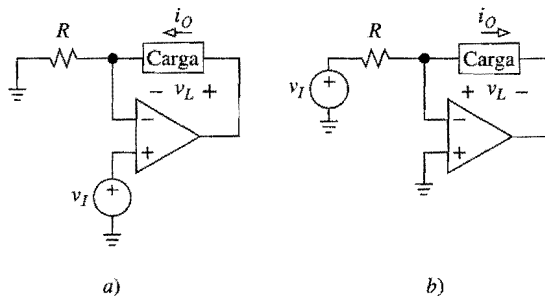


FIGURA 2.4.
Convertidores de carga flotante $V-I$.

En el circuito de la figura 2.4b, el amp op mantiene su entrada inversora a 0 V. En consecuencia, su terminal de entrada debe establecer la corriente $i_O = (v_I - 0)/R$, y debe cambiar al voltaje $v_O = -v_L$. Además de la inversión de polaridad, la corriente es la misma que la de la ecuación 2.6; sin embargo, ahora el cumplimiento del voltaje es $V_{OL} < v_L < V_{OH}$.

Se observa que la ecuación 2.6 se cumple para ambos circuitos sin importar la polaridad de v_I . Las flechas de la figura 2.4 muestran dirección de la corriente para $v_I > 0$; si se hace $v_I < 0$ se simplificará la inversión de la dirección. Entonces, los dos convertidores se llaman *bidireccionales*.

Un caso que tiene importancia especial es aquel en el que la carga es un capacitor, de modo que el circuito es el ya conocido integrador. Si se mantiene constante a v_I , el circuito forzará una corriente constante a través del capacitor, y causará que éste se cargue o descargue, en función de la polaridad de v_I a una tasa constante. Esto forma la base de los generadores de onda con formas tales como el diente de sierra y triangular, convertidores V - F y F - V , y convertidores A-D de rampa dual.

Una desventaja del convertidor de la figura 2.4b es que i_O debe provenir de la misma fuente v_I , mientras que en la figura 2.4a la fuente observa una resistencia de entrada virtualmente infinita. Sin embargo, esta ventaja resulta disminuida por un cumplimiento de voltaje más restringido. Para el 741, por lo regular es de 25 mA. Si se requieren corrientes más elevadas, se puede usar ya sea un amp op de potencia o un amp op de baja potencia con un propulsor de corriente de salida.

EJEMPLO 2.3. Los dos circuitos de la figura 2.4 tienen $v_I = 5$ V, $R = 10$ k Ω , $\pm V_{\text{sat}} = \pm 13$ V, y una carga resistiva R_L . Para ambos circuitos, encontrar a) i_O ; b) el cumplimiento de voltaje; c) el valor máximo permisible de R_L .

Solución.

- $i_O = 5/10 = 0.5$ mA, que fluyen de derecha a izquierda en el circuito de la figura 2.4a y de izquierda a derecha en el de la figura 2.4b.
- Para el circuito de la figura 2.4a, -18 V $< v_L < 8$ V; para el circuito de la figura 2.4b, -13 V $< v_L < 13$ V.
- Con una carga puramente resistiva, v_L siempre será positiva. Para el circuito de la figura 2.4a, $R_L < 8/0.5 = 16$ k Ω ; para el circuito de la figura 2.4b, $R_L < 13/0.5 = 26$ k Ω .

Limitaciones prácticas de los amp op

Ahora se desea investigar el efecto de usar un amp op práctico. Después de que se reemplaza el amp op con su modelo práctico, el circuito de la figura 2.4a se transforma en el que se

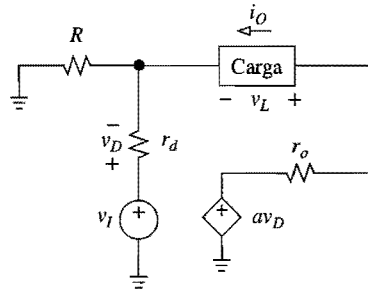


FIGURA 2.5. Investigación del efecto de usar un amp op práctico.

muestra en la figura 2.5. Al sumar voltajes, se obtiene que $v_I - v_D + v_L + r_o i_O - a v_D = 0$. Al sumar corrientes, $i_O + v_D/r_d - (v_I - v_D)/R = 0$. Al eliminar v_D y reacomodar los términos, se puede escribir i_o en la forma de la ecuación 2.5a con

$$A = \frac{1}{R} \frac{a - R/r_d}{1 + a + r_o/R + r_o/r_d} \quad R_o = (R \parallel r_d)(1 + a) + r_o \quad (2.7)$$

Es evidente que conforme $a \rightarrow \infty$, se obtienen los resultados ideales $A \rightarrow 1/R$ y $R_o \rightarrow \infty$. Sin embargo, para una ganancia finita a , en A habrá algún error, y R_o , aunque es grande, no será infinita, lo que indica que i_o tiene una dependencia débil de v_L . Para el circuito de la figura 2.4b se cumplen consideraciones similares.

Convertidores con carga aterrizada

Cuando una de sus terminales ya está conectada, la carga ya no puede colocarse dentro del lazo de retroalimentación del amp op. La figura 2.6a muestra un convertidor apropiado para cargas aterrizadas. El circuito, denominado *bomba de corriente Howland* en honor a su inventor, consiste en una fuente de entrada v_I con una resistencia en serie R_1 , y un convertidor de resistencia negativa que sintetiza una resistencia aterrizada de valor $-R_2R_3/R_4$. El circuito, visto por la carga, admite el equivalente Norton de la figura 2.6b, cuya característica $i-v$ está dada por la ecuación 2.5a. Se desea encontrar la resistencia conjunta de salida R_o vista por la carga.

Para ello, primero se realiza una transformación de la fuente sobre la fuente de entrada v_I y su resistencia R_1 , y luego se conecta en paralelo la resistencia negativa, como se ilustra en la figura 2.7. Se tiene $1/R_o = 1/R_1 + 1/(-R_2R_3/R_4)$. Al expandir y reagrupar se obtiene

$$R_o = \frac{R_2}{R_2/R_1 - R_4/R_3} \quad (2.8)$$

Como se sabe, para un comportamiento de fuente corriente verdadera se debe tener $R_o = \infty$. Para alcanzar esta condición, las cuatro resistencias deben formar un *punteo balanceado*:

$$\frac{R_4}{R_3} = \frac{R_2}{R_1} \quad (2.9)$$

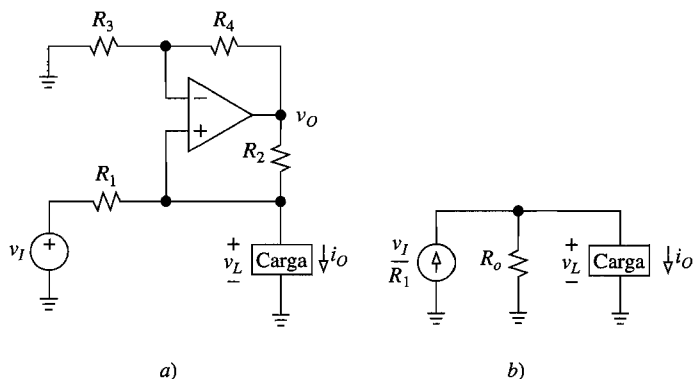


FIGURA 2.6.
Bomba de corriente de Howland y su equivalente Norton.

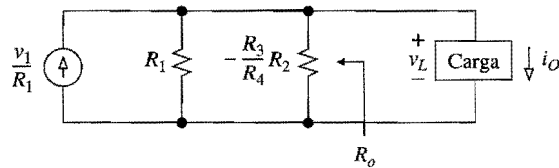


FIGURA 2.7.
Uso de una resistencia negativa para controlar R_o .

Cuando esta condición se logra, la salida se vuelve independiente de v_L :

$$i_o = \frac{1}{R_1} v_I \quad (2.10)$$

Es claro que la ganancia del convertidor es $1/R_1$. Para $v_I > 0$ del circuito *surgirá* corriente hacia la carga, y para $v_I < 0$ *absorberá* corriente. Como $v_L = v_o R_3 / (R_3 + R_4) = v_o R_1 / (R_1 + R_2)$, si se supone saturación simétrica de salida, el cumplimiento del voltaje es,

$$|v_L| \leq \frac{R_1}{R_1 + R_2} V_{\text{sat}} \quad (2.11)$$

Para fines de extender el cumplimiento, entonces, es deseable mantener a R_2 suficientemente más pequeña que R_1 (por ejemplo, $R_2 \cong 0.1R_1$).

Si se necesita una fuente o sumidero fijos, v_I puede obtenerse de uno de los suministros de voltaje de cc, de la manera que se ilustra en el ejemplo 1.5 para el amplificador desviador.

EJEMPLO 2.4. Con el empleo de un amp op 741 energizado por fuentes reguladas de ± 15 V, diseñe una fuente de cc de 1 mA que tenga un cumplimiento de voltaje de 10 V.

Solución. Si $v_I = +15$ V, de la ecuación 2.10 se obtiene que $R_1 = 15/1 = 15$ k Ω . Con la ecuación 2.11, se desea que $10 \cong 13 \times R_1 / (R_1 + R_2)$, es decir, $R_2 = 0.3R_1$. Hágase $R_1 = R_3 = 15.0$ k Ω (1%), y $R_2 = R_4 = 0.3 \times 15 = 4.5$ k Ω (usar 4.42 k Ω , 1%). En la figura 2.8 se muestra el circuito, junto con su equivalente Norton.

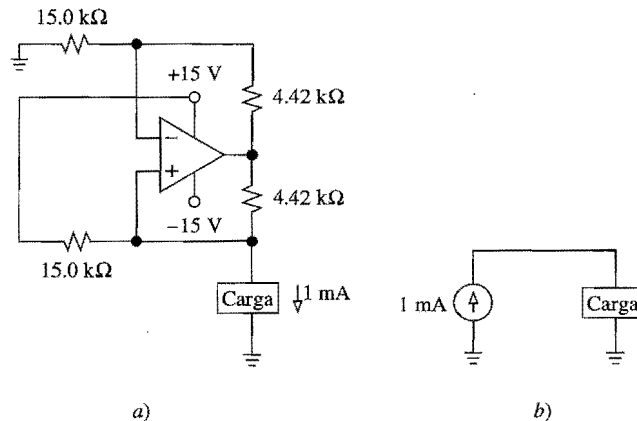


FIGURA 2.8.
Fuente de 1 mA y su equivalente Norton.

Se observa que el circuito de Howland incluye tanto una trayectoria de retroalimentación *negativa* como otra *positiva*. De acuerdo con la ecuación 1.76, es posible expresar los factores de retroalimentación correspondientes como $\beta_N = R_3/(R_3 + R_4)$, y $\beta_P = (R_1//R_L)/[(R_1//R_L) + R_2]$, donde R_L denota la carga. Por medio de la Ec. (2.9) esto puede escribirse en la forma

$$\beta_N = \frac{1}{1 + R_2/R_1} \quad \beta_P = \frac{1}{1 + R_2/R_1 + R_2/R_L}$$

Es evidente que en tanto el circuito termine en alguna carga finita $R_L < \infty$, se tiene que $\beta_N > \beta_P$, lo que indica que prevalecerá una retroalimentación negativa, y por lo tanto un circuito estable.

Efecto de la disparidad de las resistencias

En un circuito práctico, el puente resistivo parece estar desbalanceado debido a las tolerancias de las resistencias. Es inevitable que esto degrade a R_o , que debería ser infinita para un comportamiento de fuente de corriente verdadera. Por lo tanto, es de interés estimar el valor de R_o en el peor de los casos para especificaciones dadas de tolerancia de las resistencias.

En un circuito práctico, el puente resistivo implica razones desiguales de resistencia en la ecuación 2.9, condición que puede expresarse en términos del *factor de desbalance* ϵ como

$$\frac{R_4}{R_3} = \frac{R_2}{R_1}(1 - \epsilon) \quad (2.12)$$

Al sustituir en la ecuación 2.8 y simplificar, se obtiene

$$R_o = \frac{R_1}{\epsilon} \quad (2.13)$$

Como se esperaba, entre más pequeño es el desbalance, más grande es R_o . En el límite del balance perfecto, o bien conforme $\epsilon \rightarrow 0$, se tendría que $R_o \rightarrow \infty$, por supuesto. Se observa que ϵ y por tanto R_o puede ser ya sea positivo o negativo, lo que depende de la dirección en la que el puente se encuentra desbalanceado. Por la ecuación 2.5a, $-1/R_o$ representa la pendiente de la característica i_o contra v_L . En consecuencia, $R_o \rightarrow \infty$ implica una característica perfectamente horizontal, $R_o > 0$ implica una inclinación hacia la derecha, y $R_o < 0$ una inclinación hacia la izquierda.

EJEMPLO 2.5. a) Analice las implicaciones de usar resistencias de 1% en el circuito del ejemplo 2.4. b) Repita el inciso anterior para resistencias de 0.1%. c) Encuentre la tolerancia de la resistencia que se necesita para $|R_o| \geq 50 \text{ M}\Omega$.

Solución. El peor caso del desbalance del puente ocurre cuando, por ejemplo, se maximiza la razón R_2/R_1 y R_4/R_3 se minimiza, es decir, cuando R_2 y R_3 son máximas y R_1 y R_4 son mínimas. Si se denota el porcentaje de tolerancia de las resistencias como p de modo que, en el caso de resistencias de 1% se tenga que $p = 0.01$, se observa que para alcanzar la condición balanceada de la ecuación 2.9, las resistencias minimizadas deben multiplicarse por $1 + p$, y las maximizadas por $1 - p$, con lo que se obtiene

$$\frac{R_4(1+p)}{R_3(1-p)} = \frac{R_2(1-p)}{R_1(1+p)}$$

Al recomodar, se tiene que

$$\frac{R_4}{R_3} = \frac{R_2(1-p)^2}{R_1(1+p)^2} \cong \frac{R_2}{R_1}(1-p)^2(1+p)^2 \cong \frac{R_2}{R_1}(1-4p)$$

donde se ha aprovechado el hecho de que para $p \ll 1$, se puede aproximar $1/(1+p) \cong 1-p$, y es posible ignorar los términos en p^n , para $n \geq 2$. Al comparar con la ecuación 2.12 se observa que puede escribirse

$$|\epsilon|_{\text{máx}} \cong 4p$$

- Para resistencias de 1% se tiene que $|\epsilon|_{\text{máx}} \cong 4 \times 0.01 = 0.04$, lo que indica una disparidad en la razón de resistencia tan alta como 4%. Así, $|R_o|_{\text{mín}} = R_1/|\epsilon|_{\text{máx}} \cong 15.0/0.04 = 375 \text{ k}\Omega$, lo cual indica que con resistencias de 1% se puede esperar que R_o esté en cualquier lugar del rango $|R_o| \geq 375 \text{ k}\Omega$.
- Al mejorar la tolerancia en un orden de magnitud, se incrementa $|R_o|_{\text{mín}}$ en la misma cantidad, de modo que $|R_o| \geq 375 \text{ M}\Omega$.
- Para $|R_o|_{\text{mín}} = 50 \text{ M}\Omega$, se necesita que $|\epsilon|_{\text{máx}} = R_1/|R_o|_{\text{mín}} = (15 \times 10^3)/(50 \times 10^6) = 3 \times 10^{-4}$. Entonces, $p \leq |\epsilon|_{\text{máx}}/4 = 3 \times 10^{-4}/4 = 0.0075\%$, lo que implica resistores de mucha precisión.

Una alternativa para los resistores muy precisos es tomar precauciones para el uso de resistencias variables. Sin embargo, un diseñador hábil tratará de evitar resistencias variables siempre que sea posible, porque son inestables en lo mecánico y lo térmico, además de que tienen resolución finita y son más voluminosas que los resistores ordinarios. Asimismo, el procedimiento de calibración incrementa los costos de producción. No obstante, hay situaciones en las que es preferible usar resistencias variables, una vez que se ha hecho el análisis cuidadoso de los costos, complejidad y otros factores pertinentes.

La figura 2.9 muestra un montaje para la calibración del circuito de Howland. La entrada está aterrizada, y la carga se reemplaza por un amperímetro que en un inicio está conectado a tierra. En tal estado, la lectura del amperímetro debiera ser de cero; sin embargo, debido a factores no ideales del amp op tales como el desvío de la corriente de entrada y el desvío del voltaje de entrada, que se estudiarán en el capítulo 5, por lo general, aunque pequeña, la lectura será diferente de cero. Para calibrar el circuito para $R_o = \infty$, el amperímetro se sitúa en algún otro voltaje, tal como 5 V, y la perilla se ajusta para la misma lectura que daba el amperímetro cuando estaba conectado a tierra.

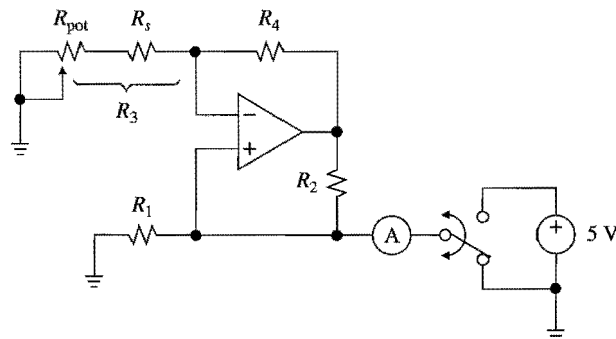


FIGURA 2.9.
Calibración del circuito de Howland.

EJEMPLO 2.6. En el circuito del ejemplo 2.4, especifique un resistor/resistor variable apropiado para sustituir a R_3 , de modo que permita el balanceo del puente en el caso de tener resistencias de 1%.

Solución. Como $4pR_1 = 4 \times 0.01 \times 15.0 = 0.6 \text{ k}\Omega$, la resistencia en serie R_s debe ser menor que $15.0 \text{ k}\Omega$ por lo menos $0.6 \text{ k}\Omega$, o bien $R_s \leq 15 - 0.6 = 14.4 \text{ k}\Omega$. Para mayor seguridad, sea $R_s = 14.0 \text{ k}\Omega$ (1%). Entonces, $R_{\text{pot}} = 2(15 - 14) = 2 \text{ k}\Omega$. En resumen, $R_{\text{pot}} = 2 \text{ k}\Omega$, $R_s = 14.0 \text{ k}\Omega$ (1%), y todos los demás resistores permanecen sin cambio.

Efecto de la ganancia finita de lazo abierto

Ahora se investigará el efecto que tiene una *ganancia finita de lazo abierto* sobre la característica de transferencia del circuito de Howland. Para evidenciar el efecto del `amp op` solo, se supondrá que las resistencias forman un puente balanceado a la perfección. En relación con la figura 2.6a, se tiene que, por medio de KCL, $i_O = (v_I - v_L)/R_1 + (v_O - v_L)/R_2$. El circuito puede verse como un amplificador no inversor que amplifica v_L para producir $v_O = v_L a / [1 + aR_3/(R_3 + R_4)]$. Al usar la ecuación 2.9, puede describirse como $v_O = v_L a / [1 + aR_1/(R_1 + R_2)]$. Si se elimina v_O y se reacomoda, se obtiene $i_O = (1/R_1)v_I - (1/R_O)v_L$, donde

$$R_o = (R_1 \parallel R_2) \left(1 + \frac{a}{1 + R_2/R_1} \right) \quad (2.14)$$

Esta expresión también podría haberse obtenido por medio de la ecuación 1.71. Una ganancia finita de lazo abierto deja sin cambio la sensibilidad $1/R_1$; sin embargo, hace disminuir a R_o desde ∞ hasta el valor que se da en la ecuación 2.14.

EJEMPLO 2.7. Encuentre la resistencia de salida de la fuente de 1 mA del ejemplo 2.4. Compruebe sus resultados con el uso de PSpice.

Solución. $R_o = (15 \parallel 3) \times 10^3 [1 + 200 \times 10^3 / (1 + 3/15)] = 417 \text{ M}\Omega$. Con el empleo del subcircuito OA que se estudió al final de la sección 1.2, se escribe el archivo que sigue para el circuito:

Cálculo de R_o para el circuito de Howland:

```
R1 0 1 15k           ;resistencia inferior izquierda
R2 1 3 3k           ;resistencia inferior derecha
R3 0 2 15k          ;resistencia superior izquierda
R4 2 3 3k           ;resistencia superior derecha
X 1 2 3 OA          ;activa el amp op
itest 0 1 1mA      ;aplica una corriente de prueba de 1-mA
.end
```

La simulación con PSpice da un voltaje de 0.4120 en el nodo 1, de modo que $R_o = 0.4120/10^{-9} = 412 \text{ M}\Omega$, que es bastante parecido al valor que se predijo.

Bomba de corriente Howland mejorada

En función de las condiciones del circuito, el circuito de Howland podría desperdiciar potencia en forma innecesaria. A manera de ejemplo, sean $v_I = 1 \text{ V}$, $R_1 = R_3 = 1 \text{ k}\Omega$, y $R_2 = R_4 = 100 \Omega$, y suponga que la carga es tal que $v_L = 10 \text{ V}$. Con la ecuación 2.10 se tiene que $i_O =$

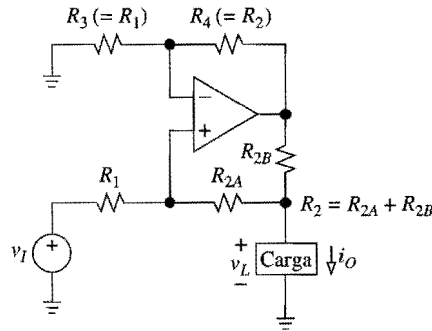


FIGURA 2.10.
Circuito de Howland mejorado.

1 mA. Sin embargo, observe que la corriente a través de R_1 hacia la izquierda es $i_1 = (v_L - v_I)/R_1 = (10 - 1)/1 = 9$ mA, lo que indica que, en las condiciones dadas, el amp op tendrá que desperdiciar 9 mA a través de R_1 para distribuir sólo 1 mA a la carga. Este uso ineficiente de la potencia puede evitarse con la modificación de la figura 2.10, en la que la resistencia R_2 se ha dividido en dos partes, R_{2A} y R_{2B} , en forma tal que la condición balanceada ahora es

$$\frac{R_4}{R_3} = \frac{R_{2A} + R_{2B}}{R_1} \quad (2.15a)$$

Se deja como ejercicio (véase el problema 2.12) para el lector demostrar que cuando se alcanza esta condición, la carga aún ve $R_o = \infty$, pero la característica de transferencia ahora es

$$i_O = \frac{R_2 / R_1}{R_{2B}} v_I \quad (2.15b)$$

Al margen del término de ganancia R_2/R_1 , ahora R_{2B} establece la sensibilidad, lo que indica que R_{2B} puede hacerse tan pequeña como sea necesario, mientras que las demás resistencias se mantienen elevadas a fin de conservar potencia. Por ejemplo, sea $R_{2B} = 1$ k Ω , $R_1 = R_3 = R_4 = 100$ k Ω , y $R_{2A} = 100 - 1 = 99$ k Ω , aún se obtiene $i_O = 1$ mA con $v_I = 1$ V. Sin embargo, incluso con $v_L = 10$ V, ahora se desperdicia muy poca potencia en las resistencias grandes de 100 k Ω . El cumplimiento del voltaje es, aproximadamente $|v_L| \leq |V_{\text{sat}}| - R_{2B}|i_O|$. Por medio de la ecuación 2.15b, ésta puede escribirse como $|v_L| \leq |V_{\text{sat}}| - (R_2/R_1)|v_I|$.

Como los circuitos de Howland emplean tanto retroalimentación positiva como negativa, en ciertas condiciones pueden volverse oscilatorios.² Por lo general, para hacer que la retroalimentación negativa prevalezca sobre la positiva a frecuencias altas y así se estabilice el circuito, es adecuado colocar dos capacitores pequeños (del orden de 10 pF, como valor típico) en paralelo con R_4 y R_1 .

2.3 AMPLIFICADORES DE CORRIENTE

Aun cuando los amp op son amplificadores de voltaje, también pueden configurarse para que amplifiquen corriente. La característica de transferencia de un amplificador de corriente típico es del tipo

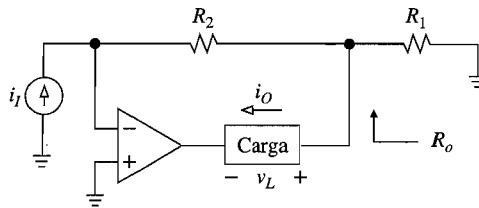


FIGURA 2.11.

Amplificador de corriente de carga flotante.

$$i_O = Ai_I - \frac{1}{R_o}v_L \quad (2.16a)$$

donde A es la ganancia en amperes por ampere, v_L es el voltaje de carga de salida, y R_o es la resistencia de salida vista desde la carga. Para hacer que i_O sea independiente de v_L , un amplificador de corriente debe tener

$$R_o = \infty \quad (2.16b)$$

Los amplificadores en el modo de corriente se usan en aplicaciones en las que la información se representa en forma más conveniente en términos de corriente que en términos de voltaje, por ejemplo en instrumentación de dos conductores de sensado remoto, acondicionamiento de salida de fotodetectores y acondicionamiento de entrada de convertidores $V-F$.³

La figura 2.11 muestra un amplificador de corriente con carga flotante. Primero, suponga que el amp op es ideal. Entonces, de acuerdo con KCL, i_O es la suma de las corrientes entre R_1 y R_2 , o bien $i_O = i_I + (R_2i_I)/R_1$, o bien $i_O = Ai_I$, donde

$$A = 1 + \frac{R_2}{R_1} \quad (2.17)$$

Ésta se cumple sin que importe v_L , lo que indica que el circuito produce $R_o = \infty$. Si el amp op tiene una ganancia finita a , puede demostrarse (véase el problema 2.20) que

$$A = 1 + \frac{R_2/R_1}{1 + 1/a} \quad R_o = R_1(1 + a) \quad (2.18)$$

lo que indica un error en la ganancia, así como una resistencia finita de salida. Se puede verificar con facilidad que el cumplimiento del voltaje es $-(V_{OH} + R_2i_I) \leq v_L \leq -(V_{OL} + R_2i_I)$.

La figura 2.12 muestra un amplificador de corriente aterrizado. Debido al corto virtual, el voltaje a través de la fuente de entrada es v_L , por lo que la corriente que entra a R_2 desde la izquierda, es $i_S - v_L/R_s$. Entonces, la salida del amp op es $v_{AO} = v_L - R_2(i_S - v_L/R_s)$. Por KCL y la ley de Ohm, $i_O = (v_{AO} - v_L)/R_1$. Al eliminar v_{AO} se obtiene $i_O = Ai_S - (1/R_o)v_L$, donde

$$A = -\frac{R_2}{R_1} \quad R_o = -\frac{R_1}{R_2}R_s \quad (2.19)$$

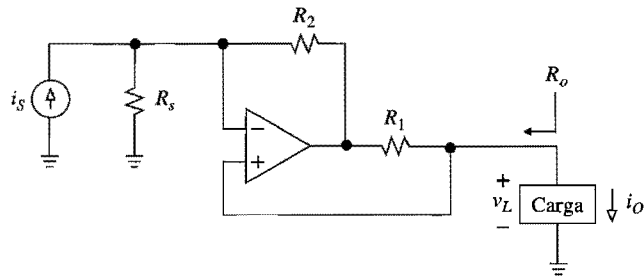


FIGURA 2.12.
Amplificador de corriente con carga aterrizada.

La ganancia negativa indica que la dirección actual de i_O es opuesta a la que se muestra. En consecuencia, la corriente que surge hacia (o que llega desde) el circuito ocasionará que éste absorba corriente desde (o surja corriente hacia) la carga. Si $R_1 = R_2$, entonces $A = -1A/A$, y el circuito funciona como un *inversor de corriente* o *espejo de corriente*.

Se observa que R_o es negativa, lo cual podría haberse anticipado al comparar nuestro amplificador con el convertidor de resistencia negativa de la figura 1.20b. El hecho de que R_o sea finita indica que i_O no es independiente de v_L . Para evitar esta desventaja, el circuito se usa sobre todo en conexión con cargas del tipo de tierra virtual ($v_L = 0$), así como en ciertos tipos de convertidores de corriente a frecuencia y amplificadores logarítmicos.

2.4 AMPLIFICADORES DE DIFERENCIAS

En la sección 1.4 se hizo la introducción del amplificador de diferencias, pero como forma la base de otros circuitos importantes, tales como los de instrumentación y de puente, ahora se desea analizarlo con mayor detalle. En relación con la figura 2.13a, hay que recordar que en tanto la resistencia satisfaga la condición de puente balanceado

$$\frac{R_4}{R_3} = \frac{R_2}{R_1} \quad (2.20a)$$

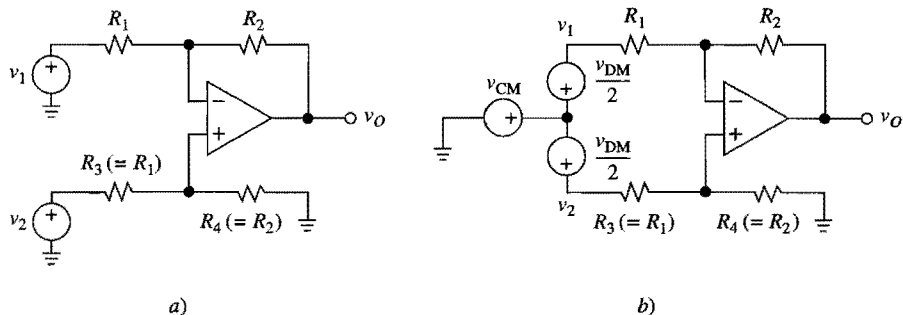


FIGURA 2.13.
a) Amplificador de diferencias. b) Expresión de las entradas en términos de los componentes de modo común y de modo diferencial v_{CM} y v_{DM} .

el circuito es un amplificador de diferencias verdadero, es decir, su salida es proporcional en forma lineal a la diferencia de sus entradas,

$$v_O = \frac{R_2}{R_1}(v_2 - v_1) \quad (2.20b)$$

Las características únicas del amplificador de diferencias se aprecian mejor si se introducen los componentes de entrada denominados de *modo diferencial* y de *modo común*, que se definen como

$$v_{DM} = v_2 - v_1 \quad (2.21a)$$

$$v_{CM} = \frac{v_1 + v_2}{2} \quad (2.21b)$$

Al invertir estas ecuaciones, es posible expresar las entradas reales en términos de los componentes redefinidos:

$$v_1 = v_{CM} - \frac{v_{DM}}{2} \quad (2.22a)$$

$$v_2 = v_{CM} + \frac{v_{DM}}{2} \quad (2.22b)$$

Esto permite redibujar el circuito en la forma de la figura 2.13b. Ahora se puede definir en forma concisa un verdadero amplificador de diferencias como un circuito que responde sólo al componente de modo diferencial v_{DM} , e ignora por completo al componente de modo común v_{CM} . En particular, si se unen las entradas para hacer que $v_{DM} = 0$, y se aplica un voltaje en común $v_{CM} \neq 0$, un amplificador de diferencia verdadero hará que $v_O = 0$ sin que importen la magnitud y polaridad de v_{CM} . A la inversa, esto puede servir como prueba para averiguar qué tan cerca del ideal se encuentra un amplificador de diferencias práctico. Entre más pequeña sea la variación de salida debida a una variación dada de v_{CM} , más cerca del ideal se encuentra el amplificador.

La descomposición de v_1 y v_2 en las componentes v_{DM} y v_{CM} no sólo es conveniente desde el punto de vista de las matemáticas, sino que también refleja la situación, muy común en la práctica, de una señal diferencial de nivel bajo que se superpone sobre una señal alta en modo común, como ocurre en el caso de las señales de transductores. La señal útil es la diferencial; extraerla del ambiente alto en modo común y luego amplificarla, puede ser una tarea difícil. Los amplificadores del tipo de diferencias son los candidatos naturales para vencer dicho desafío.

La figura 2.14 ilustra las *resistencias de entrada en modo diferencial* y en *modo común*. De manera rápida (véase el problema 2.26) se ve que

$$R_{id} = 2R_1 \quad R_{ic} = \frac{R_1 + R_2}{2} \quad (2.23)$$

Efecto de las disparidades en la resistencia

Un amplificador de diferencia será insensible a v_{CM} sólo mientras el amp op sea ideal y los resistores satisfagan la condición de puente balanceado de la ecuación 2.20a. El efecto de

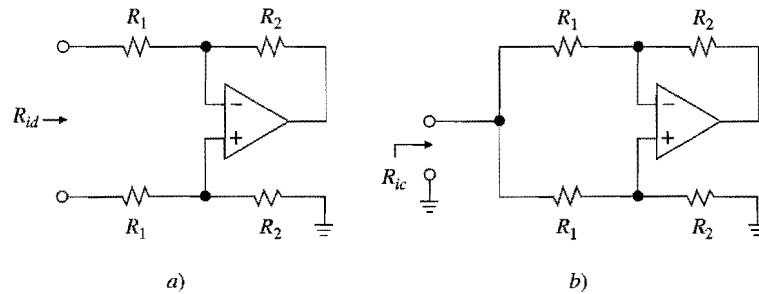


FIGURA 2.14.
Resistencias de entrada en modo diferencial y en modo común.

los aspectos no ideales de los amp op se estudiará en los capítulos 5 y 6; aquí se supondrán amp op ideales y sólo se explorará el efecto de las disparidades de resistencia. En general, puede afirmarse que si el puente está desbalanceado, el circuito responderá no sólo al v_{DM} sino también al v_{CM} .

EJEMPLO 2.8. En el circuito de la figura 2.13a, sean $R_1 = R_3 = 10 \text{ k}\Omega$, y $R_2 = R_4 = 100 \text{ k}\Omega$. a) Si se suponen resistores en equilibrio perfecto, encuentre v_O para cada uno de los pares de voltaje siguientes: $(v_1, v_2) = (-0.1 \text{ V}, +0.1 \text{ V})$, $(4.9 \text{ V}, 5.1 \text{ V})$, $(9.9 \text{ V}, 10.1 \text{ V})$. b) Repita el inciso anterior con los resistores en disparidad como sigue: $R_1 = 10 \text{ k}\Omega$, $R_2 = 98 \text{ k}\Omega$, $R_3 = 9.9 \text{ k}\Omega$, y $R_4 = 103 \text{ k}\Omega$. Comente los resultados.

Solución.

- a) $v_O = (100/10)(v_2 - v_1) = 10(v_2 - v_1)$. Como $v_2 - v_1 = 0.2 \text{ V}$ en cada uno de los tres casos, se obtiene que $v_O = 10 \times 0.2 = 2 \text{ V}$, sin que importe el componente del modo común, el cual es, en orden, $v_{CM} = 0 \text{ V}$, 5 V y 10 V , para cada uno de los tres pares de voltaje de entrada.
- b) Por el principio de superposición, $v_o = A_2 v_2 - A_1 v_1$, donde $A_2 = (1 + R_2/R_1)/(1 + R_3/R_4) = (1 + 98/10)/(1 + 9.9/103) = 9.853 \text{ V/V}$, y $A_1 = R_2/R_1 = 98/10 = 9.8 \text{ V/V}$. Así, para $(v_1, v_2) = (-0.1 \text{ V}, +0.1 \text{ V})$ se obtiene $v_O = 9.853(0.1) - 9.8(-0.1) = 1.965 \text{ V}$. Del mismo modo, para $(v_1, v_2) = (4.9 \text{ V}, 5.1 \text{ V})$ se obtiene $v_O = 2.230 \text{ V}$, y para $(v_1, v_2) = (9.9 \text{ V}, 10.1 \text{ V})$ se llega a que $v_O = 2.495 \text{ V}$. Como consecuencia de la disparidad de los resistores, no sólo se tiene que $v_O \neq 2 \text{ V}$, sino que v_O también cambia con el componente en modo común. Es evidente que el circuito ya no es un verdadero amplificador de diferencias.

El efecto del desbalance del puente puede estudiarse de manera más sistemática con la introducción del *factor de desbalance* ϵ , en la forma del circuito de Howland de la sección 2.2. En relación con la figura 2.15, es conveniente suponer que tres de las resistencias adoptan sus valores nominales, mientras que la cuarta se expresa como $R_2(1 - \epsilon)$ para tomar en cuenta el desbalance. Al aplicar el principio de superposición queda

$$v_O = -\frac{R_2(1-\epsilon)}{R_1} \left(v_{CM} - \frac{v_{DM}}{2} \right) + \frac{R_1 + R_2(1-\epsilon)}{R_1} \times \frac{R_2}{R_1 + R_2} \left(v_{CM} + \frac{v_{DM}}{2} \right)$$

Al multiplicar y agrupar los términos, se puede escribir v_O en la forma reveladora

$$v_O = A_{dm} v_{DM} + A_{cm} v_{CM} \quad (2.24a)$$

$$A_{dm} = \frac{R_2}{R_1} \left(1 - \frac{R_1 + 2R_2 \epsilon}{R_1 + R_2} \right) \quad (2.24b)$$

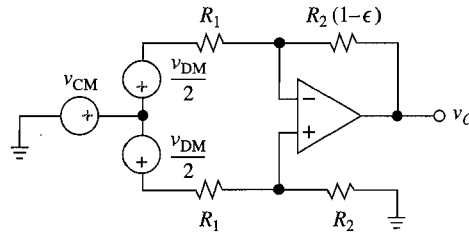


FIGURA 2.15.
Investigación del efecto de las disparidades
de resistencia.

$$A_{cm} = \frac{R_2}{R_1 + R_2} \epsilon \quad (2.24c)$$

Como se esperaba, la ecuación 2.24a establece que con un puente desbalanceado, el circuito responde no sólo a v_{DM} sino también a v_{CM} . Por razones obvias, A_{dm} y A_{cm} se denominan, respectivamente, la *ganancia del modo diferencial* y la *ganancia del modo común*. Únicamente en el límite $\epsilon \rightarrow 0$ se obtienen los resultados ideales $A_{dm} = R_2/R_1$ y $A_{cm} = 0$.

La razón A_{dm}/A_{cm} representa un punto de ventaja del circuito, y se llama la *razón de rechazo del modo común* (CMRR, por sus siglas en inglés). Su valor se expresa en decibeles (dB) como

$$\text{CMRR}_{dB} = 20 \log_{10} \left| \frac{A_{dm}}{A_{cm}} \right| \quad (2.25)$$

Para un verdadero amplificador de diferencias, $A_{cm} \rightarrow 0$, y entonces $\text{CMRR}_{dB} \rightarrow \infty$. Para un factor de desbalance ϵ suficientemente pequeño, el segundo término entre paréntesis de la ecuación 2.24b puede ignorarse si se compara con la unidad, y es posible escribir $A_{dm}/A_{cm} \cong (R_2/R_1)/[R_2\epsilon/(R_1 + R_2)]$, o bien

$$\text{CMRR}_{dB} \cong 20 \log_{10} \left| \frac{1 + R_2/R_1}{\epsilon} \right| \quad (2.26)$$

La razón de usar el valor absoluto es porque ϵ puede ser positivo o negativo, lo que depende de la dirección de la disparidad. Observe que para un ϵ dado, entre más grande sea la ganancia diferencial R_2/R_1 , más elevada será la CMRR del circuito.

EJEMPLO 2.9. En la figura 2.13a, sea $R_1 = R_3 = 10 \text{ k}\Omega$, y $R_2 = R_4 = 100 \text{ k}\Omega$. a) Analice las implicaciones de usar resistores de 1%. b) Ilustre el caso en el que las entradas se mantienen juntas y son excitadas por una fuente común de 10 V. c) Estime la tolerancia de la resistencia que se necesita para una CMRR garantizada de 80 dB.

Solución.

a) Al proceder en términos similares a los que se siguieron en el ejemplo 2.5, se puede escribir $|\epsilon|_{\text{máx}} \cong 4p$, donde p es el porcentaje de tolerancia. Con $p = 1\% = 0.01$, se obtiene $|\epsilon|_{\text{máx}} \cong 0.04$. El escenario del peor caso corresponde a $A_{dm(\text{mín})} \cong (100/10)[1 - (210/110) \times 0.04/2] = 9.62 \text{ V/V} \neq 10 \text{ V/V}$, y $A_{cm(\text{máx})} \cong (100/110) \times 0.04 = 0.0364 \neq 0$. Así, $\text{CMRR}_{\text{mín}} = 20 \log_{10}(9.62/0.0364) = 48.4 \text{ dB}$.

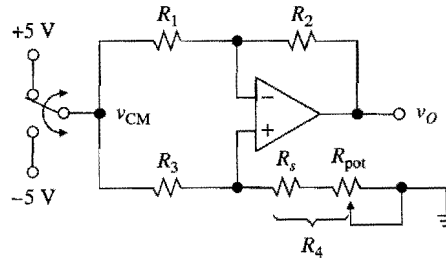


FIGURA 2.16.
Calibración del amplificador de
diferencias.

- b) Con $v_{DM} = 0$ y $v_{CM} = 10$ V, el error de salida puede ser tan grande como $v_O = A_{cm(máx)} \times v_{CM} = 0.0364 \times 10 = 0.364$ V $\neq 0$.
- c) Para alcanzar una CMRR más elevada, se necesita que ϵ disminuya aún más. Con la ecuación 2.26, $80 \approx 20 \log_{10}[(1 + 10)/|\epsilon|_{máx}]$, o bien $|\epsilon|_{máx} = 1.1 \times 10^{-3}$. Entonces, $p = |\epsilon|_{máx}/4 = 0.0275\%$.

Es evidente que para CMRR altas, los resistores deben estar muy equilibrados. El INA105 (Burr-Brown)⁴ es un amplificador de diferencias monolítico de propósito general con cuatro resistores idénticos que tienen un equilibrio dentro del 0.002%. En ese caso, la ecuación 2.26 lleva a que $CMRR_{dB} = 100$ dB.

La CMRR de un amplificador práctico puede maximizarse si se ajusta uno de sus resistores, por lo general R_4 . Lo anterior se muestra en la figura 2.16. La selección de la resistencia en serie R_s y R_{pot} sigue las líneas del circuito de Howland del ejemplo 2.6. La calibración se realiza con las entradas sujetas juntas para eliminar v_{DM} y evidenciar sólo v_{CM} . Después, ésta se hace variar hacia adelante y atrás entre dos valores predeterminados, tales como -5 V y $+5$ V, y se ajusta la perilla para una variación mínima en la salida. A fin de mantener el puente balanceado a pesar de la temperatura y el envejecimiento, se aconseja usar un arreglo de resistores de película metálica.

Hasta este momento se han supuesto amps op ideales. Sin embargo, cuando en el capítulo 5 se estudien sus limitaciones prácticas, veremos que los amps op en sí mismos son sensibles a v_{CM} , por lo que la CMRR de un amplificador de diferencias práctico en realidad es el resultado de dos efectos: puente desbalanceado y aspectos no ideales del amp op. Los dos efectos se interrelacionan de modo que es posible desbalancear el puente en forma que se cancele aproximadamente el efecto del amp op. En realidad, esto es lo que se hace cuando se busca la variación mínima de salida durante la rutina de calibración.

Ganancia variable

La ecuación 2.20b tal vez dé la impresión de que la ganancia puede variarse con sólo variar un resistor, por ejemplo R_2 . Como también debe satisfacerse la ecuación 2.20a, tendrían que variarse dos resistores en lugar de sólo uno, en forma tal que se mantenga un equilibrio muy estrecho. Este molesto trabajo se evita con la modificación de la figura 2.17, lo que hace posible variar la ganancia sin alterar el balance del puente. Se deja como un ejercicio para el lector (véase el problema 2.27) demostrar que si las resistencias satisfacen las razones que se muestran, entonces se cumple que

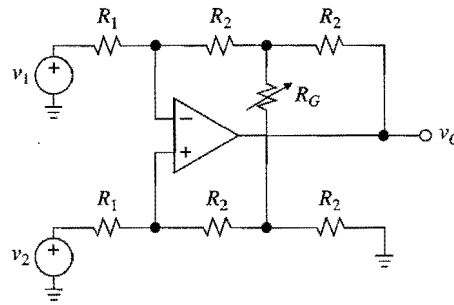


FIGURA 2.17.
Amplificador de diferencias con ganancia variable.

$$v_O = \frac{2R_2}{R_1} \left(1 + \frac{R_2}{R_G} \right) (v_2 - v_1) \quad (2.27)$$

por lo que la ganancia puede variarse sólo con la variación del resistor R_G .

Con frecuencia, es deseable que la ganancia varíe en forma lineal con el ajuste del potenciómetro a fin de facilitar las lecturas de los parámetros de éste. Por desgracia, el circuito de la figura 2.17 exhibe una relación no lineal entre la ganancia y R_G . Esta desventaja se evita con el uso de un amp op adicional, como se ve en la figura 2.18. En tanto sea despreciable la resistencia de salida del lazo cerrado AO_2 , el balance del puente no resultará afectado. Más aún, como AO_2 proporciona la inversión de fase, la señal de retroalimentación debe aplicarse ahora a la entrada no inversora de AO_1 . Es fácil demostrar (véase el problema 2.28) que

$$v_O = \frac{R_2 R_G}{R_1 R_3} (v_2 - v_1) \quad (2.28)$$

por lo que la ganancia es proporcional en forma lineal a R_G .

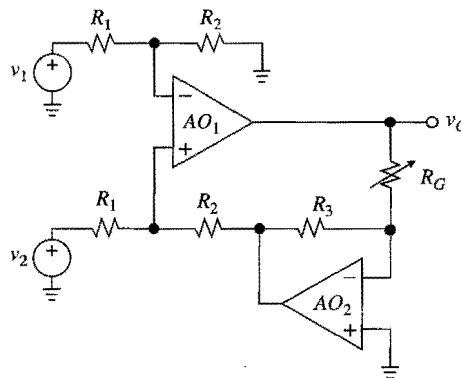


FIGURA 2.18.
Amplificador de diferencias con control de ganancia lineal.

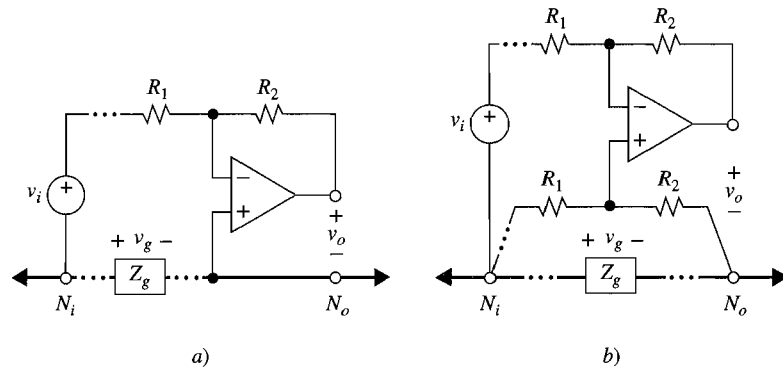


FIGURA 2.19.

Uso de un amplificador de diferencias para eliminar la interferencia de lazo de tierra.

Eliminación de la interferencia del lazo de tierra

En instalaciones prácticas, es frecuente que la fuente y el amplificador estén alejados uno del otro y compartan una tierra común con una variedad de circuitos diferentes. Lejos de ser un conductor perfecto, la tierra tiene una resistencia, así como inductancia y capacitancia, distribuidas pequeñas, por lo que se comporta como una impedancia distribuida. Bajo el efecto de las diversas corrientes que fluyen a tierra, esta impedancia desarrollará una caída de voltaje pequeña, lo que causará que puntos diferentes de la tierra tengan diferencias pequeñas de potencial. En la figura 2.19, Z_g denota la impedancia de tierra entre la señal de entrada común N_i y la señal de salida común N_o , y v_g es la caída correspondiente de voltaje. En forma ideal, v_g no debiera tener ningún efecto en el rendimiento del circuito.

Considere la disposición de la figura 2.19a, donde v_i es amplificada por un amplificador inversor ordinario. Desafortunadamente, el amplificador ve a v_i y v_g en serie, de tal manera

$$v_o = -\frac{R_2}{R_1}(v_i + v_g) \quad (2.29)$$

La presencia del término v_g , que por lo general se denomina *interferencia de lazo de tierra*, o también *impedancia de retorno común por cruce de señales*, podría degradar en forma apreciable la calidad de la señal de salida, en especial si v_i resulta ser una señal de nivel bajo en ambientes industriales.

Se puede eliminar el término v_g si se considera a v_i como señal diferencial, y a v_g como señal de modo común. Hacer lo anterior requiere cambiar el amplificador original a otro del tipo de diferencias, y usar un conductor adicional para el acceso directo a la señal de entrada común, tal como se ilustra en la figura 2.19b. Por inspección, ahora se tiene que

$$v_o = -\frac{R_2}{R_1}v_i \quad (2.30)$$

El precio que se paga al tener que aumentar la complejidad del circuito y los conductores, rinde beneficios que se derivan de la eliminación del término v_g .

Un *amplificador de instrumentación* (AI) es un amplificador de diferencias que satisface las siguientes especificaciones: *a)* impedancias de entrada de modos diferencial y común altas en extremo (infinitas, en forma ideal); *b)* impedancia de salida muy baja (idealmente, de cero); *c)* ganancia exacta y estable, por lo común en el rango de 1 V/V a 10^3 V/V; y *d)* razón de rechazo, por lo general, extremadamente elevada. El AI se usa para amplificar, de manera exacta, una señal de nivel bajo en presencia de un componente grande de modo común, tal como una salida transductora en procesos de control y biomedicina. Por esta razón, los AI se aplican mucho en instrumentación de pruebas y mediciones —de ahí el nombre—.

Con un ajuste apropiado, puede hacerse que el amplificador de diferencias de la figura 2.13 satisfaga, en forma satisfactoria, las tres últimas especificaciones. Sin embargo, según la ecuación 2.23, falla al alcanzar la primera especificación debido a que sus resistencias de entrada, tanto de modo diferencial como común, son finitas; en consecuencia, por lo general, cargará el circuito suministrando los voltajes v_1 y v_2 , sin mencionar la degradación subsiguiente en la CMRR. Estas desventajas se eliminan si la preceden dos *buffers* de impedancia de entrada alta. El resultado es un circuito clásico que se conoce como *AI con triple amp op*.

AI con triple amp op

En la figura 2.20, AO_1 y AO_2 forman lo que con frecuencia se llama *primera etapa o de entrada*, y AO_3 forma la *segunda etapa o de salida*. Según la restricción del voltaje de entrada, el voltaje a través de R_G es $v_1 - v_2$. De acuerdo con la restricción de la corriente de entrada, las resistencias que se denotan como R_3 , llevan la misma corriente que R_G . Al aplicar la ley de Ohm se llega a que $v_{O1} - v_{O2} = (R_3 + R_G + R_3)(v_1 - v_2)/R_G$, o bien

$$v_{O1} - v_{O2} = \left(1 + \frac{2R_3}{R_G}\right)(v_1 - v_2)$$

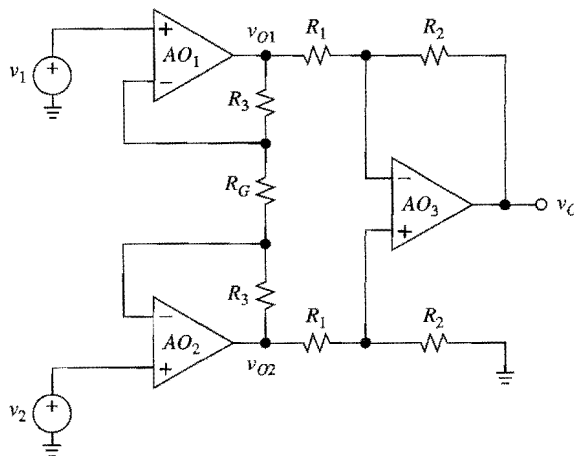


FIGURA 2.20.
 Amplificador de instrumentación con tres amp op.

Por razones obvias, la etapa de entrada también se conoce como *amplificador de diferencias de entrada-diferencias de salida*. A continuación, se observa que AO_3 es un amplificador de diferencia, y por lo tanto

$$v_O = \frac{R_2}{R_1}(v_{O2} - v_{O1})$$

Al combinarse las dos últimas ecuaciones se obtiene

$$v_O = A(v_2 - v_1) \quad (2.31a)$$

$$A = A_I \times A_{II} = \left(1 + 2\frac{R_3}{R_G}\right) \times \left(\frac{R_2}{R_1}\right) \quad (2.31b)$$

indica que la ganancia conjunta A es el producto de la ganancia de la primera etapa por la de la segunda, A_I y A_{II} .

La ganancia depende de razones de resistencia externas, por lo que puede hacerse muy exacta y estable con el uso de resistores de calidad apropiada. Como AO_1 y AO_2 se operan en la configuración no inversora, sus resistencias de entrada de lazo cerrado son altas en extremo. Del mismo modo, la resistencia de salida de lazo cerrado de AO_3 es muy baja. Por último, la CMRR puede maximizarse con el ajuste apropiado de una de las resistencias de la segunda etapa. Se concluye que el circuito cumple todos los requisitos del AI que se enlistaron con anterioridad.

La ecuación 2.31b señala el modo de proceder si se desea una ganancia variable. Para evitar alterar el balance del puente, la segunda etapa se deja sin alteración y se varía la ganancia con la sola variación de la resistencia R_G . Si se desea control lineal de la ganancia, se puede usar un arreglo del tipo que se muestra en la figura 2.18.

EJEMPLO 2.10. a) Diseñe un AI cuya ganancia pueda variar en el rango de $1 \text{ V/V} \leq A \leq 10^3 \text{ V/V}$, por medio de un pot de $100 \text{ k}\Omega$. b) Tome las providencias que hagan falta para un potenciómetro que optimice su CMRR. c) Delinee un procedimiento para calibrar el potenciómetro.

Solución.

- Conectar el pot de $100 \text{ k}\Omega$ como resistor variable, y usar una resistencia R_4 en serie para impedir que R_G se haga cero. Como $A_I > 1 \text{ V/V}$, se requiere que $A_{II} < 1 \text{ V/V}$, a fin de permitir que A baje hasta 1 V/V . En forma arbitraria se hace que $A_{II} = R_2/R_1 = 0.5 \text{ V/V}$, y se usa $R_1 = 100 \text{ k}\Omega$ y $R_2 = 49.9 \text{ k}\Omega$, ambas de 1%. De acuerdo con la ecuación 2.31b, A_I debe ser variable entre 2 V/V y 2000 V/V . En dichos extremos se tiene que $2 = 1 + 2R_3/(R_4 + 100 \text{ k}\Omega)$, y que $2000 = 1 + 2R_3/(R_4 + 0)$. Al resolver, se obtiene que $R_4 = 50 \Omega$ y que $R_3 = 50 \text{ k}\Omega$. Usar $R_4 = 49.9 \Omega$ y $R_3 = 49.9 \text{ k}\Omega$, ambas de 1%.
- De acuerdo con el ejemplo 2.6, $4pR_2 = 4 \times 0.01 \times 49.9 \text{ k}\Omega = 2 \text{ k}\Omega$. Para mayor seguridad, use un resistor de $47.5 \text{ k}\Omega$ y 1% en serie con un pot de $5 \text{ k}\Omega$. Un amp op es el OP-27 de precisión (fabricado por Analog Devices). El circuito se muestra en la figura 2.21.
- Para calibrar el circuito, hay que mantener juntas las entradas y fijar el pot de $100 \text{ k}\Omega$ para la ganancia máxima (toda la perilla girada). Luego, mientras se conmutan las entradas hacia atrás y adelante entre -5 V y $+5 \text{ V}$, se ajusta el pot de $5 \text{ k}\Omega$ para el cambio mínimo a la salida.

La configuración de AI con triple amp op está disponible en forma de IC con varias empresas fabricantes. Algunos ejemplos conocidos son el AD522 (de Analog Devices) y el INA101 (de Burr-Brown). Estos dispositivos contienen todos los componentes, excepto

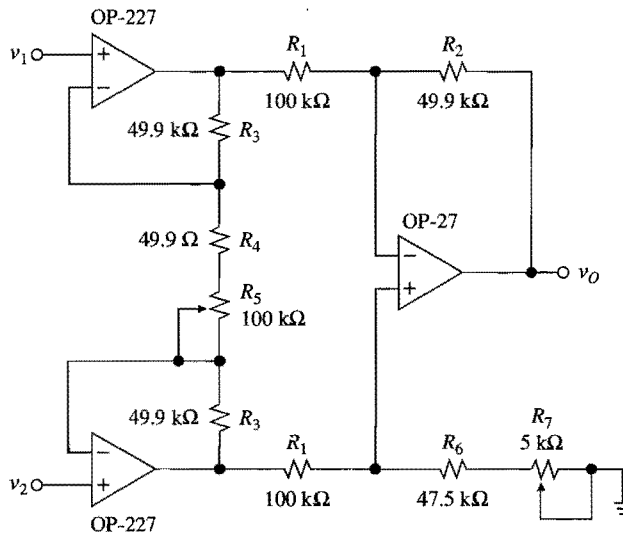


FIGURA 2.21.
El AI del ejemplo 2.10.

para el R_G , el cual debe suministrar el usuario en forma externa para establecer la ganancia, por lo general de 1 V/V a 10^3 V/V. La figura 2.22 muestra un símbolo que se usa con frecuencia en circuitos para denotar el AI, junto con su interconexión para percepción remota. En dicho arreglo, los voltajes de *sensor* y *referencia* se detectan justo en las terminales de carga, por lo que el efecto de cualquier pérdida de señal en los conductores largos se elimina al incluir dichas pérdidas dentro del lazo de retroalimentación. La facilidad de acceso a estas terminales brinda flexibilidad adicional, como la inclusión de un amplificador de potencia de salida para conducir cargas de corriente elevada, o el desvío de la salida con respecto al potencial de tierra.

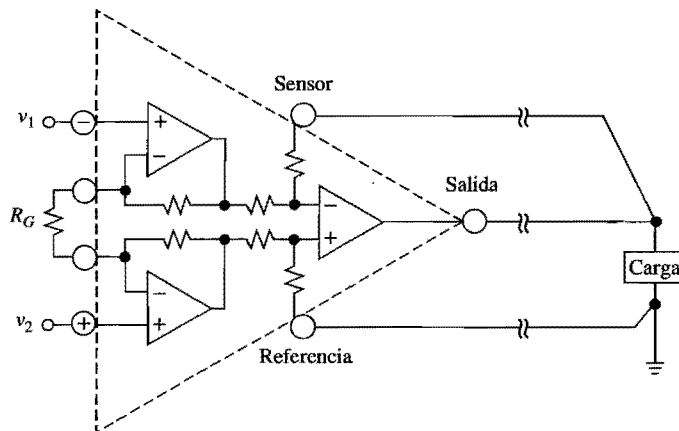


FIGURA 2.22.
AI estándar y su conexión para percepción remota.

AI con amp op duales

Cuando se emplean amps op de alta calidad y costosos para lograr un rendimiento superior, es conveniente minimizar el número de dispositivos en el circuito. En la figura 2.23 se muestra un AI que usa sólo dos amps op. AO_1 es un amplificador no inversor, por lo que $v_3 = (1 + R_3/R_4)v_1$. Según el principio de superposición, $v_O = -(R_2/R_1)v_3 + (1 + R_2/R_1)v_2$. Al eliminar v_3 puede escribirse v_O en la forma

$$v_O = \left(1 + \frac{R_2}{R_1}\right) \times \left(v_2 - \frac{1 + R_3/R_4}{1 + R_1/R_2} v_1\right) \quad (2.32)$$

Para que haya una verdadera operación de diferencia se requiere que $1 + R_3/R_4 = 1 + R_1/R_2$, o bien

$$\frac{R_3}{R_4} = \frac{R_1}{R_2} \quad (2.33)$$

Cuando se logra esta condición, se tiene que

$$v_O = \left(1 + \frac{R_2}{R_1}\right) (v_2 - v_1) \quad (2.34)$$

Es más, el circuito goza de resistencias de entrada elevadas y resistencias de salida bajas. Para maximizar la CMRR debe ajustarse uno de los resistores, digamos R_4 . El ajuste del resistor variable se hace como en el caso del AI de triple amp op.

Al agregar una resistencia variable entre las entradas inversoras de los dos amps op, como se ilustra en la figura 2.24, se hace que la ganancia sea ajustable. Puede demostrarse (véase el problema 2.38) que $v_O = A(v_2 - v_1)$, donde

$$A = 1 + \frac{R_2}{R_1} + \frac{2R_2}{R_G} \quad (2.35)$$

En comparación con la configuración de triple amp op, la versión de dos amp op ofrece la ventaja obvia de que requiere menos resistores, así como un amp op menos. La configuración es apropiada para funcionar con un paquete de amp op dual, tal como el OP227. Las características similares que, por lo general, presentan los amps op duales, ofrece una

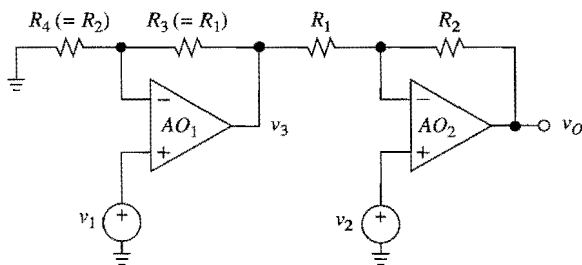


FIGURA 2.23.
Amp op amplificador de instrumentación con dos amp op.

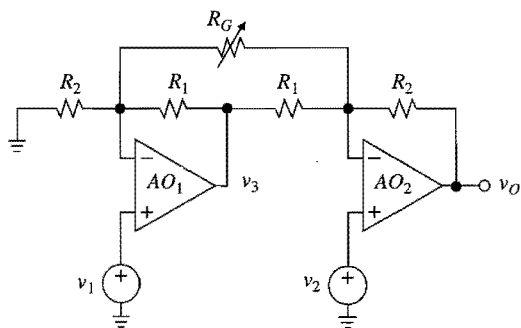


FIGURA 2.24.
Al de ganancia variable con dos amp op.

mejora significativa del rendimiento. Una desventaja de la configuración de amp op dual es que trata a las entradas en forma asimétrica porque v_1 tiene que propagarse a través de AO_1 antes de acoplarse con v_2 . Debido a este retraso adicional, los componentes de modo común de las dos señales ya no se cancelarán uno al otro conforme se incrementa la frecuencia, con lo que no es raro que lleven a una degradación prematura de la CMRR. A la inversa, la configuración de amp op triple goza de un grado más alto de simetría y por lo general mantiene un rendimiento alto de CMRR en un rango más amplio de frecuencias. Aquí, los factores que limitan la CMRR son disparidades en los retrasos a través de los amp op de la primera etapa, así como el puente desbalanceado y las limitaciones de modo común del amp op de la segunda etapa.

Al monolíticos

La necesidad de la amplificación de instrumentación ocurre con tanta frecuencia que justifica la fabricación de CI especiales que sólo ejecuten dicha función.⁵ En comparación con aplicaciones que usan amp op de propósito general, este enfoque permite la optimización de los parámetros críticos para esta aplicación, en particular la CMRR, la linealidad de la ganancia y el ruido.

La tarea de la amplificación de diferencias de la primera etapa, al igual que el rechazo de modo común, se delega a pares de transistor con características similares. Un par de transistores es más rápido que un par de amps op completos y puede hacerse que sea menos sensible a las señales de modo común, con lo que se relaja la necesidad de resistencias con características muy parecidas. Algunos ejemplos de CI AI dedicados son el AD521/524/624/625, así como el AMP-01 y el AMP-05 (de Analog Devices).

La figura 2.25 muestra un diagrama simplificado del AMP-01, y la figura 2.26 muestra la interconexión básica para hacerlo funcionar con ganancias que varían de 0.1 V/V a 10^4 V/V. Como se ve, la ganancia es establecida por la razón de dos resistores aportados por el usuario, R_S y R_G , como

$$A = 20 \frac{R_S}{R_G} \quad (2.36)$$

Con este arreglo pueden alcanzarse ganancias muy estables por medio del empleo de un par de resistores que cambien simultáneamente sus características con la temperatura.

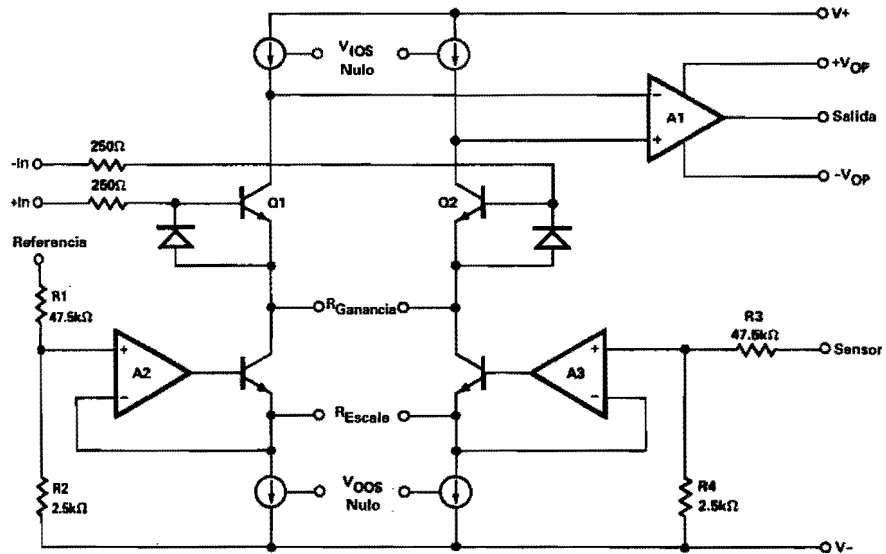


FIGURA 2.25.

Diagrama de circuito simplificado del AI AMP-01 de precisión y bajo ruido. (Cortesía de Analog Devices.)

En relación con la figura 2.25 y la conexión de la figura 2.26, la operación del circuito se describe de la siguiente manera: la aplicación de una señal diferencial entre las entradas desbalancea las corrientes entre Q_1 y Q_2 . A_1 reacciona a esto con el desbalanceo de Q_1 y Q_2 en dirección opuesta, con objeto de restaurar la condición balanceada $v_N = v_P$ en sus propias entradas. A_1 logra esto por medio de la aplicación de un voltaje apropiado al par de transistores inferior a través de A_3 . La cantidad de voltaje necesario depende de la razón R_S/R_G , así como de la magnitud de la diferencia de entrada. Este voltaje forma la salida del AI. La tabla 2.1 resume las características principales del dispositivo.

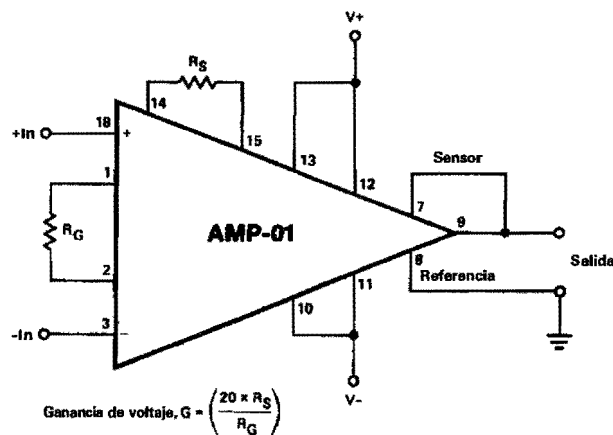


FIGURA 2.26.

Conexión básica del AMP-01 para ganancias desde 0.1 V/V a 10 V/mV. (Cortesía de Analog Devices.)

TABLA 2.1
Resumen de las características del AMP-01

Voltaje de desvío	15 μ V
Corriente del voltaje de desvío	0.1 μ V/ $^{\circ}$ C
Ruido	0.2 μ V _{pp} (0.1 Hz a 10 Hz)
Salida máxima	\pm 10 V @ \pm 50 mA
Estabilidad con carga capacitiva	A 1 μ F
Rango de ganancia	0.1 a 10 000
Linealidad	16 bit a $G = 1\ 000$ V/V
CMRR _{dB}	140 dB a $G = 1\ 000$ V/V
Corriente de desvío	1 nA
Apagado térmico de la etapa de salida	

Cortesía de Analog Devices.

Técnicas de capacitor volante

Una alternativa popular para alcanzar CMRR elevadas es la *técnica de capacitor volante*, llamada así porque lanza un capacitor hacia atrás y adelante entre la fuente y el amplificador. Como se ilustra⁶ en la figura 2.27, al cambiar los interruptores a la izquierda carga de C_1 a la diferencia de voltaje $v_2 - v_1$, y cambiando los interruptores a la derecha transfiere carga de C_1 a C_2 . La conmutación continua ocasiona que C_2 se cargue hasta que se alcanza la condición de equilibrio en la que el voltaje a través de C_2 se vuelve igual al que existe a través de C_1 . A este voltaje lo magnifica el amplificador no inversor para dar

$$v_o = \left(1 + \frac{R_2}{R_1}\right) (v_2 - v_1) \quad (2.37)$$

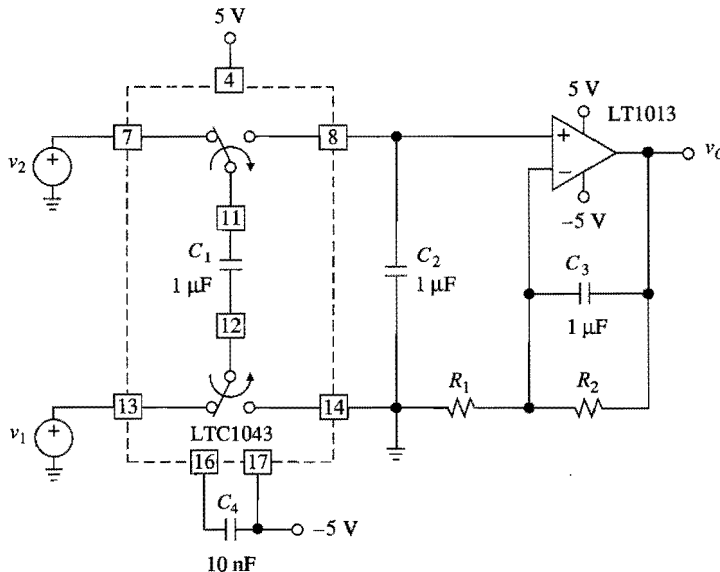


FIGURA 2.27.
Al de capacitor volante (cortesía de Linear Technology).

Para lograr un rendimiento alto, el circuito que se muestra usa el bloque de construcción de capacitor conmutado LTC1043 de instrumentación de precisión, y el amp op LT1013 de precisión. El primero incluye en el chip un generador de reloj de encendido para operar los interruptores a la frecuencia que establece C_4 . Con $C_4 = 10$ nF, esta frecuencia es de 500 Hz. La función de C_3 es proporcionar un filtro pasa bajas que garantiza una salida limpia. Gracias a la técnica del capacitor volante, el circuito ignora por completo las señales de entrada de modo común para alcanzar una CMRR elevada, con un exceso de valores típicos⁶ de 120 dB a 60 Hz.

2.6 APLICACIONES EN INSTRUMENTACIÓN

En esta sección se estudian algunos temas que tienen que ver con la aplicación de los amplificadores de instrumentación.⁷ En la siguiente sección se analizarán aplicaciones adicionales.

Guardia activa de entrada

En las aplicaciones tales como la vigilancia de condiciones industriales peligrosas, la fuente y el amplificador pueden colocarse lejos una del otro. Para ayudar a reducir el efecto del ruido, así como la interferencia del lazo a tierra, la señal de entrada se transmite en forma de doble conductor desde un par de conductores blindados, y luego se procesa con un amplificador de diferencias, tal como un AI. La ventaja de la transmisión de doble conductor sobre un conductor sencillo es que como los dos conductores tienden a arrastrar ruido idéntico, éste aparecerá como un componente de modo común y por ello será rechazado por el AI. Por esta razón, la transmisión de doble conductor también se conoce como *transmisión balanceada*. El propósito del blindaje es ayudar a disminuir el ruido de modo diferencial.

Por desgracia, debido a la capacitancia distribuida del cable surge otro problema, que es la degradación de la CMRR con la frecuencia. Para investigar este aspecto vea la figura 2.28, donde las resistencias de la fuente y las capacitancias del cable se muestran en forma explícita. Como se supone que el componente de modo diferencial es igual a cero, se espera que la salida del AI también sea cero. En la práctica, debido a que es probable que las constantes de tiempo $R_{s1}C_1$ y $R_{s2}C_2$ sean diferentes, cualquier cambio en v_{CM} producirá variaciones de señal irregulares del flujo de corriente de las mallas RC , o $v_1 \neq v_2$, con lo que resulta un error diferencial de señal que entonces el AI amplificará y reproducirá a la salida.

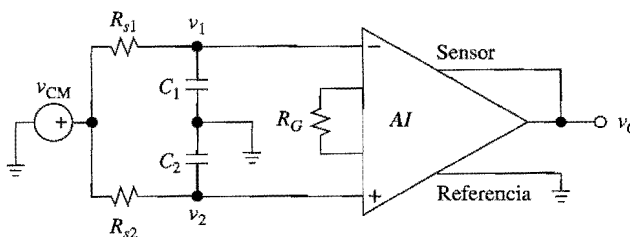


FIGURA 2.28.
Modelo de una resistencia de la fuente distinta de cero y capacitancia distribuida del cable.

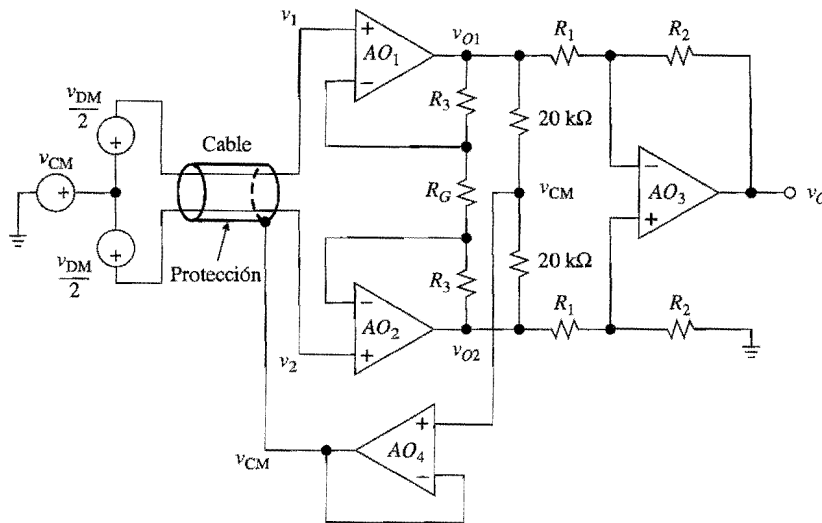


FIGURA 2.29.
AI con guardia activa de entrada.

Por lo tanto, el efecto del desbalance RC es una señal de salida distinta de cero, a pesar de la ausencia de cualquier componente de modo diferencial en la fuente. Esto representa una degradación de la CMRR.

La CMRR debida al desbalance de RC es⁷

$$\text{CMRR}_{\text{dB}} \cong 20 \log_{10} \frac{1}{2\pi f R_{\text{dm}} C_{\text{cm}}} \quad (2.38)$$

donde $R_{\text{dm}} = |R_{s1} - R_{s2}|$ es el desbalance de la resistencia de la fuente, $C_{\text{cm}} = (C_1 + C_2)/2$ es la capacitancia de modo común entre cada conductor y el blindaje aterrizado, y f es la frecuencia del componente de entrada de modo común. Por ejemplo, a 60 Hz, un desbalance de la resistencia de la fuente de 1 k Ω en conjunción con un cable de 100 ft que tenga una capacitancia distribuida de 1 nF, degradará la CMRR a $20 \log_{10}[1/(2\pi 60 \times 10^3 \times 10^{-9})] = 68.5$ dB, aun con un AI que tenga CMRR infinita.

El efecto de C_{cm} puede, en una primera aproximación, neutralizarse al aplicar un voltaje de modo común al blindaje, de modo que la variación de modo común a través de C_{cm} se reduzca hasta cero. La figura 2.29 muestra una forma popular de alcanzar este fin. Con la acción del amp op, los voltajes en los nodos superior e inferior de R_G son v_1 y v_2 . Si se denota el voltaje a través de R_3 como v_3 , se puede escribir que $v_{\text{CM}} = (v_1 + v_2)/2 = (v_1 + v_3 + v_2 - v_3)/2 = (v_{O1} + v_{O2})/2$, lo que indica que v_{CM} puede extraerse con el cálculo de la media de v_{O1} y v_{O2} . Esta media se encuentra con los dos resistores de 20 k Ω y luego se aplica al blindaje por medio de AO_4 .

Ganancia programable digitalmente

En la instrumentación automática, tal como los sistemas de recopilación de datos, con frecuencia es deseable programar la ganancia de la AI en forma electrónica, por lo general por

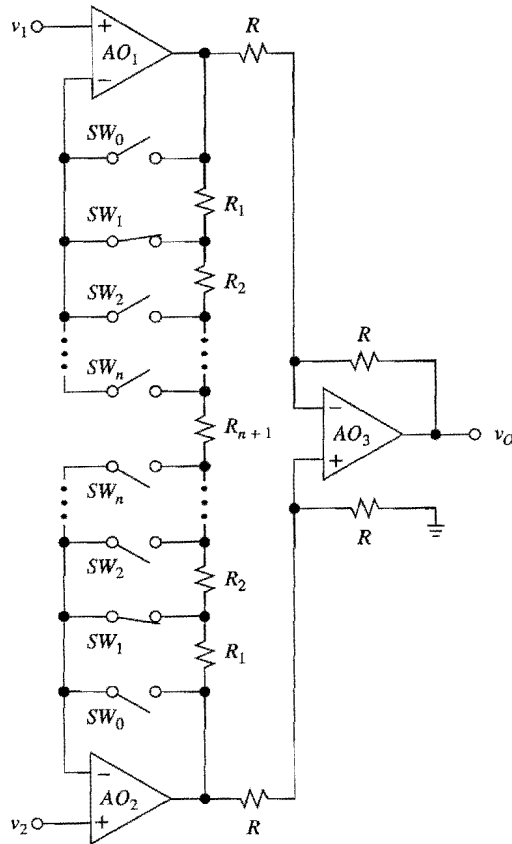


FIGURA 2.30.
Al programable digitalmente.

medio de interruptores JFET o MOSFET. El método que se ilustra en la figura 2.30 programa la ganancia de la primera etapa A_I con el uso de una cadena de resistores con valores en forma simétrica, y otra cadena de pares de interruptores activados de modo simultáneo para seleccionar el par de resistores que corresponda a una ganancia dada. En cualquier momento, sólo un par de conmutadores está cerrado y todos los demás, abiertos. De acuerdo con la ecuación 2.31 *b*, A_I puede escribirse en la forma

$$A_I = 1 + \frac{R_{\text{exterior}}}{R_{\text{interior}}} \quad (2.39)$$

donde R_{interior} es la suma de las resistencias que se localizan entre los dos interruptores seleccionados y R_{exterior} es la suma de todas las demás resistencias. Para el caso que se ilustra, el par de interruptores seleccionados es SW_1 , por lo que $R_{\text{exterior}} = 2R_1$ y $R_{\text{interior}} = 2(R_2 + R_3 + \dots + R_n) + R_{n+1}$. Al seleccionarse SW_2 queda $R_{\text{exterior}} = 2(R_1 + R_2)$ y $R_{\text{interior}} = 2(R_3 + \dots + R_n) + R_{n+1}$. Es evidente que al cambiar a un par de interruptores distinto se incrementa (o disminuye) R_{exterior} a expensas de una disminución (o incremento) igual de R_{interior} , con lo que se llega a una razón de resistencias diferente y, por lo tanto, a una ganancia distinta.

La ventaja de esta topología es que la corriente que fluye a través de cualquier interruptor cerrado es la corriente de entrada despreciable del amp op correspondiente. Esto tiene particular importancia cuando los interruptores se realizan con FET, y a que éstos tienen una resistencia diferente de cero y la caída de voltaje correspondiente degradaría la exactitud del AI. Con una corriente igual a cero, dicha caída también sería cero, a pesar de que el interruptor no es ideal.

Los dos grupos de interruptores de la figura 2.30 pueden realizarse con facilidad con multiplexores/desmultiplexores CMOS analógicos, tales como el CD4051 o el CD4052. Los AI programables digitalmente, que contienen todos los resistores necesarios, interruptores analógicos, decodificador compatible con TTL y los circuitos para manejar los interruptores, también están disponibles en forma IC. Para mayor información consulte los catálogos del fabricante.

Voltaje de cc de salida

Existen aplicaciones que requieren una cantidad prescrita de voltaje constante en la salida de un AI, como cuando éste alimenta a un convertidor de voltaje a frecuencia, el cual requiere que su rango de entrada sea de una sola polaridad. Como por lo general la salida del AI es bipolar, debe tener un voltaje constante apropiado para garantizar un rango unipolar. En el circuito de la figura 2.31, el nodo de referencia está excitado por el voltaje V_{REF} . A su vez, este voltaje se obtiene de la perilla de un pot y se amortigua por medio de AO_4 , cuya baja resistencia de salida impide la alteración del balance del puente. Al aplicar el principio de superposición, se obtiene $v_O = A(v_2 - v_1) + (1 + R_2/R_1) \times [R_1/(R_1 + R_2)]V_{REF}$, o bien

$$v_O = A(v_2 - v_1) + V_{REF} \quad (2.40)$$

donde A está dada por la ecuación 2.31b. Con los valores de componentes que se ilustra, V_{REF} varía desde -10 V hasta $+10$ V.

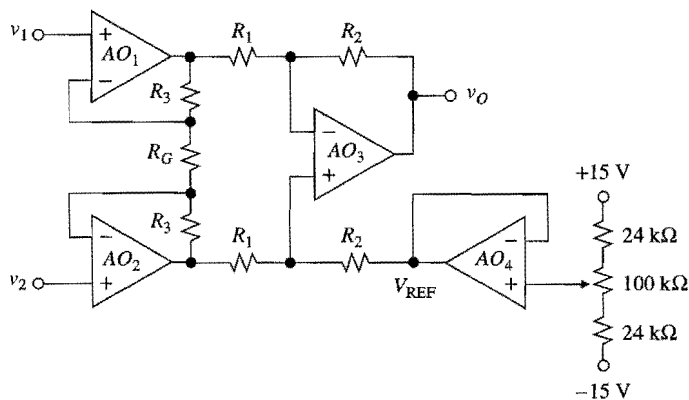


FIGURA 2.31.
AI con control de voltaje de cc de salida.

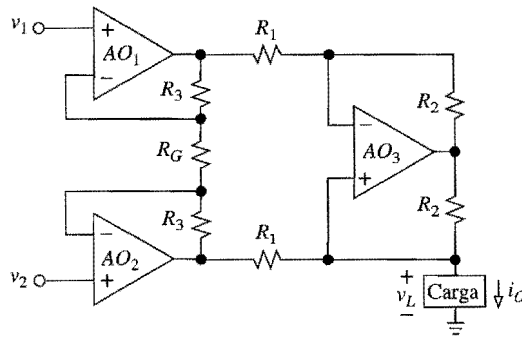


FIGURA 2.32.
Al de salida de corriente.

Al de salida de corriente

Al transformar la segunda etapa en un circuito de Howland, en la forma que se ilustra en la figura 2.32, el AI con triple amp op se puede configurar para la operación de salida de corriente. Este tipo de operación es deseable cuando se transmiten señales por conductores largos, ya que la resistencia parásita del conductor no degrada las señales de corriente. Al combinar los resultados del problema 2.9 con la ecuación 2.31b, se obtiene con facilidad

$$i_O = \frac{1 + 2R_3/R_G}{R_1} (v_2 - v_1) \quad (2.41)$$

Como es habitual, la ganancia se ajusta por medio de R_G . Para una operación eficiente, la etapa Howland puede mejorarse con la modificación de la figura 2.10. Para CMRR elevada, la resistencia superior izquierda debiera ajustarse.

El AI de amp op dual está configurado para la operación de salida de corriente por medio de la técnica de bandas de arranque⁸ (*bootstrapping*) de la figura 2.33. Se deja como un ejercicio para el lector (véase el problema 2.44) demostrar que la característica de transferencia del circuito es del tipo

$$i_O = \frac{1}{R} (v_2 - v_1) - \frac{1}{R_o} v_L \quad (2.42a)$$

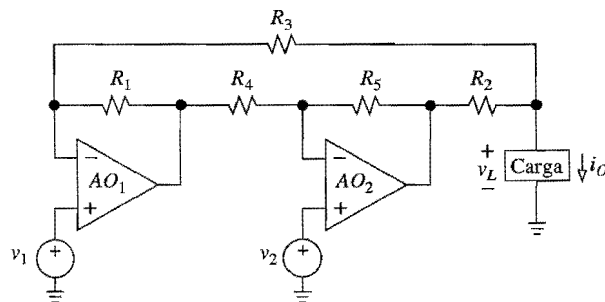


FIGURA 2.33.
AI con dos amp op con salida de corriente.

$$R_o = \frac{R_2 / R_1}{R_5 / R_4 - (R_2 + R_3) / R_1} R_3 \quad (2.42b)$$

por lo que al obligar que $R_2 + R_3 = R_1 R_5 / R_4$ se llega a que $R_o = \infty$. Si se desea una ganancia ajustable, ésta se obtiene con facilidad al conectar una resistencia variable R_G entre las terminales de entrada inversora de los dos amp op, en la forma que se ilustra en la figura 2.24.

Además de ofrecer una operación de diferencia de entrada con resistencias de entrada altas, el circuito goza las ventajas de la eficiencia del circuito de Howland mejorado, debido a que R_2 puede mantenerse tan pequeña como se necesite al mismo tiempo que las demás resistencias se hacen relativamente grandes para conservar la potencia. Cuando se impone esta restricción, el cumplimiento de voltaje es $|v_L| \leq V_{\text{sat}} - R_2 |i_O| = V_{\text{sat}} - 2|v_2 - v_1|$, aproximadamente.

AI de corriente de entrada

En la instrumentación de lazo de corriente surge la necesidad de detectar una corriente flotante y convertirla en un voltaje. Para no perturbar las características del lazo, es deseable que el circuito aparezca como un corto virtual. De nuevo, un AI puede modificarse en forma adecuada para satisfacer este requerimiento. En la figura 2.34 se observa que AO_1 y AO_2 fuerzan a los voltajes en sus terminales de entrada para que sigan los cambios de v_{CM} , con lo que se aseguran 0 V a través de la fuente de entrada. Con KVL y la ley de Ohm, $v_{O2} = v_{\text{CM}} - R_3 i_I$, y $v_{O1} = v_{\text{CM}} + R_3 i_I$. Pero como $v_O = (R_2 / R_1) \times (v_{O2} - v_{O1})$. Al combinarse se obtiene que

$$v_O = -\frac{2R_2}{R_1} R_3 i_I \quad (2.43)$$

Si se desea ganancia variable, puede obtenerse con la modificación de la etapa de diferencia, como se muestra en la figura 2.17 o en la 2.18. Por otro lado, si se modifica la etapa de diferencia como en la figura 2.32, el circuito se vuelve un amplificador de corriente de entrada flotante.

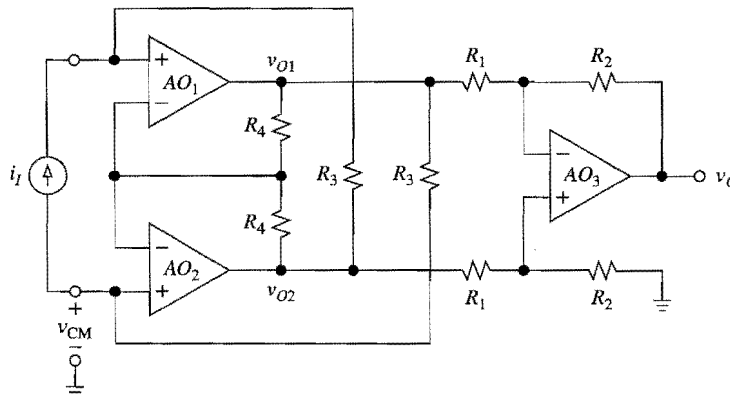


FIGURA 2.34.
AI de corriente de entrada.

2.7 AMPLIFICADORES DE PUENTE TRANSDUCTOR

Los transductores resistivos son dispositivos cuya resistencia varía como consecuencia de alguna condición ambiental, tal como la temperatura (termistores; detectores de temperatura de la resistencia o RTD), luz (fotorresistores), tensión (medidores de tensión) y presión (transductores piezorresistivos). Cuando estos dispositivos forman parte de un circuito, es posible producir una señal eléctrica que, una vez que se acondiciona en forma adecuada, puede usarse para vigilar y controlar el proceso físico que afecta al transductor.⁹ En general, es deseable que la relación entre la señal final y la variable física original sea lineal, de modo que la primera pueda calibrarse directamente en las unidades físicas de la segunda. Los transductores juegan un papel tan importante en la instrumentación de medición y control, que es muy benéfico estudiar con detalle los circuitos transductores.

Desviación de la resistencia transductora

Las resistencias transductoras se expresan en la forma $R + \Delta R$, donde R es la resistencia en alguna condición de *referencia*, tal como a 0°C en el caso de los transductores de temperatura, o la ausencia de tensión en el caso de los medidores de ésta, y ΔR representa la *desviación* del valor de referencia como consecuencia del cambio de la condición física que afecta al transductor. Las resistencias transductoras también se expresan en la forma alternativa $R(1 + \delta)$, donde $\delta = \Delta R/R$ representa la *desviación fraccional*. Al multiplicar δ por 100 se obtiene el *porcentaje de desviación*.

EJEMPLO 2.11. Los detectores de la temperatura de las resistencias hechas de platino (Pt RTD) tienen un coeficiente¹⁰ $\alpha = 0.00392/^\circ\text{C}$. Un valor popular de referencia para un Pt RTD a $T = 0^\circ\text{C}$ es $100\ \Omega$. a) Escriba una expresión para la resistencia como función de T . b) Calcule $R(T)$ para $T = 25^\circ\text{C}$, 100°C , -15°C . c) Calcule ΔR y δ para un cambio de temperatura $\Delta T = 10^\circ\text{C}$

Solución.

- a) $R(T) = R(0^\circ\text{C})(1 + \alpha T) = 100(1 + 0.00392T)\ \Omega$.
 b) $R(25^\circ\text{C}) = 100(1 + 0.00392 \times 25) = 109.8\ \Omega$. En forma similar, $R(100^\circ\text{C}) = 139.2\ \Omega$ y $R(-15^\circ\text{C}) = 94.12\ \Omega$.
 c) $R + \Delta R = 100 + 100\alpha T = 100 + 100 \times 0.00392 \times 10 = 100\ \Omega + 3.92\ \Omega$; $\delta = \alpha \Delta T = 0.00392 \times 10 = 0.0392$. Esto corresponde a un cambio de $0.0392 \times 100 = 3.92\%$.

El puente transductor

Para medir la desviación de la resistencia, se debe encontrar un método para convertir ΔR en una variación de voltaje ΔV . La técnica más simple es hacer al transductor parte de un divisor de voltaje, como se muestra en la figura 2.35. El voltaje transductor es $v_1 = V_{\text{REF}} R/(1 + \delta)/[R_1 + R/(1 + \delta)]$, lo cual puede escribirse en la forma ilustrativa

$$v_1 = \frac{R}{R_1 + R} V_{\text{REF}} + \frac{\delta V_{\text{REF}}}{2 + R_1/R + R/R_1 + (1 + R/R_1)\delta} \quad (2.44)$$

donde $\delta = \Delta R/R$. Se observa que v_1 consiste en un término fijo más otro controlado por $\delta = \Delta R/R$. Precisamente este último es el de interés, por lo tanto, se debe encontrar un medio

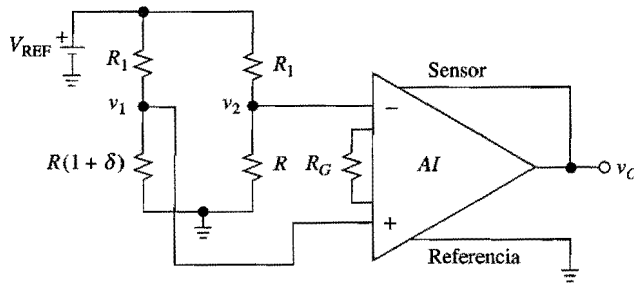


FIGURA 2.35.
Puente transductor y AI.

para amplificarlo al mismo tiempo que se ignora al primero. Esto se logra con el uso de un segundo divisor de voltaje para sintetizar el término

$$v_2 = \frac{R}{R_1 + R} V_{\text{REF}} \quad (2.45)$$

y luego se usa un AI para tomar la diferencia $v_1 - v_2$. Si se denota la ganancia de AI como A , se tiene que $v_O = A(v_1 - v_2)$, o bien

$$v_O = AV_{\text{REF}} \frac{\delta}{1 + R_1/R + (1 + R/R_1)(1 + \delta)} \quad (2.46)$$

La estructura de cuatro resistores es el puente resistivo conocido, y los dos divisores de voltaje se denominan *soportes del puente*.

Es evidente que v_O es una función no lineal de δ . En sistemas basados en microprocesadores, una función no lineal puede linealizarse con facilidad en el software. Sin embargo, con demasiada frecuencia se tiene que $\delta \ll 1$, por lo que

$$v_O \cong \frac{AV_{\text{REF}}}{2 + R_1/R + R/R_1} \delta \quad (2.47)$$

que indica una dependencia lineal de v_O sobre δ . Muchos puentes se diseñan con $R_1 = R$, en cuyo caso las ecuaciones 2.46 y 2.47 se convierten en

$$v_O = \frac{AV_{\text{REF}}}{4} \frac{\delta}{1 + \delta/2} \quad (2.48)$$

$$v_O \cong \frac{AV_{\text{REF}}}{4} \delta \quad (2.49)$$

EJEMPLO 2.12. Sea el transductor de la figura 2.35 el Pt RTD del ejemplo 2.11, y $V_{\text{REF}} = 15 \text{ V}$. a) Especifique valores para R_1 y A apropiados para lograr una sensibilidad de salida de $0.1 \text{ V/}^\circ\text{C}$ cerca de $0 \text{ }^\circ\text{C}$. Para evitar el autocalentamiento en el RTD, limite su disipación de potencia a menos de 0.2 mW . b) Calcule $v_O(100 \text{ }^\circ\text{C})$ y estime el error equivalente, en grados Celsius, cuando haga la aproximación de la ecuación 2.47.

Solución.

- a) Si se denota la corriente transductora como i , se tiene que $P_{RTD} = Ri^2$. Entonces, $i^2 \leq P_{RTD(m\acute{a}x)}/R = 0.2 \times 10^{-3}/100$, o bien $i = 1.41$ mA. Para mayor seguridad, se fuerza a que $i \cong 1$ mA, o $R_1 = 15$ k Ω . Para $\Delta T = 1$ °C se tiene que $\delta = \alpha \times 1 = 0.00392$, y se desea que $\Delta v_O = 0.1$ V. Según la ecuación 2.47 se necesita que $0.1 = A \times 15 \times 0.00392/(2 + 15/0.1 + 0.1/15)$, o bien $A = 258.5$ V/V.
- b) Para $\Delta T = 100$ °C se tiene que $\delta = \alpha \Delta T = 0.392$. Si se inserta la ecuación 2.46 se obtiene $v_O(100$ °C) = 9.974 V. La ecuación 2.47 predice que $v_O(100$ °C) = 10.0 V, lo cual excede el valor real en $10 - 9.974 = 0.026$ V. Como 0.1 V corresponde a 1 °C, 0.026 V corresponde a $0.026/0.1 = 0.26$ °C. Por lo tanto, al usar la expresión aproximada, se causa, a 100 °C, un error aproximado de un cuarto de grado Celsius.

Calibración del puente

Con $\Delta R = 0$, un puente transductor debe estar balanceado y producir una diferencia de voltaje igual a cero entre sus extremos. En la práctica, debido a las tolerancias de las resistencias, incluso la tolerancia del valor de referencia del transductor, es más probable que el puente se encuentre desbalanceado, por ello debe incluirse un resistor variable para balancearlo. Más aún, las tolerancias en los valores de las resistencias y de V_{REF} afectarán la sensibilidad del puente $(v_1 - v_2)/\delta$, con lo que se crea la necesidad de ajustar también a este parámetro.

La figura 2.36 muestra un circuito que permite ambos ajustes. Al variar la perilla de R_2 de su posición media, se asignará más resistencia a un soporte y menos a los demás, lo que permite la compensación de sus disparidades inherentes. Al variar R_3 cambia la corriente en el puente y, por lo tanto, la magnitud de la variación del voltaje producido por el transductor, con lo cual se permite el ajuste de la sensibilidad.

EJEMPLO 2.13. Todos los resistores del ejemplo 2.12 tienen una tolerancia de 1%, y la de V_{REF} es de 5%. a) Diseñe un circuito para calibrar el puente. b) Bosqueje el procedimiento de calibración.

Solución.

- a) Una tolerancia de 5% en V_{REF} significa que su valor real puede desviarse del nominal tanto como $\pm 0.05 \times 15 = \pm 0.75$ V. Para tener más seguridad y también para incluir el efecto de la

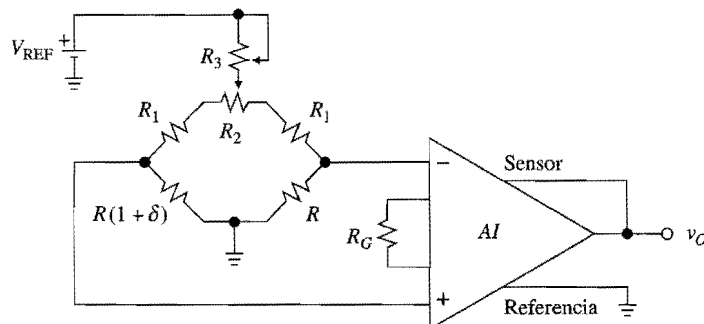


FIGURA 2.36.
Calibración del puente.

tolerancia de 1% de la resistencia, suponga una desviación máxima de ± 1 V, y entonces diseñe para $14 \text{ V} \pm 1 \text{ V}$ en el control de R_2 . Para garantizar una corriente de 1 mA en cada soporte, se necesita que $R_3 = 2/(1 + 1) = 1 \text{ k}\Omega$, y que $R + R_1 + R_2/2 = 14/1 = 14 \text{ k}\Omega$. Como R_2 debe compensar hasta por 1% de variación en cada soporte, es necesario que $R_2 = 2 \times 0.01 \times 14 \text{ k}\Omega = 280 \text{ }\Omega$. Para estar más seguro, elija $R_2 = 500 \text{ }\Omega$. Entonces, $R_1 = 14 \text{ k}\Omega - 100 \text{ }\Omega - 500/2 \text{ }\Omega = 13.65 \text{ k}\Omega$ (use $13.7 \text{ k}\Omega$, 1%). La ganancia de AI debe volverse a calcular por medio de la ecuación 2.47, pero con $V_{\text{REF}} = 14 \text{ V}$ y con $13.7 \text{ k}\Omega + 500/2 \text{ }\Omega = 13.95 \text{ k}\Omega$, en lugar de R_1 . Esto hace que $A = 257.8 \text{ V/V}$. En resumen, se requiere que $R_1 = 13.7 \text{ k}\Omega$, 1%; $R_2 = 500 \text{ }\Omega$; $R_3 = 1 \text{ k}\Omega$; y $A = 257.8 \text{ V/V}$.

- b) Para calibrar, primero hay que hacer $T = 0 \text{ }^\circ\text{C}$ y ajustar R_2 para $v_O = 0 \text{ V}$. Luego, hacer $T = 100 \text{ }^\circ\text{C}$ y ajustar R_3 para $v_O = 10.0 \text{ V}$.

Puentes medidores de tensión (*strain gauge*)

La resistencia de un conductor que tiene resistividad ρ , área transversal S , y longitud ℓ que es $R = \rho\ell/S$. Al someter el conductor a tensión, su longitud cambia a $\ell + \Delta\ell$, su área a $S - \Delta S$ y su resistencia a $R + \Delta R = \rho(\ell + \Delta\ell)/(S - \Delta S)$. Como su volumen debe permanecer constante, se tiene que $(\ell + \Delta\ell) \times (S - \Delta S) = S\ell$. Al eliminar $S - \Delta S$, se obtiene que $\Delta R = R(\Delta\ell/\ell)(2 + \Delta\ell/\ell)$. Pero $\Delta\ell/\ell \ll 2$, por lo que

$$\Delta R = 2R \frac{\Delta\ell}{\ell} \quad (2.50)$$

donde R es la resistencia *sin tensión*, y $\Delta\ell/\ell$ es la *elongación fraccional*. Un medidor de tensión se fabrica depositando material resistivo sobre un refuerzo flexible de acuerdo con un patrón diseñado para maximizar su elongación fraccional para una tensión dada. Como los medidores de tensión también son sensibles a la temperatura, deben tomarse precauciones especiales para discriminar las variaciones inducidas por ésta. Una solución común es trabajar con pares de medidores diseñados para compensar las variaciones de temperatura de uno con el otro.

El arreglo de medidores de tensión que se muestra en la figura 2.37, se denomina *celda de carga*. Si se denota el voltaje del puente como V_B , y se ignora por un momento a R_1 , la fórmula del divisor de voltaje produce $v_1 = V_B(R + \Delta R)/(R + \Delta R + R - \Delta R) = V_B(R + \Delta R)/2R$, $v_2 = V_B(R - \Delta R)/2R$, y $v_1 - v_2 = V_B \Delta R/R = V_B \delta$, por lo que

$$v_O = AV_{\text{REF}} \delta \quad (2.51)$$

Ahora, la sensibilidad es cuatro veces más grande que la que se da en la ecuación 2.49, y así se relajan las demandas sobre el AI. Más aún, la dependencia de v_O de δ ahora es perfectamente lineal, lo cual es otra ventaja de trabajar con pares de medidores. Para lograr las variaciones de $+\Delta R$ y $-\Delta R$, dos de los medidores deben situarse en un lado de la estructura sujeta a tensión, y los otros dos en el lado opuesto. Aun en instalaciones en las que sólo se tiene acceso a un lado, es redituable trabajar con cuatro medidores debido a que dos de ellos pueden usarse como medidores pasivos que brinden compensación de la temperatura para los activos. En este arreglo también se usan sensores de presión piezorresistivos.

La figura 2.37 también ilustra una técnica alternativa para balancear el puente. En ausencia de tensión, cada voltaje en el extremo debe ser $V_B/2$. En la práctica habrá desviaciones que se deben a las tolerancias iniciales de los cuatro medidores. Al variar la perilla de R_2 , se puede forzar una cantidad ajustable de corriente a través de R_1 que incrementará o

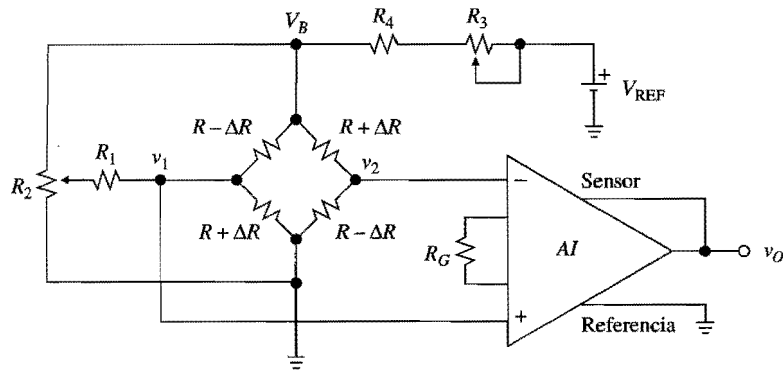


FIGURA 2.37.
Punto medidor de tensión y AI.

disminuirá el voltaje correspondiente en el extremo hasta que se anule el puente. Los resistores R_3 y R_4 hacen caer V_{REF} hasta V_B , y R_3 ajusta la sensibilidad.

EJEMPLO 2.14. Sean los medidores de tensión de la figura 2.37 del tipo de 120Ω , $\pm 1\%$, y su corriente máxima se limita a 20 mA para evitar el autocalentamiento excesivo. a) Suponga que $V_{REF} = 15 \text{ V} \pm 5\%$, especifique los valores apropiados para R_1 a través de R_4 . b) Describa el procedimiento de calibración.

Solución.

- a) De acuerdo con la ley de Ohm, $V_B = 2 \times 120 \times 20 \times 10^{-3} = 4.8 \text{ V}$. En ausencia de tensión, los voltajes nominales en los extremos son de $V_B/2 = 2.4 \text{ V}$. Sus valores reales podrían desviarse de $V_B/2$ tanto como $\pm 1\%$ de 2.4 V , es decir, tanto como $\pm 0.024 \text{ V}$. Considere el caso en que $v_1 = 2.424 \text{ V}$ y $v_2 = 2.376 \text{ V}$. Al mover la perilla de R_2 a tierra, se debe lograr disminuir v_1 a 2.376 V , es decir, cambiar v_1 en 0.048 V . Para lograr esto, R_1 necesita disminuir una corriente $i = 0.048 / (120 \parallel 120) = 0.8 \text{ mA}$, así $R_1 \cong 2.4 / 0.8 = 3 \text{ k}\Omega$ (para no correr riesgos use $R_1 \cong 2.37 \text{ k}\Omega$, 1%). Para impedir la carga excesiva de la perilla de R_2 por R_1 , use $R_2 = 1 \text{ k}\Omega$. En condiciones nominales se tiene que $i_{R_3} = i_{R_4} = 2 \times 20 \times 10^{-3} + 4.8 / 10^3 \cong 45 \text{ mA}$. Al igual que en el ejemplo 2.13, se desea que R_3 caiga un máximo de 2 V . Por lo tanto, $R_3 = 2 / 45 = 44 \Omega$ (usar $R_3 = 50 \Omega$). Con la perilla de R_3 a la mitad se tiene que $R_4 = (15 - 25 \times 45 \times 10^{-3} - 4.8) / (45 \times 10^{-3}) = 202 \Omega$ (usar 200Ω). En resumen, $R_1 = 2.37 \text{ k}\Omega$, $R_2 = 1 \text{ k}\Omega$, $R_3 = 50 \Omega$ y $R_4 = 200 \Omega$.
- b) Para calibrar, primero ajuste R_2 de modo que sin tensión se tenga $v_O = 0 \text{ V}$. Luego aplique una tensión conocida, de preferencia cerca del límite de la escala, y ajuste R_3 al valor deseado de v_O .

Amplificador con un solo amp op

Por razones de costo, a veces es deseable usar un amplificador más sencillo que el AI completo. La figura 2.38 muestra un amplificador de puente realizado con un solo amp op. Después de aplicar el teorema de Thévenin a los dos soportes del puente, se llega al conocido amplificador de diferencias. Entonces, se puede demostrar que

$$v_O = \frac{R_2}{R} V_{REF} \frac{\delta}{R_1 / R + (1 + R_1 / R_2)(1 + \delta)} \quad (2.52)$$

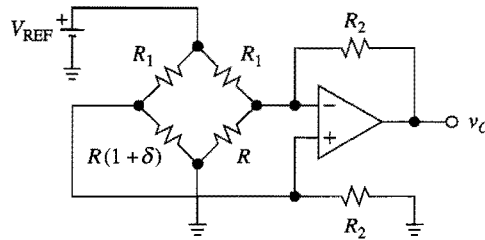


FIGURA 2.38.
Amplificador de puente con un solo amp op.

Para $\delta \ll 1$ se simplifica a

$$v_O \cong \frac{R_2}{R} V_{\text{REF}} \frac{\delta}{1 + R_1/R + R_1/R_2} \quad (2.53)$$

Es decir, v_O depende en forma lineal de δ . Para ajustar la sensibilidad y anular el efecto de las disparidades en las resistencias, puede emplearse un esquema del tipo que se ilustra en la figura 2.36.

Linealización del puente

Con excepción del circuito medidor de tensión de la figura 2.37, todos los circuitos de puente que se han estudiado hasta este momento, adolecen de que la respuesta es lineal sólo mientras $\delta \ll 1$. Por lo tanto, es conveniente buscar soluciones para el circuito que hagan lineal a la respuesta sin que importe la magnitud de δ .

El diseño que se muestra en la figura 2.39, linealiza el puente al excitarlo con una corriente constante.¹¹ Esto se logra al colocar el puente completo dentro del lazo de retroalimentación de un convertidor de carga flotante $V-I$. La corriente en el puente es $I_B = V_{\text{REF}}/R_1$. Al usar un par transductor como se indica, I_B saltará por igual entre los dos soportes. Como

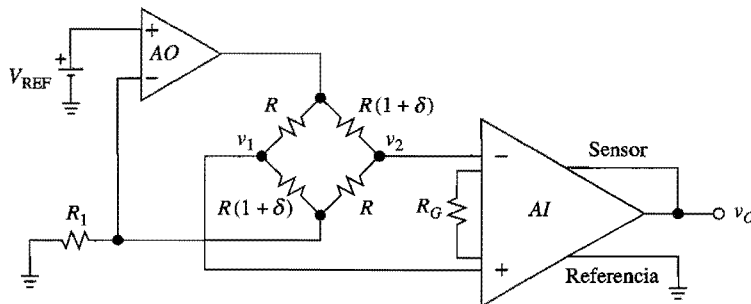


FIGURA 2.39.
Linealización del puente por medio de la excitación con una corriente constante.

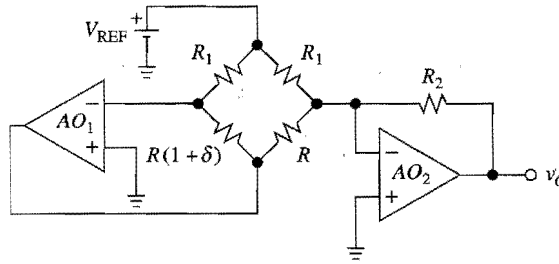


FIGURA 2.40.
Circuito de un solo transductor con respuesta lineal.

AO mantiene el nodo inferior del puente a V_{REF} , se tiene que $v_1 = V_{REF} + R(1 + \delta)I_B/2$, $v_2 = V_{REF} + RI_B/2$, y $v_1 - v_2 = R\delta I_B/2$, por lo que

$$v_O = \frac{ARV_{REF}}{2R_1} \delta \quad (2.54)$$

El diseño alternativo de la figura 2.40 usa un elemento transductor único y un par de amp op de tipo inversor.¹¹ De nuevo se linealiza la respuesta al colocar el puente dentro del lazo de retroalimentación del convertidor de V - I , AO_1 . Se deja como ejercicio para el lector (véase el problema 2.49) demostrar que

$$v_O = \frac{R_2 V_{REF}}{R_1} \delta \quad (2.55)$$

Para ejemplos adicionales de circuitos de puente, consulte las referencias 9, 11, 12 y 13, así como los problemas al final del capítulo.

PROBLEMAS

2.1 Convertidores corriente a voltaje

- 2.1 Con el uso de dos amps op, diseñe un circuito que acepte dos fuentes de corriente i_1 e i_2 , que tengan resistencias en paralelo R_1 y R_2 , y que hagan $v_O = (0.1 \text{ V}/\mu\text{A}) \times (i_1 - i_2)$ para una carga R_L , sin que importen R_1 , R_2 y R_L . Las direcciones de referencia de ambas fuentes son de tierra hacia el circuito. Trate de minimizar el número de resistores que se usen.
- 2.2 Diseñe un circuito para convertir una corriente de entrada de 4 mA a 20 mA, en un voltaje de salida de 0 V a 10 V. La dirección de referencia de la fuente de entrada es de la tierra hacia el circuito, y el circuito se alimenta con fuentes reguladas de ± 15 V.
- 2.3 Calcule los parámetros de lazo cerrado si el circuito del ejemplo 2.2 se realiza con un amp op 741.
- 2.4 a) Con el empleo de un amp op alimentado con fuentes reguladas de ± 15 V, diseñe un amplificador fotodetector que cuando i_f cambie de 0 a $1 \mu\text{A}$, v_O cambie de -5 V a $+5$ V. b) ¿Cuál es la ganancia de lazo abierto mínima para una desviación de la característica de transferencia de la ideal de menos de 1%?

2.2 Convertidores voltaje a corriente

- 2.5 a) Demuestre que el convertidor $V-I$ de carga flotante de la figura P2.5 hace que $i_O = v_I/(R_1/k)$, $k = 1 + R_2/R_3$. b) Especifique resistencias estándar de 5% para una sensibilidad de 1 mA/V y $R_i = 1\text{ M}\Omega$, donde R_i es la resistencia vista por la fuente de entrada. c) Si $\pm V_{\text{sat}} = \pm 13\text{ V}$, ¿cuál es el cumplimiento de voltaje del circuito?

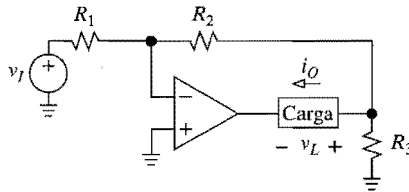


FIGURA P2.5.

- 2.6 En el circuito de la figura P2.5, sea $R_1 = 100\text{ k}\Omega$, $R_2 = 99\text{ k}\Omega$ y $R_3 = 1\text{ k}\Omega$. Si $r_d \cong \infty$, $a = 10^3\text{ V/V}$ y $r_o \cong 0$, calcule la resistencia R_o vista por la carga.
- 2.7 Considere los siguientes enunciados acerca de la resistencia R_o vista por la carga en el convertidor $V-I$ de la figura 2.4b, donde se supone que el amp op es ideal: a) Si se observa en dirección a la izquierda, la carga ve $R \parallel r_d = R \parallel \infty = R$, y si se ve hacia la derecha, ve $r_o = 0$; entonces, $R_o = R + 0 = R$. b) Si se mira hacia la izquierda, la carga ve un nodo de tierra virtual con resistencia igual a cero, y si se mira a la derecha, ve $r_o = 0$; por lo tanto, $R_o = 0 + 0 = 0$. c) $R_o = \infty$, debido a la retroalimentación negativa. ¿Cuál enunciado es correcto? ¿Cómo se refutaría a los otros dos?
- 2.8 Vuelva a resolver el ejemplo 2.4 para el caso de un sumidero de 1.5 mA. Después encuentre las corrientes a través de R_1 y R_2 si la carga es a) un resistor de 2 k Ω ; b) un resistor de 6 k Ω ; c) un diodo Zener de 5 V con el cátodo a tierra; d) un cortocircuito; e) un resistor de 10 k Ω . En el inciso e), ¿ i_O aún vale 1.5 mA? Explique.
- 2.9 En el circuito de Howland de la figura 2.6a, suponga que la terminal izquierda de R_3 se desconecta de tierra y en forma simultánea se aplica un v_1 de entrada por R_3 . Demuestre que el circuito es un convertidor $V-I$ de diferencia, con $i_O = (1/R_1)(v_2 - v_1) - (1/R_o)v_L$, donde R_o está dada por la ecuación 2.8.
- 2.10 Diseñe un convertidor de carga aterrizada que convierta una entrada de 0 V a 10 V, en una salida de 4 mA a 20 mA. El circuito se va a alimentar con fuentes reguladas de $\pm 15\text{ V}$.
- 2.11 Diseñe un generador de corriente de carga aterrizada que satisfaga las siguientes especificaciones: i_O va a ser variable en el rango $-2\text{ mA} \leq i_O \leq +2\text{ mA}$, por medio de un pot de 100 k Ω ; el cumplimiento del voltaje debe ser 10 V; el circuito se alimentará con fuentes reguladas de $\pm 15\text{ V}$.
- 2.12 a) Demuestre la ecuación 2.15. b) Con el uso de un amp op 741 alimentado por fuentes de $\pm 15\text{ V}$, diseñe un circuito de Howland mejorado con una sensibilidad de 1 mA/V, para $-10\text{ V} \leq v_I \leq 10\text{ V}$. El cumplimiento de voltaje del circuito también debe ser de 10 V.
- 2.13 Diseñe un circuito de Howland mejorado cuya sensibilidad sea variable de 0.1 mA/V a 1 mA/V, por medio de un pot de 10 k Ω .
- 2.14 a) Dado que el circuito de la figura P2.14 hace que $i_O = A(v_2 - v_1) - (1/R_o)v_L$, encuentre expresiones para A y R_o , así como la condición entre las resistencias para que $R_o = \infty$. b) Analice el efecto de usar resistencias de 1%.

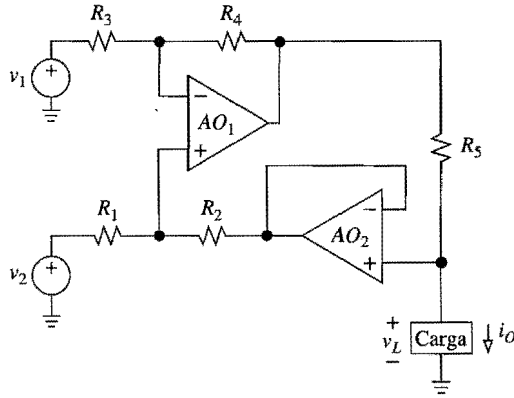


FIGURA P2.14.

- 2.15 a) Dado que el circuito de la figura P2.15 hace que $i_O = Av_I - (1/R_o)v_L$, encuentre expresiones para A y R_o , así como la condición entre sus resistencias que hacen que $R_o = \infty$. b) Estudie el efecto de usar resistencias de 1%.

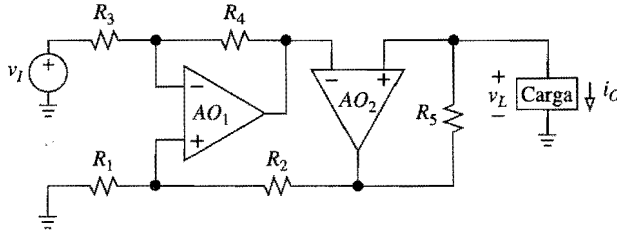


FIGURA P2.15.

- 2.16 Repita el problema 2.15 para el circuito de la figura P2.16.

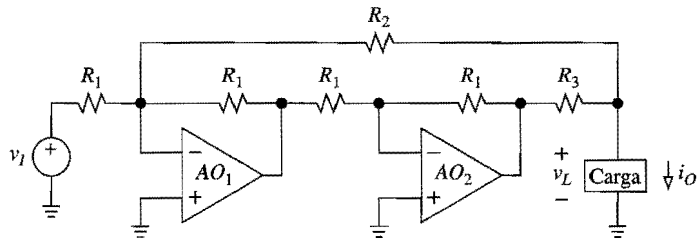


FIGURA P2.16.

- 2.17 La fuente de corriente del ejemplo 2.4 excita a una carga de $0.1 \mu\text{F}$. a) Si se supone que al inicio la capacitancia está descargada, dibuje con anotaciones $v_O(t \geq 0)$. b) Encuentre el tiempo que toma para que el amp op ingrese a la región de saturación.
- 2.18 Repita el problema 2.17 con R_4 a) con una disminución de 10%, y b) con un aumento de 10%.
- 2.19 Suponga un amp op ideal, encuentre la resistencia de entrada R_i de una bomba de corriente de Howland como función de la carga R_L . Haga comentarios al respecto.

2.3 Amplificadores de corriente

- 2.20 a) Demuestre la ecuación 2.18. b) En la figura 2.11, suponga un amp op 741, especifique resistencias para que $A = 10 \text{ A/A}$; estime el error de la ganancia, así como la resistencia de salida del circuito.
- 2.21 Encuentre la ganancia, así como la impedancia de salida del amplificador de corriente de la figura P2.21.

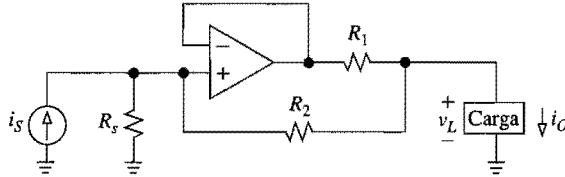


FIGURA P2.21.

- 2.22 Demuestre que si en el amplificador de corriente de la figura 2.12, $R_s = \infty$ y $a \neq \infty$, entonces se cumple la ecuación 2.18.
- 2.23 Un amplificador de corriente con carga aterrizada puede realizarse si se colocan en cascada un convertidor $I-V$ y un convertidor $V-I$. Con el uso de resistencias no mayores que $1 \text{ M}\Omega$, diseñe un amplificador de corriente con $R_i = 0$, $A = 10^5 \text{ A/A}$, $R_o = \infty$, y una corriente de entrada máxima de 100 nA . Suponga fuentes de poder de $\pm 15 \text{ V}$, el cumplimiento de voltaje debe ser al menos 5 V .
- 2.24 Modifique en forma apropiada el circuito de la figura P2.16, de modo que se convierta en un amplificador de corriente con $R_i = 0$, $A = 100 \text{ A/A}$, y $R_o = \infty$. Suponga amp op ideales.
- 2.25 En la figura P2.25 las entradas con números impares están alimentadas directamente al nodo sumador de AO_2 , y las entradas pares están alimentadas por medio de un inversor de corriente. Obtenga una relación entre v_o y las diferentes entradas. ¿Qué pasa si se deja flotando cualquiera de las entradas? ¿Afectará la contribución de las demás? ¿Cuál es una ventaja importante de este circuito, en comparación con el del problema 1.31?

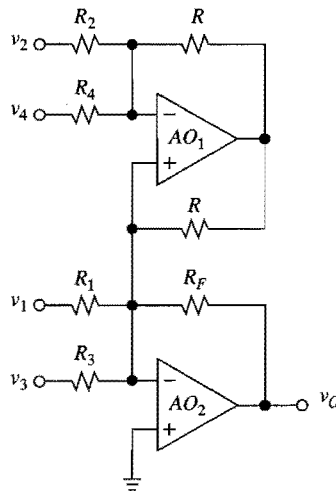


FIGURA P2.25.

2.4 Amplificadores de diferencias

- 2.26** Obtenga la ecuación 2.23.
- 2.27** a) Obtenga la ecuación 2.27. b) Con el empleo de un pot de 100 k Ω , especifique resistencias apropiadas tales que al variar la perilla de un extremo al otro, la ganancia varíe de 10 V/V a 100 V/V.
- 2.28** a) Obtenga la ecuación 2.28. b) Especifique valores apropiados para los componentes, de modo que la ganancia varíe de 1 V/V a 100 V/V.
- 2.29** a) Un amplificador de diferencias tiene $v_1 = 10 \cos 2\pi 60t$ V - 5 cos $2\pi 10^3 t$ mV, y $v_2 = 10 \cos 2\pi 60t$ V + 5 cos $2\pi 10^3 t$ mV. Si $v_O = 100 \cos 2\pi 60t$ mV + 2cos $2\pi 10^3 t$ V, encuentre A_{dm} , A_{cm} , y $CMRR_{dB}$. b) Repita el inciso a) con $v_1 = 10.01 \cos 2\pi 60t$ V - 5 cos $2\pi 10^3 t$ mV, $v_2 = 10.00 \cos 2\pi 60t$ V + 5 cos $2\pi 10^3 t$ mV, y $v_O = 0.5 \cos 2\pi 60t$ V + 2.5 cos $2\pi 10^3 t$ V.
- 2.30** Si en la figura 2.13a los valores de resistencia reales son $R_1 = 1.01$ k Ω , $R_2 = 99.7$ k Ω , $R_3 = 0.995$ k Ω , y $R_4 = 102$ k Ω , estime A_{dm} , A_{cm} , y $CMRR_{dB}$.
- 2.31** Si el amplificador de diferencias de la figura 2.13a tiene una ganancia de modo diferencial de 60 dB y $CMRR_{dB} = 100$ dB, encuentre v_O si $v_1 = 4.001$ V y $v_2 = 3.999$ V. ¿Cuál es el error porcentual de la salida que se debe a que $CMRR$ es finita?
- 2.32** Si en el amp op de la figura 2.13a, los pares de resistencias están balanceados en forma perfecta y el amp op es ideal, entonces se tiene que $CMRR_{dB} = \infty$. Pero, ¿qué sucede si la ganancia de lazo abierto a es finita mientras todo lo demás es ideal? ¿Aún sería finita $CMRR$? Justifique en forma intuitiva su respuesta.

2.5 Amplificadores de instrumentación

- 2.33** En el AI de la figura 2.20, sea $R_3 = 1$ M Ω , $R_G = 2$ k Ω , y $R_1 = R_2 = 100$ k Ω . Si v_{DM} es un voltaje de ca con amplitud pico de 10 mV, y v_{CM} es un voltaje de cc de 5 V, encuentre los voltajes de nodo en el circuito.
- 2.34** Demuestre que si en la figura 2.20, AO_1 y AO_2 tienen la misma ganancia de lazo abierto a , juntos forman un sistema de retroalimentación negativa con entrada $v_I = v_1 - v_2$, salida $v_O = v_{O1} - v_{O2}$, ganancia de lazo abierto a , y factor de retroalimentación $\beta = R_G / (R_G + 2R_3)$.
- 2.35** Un AI con amp op triple va a realizarse con $A = A_I \times A_{II} = 50 \times 20 = 10^3$ V/V. Suponga que los amp op son idénticos, encuentre la ganancia de lazo abierto mínima que se requiere de cada amp op para que A se aparte del ideal un máximo de 0.1%.
- 2.36** En comparación con el AI de amp op triple clásico, el AI de la figura P2.36 (véase *EDN*, 1 de octubre de 1992, p. 115) utiliza menos resistencias. La perilla del potenciómetro con posición nominal a la mitad, se usa para maximizar la $CMRR$. Demuestre que $v_O = (1 + 2R_2/R_1)(v_2 - v_1)$.
- 2.37** a) En la figura 2.23, a fin de investigar el efecto de resistencias dispares, suponga que $R_3/R_4 = (R_1/R_2)(1 - \epsilon)$. Demuestre que $v_O = A_{dm}v_{DM} + A_{cm}v_{CM}$, donde $A_{dm} = 1 + R_2/R_1 - \epsilon/2$, y $A_{cm} = \epsilon$. b) Analice las implicaciones de usar resistores de 1% sin ajuste, para el caso en que $A = 10^2$ V/V.
- 2.38** a) Obtenga la ecuación 2.35. (b) Especifique componentes apropiados de modo que A pueda variar en el rango 10 V/V $\leq A \leq 100$ V/V por medio de un pot de 10 k Ω .

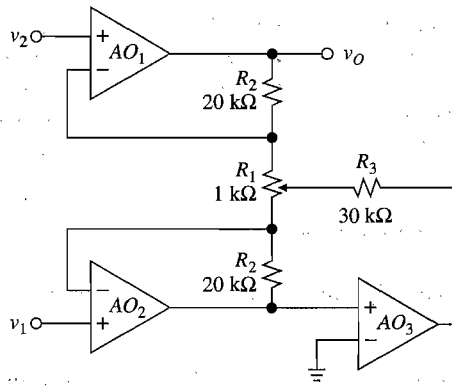


FIGURA P2.36.

- 2.39 La ganancia del AI de amp op dual de la figura P2.39 (consultar *EDN*, 20 de febrero de 1986, pp. 241-242) es ajustable por medio de un resistor único R_G . a) Demuestre que $v_O = 2(1 + R/R_G)(v_2 - v_1)$. b) Especifique los componentes adecuados para hacer que A sea variable de 10 V/V a 100 V/V, por medio de un pot de 10 kΩ.

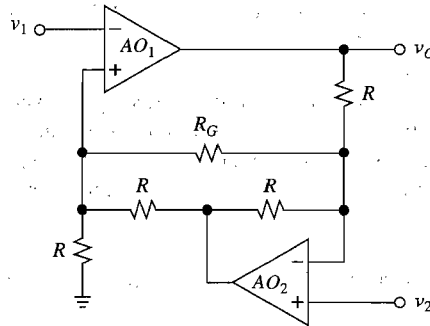


FIGURA P2.39.

- 2.40 El AI de amp op dual de la figura P2.40 (consultar *Signals and Noise, EDN*, 29 de mayo de 1986) ofrece la ventaja de que con el ajuste apropiado del pot, puede alcanzarse una CMRR bastante elevada y mantenerse bien dentro del rango de los kilohertz. Demuestre que $v_O = (1 + R_2/R_1)(v_2 - v_1)$.

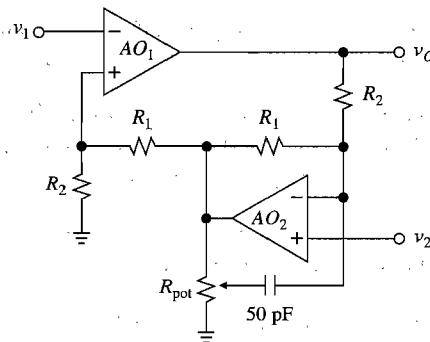


FIGURA P2.40.

- 2.41 Suponga que en el amp op AI dual de la figura 2.23 hay resistencias idénticas, así como amps op también idénticos, investigue el efecto de la ganancia finita de lazo abierto del amp op, a , sobre la CMRR del circuito (excepto por su ganancia finita, ambos amps op son ideales). Suponga que $a = 10^5$ V/V, encuentre la $CMRR_{dB}$ si $A = 10^3$ V/V. Repita el problema, pero con $A = 10$ V/V, y comente sus resultados.

2.6 Aplicaciones en instrumentación

- 2.42 Diseñe un AI programable digitalmente que tenga una ganancia total de 1 V/V, 10 V/V, 100 V/V y 1 000 V/V. Ilustre el diseño final.
- 2.43 Suponga fuentes de potencia reguladas de ± 15 V, para diseñar un AI programable con dos modos de operación: en el primero, la ganancia es de 100 V/V y el voltaje de cc de salida es de 0 V; en el segundo modo, la ganancia es de 200 V/V y el voltaje de cc de salida es -5 V.
- 2.44 a) Obtenga la ecuación 2.42. b) En el AI de salida de corriente de la figura 2.33, especifique los componentes adecuados para una sensibilidad de 1 mA/V. c) Investigue el efecto de usar resistencias de 0.1%.
- 2.45 En el circuito de la figura 2.33, sea $R_1 = R_4 = R_5 = 10$ k Ω , $R_2 = 1$ k Ω y $R_3 = 9$ k Ω . Si se conecta una resistencia adicional R_G entre los nodos de entrada de los dos amps op inversores, encuentre la ganancia como función de R_G .
- 2.46 a) Diseñe un AI de salida de corriente cuya sensibilidad pueda variar de 1 mA/V a 100 mA/V, por medio de un pot de 100 k Ω . El circuito debe tener un cumplimiento de voltaje de al menos 5 V con suministros de ± 15 V, y debe tener una provisión para optimizar la CMRR por medio de una resistencia variable apropiada. b) Describa el procedimiento para calibrar la resistencia variable.
- 2.47 Diseñe un AI de corriente de entrada, salida de voltaje, con ganancia de 10 V/mA.

2.7 Amplificadores de puente transductor

- 2.48 Repita el ejemplo 2.12 con el empleo de la configuración de amp op único de la figura 2.38. Muestre el circuito final.
- 2.49 a) Obtenga las ecuaciones 2.52 y 2.53. b) Obtenga la ecuación 2.55.
- 2.50 Suponga que en la figura 2.39 $V_{REF} = 2.5$ V, y especifique los valores adecuados de los componentes para una sensibilidad de salida de 0.1 V/ $^{\circ}$ C con un Pt RTD.
- 2.51 a) Suponga que en la figura 2.40 $V_{REF} = 15$ V, y especifique valores adecuados de los componentes para una sensibilidad de salida de 0.1 V/ $^{\circ}$ C con un Pt RTD. b) Suponga las mismas tolerancias que en el ejemplo 2.13, haga provisiones para la calibración del puente.
- 2.52 Demuestre que el circuito de puente linealizado de la figura P2.52 hace que $v_O = -RV_{REF}\delta / (R_1 + R)$. Mencione una desventaja de este circuito.
- 2.53 Con el uso del circuito de la figura P2.52, con $V_{REF} = 2.5$ V y una etapa de ganancia adicional, diseñe un circuito amplificador RTD con sensibilidad de 0.1 V/ $^{\circ}$ C. El circuito va a tener provisiones para la calibración del puente. Describa el procedimiento de calibración.

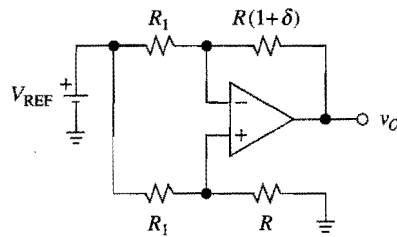


FIGURA P2.52.

2.54 Demuestre que el circuito de puente linealizado¹¹ de la figura P2.54 (Pat. US 4,229,692) hace que $v_O = R_2 V_{REF} \delta / R_1$. Analice cómo podrían tomarse provisiones para calibrar el circuito.

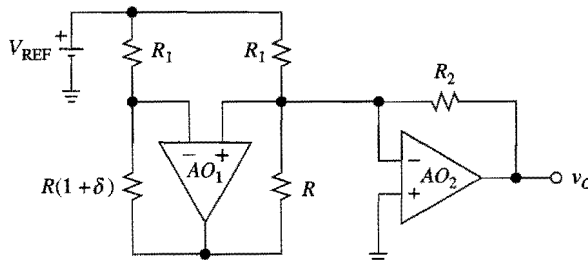


FIGURA P2.54.

REFERENCIAS

1. "Silicon Photovoltaic Detectors and Detector/Amplifier Combinations", Application Note D3011C-8, EG&G Electro-Optics, Salem, MA, 1984.
2. J. Steele y T. Green, "Tame Those Vesatile Current-Source Circuits", *Electronic Design*, 15 de octubre de 1992, pp. 61-72.
3. J. Graeme, "Manipulate Current Signals with Op Amps", *EDN*, 8 de agosto de 1985, pp. 147-158.
4. R. M. Stitt, "Monolithic Difference Amp Eases the Design of a Variety of Circuits", *EDN*, 20 de marzo de 1986, pp. 181-188.
5. J.R. Riskin, "A User's Guide to IC Instrumentation Amplifiers", Application Note AN-244, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
6. J. Williams, "Applications for a Switched-Capacitor Instrumentation Building Block", Application Note AN-3, *Linear Applications Handbook*, vol. 1, Linear Technology, Milpitas, CA, 1990.
7. "Instrumentation Amplifiers: Versatile Differential Input Gain Blocks", Application Note AN-75, *Burr-Brown Handbook of Linear IC Applications*, Burr-Brown, Tucson, AZ, 1987.
8. J. Graeme, "Bootstrapped Amp Makes Current Source", *EDN*, 21 de enero de 1991, pp. 152-154.
9. Analog Devices Engineering Staff, *Practical Design Techniques for Sensor Signal Conditioning*, Analog Devices, Norwood, MA, 1999.
10. "Practical Temperature Measurements", Application Note 290, Hewlett-Packard, Palo Alto, CA, 1980.
11. J. Graeme, "Tame Transducer Bridge Errors with Op Amp Feedback Control", *EDN*, 26 de mayo de 1982, pp. 173-176.

FILTROS ACTIVOS: PARTE I

- 3.1 La función de transferencia
- 3.2 Filtros activos de primer orden
- 3.3 Aplicaciones de los filtros de audio
- 3.4 Respuestas estándar de segundo orden
- 3.5 Filtros *KRC*
- 3.6 Filtros de retroalimentación múltiple
- 3.7 Filtros de variable de estado y bicuadráticos (*bicuaad*)
- 3.8 Sensibilidad
- Problemas
- Referencias

Un filtro es un circuito que procesa señales sobre una base que depende de la frecuencia. La manera en que su comportamiento varía con la frecuencia se llama *respuesta a la frecuencia* y se expresa en términos de la *función de transferencia* $H(j\omega)$, donde $\omega = 2\pi f$ es la *frecuencia angular*, en radianes por segundo (rad/s), y j es la *unidad imaginaria* ($j^2 = -1$). Esta respuesta se conoce mejor como la *magnitud* de la respuesta $|H(j\omega)|$, y la respuesta de *fase* $\angle H(j\omega)$, que dan, respectivamente, la *ganancia* y *cambio de fase* que experimenta una señal de ca que pasa a través del filtro.

Respuestas a la frecuencia comunes

Sobre la base de la magnitud de la respuesta, los filtros se clasifican como *pasa bajas*, *pasa altas*, *pasa banda* y *rechaza banda* (o *notch*). Una quinta categoría son los filtros *pasa todo*, que procesan la fase pero dejan constante la magnitud. En relación con la figura 3.1, estas respuestas se definen en forma ideal como sigue.

La respuesta pasa bajas se caracteriza por una frecuencia ω_c , que se llama la *frecuencia de corte*, tal que $|H| = 1$ para $\omega < \omega_c$ y $|H| = 0$ para $\omega > \omega_c$, lo que indica que las señales de entrada con frecuencia menor que ω_c pasan a través del filtro sin cambiar su amplitud, mientras que las señales con $\omega > \omega_c$ sufren atenuación total. Una aplicación común de los filtros pasa bajas es la remoción de una señal de ruido de alta frecuencia.

La respuesta pasa altas es complementaria a la pasa bajas. Las señales con frecuencia mayor que la de corte ω_c emergen del filtro sin atenuación, y las señales con $\omega < \omega_c$ resultan completamente bloqueadas.

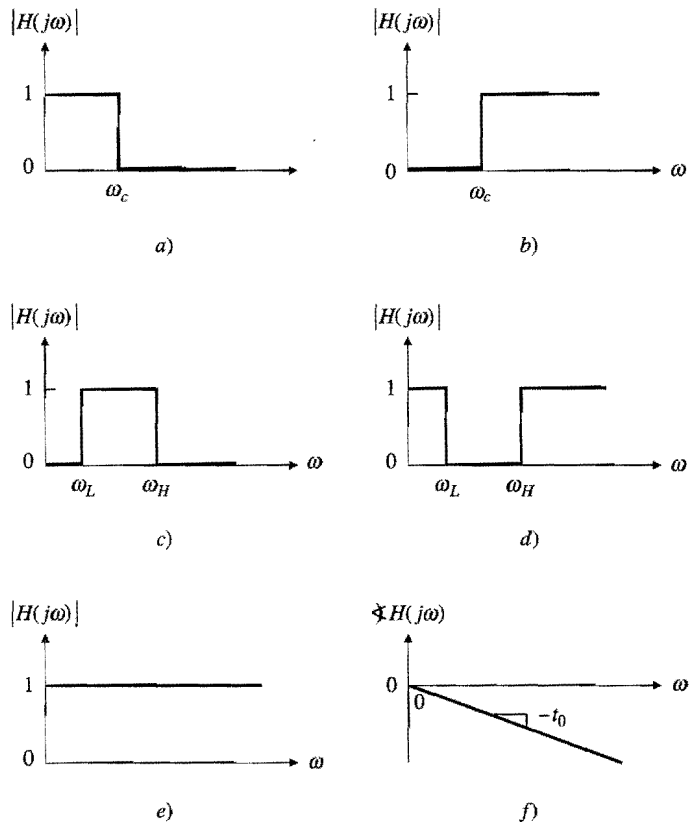


FIGURA 3.1.

Respuestas ideales de filtros: a) pasa bajas, b) pasa altas, c) pasa banda, d) rechazo de banda y e), f) pasa todo.

La respuesta pasa banda se caracteriza por una *banda de frecuencia* $\omega_L < \omega < \omega_H$, que se llama *banda de paso*, tal que las señales de entrada dentro de esta banda emergen sin atenuación, mientras que las señales con $\omega < \omega_L$ o $\omega > \omega_H$ se rechazan. Un filtro conocido es el circuito de sintonía de un radio, que permite al usuario seleccionar una estación en particular y bloquear todas las demás.

La respuesta rechaza banda es complementaria a la respuesta pasa banda porque bloquea los componentes de la frecuencia dentro de la *banda de rechazo* $\omega_L < \omega < \omega_H$, al tiempo que pasan todas las demás. Cuando la banda de rechazo es suficientemente estrecha, la respuesta se llama *notch*. Una aplicación de los filtros notch es la eliminación de la frecuencia de la línea de 60 Hz en los equipos médicos.

La respuesta pasa todo se caracteriza porque $|H| = 1$ sin importar la frecuencia, y $\angle H = -t_0\omega$, donde t_0 es una constante de proporcionalidad adecuada, expresada en segundos. Este filtro pasa una señal de ca sin afectar su amplitud, pero la retrasa en proporción a su frecuencia ω . Por razones obvias, los filtros pasa todo también se llaman *filtros de retraso*. Algunos ejemplos de filtros pasa todo son los ecualizadores de retraso y redes de cambio de fase de 90° de banda ancha.

La figura 3.2 ilustra los efectos de los primeros cuatro tipos de filtro ideales que usan el voltaje de entrada

$$v_I(t) = 0.8 \sin \omega_0 t + 0.5 \sin 4\omega_0 t + 0.2 \sin 16\omega_0 t \text{ V}$$

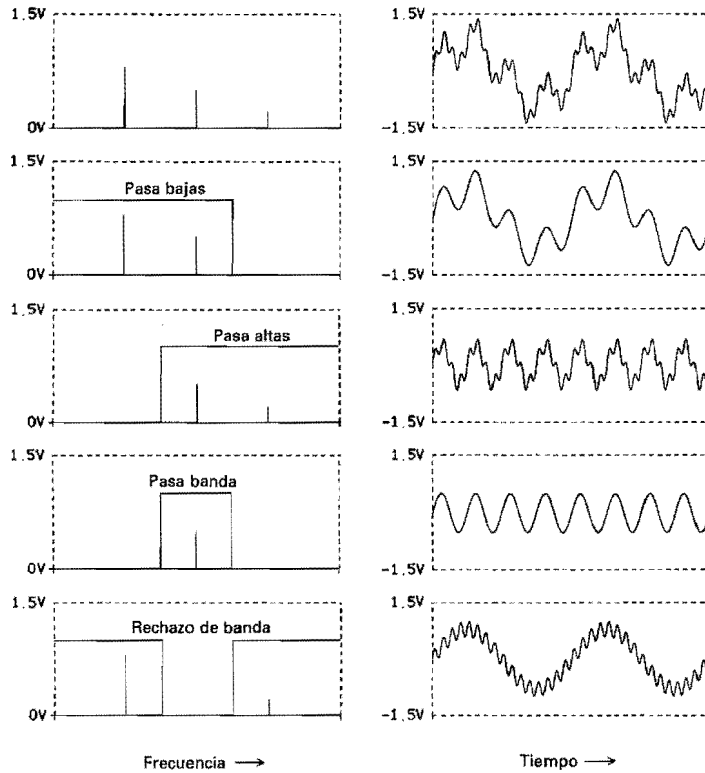


FIGURA 3.2.
Efecto del filtrado en el dominio de la frecuencia (izquierda) y en el del tiempo (derecha).

como un ejemplo. A la izquierda se encuentran los espectros que se observan con un analizador de espectro; a la derecha están las formas de la onda que se observan con un osciloscopio. El espectro y la forma de onda en la parte superior pertenecen a la señal de entrada, y las de la inferior a las salidas pasa bajas, pasa altas, pasa banda y rechaza banda, respectivamente. Por ejemplo, si se envía $v_I(t)$ a través de un filtro pasa bajas con ω_c en algún lugar entre $4\omega_0$ y $16\omega_0$, los primeros dos componentes se multiplican por 1 y así pasan, pero el tercer componente se multiplica por 0 y entonces se bloquea: el resultado es $v_O(t) = 0.8 \sin \omega_0 t + 0.5 \sin 4\omega_0 t$ V.

Conforme avancemos, se verá que los filtros prácticos proporcionan sólo aproximaciones a las magnitudes ideales que se muestran en la figura y también que afectan la fase.

Filtros activos

La teoría de los filtros es una disciplina vasta, y se encuentra plasmada en cierto número de libros de texto consagrados a ella en especial.¹⁻⁴ Los filtros pueden construirse exclusivamente a partir de resistores, inductores y capacitores (filtros *RLC*), los cuales son componentes pasivos. Sin embargo, después de la emergencia del concepto de retroalimentación, fue notorio que al incorporar un amplificador en un circuito de filtrado era posible obtener cualquier respuesta, pero sin el uso de inductores. Ésta es una gran ventaja porque los

inductores son los menos ideales de los elementos básicos de los circuitos, y también son estorbosos, pesados y caros, además, no llevan en sí mismos a la producción en masa del tipo de los CI.

El cómo los amplificadores logran desplazar a los inductores es una pregunta intrigante que se ha de responder. En este momento, para entenderlo en forma intuitiva, hay que notar que un amplificador puede tomar energía de sus suministros de potencia e inyectarla a los circuitos vecinos para tener pérdidas en los resistores. Los inductores y capacitores son elementos no disipativos que pueden almacenar energía durante parte de un ciclo, y liberarla durante el resto del ciclo. Un amplificador, respaldado por su propio suministro de potencia, puede hacer lo mismo y más porque, a diferencia de los inductores y capacitores, se puede hacer que libere más energía de la que en realidad absorbe por medio de los resistores. Se dice que, debido a esto, los amplificadores son elementos activos y los filtros que incorporan amplificadores se llaman *filtros activos*. Estos filtros proporcionan una de las áreas más fértiles de aplicación de los amps op.

Un filtro activo funcionará en forma adecuada sólo en el grado en que lo haga el amp op. La limitante más seria de los amps op es la ganancia de lazo abierto que varía con la frecuencia, tema que se desarrolla con amplitud en el capítulo 6. Por lo general, esta limitación restringe las aplicaciones de los filtros activos por debajo del rango de los megahertz. Esto incluye los rangos de audio e instrumentación, en los que los amps op encuentran su aplicación más amplia y en la que los inductores serían demasiado estorbosos para competir con la miniaturización que ofrecen los CIs. Más allá del alcance de frecuencia de los amps op, los inductores tienen de nuevo la ventaja, por lo que los filtros de frecuencia alta aún se realizan con componentes pasivos *RLC*. En estos filtros, los tamaños y pesos de los inductores son más manejables conforme decrecen los valores de la inductancia y la capacitancia de acuerdo con el rango de la frecuencia de operación.

En el presente capítulo, primero se estudian los filtros activos de primero y segundo orden. En el capítulo 4 se cubren los filtros de órdenes más elevados, junto con los filtros de capacitores conmutados.

3.1 LA FUNCIÓN DE TRANSFERENCIA

Los filtros se realizan con dispositivos que tienen características que dependen de la frecuencia, como los capacitores e inductores. Cuando se sujetan a señales de ca, estos elementos se oponen al flujo de corriente de una manera que depende de la frecuencia, y también introducen un cambio de fase de 90° entre el voltaje y la corriente. Para tomar en cuenta este comportamiento, se usan las *impedancias complejas* $Z_L = sL$ y $Z_C = 1/sC$, donde $s = \sigma + j\omega$ es la *frecuencia compleja*, en nepers complejos por segundo (Np/s complejos). Aquí, σ es la *frecuencia neperiana*, en nepers por segundo (Np/s) y ω es la *frecuencia angular*, en radianes por segundo (rad/s).

El comportamiento de un circuito se caracteriza únicamente por su función de transferencia $H(s)$. Para encontrar esta función, primero se obtiene una expresión para la salida X_o en términos de la entrada X_i (X_o y X_i pueden ser voltajes o corrientes) con el uso de herramientas conocidas tales como la ley de Ohm $V = Z(s)I$, KVL, KCL, las fórmulas divisoras del voltaje y la corriente, y el principio de superposición. Entonces, se resuelve para la razón

$$H(s) = \frac{X_o}{X_i} \quad (3.1)$$

Una vez que se conoce $H(s)$, puede encontrarse la respuesta $x_o(t)$ para una entrada $x_i(t)$ dada como

$$x_o(t) = \mathcal{L}^{-1}\{H(s)X_i(s)\} \quad (3.2)$$

donde \mathcal{L}^{-1} denota la transformada inversa de Laplace, y $X_i(s)$ es la transformada de Laplace de $x_i(t)$.

Las funciones de transferencia resultan ser *funciones racionales* de s ,

$$H(s) = \frac{N(s)}{D(s)} = \frac{a_m s^m + a_{m-1} s^{m-1} + \dots + a_1 s + a_0}{b_n s^n + b_{n-1} s^{n-1} + \dots + b_1 s + b_0} \quad (3.3)$$

donde $N(s)$ y $D(s)$ son polinomios apropiados en s con coeficientes reales y de grados m y n . El grado del denominador determina el *orden* del filtro (primer orden, segundo orden, etc.). Las raíces de las ecuaciones $N(s) = 0$ y $D(s) = 0$ se llaman, respectivamente, los *ceros* y los *polos* de $H(s)$, y se denotan como z_1, z_2, \dots, z_m , y p_1, p_2, \dots, p_n . Al factorizar $N(s)$ y $D(s)$ en términos de sus raíces respectivas, se puede escribir

$$H(s) = H_0 \frac{(s - z_1)(s - z_2) \cdots (s - z_m)}{(s - p_1)(s - p_2) \cdots (s - p_n)} \quad (3.4)$$

donde a $H_0 = a_m/b_n$ se le llama *factor de escala*. $H(s)$ solo se determina una vez que se conocen H_0 y sus ceros y polos. Las raíces también se denominan como *frecuencias críticas* o *características* porque sólo dependen del circuito, es decir, de sus elementos y la manera en que se interconectan, en forma independiente de sus señales o de la energía almacenada en sus elementos reactivos. De hecho, es frecuente que las especificaciones esenciales de un circuito se den en términos de las raíces.

Las raíces pueden ser reales o complejas. Cuando las soluciones o los polos son complejos, ocurren en pares conjugados. Por ejemplo, si $p_k = \sigma_k + j\omega_k$ es un polo, entonces $p_k^* = \sigma_k - j\omega_k$ también es un polo. Las raíces se visualizan convenientemente como puntos en el *plano complejo* o *plano s* : σ_k se grafica en el eje horizontal o *real*, que se calibra en nepers por segundo (Np/s); ω_k se grafica en el eje vertical o *imaginario*, que se calibra en radianes por segundo (rad/s). En estas gráficas, un cero se representa como "o" y un polo como "x". Con sólo ver el patrón de polos y ceros de un circuito, un diseñador puede predecir características importantes, tales como la estabilidad y la respuesta a la frecuencia. Debido a que estas características surgirán conforme avancemos, es deseable darles un repaso definitivo.

EJEMPLO 3.1. Construya la gráfica de polos y ceros del circuito que se muestra en la figura 3.3a.

Solución. Con el uso de la fórmula divisora del voltaje, $V_o = [R/(sL + 1/sC + R)]V_i$. Se reacomoda y queda,

$$H(s) = \frac{V_o}{V_i} = \frac{RCs}{LCs^2 + RCs + 1} = \frac{R}{L} \times \frac{s}{s^2 + (R/L)s + 1/LC}$$

Al sustituir los valores dados de los componentes y factorizarlos,

$$H(s) = 2 \times 10^3 \times \frac{s}{[s - (-1 + j2)10^3] \times [s - (-1 - j2)10^3]}$$

Esta función tiene $H_0 = 2 \times 10^3$ V/V, un cero en el origen y un par de polos conjugados en $\pm j2$ kNp/s complejos. Su gráfica de polos y ceros se muestra en la figura 3.3b.

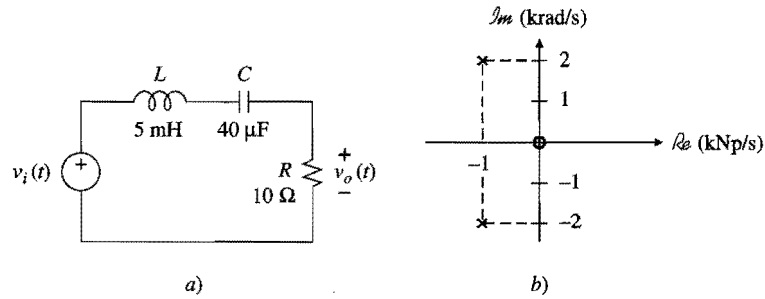


FIGURA 3.3.
Circuito del ejemplo 3.1 y su gráfica polo-cero.

$H(s)$ y la estabilidad

Se dice que un circuito es estable si produce una salida acotada en respuesta a cualquier entrada acotada. Una manera de establecer si un circuito es estable o no es inyectar energía en uno o más de sus elementos reactivos y luego observar cómo se comporta el circuito, en ausencia de cualesquiera fuentes aplicadas. En este caso, la respuesta del circuito se llama *respuesta sin fuente* o *natural*. Un método conveniente de introducir energía es aplicar una entrada impulsiva, cuya transformada de Laplace sea unitaria. Con la ecuación 3.2, la respuesta respectiva, o respuesta al impulso, es $h(t) = \mathcal{L}^{-1}\{H(s)\}$. Esta respuesta es interesante y está determinada por los polos. Se identifican dos casos representativos:

1. $H(s)$ tiene un polo real $s = \sigma_k \pm j0 = \sigma_k$. Con el uso de técnicas bien conocidas de la transformada de Laplace,⁵ puede demostrarse que $H(s)$ contiene el término $A_k/(s - \sigma_k)$, donde A_k se llama el *residuo* de $H(s)$ en ese polo, y se calcula con $A_k = (s - \sigma_k)H(s)|_{s=\sigma_k}$. Con las tablas de transformadas de Laplace se encuentra que

$$\mathcal{L}^{-1}\left\{\frac{A_k}{s - \sigma_k}\right\} = A_k e^{\sigma_k t} u(t) \quad (3.5)$$

donde $u(t)$ es la función escalón unitaria ($u = 0$ para $t < 0$, $u = 1$ para $t > 0$). Un polo real contribuye con un componente exponencial a la respuesta $x_o(t)$, y este componente decae si $\sigma_k < 0$, permanece constante si $\sigma_k = 0$, y diverge si $\sigma_k > 0$.

2. $H(s)$ tiene un par de polos complejos en $s = \sigma_k \pm j\omega_k$. En este caso, $H(s)$ contiene el término complejo $A_k/[s - (\sigma_k + j\omega_k)]$, así como su conjugado, y el residuo se encuentra como $A_k = [s - (\sigma_k + j\omega_k)]H(s)|_{s=\sigma_k + j\omega_k}$. La transformada inversa de Laplace de su combinación es

$$\mathcal{L}^{-1}\left\{\frac{A_k}{s - (\sigma_k + j\omega_k)} + \frac{A_k^*}{s - (\sigma_k - j\omega_k)}\right\} = 2|A_k|e^{\sigma_k t} u(t) \cos(\omega_k t + \angle A_k) \quad (3.6)$$

Esta componente representa una senoidal atenuada si $\sigma_k < 0$, una senoidal de amplitud constante o sostenida, si $\sigma_k = 0$, y una senoidal creciente si $\sigma_k > 0$.

Es evidente que para que un circuito sea estable, *todos los polos deben quedar en la mitad izquierda del plano s (LHP)*, donde $\sigma < 0$. Los circuitos RLC pasivos, tales como el

del ejemplo 3.1, cumplen esta restricción y por ello son estables. Sin embargo, si un circuito contiene fuentes dependientes tales como amps op, sus polos pueden brincar a la mitad derecha del plano y llevar a la inestabilidad. Su salida crecerá hasta que se alcancen los límites de saturación del amp op. Si el circuito tiene un par de polos complejos, el resultado de esto es una oscilación sostenida. En general, la inestabilidad es indeseable, por lo que en el capítulo 8 se estudian técnicas de estabilización. No obstante, existen situaciones en que se aprovecha la inestabilidad a propósito. Un ejemplo común es el diseño de osciladores de onda senoidal, lo cual se verá en el capítulo 10.

EJEMPLO 3.2. Encuentre la respuesta al impulso del circuito del ejemplo 3.1.

Solución. Se tiene que $A_1 = [s - (-1 + j2)10^3]H(s)|_{s=(-1+j2)10^3} = 1000 + j500 = 500\sqrt{5} / 26.57^\circ$. Por lo que $v_o(t) = 10^3 \sqrt{5} e^{-10^3 t} u(t) \cos(2 \times 10^3 t + 26.57^\circ)$ V.

$H(s)$ y la respuesta a la frecuencia

En el estudio de los filtros, es de interés la respuesta a una entrada de ca del tipo

$$x_i(t) = X_{im} \cos(\omega t + \theta_i)$$

donde X_{im} es la amplitud, ω es la frecuencia angular y θ_i el ángulo de fase. En general, la respuesta completa $x_o(t)$ de la ecuación 3.2 consiste en dos componentes,⁵ que son uno *transitorio* que funcionalmente es similar a la respuesta natural, y otro de *estado estable* que tiene la misma frecuencia que la entrada, pero diferente amplitud y fase. Si todos los polos están en el semiplano izquierdo (LHP, por sus siglas en inglés), el componente transitorio se desactivará, y sólo quedará el de estado estable,

$$x_o(t) = X_{om} \cos(\omega t + \theta_o)$$

Esto se ilustra en la figura 3.4. Como centramos nuestra atención tan sólo en este componente, nos preguntamos si pueden simplificarse las matemáticas, evitando el enfoque general de Laplace de la ecuación 3.2. Dicha simplificación sí es posible, y únicamente requiere

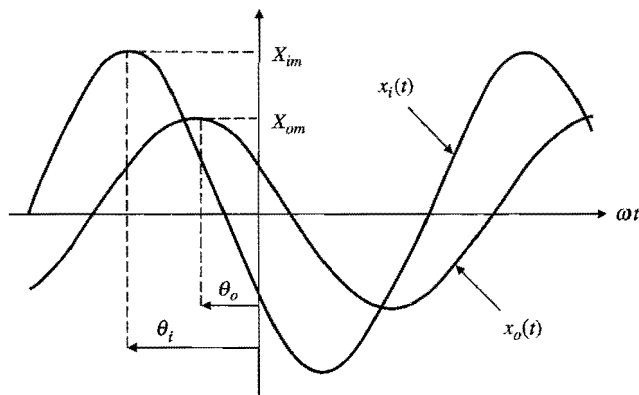


FIGURA 3.4.
En general, un filtro afecta tanto la amplitud como la fase.

el cálculo de $H(s)$ en el eje imaginario. Esto se logra haciendo que $s \rightarrow j\omega$ (o que $s \rightarrow j2\pi f$, si se trabajó con la frecuencia cíclica f , en hertz). Después, se calculan los parámetros de salida con

$$X_{om} = |H(j\omega)| \times X_{im} \quad (3.7a)$$

$$\theta_o = \sphericalangle H(j\omega) + \theta_i \quad (3.7b)$$

Durante la manipulación de números complejos, será frecuente que se usen las propiedades importantes que siguen. Sea

$$H = |H| \sphericalangle H = H_r + jH_i \quad (3.8)$$

donde $|H|$ es el *módulo* o *magnitud de H*, $\sphericalangle H$ es su *argumento* o *ángulo de fase*, y H_r y H_i son las partes *real* e *imaginaria*. Entonces

$$|H| = \sqrt{H_r^2 + H_i^2} \quad (3.9a)$$

$$\sphericalangle H = \tan^{-1}(H_i / H_r) \quad \text{si } H_r > 0 \quad (3.9b)$$

$$\sphericalangle H = 180^\circ - \tan^{-1}(H_i / H_r) \quad \text{si } H_r < 0 \quad (3.9c)$$

$$|H_1 \times H_2| = |H_1| \times |H_2| \quad (3.10a)$$

$$\sphericalangle(H_1 \times H_2) = \sphericalangle H_1 + \sphericalangle H_2 \quad (3.10b)$$

$$|H_1 / H_2| = |H_1| / |H_2| \quad (3.11a)$$

$$\sphericalangle(H_1 / H_2) = \sphericalangle H_1 - \sphericalangle H_2 \quad (3.11b)$$

EJEMPLO 3.3. Encuentre la respuesta de estado estable del circuito del ejemplo 3.1 a la señal $v_i(t) = 10 \cos(10^3 t + 45^\circ)$ V.

Solución. Sea $s \rightarrow j10^3$ rad/s en el ejemplo 3.1. Se obtiene $H(j10^3) = j1/(2 + j1) = (1/\sqrt{5}) \sphericalangle 63.43^\circ$ V/V. Así $V_{om} = 10/\sqrt{5}$ V, $\theta_o = 63.43^\circ + 45^\circ = 108.43^\circ$ y $v_o(t) = \sqrt{20} \cos(10^3 t + 108.43^\circ)$ V.

Hay varios puntos de vista que pueden adoptarse al respecto de $H(j\omega)$. Presentados con el diagrama de circuito de un filtro, quizá se desea encontrar $H(s)$ en forma analítica, y después graficar $|H(j\omega)|$ y $\sphericalangle H(j\omega)$ frente a ω (o f) para tener una visión gráfica de la respuesta a la frecuencia. Estas gráficas, que se conocen como *gráficas de Bode*, pueden generarse a mano o por medio de PSpice.

A la inversa, dada $H(j\omega)$, podríamos querer que $j\omega \rightarrow s$ para encontrar sus raíces, y construir la gráfica polos-ceros.

En forma alternativa, podría conocerse $H(j\omega)$, ya sea en forma analítica o gráfica o en términos de las especificaciones de filtros, y pedirse el diseño de un circuito que realizara esta función. Las respuestas ideales de la figura 3.1, no se obtienen en la práctica, pero pueden aproximarse por medio de funciones racionales de s . El grado n de $D(s)$ determina el orden del filtro (primer orden, segundo, etc.). Por regla general, entre más grande sea n , más grande será la flexibilidad en la elección de los coeficientes del polinomio que se ajustan mejor a un perfil dado de respuesta en frecuencia. Sin embargo, la complejidad del circuito se incrementa con n , lo que indica un compromiso entre lo cerca del ideal que se desea estar y el precio que se está dispuesto a pagar por ello.

Otro punto de vista más es que se da un filtro en forma de caja negra y se pide encontrar $H(j\omega)$ en forma experimental. Con la ecuación 3.7, se ve que la magnitud y la fase son $|H(j\omega)| = X_{om}/X_{im}$ y $\angle H(j\omega) = \theta_o - \theta_i$. Para encontrar $H(j\omega)$ en forma experimental, se aplica una corriente de ca y se miden la amplitud y fase de la salida relativa a la entrada a frecuencias diferentes. Luego se grafican los datos medidos frente a la frecuencia, punto por punto, y se obtienen los perfiles experimentales de $|H(j\omega)|$ y $\angle H(j\omega)$. Si se desea, los datos pueden procesarse con algoritmos apropiados para ajustar curvas a fin de obtener una expresión analítica para $H(j\omega)$ en términos de sus frecuencias críticas. En el caso de señales de voltaje, las medidas se realizan con facilidad con un osciloscopio de traza dual. Para simplificar los cálculos, es conveniente hacer $V_{im} = 1$ V, y ajustar el disparador de modo que $\theta_i = 0$. Entonces, se tiene que $|H(j\omega)| = V_{om}$ y $\angle H(j\omega) = \theta_o$.

Gráficas de Bode

La magnitud y el rango de frecuencias de un filtro pueden ser muy amplias. Por ejemplo, en filtros de audio, es típico que el rango de la frecuencia vaya de 20 Hz a 20 kHz, lo que representa un rango de 1000:1. A fin de visualizar los detalles pequeños así como los mayores con el mismo grado de claridad, $|H|$ y $\angle H$ se grafican en escalas *logarítmica* y *semi-logarítmica*, respectivamente. Es decir, los intervalos de frecuencia se expresan en *múltiplos de diez* (... , 0.01, 0.1, 1, 10, 100,...) o de *ocho* (... , $\frac{1}{8}$, $\frac{1}{4}$, $\frac{1}{2}$, 1, 2, 4, 8, ...) y $|H|$ se expresa en *decibeles* (dB), así

$$|H|_{\text{dB}} = 20 \log_{10} |H| \quad (3.12)$$

Las de Bode son gráficas de decibeles y grados frente a décadas y octavas. Otra ventaja de estos gráficos es que con ellas se cumplen las propiedades siguientes:

$$|H_1 \times H_2|_{\text{dB}} = |H_1|_{\text{dB}} + |H_2|_{\text{dB}} \quad (3.13a)$$

$$|H_1 / H_2|_{\text{dB}} = |H_1|_{\text{dB}} - |H_2|_{\text{dB}} \quad (3.13b)$$

$$|1 / H_1|_{\text{dB}} = -|H_1|_{\text{dB}} \quad (3.13c)$$

Para hacer más rápida la obtención a mano de estas gráficas, con frecuencia conviene efectuar aproximaciones asintóticas. Para esto, son útiles las propiedades que siguen:

$$H \cong H_r \quad \text{si } |H_r| \gg |H_i| \quad (3.14a)$$

$$H \cong jH_i \quad \text{si } |H_i| \gg |H_r| \quad (3.14b)$$

El lector debe recordar las ecuaciones 3.13 y 3.14 porque se van a usar con mucha frecuencia.

3.2 FILTROS ACTIVOS DE PRIMER ORDEN

Los filtros activos más sencillos se obtienen a partir de configuraciones básicas de amp op, por medio de usar una capacitancia como uno de sus componentes externos. Como $Z_C = 1/sC = 1/j\omega C$, el resultado es una ganancia con la magnitud y la fase que dependen de la frecuencia. Conforme se estudien los filtros, es importante que el lector trate de asociar los

descubrimientos matemáticos con una visión física. Sobre esto, una de las herramientas más valiosas es la verificación asintótica, la cual se basa en las propiedades siguientes:

$$\lim_{\omega \rightarrow 0} Z_C = \infty \quad (3.15a)$$

$$\lim_{\omega \rightarrow \infty} Z_C = 0 \quad (3.15b)$$

Puesto en palabras, significa que a frecuencias bajas, una capacitancia tiende a comportarse como un circuito abierto en comparación con los elementos circundantes y, a frecuencias altas, tiende a comportarse como un corto circuito.

El diferenciador

En la configuración inversora de la figura 3.5a, se tiene que $V_o = (-R/Z_C)V_i = -RCsV_i$. Por una propiedad muy conocida de la transformada de Laplace, la multiplicación por s en el dominio de la frecuencia es equivalente a la diferenciación en el dominio del tiempo. Esto confirma la designación *diferenciador* para el circuito. Al resolver para la razón V_o/V_i queda

$$H(s) = -RCs \quad (3.16)$$

lo que indica un cero en el origen.

Si se hace que $s \rightarrow j\omega$ y se introduce un escalamiento en frecuencia

$$\omega_0 = \frac{1}{RC} \quad (3.17)$$

puede expresarse $H(j\omega)$ en la forma normalizada

$$H(j\omega) = -j\omega / \omega_0 = (\omega / \omega_0) \angle -90^\circ \quad (3.18)$$

Al considerar que $|H|_{dB} = 20 \log_{10}(\omega/\omega_0)$, la gráfica de $|H|_{dB}$ frente a $\log_{10}(\omega/\omega_0)$ es una línea recta del tipo $y = 20x$. Como se muestra en la figura 3.5b, su pendiente es 20 dB/dec, que indica que por cada diez unidades de incremento (o disminución) de la frecuencia, la magnitud aumenta (o disminuye) 20 dB. La ecuación 3.18 indica que el circuito introduce un retraso de fase de 90° , y amplifica en proporción a la frecuencia.

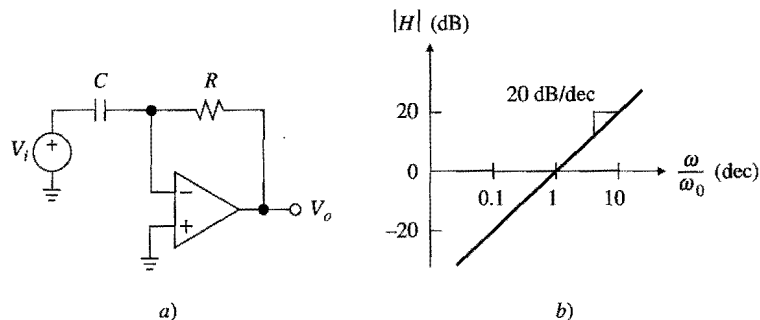


FIGURA 3.5.

El diferenciador y su gráfica de Bode de la magnitud.

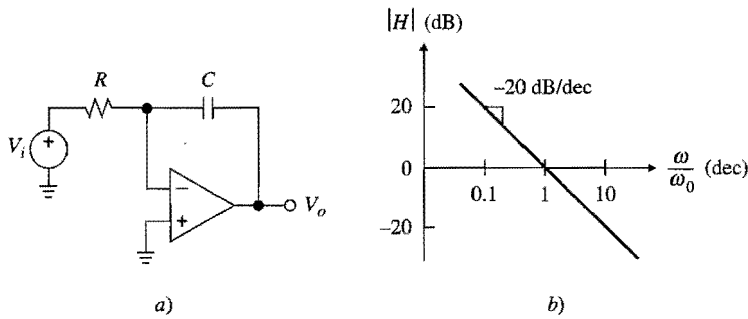


FIGURA 3.6.
El integrador y su gráfica de Bode de la magnitud.

Físicamente, se observa que a frecuencias bajas, donde $|Z_C| > R$, proporciona atenuación (decibeles negativos); en altas frecuencias, donde $|Z_C| < R$, proporciona magnificación (decibeles positivos); cuando $\omega = \omega_0$, donde $|Z_C| = R$, proporciona una ganancia unitaria (0 dB). En consecuencia, ω_0 se llama la *frecuencia de ganancia unitaria*.

Integradores

También llamado *integrador de Miller* debido a que el capacitor está en la trayectoria de retroalimentación, el circuito de la figura 3.6a da $V_o = (-Z_C/R)V_i = -(1/RCs)V_i$. El hecho de que la división entre s en el dominio de la frecuencia corresponda a la integración en el dominio del tiempo, confirma la designación *integrador*. Su función de transferencia es

$$H(s) = -\frac{1}{RCs} \quad (3.19)$$

tiene un polo en el origen. Si $s \rightarrow j\omega$, puede escribirse

$$H(j\omega) = -\frac{1}{j\omega / \omega_0} = \frac{1}{\omega / \omega_0} \angle +90^\circ \quad (3.20)$$

donde $\omega_0 = 1/RC$, como en la ecuación 3.17. Al observar que la función de transferencia es el recíproco del diferenciador, puede aplicarse la ecuación 3.13c y construir la gráfica de la magnitud del integrador sólo con reflejar la del diferenciador a través del eje de 0 dB. El resultado, como se aprecia en la figura 3.6b, es una línea recta con una pendiente de -20 dB/dec y con ω_0 como la *frecuencia de ganancia unitaria*. Más aún, el circuito introduce un adelanto de fase de 90° .

Debido a la ganancia alta en extremo a frecuencias bajas, donde $|Z_C| \gg R$, rara vez se usa un circuito integrador práctico solo, debido a que tiende a saturarse. Como se mencionó en el capítulo 1, por lo general se coloca un integrador dentro de un lazo de control diseñado para mantener al amp op dentro de la región lineal. Se verán ejemplos de lo anterior cuando se estudie la variable de estado y los filtros (*bicuadráticos*), en la sección 3.7, y los osciladores de onda senoidal en la sección 10.1.

Debido al signo negativo que aparece en la ecuación 3.19, también se dice que el integrador de Miller es un *integrador inversor*. El circuito de la figura 3.7, llamado *integrador*

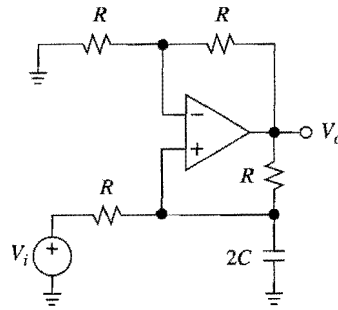


FIGURA 3.7.
Integrador no inversor o de Deboo.

de Deboo, en honor de su inventor, utiliza una bomba de corriente de Howland con una capacitancia como carga para alcanzar la integración no inversora. Como se sabe, la bomba fuerza una corriente $I = V_i/R$ dentro de la capacitancia, de lo que resulta un voltaje de entrada no inversor $V_p = (1/s2C)I = V_i/2sRC$. Después, el amp op amplifica este voltaje para dar $V_o = (1 + R/R)V_p = V_i/sRC$, por lo que

$$H(s) = \frac{1}{RCs} \quad (3.21)$$

La gráfica de la magnitud es la misma que la del integrador inversor. Sin embargo, el ángulo de fase ahora es -90° , en vez de $+90^\circ$.

Es ilustrativo investigar el circuito a partir del punto de vista más general de la figura 3.8a, en la que se identifican dos bloques: la malla RC que se aprecia en la parte inferior, y el resto del circuito que forma un convertidor de resistencia negativa. El convertidor proporciona una resistencia variable $-R(R/kR) = -R/k$, $k = 0$, por lo que la resistencia neta que se ve en C es $R \parallel (-R/k) = R/(1 - k)$, lo que indica el polo

$$p = -\frac{1-k}{RC} \quad (3.22)$$

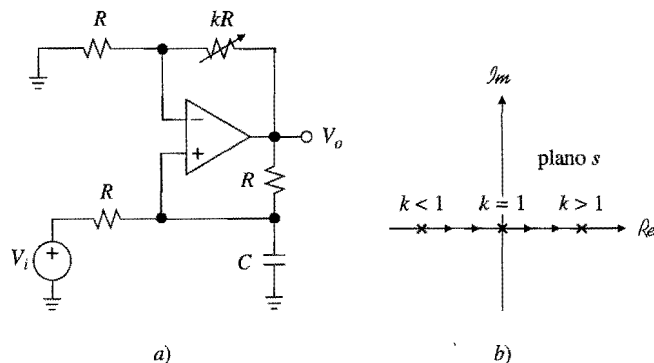


FIGURA 3.8.
La variación de k varía la ubicación del polo.

Entonces, la respuesta natural es

$$v_O(t) = v_O(0)e^{-t(1-k)/RC}u(t) \quad (3.23)$$

Se identifican tres casos importantes: *a)* Para $k < 1$, prevalece la resistencia positiva, lo que indica un polo negativo y una respuesta que decae exponencialmente. El decaimiento se debe a la disipación de la energía almacenada en la capacitancia por la resistencia neta. *b)* Para $k = 1$, la energía suministrada por la resistencia negativa balancea la energía disipada por la resistencia positiva, lo que conduce a una respuesta constante. La resistencia neta ahora es infinita, y el polo está exactamente en el origen. *c)* Para $k > 1$, la resistencia negativa suministra más energía que la que puede disipar la resistencia positiva, lo que ocasiona un comportamiento exponencial. La resistencia negativa prevalece, y ahora, el polo está en la mitad derecha del plano, y la respuesta diverge. La figura 3.8*b* muestra la ubicación de la raíz conforme k se incrementa.

Filtro pasa bajas con ganancia

La colocación de un resistor en paralelo con el capacitor de retroalimentación, como en la figura 3.9*a*, convierte al integrador en un filtro pasa bajas con ganancia. Si $1/Z_2 = 1/R_2 + 1/(1/sC) = (R_2Cs + 1)/R_2$ da $H(s) = -Z_2/R_1$, o bien

$$H(s) = -\frac{R_2}{R_1} \frac{1}{R_2Cs + 1} \quad (3.24)$$

lo que indica un polo real en $s = -1/R_2C$. Si $s \rightarrow j\omega$, $H(s)$ puede expresarse en la forma normalizada

$$H(j\omega) = H_0 \frac{1}{1 + j\omega/\omega_0} \quad (3.25a)$$

$$H_0 = -\frac{R_2}{R_1} \quad \omega_0 = \frac{1}{R_2C} \quad (3.25b)$$

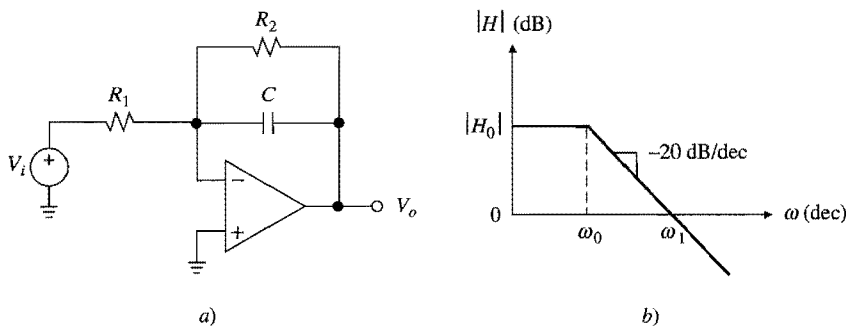


FIGURA 3.9.
Filtro pasa bajas con ganancia.

Físicamente, el circuito funciona del modo siguiente. A frecuencias suficientemente bajas, en las que $|Z_C| \gg R_2$, Z_C puede ignorarse en comparación con R_2 y así ver al circuito como un amplificador inversor con ganancia $H \cong -R_2/R_1 = H_0$. Por razones obvias, H_0 se llama la *ganancia de cc*. Como se muestra en la figura 3.9b, la asíntota de frecuencia baja de la gráfica de Bode de la magnitud, es una línea horizontal situada en $|H_0|_{\text{dB}}$.

En cambio, a frecuencias suficientemente altas, donde $|Z_C| \ll R_2$, R_2 puede ignorarse si se compara con Z_C , con lo que el circuito se observa como un integrador. Como se sabe, su asíntota de frecuencia alta es una línea con pendiente de -20 dB/dec que pasa por la frecuencia de ganancia unitaria $\omega_1 = 1/R_1C$. Como el comportamiento del circuito se parece al de un integrador sólo en un rango limitado de frecuencia, también se llama *integrador con pérdida*.

El límite entre el comportamiento de amplificador y el de integrador ocurre a la frecuencia que hace que $|Z_C| = R_2$ o $1/\omega C = R_2$. Es claro que ésta es la frecuencia ω_0 de la ecuación 3.25b. Para $\omega/\omega_0 = 1$, la ecuación 3.25a predice que $|H| = |H_0/(1+j1)| = |H_0|/\sqrt{2}$, o, en forma equivalente, $|H|_{\text{dB}} = |H_0|_{\text{dB}} - 3$ dB. Entonces, ω_0 se denomina la *frecuencia de -3 dB*.

El perfil de la magnitud indica que éste es un filtro pasa bajas con H_0 como ganancia de cc y con ω_0 como frecuencia de corte. Las señales con $\omega < \omega_0$ son pasadas con ganancia cercana a H_0 , pero las señales con $\omega > \omega_0$ se atenúan en forma progresiva o se cortan. Por cada década de incremento en ω , $|H|$ disminuye 20 dB. Es claro que se trata sólo de una aproximación burda al perfil ideal que aparece en la figura 3.1b.

EJEMPLO 3.4. a) En el circuito de la figura 3.9a, especifique los componentes apropiados para lograr una frecuencia de -3 dB de 1 kHz con una ganancia cc de 20 dB y una resistencia de entrada de por lo menos 10 k Ω . b) ¿Cuál es la frecuencia para la que la ganancia cae a 0 dB? ¿Cuál es la fase ahí?

Solución.

- a) Como 20 dB corresponden a $10^{20/20} = 10$ V/V, se necesita que $R_2 = 10 R_1$. Para garantizar que $R_i > 10$ k Ω , se intenta con $R_1 = 20$ k Ω . Entonces, $R_2 = 200$ k Ω , y $C = 1/\omega_0 R_2 = 1/(2\pi \times 10^3 \times 200 \times 10^3) = 0.796$ nF. Usar $C = 1$ nF, que es un valor del que se dispone con mayor facilidad. Después, se escalan las resistencias como $R_2 = 200 \times 0.796 = 158$ k Ω y $R_1 = 15.8$ k Ω , ambas de 1%.
- b) Al forzar que $|H| = 10/\sqrt{1^2 + (f/10^3)^2} = 1$, y resolver, se llega a que $f = 10^3 \sqrt{10^2 - 1} = 9.950$ kHz. Es más, $\angle H = 180^\circ - \tan^{-1} 9950/10^3 = 95.7^\circ$.

Filtro pasa altas con ganancia

Si en la figura 3.10a se coloca un capacitor en serie con el resistor de entrada, el diferenciador se convierte en un filtro pasa altas con ganancia. Si se hace $Z_1 = R_1 + 1/sC = (R_1Cs + 1)/sC$ y $H(s) = -R_2/Z_1$, queda

$$H(s) = -\frac{R_2}{R_1} \frac{R_1Cs}{R_1Cs + 1} \quad (3.26)$$

que indica un cero en el origen y un polo real en $s = -1/R_1C$. Si $s \rightarrow j\omega$, $H(s)$ puede expresarse en la forma normalizada

$$H(j\omega) = H_0 \frac{j\omega / \omega_0}{1 + j\omega / \omega_0} \quad (3.27a)$$

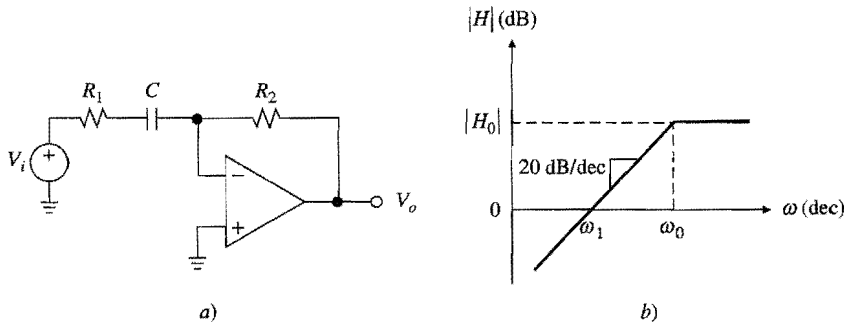


FIGURA 3.10.
Filtro pasa altas con ganancia.

$$H_0 = -\frac{R_2}{R_1} \quad \omega_0 = \frac{1}{R_1 C} \quad (3.27b)$$

donde H_0 se llama la *ganancia de alta frecuencia*, y ω_0 de nuevo es la frecuencia de -3 dB. Como se ve en la figura 3.10b, a la cual se invita al lector a justificarla en forma asintótica, el circuito es un filtro pasa altas.

Filtro pasa banda de banda ancha

Los últimos dos circuitos pueden unirse como en la figura 3.11a para obtener una respuesta *pasa banda*. Si $Z_1 = (R_1 C_1 s + 1)/C_1 s$ y $Z_2 = R_2/(R_2 C_2 s + 1)$, se obtiene que $H(s) = -Z_2/Z_1$, o bien

$$H(s) = -\frac{R_2}{R_1} \frac{R_1 C_1 s}{R_1 C_1 s + 1} \frac{1}{R_2 C_2 s + 1} \quad (3.28)$$

lo que indica un cero en el origen y dos polos en $-1/R_1 C_1$ y $-1/R_2 C_2$. Aunque este es un filtro de segundo orden, se ha elegido estudiarlo en este momento a fin de ilustrar el uso de bloques de construcción de órdenes menores para sintetizar filtros de orden mayor. Si $s \rightarrow j\omega$, se obtiene que

$$H(j\omega) = H_0 \frac{j\omega / \omega_L}{(1 + j\omega / \omega_L)(1 + j\omega / \omega_H)} \quad (3.29a)$$

$$H_0 = -\frac{R_2}{R_1} \quad \omega_L = \frac{1}{R_1 C_1} \quad \omega_H = \frac{1}{R_2 C_2} \quad (3.29b)$$

donde H_0 se denomina la *ganancia de frecuencia media*. El filtro es útil con $\omega_L \ll \omega_H$, en cuyo caso ω_L y ω_H se denominan las frecuencias de -3 dB *baja* y *alta*. Este circuito se usa especialmente en aplicaciones de audio, en las que se desea amplificar señales dentro del rango de audio mientras se bloquean las componentes de subaudio, tales como la cc, así como el ruido por encima del rango de audio.

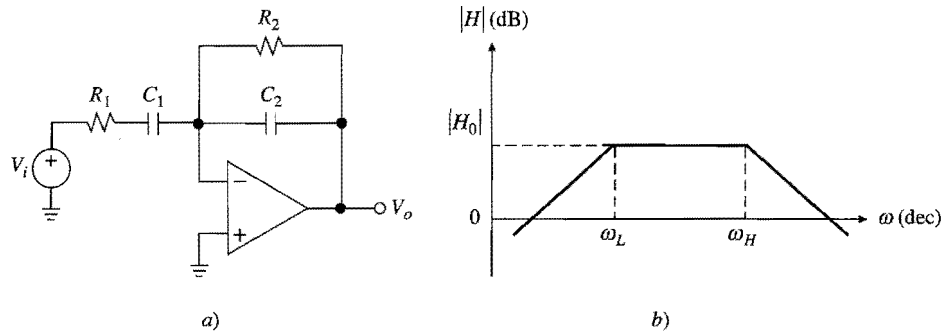


FIGURA 3.11.
Filtro pasa banda de banda ancha.

EJEMPLO 3.5. En el circuito de la figura 3.11a, especifique los valores apropiados para los componentes, para una respuesta pasa banda con ganancia de 20 dB por encima del rango de audio.

Solución. Para una ganancia de 20 dB se necesita que $R_2/R_1 = 10$. Se intenta con $R_1 = 10 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$. Luego, para $\omega_L = 2\pi \times 20 \text{ rad/s}$, se necesita que $C_1 = 1/(2\pi \times 20 \times 10 \times 10^3) = 0.7958 \mu\text{F}$. Se usa $1 \mu\text{F}$, y se reescalan las resistencias como $R_1 = 10^4 \times 0.7958 \cong 7.87 \text{ k}\Omega$ y $R_2 = 78.7 \text{ k}\Omega$. Para $\omega_H = 2\pi \times 20 \text{ krad/s}$, se usa $C_2 = 1/(2\pi \times 20 \times 10^3 \times 78.7 \times 10^3) \cong 100 \text{ pF}$.

Cambiadores de fase

En la figura 3.12a, el voltaje de entrada no inversora V_p se relaciona con V_i por medio de la función pasa bajas, $V_p = V_i/(RCs + 1)$. Es más, $V_o = -(R_2/R_1)V_i + (1 + R_2/R_1)V_p = 2V_p - V_i$. Al eliminarse V_p , queda

$$H(s) = \frac{-RCs + 1}{RCs + 1} \quad (3.30)$$

la cual indica un cero en $s = 1/RC$ y un polo en $s = -1/RC$. Si $s \rightarrow j\omega$, se obtiene

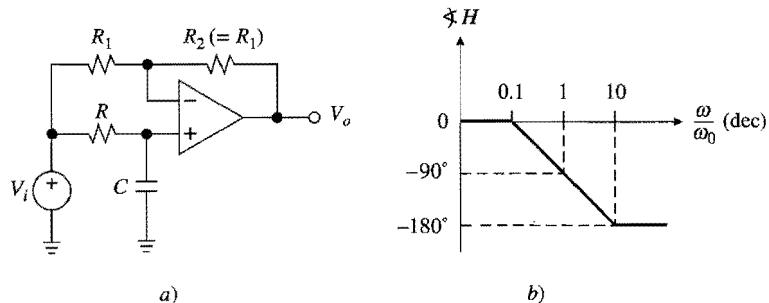


FIGURA 3.12.
Cambiador de fase.

$$H(j\omega) = \frac{1 - j\omega / \omega_0}{1 + j\omega / \omega_0} = 1 / \underline{-2 \tan^{-1}(\omega / \omega_0)} \quad (3.31)$$

con una ganancia de 1 V/V, este circuito pasa todas las señales sin alterar su amplitud. Sin embargo, como se aprecia en la figura 3.12b, introduce un atraso en la fase, el cual varía de 0° a -180° , con un valor de -90° en $\omega = \omega_0$. ¿Podría el lector justificar esto desde una perspectiva física?

3.3 APLICACIONES DE LOS FILTROS DE AUDIO

El procesamiento de señales de audio proporciona una multitud de usos para los filtros activos. Las funciones que se requieren en los sistemas de audio de alta calidad son preamplificadores ecualizados, tienen control activo del tono y ecualizadores gráficos.⁶ Los preamplificadores ecualizados se usan para compensar los niveles variables en los que se graban las diferentes partes del espectro de audio para su uso comercial. El control de tono y la ecualización gráfica se refieren a los ajustes de la respuesta que puede realizar el escucha a fin de compensar una respuesta no ideal de las bocinas, para adaptarse a la acústica del sitio, o sólo por gusto.

Preamplificador de micrófono

La función de un preamplificador de micrófono es proveer amplificación, así como ecualización de amplitud para la señal a partir de una pastilla de imán móvil o de bobina móvil. La respuesta debe satisfacer la curva estándar de la RIAA (Asociación de Industrias de América de la Grabación), que se muestra en la figura 3.13a.

Es usual que las ganancias de un preamplificador se especifiquen a 1 kHz. La cantidad requerida de ganancia típicamente es de 30 a 40 dB para pastillas de imanes móviles, y de 50 a 60 dB para ciertos tipos de bobinas móviles. Puesto que la curva de la RIAA está normalizada para una ganancia unitaria, la respuesta real del preamplificador se correrá hacia arriba en una cantidad igual a su ganancia.

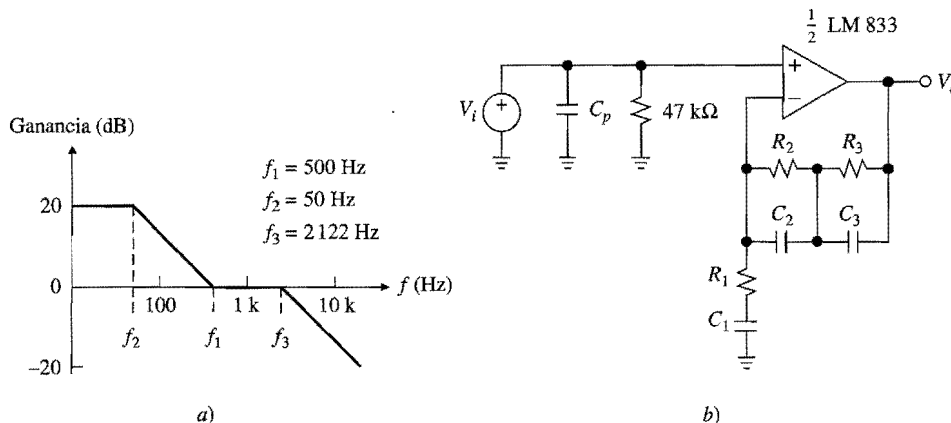


FIGURA 3.13. Curva de ecualización de reproducción RIAA y preamplificador de micrófono.

La figura 3.13b muestra una⁷ de varias topologías comúnmente usadas para aproximar la respuesta de la RIAA. La malla de entrada en paralelo proporciona impedancia de acoplamiento a la fuente, mientras que C_1 brinda un punto de corte de baja frecuencia (por lo general debajo de 20 Hz) para bloquear componentes de cc y de cualquier otra frecuencia de subaudio. Como $|Z_{C1}| \ll R_1$ en el rango de interés de la frecuencia, la función de transferencia puede encontrarse como $H \cong 1 + Z_f/R_1$, donde Z_f es la impedancia de la malla de retroalimentación. El resultado es (véase el problema 3.17)

$$H(jf) \cong 1 + \frac{R_2 + R_3}{R_1} \frac{1 + jf/f_1}{(1 + jf/f_2)(1 + jf/f_3)} \quad (3.32)$$

$$f_1 = \frac{1}{2\pi(R_2 \parallel R_3)(C_2 + C_3)} \quad f_2 = \frac{1}{2\pi R_2 C_2} \quad f_3 = \frac{1}{2\pi R_3 C_3} \quad (3.33)$$

El término unitario de la ecuación 3.32 puede ignorarse, toda vez que el circuito está configurado para una ganancia sustancialmente elevada, lo que indica que $H(jf)$ se aproxima a la curva estándar RIAA en el rango de audio.

EJEMPLO 3.6. Diseñe un amplificador que cumpla con las especificaciones RIAA, con ganancia de 40 dB.

Solución. La curva RIAA debe correrse hacia arriba en 40 dB, por lo que la ganancia por debajo de f_2 debe ser de $40 + 20 = 60 \text{ dB} = 10^3 \text{ V/V}$. Entonces, $(R_2 + R_3)/R_1 \cong 10^3$. Las expresiones para f_1 hasta f_3 producen tres ecuaciones con cuatro incógnitas. Se fija una, por ejemplo $C_2 = 10 \text{ nF}$. Entonces, la ecuación 3.33 da $R_2 = 1/(2\pi \times 50 \times 10 \times 10^{-9}) = 318 \text{ k}\Omega$ (use $316 \text{ k}\Omega$). También se tiene que $1/R_2 + 1/R_3 = 2\pi f_1(C_2 + C_3)$ y $1/R_3 = 2\pi f_3 C_3$. Al eliminarse $1/R_3$ queda $C_3 = 2.77 \text{ nF}$ (use 2.7 nF). Al sustituir queda $R_3 = 27.7 \text{ k}\Omega$ (use $28.0 \text{ k}\Omega$). Por último, $R_1 = (316 + 28)/10^3 = 344 \text{ }\Omega$ (use $340 \text{ }\Omega$) y $C_1 = 1/(2\pi \times 340 \times 20) = 23 \text{ }\mu\text{F}$ (use $33 \text{ }\mu\text{F}$). En resumen, $R_1 = 340 \text{ }\Omega$, $R_2 = 316 \text{ k}\Omega$, $R_3 = 28.0 \text{ k}\Omega$, $C_1 = 33 \text{ }\mu\text{F}$, $C_2 = 10 \text{ nF}$ y $C_3 = 2.7 \text{ nF}$.

Preamplificador de cinta

Un amplificador de cinta debe proporcionar ganancia, así como equalizaciones de amplitud y fase, para la señal que sale de una cabeza de grabación. La respuesta está gobernada por la curva estándar NAB (National Association of Broadcasters), que se muestra en la figura 3.14a. En la figura 3.14b se aprecia un circuito⁷ para aproximar esta respuesta. En tanto que $|Z_{C1}| \ll R_1$, se tiene que (véase el problema 3.18)

$$H(jf) \cong 1 + \frac{R_3}{R_1} \frac{1 + jf/f_1}{1 + jf/f_2} \quad (3.34)$$

$$f_1 = \frac{1}{2\pi R_2 C_2} \quad f_2 = \frac{1}{2\pi(R_2 + R_3)C_2} \quad (3.35)$$

Control activo de tono

La forma más común de control de tono es el control de los *bajos* y *altos*, lo que permite el ajuste independiente de la ganancia en las partes más bajas (bajos) y más altos (agudos) del rango de audio. La figura 3.15 muestra uno de los diversos circuitos de uso común e ilustra el efecto del control de tono sobre la respuesta de la frecuencia.

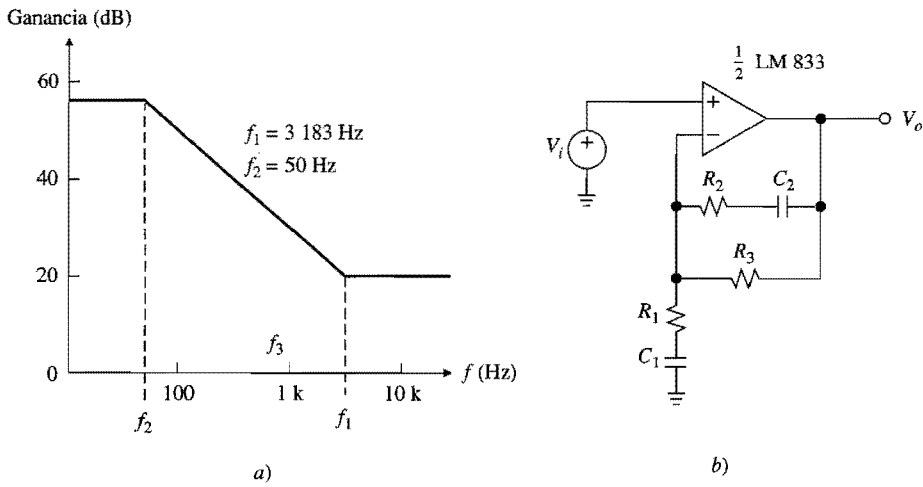


FIGURA 3.14.
Curva NAB de ecualización y preamplificador de cinta.

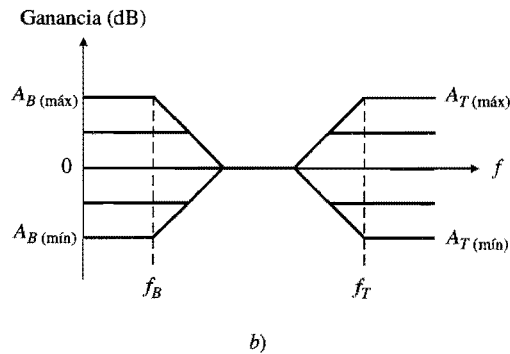
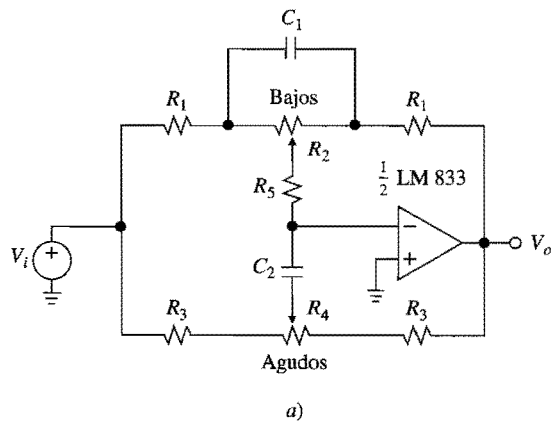


FIGURA 3.15.
Control de bajos y altos.

En el extremo bajo del rango de audio, o $f < f_B$, los capacitores actúan como circuitos abiertos, por lo que la única retroalimentación efectiva consiste en R_1 y R_2 . El amp op actúa como un amplificador inversor cuya magnitud de ganancia A_B es variable en el rango

$$\frac{R_1}{R_1 + R_2} \leq A_B \leq \frac{R_1 + R_2}{R_1} \quad (3.36a)$$

por medio del pot de bajos. El límite superior se refiere como *ganancia* máxima, el inferior como *corte* máximo. Por ejemplo, con $R_1 = 11 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$, dichos límites son $\pm 20 \text{ dB}$. Al colocar la perilla en medio se produce $A_B = 0 \text{ dB}$, o una respuesta *plana* de bajos.

Conforme se incrementa la frecuencia, C_1 sobrepasa en forma gradual el efecto de R_2 hasta que esta última se queda en corto eventualmente y no tiene ningún efecto sobre la respuesta. La frecuencia f_B para la que C_1 comienza a ser efectiva en el caso de ganancia máxima de bajos o corte, es aproximadamente

$$f_B = \frac{1}{2\pi R_2 C_1} \quad (3.36b)$$

Por encima de esta frecuencia, la respuesta se aproxima a una curva plana con pendiente de $\pm 6 \text{ dB/oct}$, en función de si el pot se fijó para corte o ganancia máximos.

En el extremo alto del rango de audio, o $f > f_T$, los capacitores actúan como corto circuitos, por lo que ahora la ganancia es controlada por el pot de altos (el pot de bajos no tiene efecto, ya que C_1 lo está poniendo en corto). Se puede demostrar que si se alcanza la condición $R_4 \gg (R_1 + R_3 + 2R_5)$, el rango de variabilidad de la ganancia de altos A_T es

$$\frac{R_3}{R_1 + R_3 + 2R_5} \leq A_T \leq \frac{R_1 + R_3 + 2R_5}{R_3} \quad (3.37a)$$

y la frecuencia f_T por debajo de la cual el control de altos cesa gradualmente de afectar la respuesta, es aproximadamente

$$f_T = \frac{1}{2\pi R_3 C_2} \quad (3.37b)$$

EJEMPLO 3.7. Diseñe un control de bajos y altos con $f_B = 30 \text{ Hz}$, $f_T = 10 \text{ kHz}$, y $\pm 20 \text{ dB}$ de ganancia y corte máximos en ambos extremos.

Solución. Como 20 dB corresponden a 10 V/V , se debe tener $(R_1 + R_2)/R_1 = 10$ y $(R_1 + R_3 + 2R_5)/R_3 = 10$. Sea R_2 un pot de $100 \text{ k}\Omega$, de modo que $R_1 = 11 \text{ k}\Omega$. En forma arbitraria se hace que $R_5 = R_1 = 11 \text{ k}\Omega$. Entonces, $R_3 = 3.67 \text{ k}\Omega$ (use $3.6 \text{ k}\Omega$). Para satisfacer la condición de que $R_4 \gg (R_1 + R_3 + 2R_5) \cong 37 \text{ k}\Omega$, sea R_4 un pot de $500 \text{ k}\Omega$. Entonces, $C_1 = 1/2\pi R_2 f_B = 53 \text{ nF}$ (use 51 nF), y $C_2 = 1/2\pi R_3 f_T = 4.4 \text{ nF}$ (use 5.1 nF). En resumen, $R_1 = 11 \text{ k}\Omega$, $R_2 = 100 \text{ k}\Omega$, $R_3 = 3.6 \text{ k}\Omega$, $R_4 = 500 \text{ k}\Omega$, $R_5 = 11 \text{ k}\Omega$, $C_1 = 51 \text{ nF}$ y $C_2 = 5.1 \text{ nF}$.

Ecuualizadores gráficos

La finalidad de un ecualizador gráfico es proporcionar control de ganancia y corte no sólo en los extremos de los bajos y altos, sino también dentro de las bandas de frecuencia intermedia. Los ecualizadores se realizan con arreglos de filtros de banda angosta, cuyas respuestas individuales se ajustan por medio de pots de deslizamiento vertical puestos lado a lado para dar una visualización gráfica de la respuesta ecualizada (de ahí el nombre).

La figura 3.16 muestra una caracterización familiar de una de las secciones de ecualizador. El circuito se diseña de modo que en una banda de frecuencia especificada, C_1

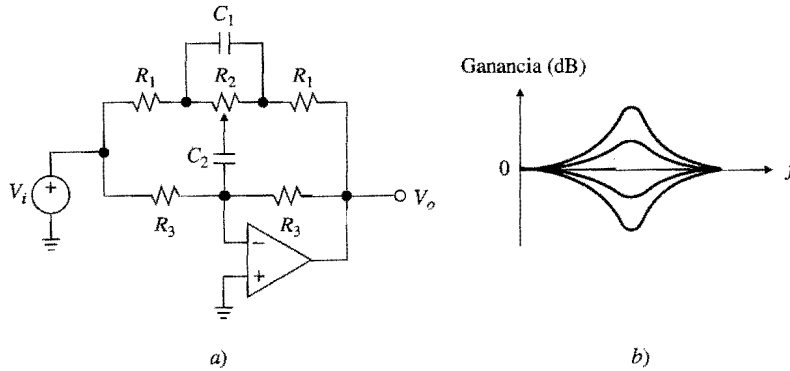


FIGURA 3.16.
Sección de un ecualizador gráfico.

actúa como circuito abierto, mientras que C_2 actúa como corto, con lo que se permite el control de ganancia o corte, en función de si la posición de la perilla está a la izquierda o a la derecha, respectivamente. Fuera de la banda, el circuito proporciona ganancia unitaria, sin que importe la posición de la perilla. Esto surge del hecho de que C_2 actúa como circuito abierto a frecuencias bajas, y C_1 actúa como corto a frecuencias altas. El resultado es una respuesta plana, pero con un pico o un valle en la banda especificada.

Esto puede demostrarse⁸ si se eligen los valores de los componentes de forma que

$$R_3 \gg R_1 \quad R_3 = 10R_2 \quad C_1 = 10C_2 \quad (3.38)$$

entonces, el centro de la banda es

$$f_0 = \frac{\sqrt{2 + R_2/R_1}}{20\pi R_2 C_2} \quad (3.39a)$$

y la magnitud de la ganancia A_0 a esta frecuencia, es variable en el rango

$$\frac{3R_1}{3R_1 + R_2} \leq A_0 \leq \frac{3R_1 + R_2}{3R_1} \quad (3.39b)$$

Un ecualizador de n bandas se realiza poniendo en paralelo n secciones y sumando las salidas individuales con la entrada en razón de $1:(n-1)$.⁸ Esto se realiza con un amplificador sumador ordinario, como en la figura 3.17. Las elecciones comunes para las resisten-

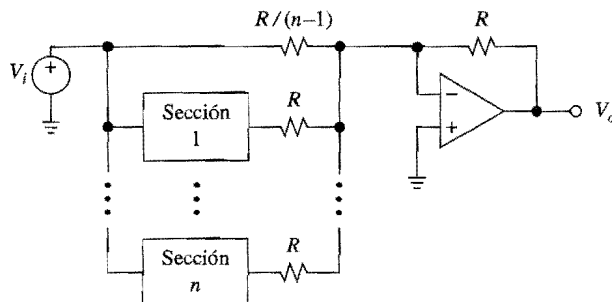


FIGURA 3.17.
Ecualizador gráfico con n bandas.

cias de cada sección, son $R_1 = 10 \text{ k}\Omega$, $R_2 = 100 \text{ k}\Omega$ y $R_3 = 1 \text{ M}\Omega$. Las capacitancias se calculan con las ecuaciones 3.38 y 3.39a. Un ecualizador que tiene una sección por cada octava del espectro de audio, con toda propiedad se llama *ecualizador de octavas*.

3.4 RESPUESTAS ESTÁNDAR DE SEGUNDO ORDEN

Los filtros de segundo orden son importantes por propio derecho, y también son bloques constituyentes de los filtros de orden superior, por lo que se investigarán en detalle sus respuestas antes de pasar a los circuitos reales.

Si se recuerdan las respuestas pasa bajas, pasa altas y pasa todo de la sección 3.2, se observa que tienen el mismo denominador $D(j\omega) = 1 + j\omega/\omega_0$, y el que determina el tipo de respuesta es el numerador $N(j\omega)$. Con $N(j\omega) = 1$ se obtiene la respuesta pasa bajas, con $N(j\omega) = j\omega/\omega_0$ la pasa altas, y con $N(j\omega) = 1 - j\omega/\omega_0 = D(j\omega)$, la pasa todo. Más aún, la presencia de un factor H_0 de escala no cambia el tipo de respuesta; solo sube o baja la magnitud de su gráfica, en función de si $|H_0| > 1$ o $|H_0| < 1$.

Para respuestas de segundo orden se cumplen consideraciones similares. Sin embargo, como ahora el grado del denominador es 2, se tiene un parámetro adicional del filtro, además de ω_0 . Todas las funciones de segundo orden pueden escribirse en la forma estándar

$$H(s) = \frac{N(s)}{(s/\omega_0)^2 + 2\zeta(s/\omega_0) + 1} \quad (3.40)$$

donde $N(s)$ es un polinomio en s de grado $m \leq 2$; ω_0 se llama la *frecuencia natural no amortiguada*, en radianes por segundo; y ζ (zeta) es un parámetro adimensional llamado *razón de amortiguamiento*. Esta función tiene dos polos, $p_{1,2} = (-\zeta \pm \sqrt{\zeta^2 - 1})\omega_0$, cuya localización en el plano s está controlada por ζ , como sigue:

1. Para $\zeta > 1$, los polos son reales y negativos. La respuesta natural consiste en dos polos que decaen en forma exponencial y se dice que están *sobreamortiguados*.
2. Para $0 < \zeta < 1$, los polos son complejos y conjugados, y pueden expresarse como

$$p_{1,2} = -\zeta\omega_0 \pm j\omega_0\sqrt{1-\zeta^2} \quad (3.41)$$

Estos polos quedan en la mitad izquierda del plano y la respuesta natural, que ahora se denomina *subamortiguada*, es la senoidal amortiguada $x_0(t) = 2|A|e^{-\zeta\omega_0 t} \cos(\omega_0\sqrt{1-\zeta^2}t + \phi_A)$, donde A es el residuo en el polo superior.

3. Para $\zeta < 0$, la ecuación 3.41 hace que $p_{1,2} = \pm j\omega_0$, lo que indica que los polos quedan a la derecha del eje imaginario. La respuesta es una senoidal sostenida o *no amortiguada*, con frecuencia ω_0 ; de ahí el nombre que recibe ω_0 .
4. Para $\zeta < 0$, los polos quedan en la mitad derecha del plano, con lo que se causa una respuesta *divergente* debido a que el exponente en el término $e^{-\zeta\omega_0 t}$ ahora es positivo. Los filtros deben tener $\zeta > 0$ con objeto de que sean estables.

El sistema de trayectorias descrito por las raíces como función de ζ , es el lugar geométrico de las raíces (*root locus*) que se ilustra en la figura 3.18. Observe que para $\zeta = 1$, los polos son reales e iguales.

Si $s \rightarrow j\omega$, se produce la respuesta a la frecuencia, que se expresará en términos del parámetro adimensional alternativo Q como

$$H(j\omega) = \frac{N(j\omega)}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.42)$$

$$Q = \frac{1}{2\zeta} \quad (3.43)$$

El significado de Q quedará claro conforme el lector avance en el libro.

Respuesta H_{LP} pasa bajas

Todas las funciones de segundo orden pasa bajas pueden escribirse en la forma estándar $H(j\omega) = H_{0LP}H_{LP}(j\omega)$, donde H_{0LP} es una constante apropiada a la que se denomina *ganancia de cc*, y

$$H_{LP}(j\omega) = \frac{1}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.44)$$

Para construir la gráfica de la magnitud se usan aproximaciones asintóticas.

1. Para $\omega/\omega_0 \ll 1$, pueden ignorarse el segundo y tercer término del denominador, en comparación con la unidad, por lo que $H_{LP} \rightarrow 1$. Entonces, la asíntota de baja frecuencia es

$$|H_{LP}|_{dB} = 0 \quad (\omega/\omega_0 \ll 1) \quad (3.45a)$$

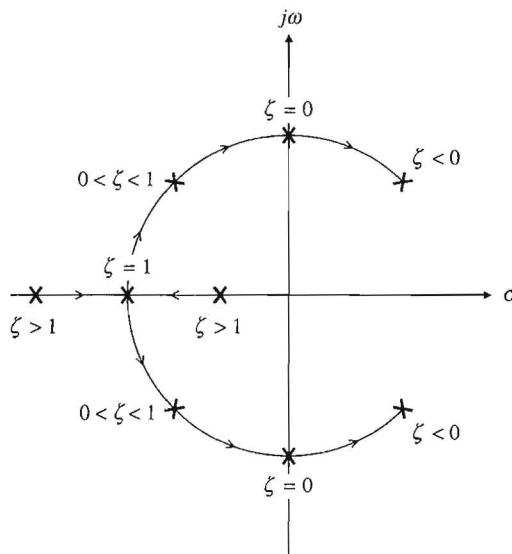


FIGURA 3.18.
Lugar geométrico de las raíces para una función de transferencia de segundo orden.

2. Para $\omega/\omega_0 \gg 1$, el segundo término del denominador prevalece sobre los otros dos, por lo que $H_{LP} \rightarrow -1/(\omega/\omega_0)^2$. La asíntota de alta frecuencia es $|H_{LP}|_{dB} = 20 \log_{10} [1/(\omega/\omega_0)^2]$, o bien

$$|H_{LP}|_{dB} = -40 \log_{10}(\omega/\omega_0) \quad (\omega/\omega_0 \gg 1) \quad (3.45b)$$

Esta ecuación es del tipo $y = -40x$, que representa una línea recta con pendiente de -40 dB/dec. En comparación con la respuesta de primer orden, que tiene una pendiente de sólo -20 dB/dec, la respuesta de segundo orden está más cerca del perfil ideal.

3. Para $\omega/\omega_0 = 1$, las dos asíntotas se encuentran, ya que al hacer $\omega/\omega_0 = 1$ en la ecuación 3.45b, se obtiene la ecuación 3.45a. Es más, el segundo y tercer término del denominador se cancelan uno al otro para dar $H_{LP} = -jQ$, o

$$|H_{LP}|_{dB} = Q_{dB} \quad (\omega/\omega_0 = 1) \quad (3.45c)$$

Ahora se tiene una familia de curvas en la región de la frecuencia cerca de $\omega/\omega_0 = 1$, en función del valor de Q . Es importante que el lector compare esto con el caso de primer orden en el que sólo era posible una curva.

La respuesta de segundo orden, además de proporcionar una pendiente asíntótica de alta frecuencia lo doble de inclinada, ofrece un grado de libertad adicional en la especificación del perfil de magnitud en la vecindad de $\omega/\omega_0 = 1$. En aplicaciones reales, el rango de Q podría ir desde algo tan pequeño como 0.5, hasta un valor alto de 100, con valores cercanos a la unidad como los más comunes. La gráfica de la magnitud se muestra en la figura 3.19a para valores diferentes de Q . Para Q s bajas, la transición de una a otra asíntota es muy gradual, mientras que para Q s elevadas, hay un rango de frecuencias en la vecindad de $\omega/\omega_0 = 1$ donde $|H_{LP}| > 1$, fenómeno que se conoce como *formación de pico*.

Se puede demostrar que el valor mayor de Q antes de alcanzar el pico es $Q = 1/\sqrt{2} = 0.707$. La curva correspondiente se denomina *máximamente plana* y también se le conoce como *respuesta Butterworth*. Esta curva es la más cercana al modelo ideal, y de ahí su uso tan extendido. Según la ecuación 3.45c, $|H_{LP}|_{dB} = (1/\sqrt{2}) = -3$ dB. El significado de ω_0 para la respuesta Butterworth es la misma que para el caso de primer orden, es decir, ω_0 representa la *frecuencia de -3 dB*, a la que también se llama *frecuencia de corte*.

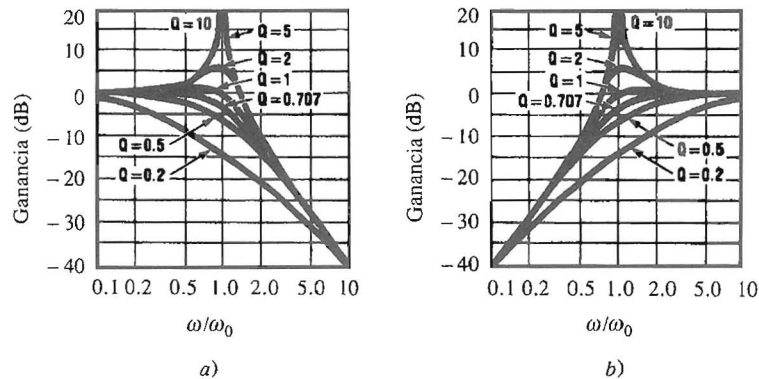


FIGURA 3.19.

Respuestas estándar de segundo orden para valores diferentes de Q :
a) pasa bajas y b) pasa altas.

Es posible demostrar⁵ que en el caso de respuestas en pico, o $Q > 1/\sqrt{2}$, la frecuencia en la que $|H_{LP}|$ es máxima, y los valores correspondientes máximos son

$$\omega/\omega_0 = \sqrt{1 - 1/2Q^2} \quad (3.46a)$$

$$|H_{LP}|_{\text{máx}} = \frac{Q}{\sqrt{1 - 1/4Q^2}} \quad (3.46b)$$

Para Q s suficientemente grandes, por ejemplo $Q > 5$, se tiene que $\omega/\omega_0 \cong 1$, y $|H_{LP}|_{\text{máx}} \cong Q$. Por supuesto, en ausencia de formación de pico, o $Q < 1/\sqrt{2}$, el máximo se alcanza en $\omega/\omega_0 = 0$, es decir en cc. Las respuestas en pico son útiles en la síntesis de filtros en cascada de orden superior que se estudian en el capítulo 4.

La respuesta pasa altas H_{HP}

La forma estándar de todas las funciones de segundo orden pasa altas es $H(j\omega) = H_{0HP}H_{HP}(j\omega)$, donde H_{0HP} se llama *ganancia de alta frecuencia*, y

$$H_{HP}(j\omega) = \frac{-(\omega/\omega_0)^2}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.47)$$

(Observe que el signo negativo en el numerador es parte de la definición). Si $j\omega \rightarrow s$ se revela que $H(s)$, además del par de polos, tiene una raíz doble en el origen. Para construir la gráfica de la magnitud, de nuevo se pueden usar aproximaciones asintóticas; sin embargo, el procedimiento puede acelerarse en forma considerable si se observa que la función $H_{HP}(j\omega/\omega_0)$ puede obtenerse a partir de $H_{LP}(j\omega/\omega_0)$ por medio de la sustitución de $(j\omega/\omega_0) \rightarrow 1/(j\omega/\omega_0)$. Como se aprecia en la figura 3.19b, la gráfica de la magnitud de H_{HP} resulta ser la imagen reflejada de H_{LP} . La ecuación 3.46 aun se cumple, siempre que se reemplace ω/ω_0 con ω_0/ω .

La respuesta pasa banda H_{BP}

La forma estándar de todas las funciones pasa banda de segundo orden es $H(j\omega) = H_{0BP}H_{BP}(j\omega)$, donde H_{0BP} se llama *ganancia en resonancia*, y

$$H_{BP}(j\omega) = \frac{(j\omega/\omega_0)/Q}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.48)$$

(Observe que la Q en el numerador es parte de la definición.) Además del par de polos, esta función tiene un cero en el origen. Para construir la gráfica de magnitud se usan aproximaciones asintóticas.

1. Para $\omega/\omega_0 \ll 1$, pueden ignorarse el segundo y tercer términos del denominador y escribir $H_{BP} \rightarrow (j\omega/\omega_0)/Q$. Así, la asíntota de baja frecuencia es $|H_{BP}|_{\text{dB}} = 20 \log_{10}[\omega/\omega_0]/Q$, o bien

$$|H_{BP}|_{\text{dB}} = 20 \log_{10}(\omega/\omega_0) - Q_{\text{dB}} \quad (\omega/\omega_0 \ll 1) \quad (3.49a)$$

Esta ecuación es del tipo $y = 20x - Q_{dB}$, que indica una línea recta con pendiente de $+20$ dB/dec, pero cambiada por $-Q_{dB}$ con respecto al eje 0 dB en $\omega/\omega_0 = 1$.

2. Para $\omega/\omega_0 \gg 1$, en el denominador prevalece el segundo término, por lo que $H_{BP} \rightarrow -j1(\omega/\omega_0)Q$. Entonces, la asíntota de alta frecuencia es

$$|H_{BP}|_{dB} = -20 \log_{10}(\omega/\omega_0) - Q_{dB} \quad (\omega/\omega_0 \gg 1) \quad (3.49b)$$

Esta es una línea recta con la misma cantidad de cambio hacia abajo que antes, pero con una pendiente de -20 dB/dec.

3. Para $\omega/\omega_0 = 1$, se obtiene $H_{BP} = 1$, o bien

$$|H_{BP}|_{dB} = 0 \quad (\omega/\omega_0 = 1) \quad (3.49c)$$

Se puede demostrar que $|H_{BP}|$ tiene un pico en $\omega/\omega_0 = 1$, sin importar el valor de Q , esta es la razón de por qué se llama a ω_0 la *frecuencia pico* o *de resonancia*.

En la figura 3.20a aparece la gráfica de la magnitud para diferentes valores de Q . Todas las curvas tienen un pico en 0 dB. Aquellas que corresponden a Q bajas son amplias, pero las que corresponden a valores bajos de Q , son angostas, lo que indica un grado mayor de selectividad. En la vecindad de $\omega/\omega_0 = 1$, las curvas muy selectivas son mucho más empinadas que ± 20 dB/dec, aunque fuera de la resonancia se comportan a la misma tasa de ± 20 dB/dec.

Para expresar la selectividad en forma cuantitativa, se introduce el *ancho de banda* (*bandwidth* en inglés y abreviado BW)

$$BW = \omega_H - \omega_L \quad (3.50)$$

donde ω_L y ω_H son las frecuencias de -3 dB, es decir, las frecuencias a las que la respuesta es 3 dB por debajo de su máximo, como se ilustra en la figura 3.20b. Se puede demostrar⁵ que

$$\omega_L = \omega_0(\sqrt{1+1/4Q^2} - 1/2Q) \quad (3.51a)$$

$$\omega_H = \omega_0(\sqrt{1+1/4Q^2} + 1/2Q) \quad (3.51b)$$

$$\omega_0 = \sqrt{\omega_L \omega_H} \quad (3.52)$$

La frecuencia de resonancia ω_0 es la *media geométrica* de ω_L y ω_H , lo que indica que en una escala logarítmica, ω_0 aparece a medio camino entre ω_L y ω_H . Es evidente que entre más angosto sea el ancho de banda, más selectivo es el filtro. Sin embargo, la selectividad depende también de ω_0 , toda vez que un filtro con $BW = 10$ rad/s y $\omega_0 = 1$ rad/s ciertamente es más selectivo que un $BW = 10$ rad/s, pero con $\omega_0 = 100$ rad/s. Una medida apropiada de la selectividad es la razón ω_0/BW . Si se resta la ecuación 3.51a de la ecuación 3.51b y se saca su recíproco, se obtiene que

$$Q = \frac{\omega_0}{BW} \quad (3.53)$$

es decir, Q es la selectividad. Ahora se tiene una interpretación más concreta de este parámetro.

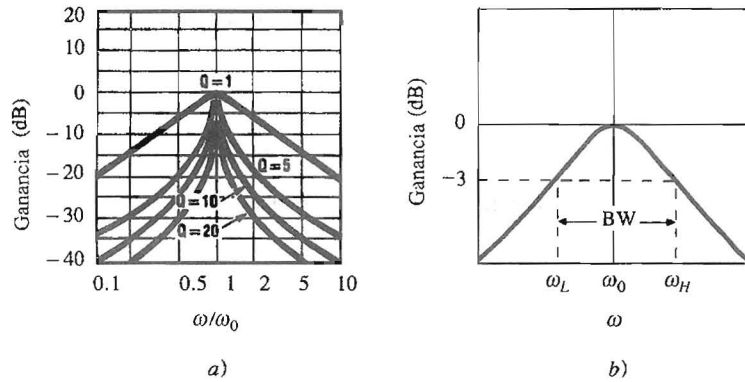


FIGURA 3.20.

a) Respuesta estándar de segundo orden como función de Q ; y b) su ancho de banda BW.

La respuesta notch H_N

La forma más común de la función notch es $H(j\omega) = H_{0N}H_N(j\omega)$, donde H_{0N} es una constante de ganancia apropiada, y

$$H_N(j\omega) = \frac{1 - (\omega/\omega_0)^2}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.54)$$

(En la sección 3.7 se verá que son posibles otras funciones notch en las que cuando ω_0 está en el numerador, no tiene necesariamente el mismo valor que cuando está en el denominador). Si $j\omega \rightarrow s$ revela que $H(s)$, además del par de polos, tiene un par de ceros en el eje imaginario, o bien $z_{1,2} = \pm j\omega_0$. Se observa que a frecuencias lo suficientemente altas y bajas, $H_N \rightarrow 1$. Sin embargo, para $\omega/\omega_0 = 1$ se tiene que $H_N \rightarrow 0$, o que $|H_N|_{dB} \rightarrow -\infty$. En la figura 3.21a se muestra la respuesta notch, donde se observa que entre más alta es Q , más angosta es la notch. Por razones obvias, a ω_0 se le llama la *frecuencia notch*. En un circuito práctico

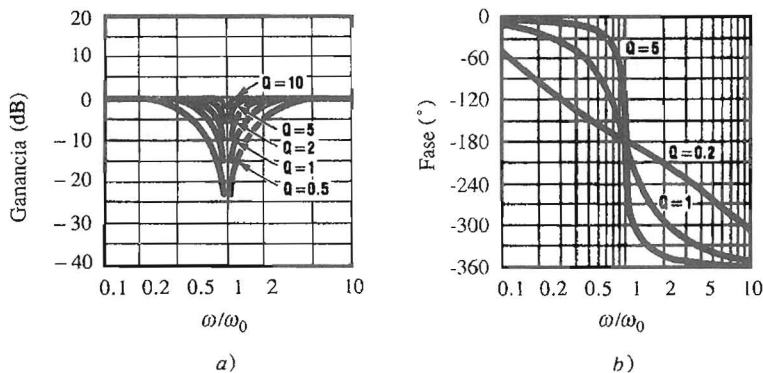


FIGURA 3.21.

Respuestas estándar de segundo orden para valores diferentes de Q : a) notch y b) pasa todo.

no es realizable una notch infinitamente profunda, debido a factores no ideales de los componentes.

Es interesante observar que

$$H_N = H_{LP} + H_{HP} = 1 - H_{BP} \quad (3.55)$$

lo que indica formas alternativas de sintetizar la respuesta notch una vez que se dispone de las otras respuestas.

La respuesta pasa todo H_{AP}

Su forma general es $H(j\omega) = H_{0AP}H_{AP}(j\omega)$, donde H_{0AP} es el término usual de la ganancia, y

$$H_{AP}(j\omega) = \frac{1 - (\omega/\omega_0)^2 - (j\omega/\omega_0)/Q}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.56)$$

Esta función tiene dos polos y dos ceros. Para $Q > 0.5$, los ceros y los polos son complejos y simétricos con respecto al eje $j\omega$. Como $N(j\omega) = D(j\omega)$, se tiene que $|H_{AP}| = 1$ o $|H_{AP}|_{dB} = 0$ dB, sin importar la frecuencia. El argumento es

$$\angle H_{AP} = -2 \tan^{-1} \frac{(\omega/\omega_0)/Q}{1 - (\omega/\omega_0)^2} \quad \text{para } \omega/\omega_0 < 1 \quad (3.57a)$$

$$\angle H_{AP} = -360^\circ - 2 \tan^{-1} \frac{(\omega/\omega_0)/Q}{1 - (\omega/\omega_0)^2} \quad \text{para } \omega/\omega_0 > 1 \quad (3.57b)$$

lo que indica que conforme ω/ω_0 se mueve de 0 a ∞ , el argumento cambia de 0° , a -180° , a -360° . Esto se muestra en la figura 3.21b. La función pasa todo también puede sintetizarse como

$$H_{AP} = H_{LP} - H_{BP} + H_{HP} = 1 - 2H_{BP} \quad (3.58)$$

Mediciones de filtros

Debido a las tolerancias de los componentes y otros factores no ideales, es probable que los parámetros de un filtro práctico se desvíen de sus valores de diseño. Entonces, se necesita medirlos y, de ser necesario, sintonizarlos por medio de potenciómetros apropiados.

Para un filtro pasa bajas se tiene que $H_{LP}(j0) = H_{0LP}$ y $H_{0LP}(j\omega_0) = -H_{0LP}Q$. Para medir a ω_0 se busca la frecuencia donde la salida cambia en 90° con respecto a la entrada, y para medir Q se toma la razón $Q = |H_{LP}(j\omega_0)|/|H_{0LP}|$.

Para un filtro pasa banda se tiene que $H_{BP}(j\omega_0) = H_{0BP}$, $\angle H_{BP}(j\omega_L) = \angle H_{0BP} - 45^\circ$ y $\angle H_{BP}(j\omega_H) = \angle H_{0BP} - 135^\circ$. Así, ω_0 se mide como la frecuencia a la cual la salida está en fase con la entrada si $H_{0BP} > 0$, o 180° fuera de fase si $H_{0BP} < 0$. Para encontrar Q , se miden las frecuencias ω_L y ω_H a las que la salida cambia en $\pm 45^\circ$ con respecto a la entrada. Entonces, $Q = \omega_0/(\omega_H - \omega_L)$. El lector puede aplicar consideraciones similares para medir los parámetros de las otras respuestas.

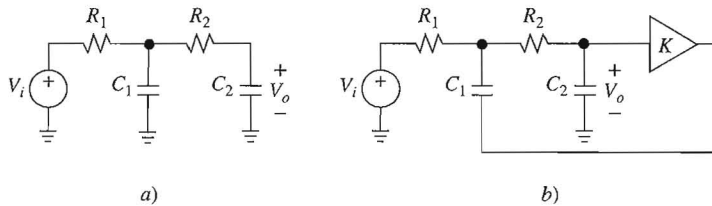


FIGURA 3.22.

a) Realización pasiva y b) activa de un filtro pasa bajas de segundo orden.

3.5 FILTROS KRC

Como una etapa, el filtro R - C proporciona una respuesta pasa bajas de primer orden, al poner en cascada dos de tales etapas, como se aprecia en la figura 3.22a, se debería proporcionar una respuesta de segundo orden sin usar ninguna inductancia. Entonces, a frecuencias bajas, los capacitores actúan como circuitos abiertos, con lo que se deja que la señal de entrada pase a través con $H \rightarrow 1$ V/V. A frecuencias elevadas, la señal que entra pasará en paralelo a tierra, primero por C_1 y luego por C_2 , y así brindará una atenuación de dos etapas; de ahí proviene la designación de *segundo orden*. Como a frecuencias altas una sola etapa R - C da $H \rightarrow 1/(j\omega/\omega_0)$, la combinación en cascada de dos etapas da $H \rightarrow [1/(j\omega/\omega_1)] \times [1/(j\omega/\omega_2)] = -1/(\omega/\omega_0)^2$, $\omega_0 = \sqrt{\omega_1\omega_2}$, lo que indica una pendiente asintótica de -40 dB/dec. El filtro de la figura 3.22a alcanza los criterios asintóticos para una respuesta pasa bajas de segundo orden; sin embargo, no ofrece flexibilidad suficiente para controlar el perfil de magnitud en la vecindad de $\omega/\omega_0 = 1$. De hecho, puede demostrarse⁵ que este filtro pasa todo genera $Q < 0.5$.

Si se desea incrementar Q por arriba de 0.5, se debe reforzar la respuesta de la magnitud cerca de $\omega = \omega_0$. Una forma de hacer esto es proveer una cantidad controlada de *retroalimentación positiva*. En la figura 3.22b la salida de la etapa R_2 - C_2 es magnificada por el amplificador con ganancia K , y después se retroalimenta al nodo entre etapas a través de C_1 , cuya terminal inferior se ha retirado de tierra para crear la trayectoria de retroalimentación positiva. Esta retroalimentación debe ser efectiva sólo en la vecindad de $\omega = \omega_0$, en donde se necesita en específico del refuerzo. Es posible usar una perspectiva física para comprobar la naturaleza pasa banda de la retroalimentación: para $\omega/\omega_0 \ll 1$, la impedancia de C_1 simplemente es demasiado grande para retroalimentar mucha señal, mientras que con $\omega/\omega_0 \gg 1$, la acción de C_2 en paralelo hace a V_o demasiado pequeño para que sea de provecho; sin embargo, cerca de $\omega/\omega_0 = 1$, habrá retroalimentación que puede ajustarse para la cantidad deseada de formación de pico si se controla K . Los filtros del tipo de la figura 3.22b se llaman con toda propiedad filtros KRC o también *filtros Sallen-Key*, en honor de sus inventores.

Filtros KRC pasa bajas

En la figura 3.23 el bloque de ganancia se realizó con un amp op que opera como amplificador no inversor, y

$$K = 1 + \frac{R_B}{R_A} \quad (3.59)$$

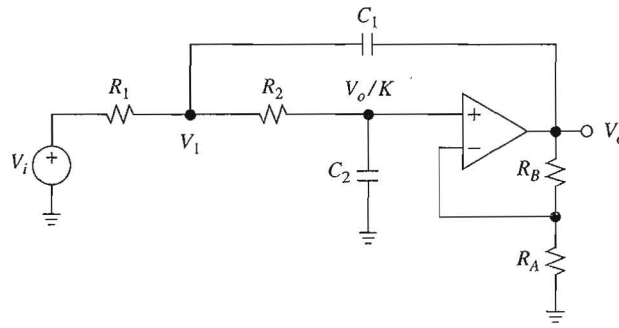


FIGURA 3.23.
Filtro *KRC* pasa bajas.

Observe que V_o se obtiene del nodo de salida del amp op para sacar ventaja de su baja impedancia. Por inspección,

$$V_o = K \frac{1}{R_2 C_2 s + 1} V_1$$

Al sumar las corrientes en el nodo V_1 ,

$$\frac{V_i - V_1}{R_1} + \frac{V_o/K - V_1}{R_2} + \frac{V_o - V_1}{1/C_1 s} = 0$$

Se elimina V_1 , se simplifica y se obtiene

$$H(s) = \frac{V_o}{V_i} = \frac{K}{R_1 C_1 R_2 C_2 s^2 + [(1-K)R_1 C_1 + R_1 C_2 + R_2 C_2] s + 1}$$

Si $s \rightarrow j\omega$ se obtiene

$$H(j\omega) = K \frac{1}{1 - \omega^2 R_1 C_1 R_2 C_2 + j\omega [(1-K)R_1 C_1 + R_1 C_2 + R_2 C_2]}$$

A continuación, esta función se escribe en la forma estándar $H(j\omega) = H_{0LP} H_{LP}(j\omega)$, con $H_{LP}(j\omega)$ como en la ecuación 3.44. Para hacer esto, se igualan los coeficientes pares. Por inspección,

$$H_{0LP} = K \quad (3.60a)$$

Se hace $\omega^2 R_1 C_1 R_2 C_2 = (\omega/\omega_0)^2$ y da

$$\omega_0 = \frac{1}{\sqrt{R_1 C_1 R_2 C_2}} \quad (3.60b)$$

lo que indica que ω_0 es la media geométrica de las frecuencias de cada etapa individual $\omega_1 = 1/R_1 C_1$ y $\omega_2 = 1/R_2 C_2$. Por último, si $j\omega [(1-K)R_1 C_1 + R_1 C_2 + R_2 C_2] = (j\omega/\omega_0)/Q$, se obtiene

$$Q = \frac{1}{(1-K)\sqrt{R_1 C_1 / R_2 C_2} + \sqrt{R_1 C_2 / R_2 C_1} + \sqrt{R_2 C_2 / R_1 C_1}} \quad (3.60c)$$

Se observa que K y Q dependen de *razones* de componentes, mientras que ω_0 depende del *producto* de componentes. Debido a las tolerancias de los componentes y a factores no ideales de los amps op, es probable que los parámetros de un filtro real se aparten de sus valores esperados. Nuestro filtro puede sintonizarse como sigue: a) ajustar R_1 para la ω_0 que se desea (este ajuste varía también a Q); b) una vez que se ha sintonizado a ω_0 , hay que ajustar a R_B para la Q deseada (esto deja a ω_0 sin cambio; sin embargo, hace variar a K , pero esto no debe causar preocupación porque no afecta el comportamiento de la frecuencia).

Como se tienen cinco parámetros (K , R_1 , C_1 , R_2 y C_2) pero sólo tres ecuaciones, se puede elegir a dos para fijarlas, de modo que se puedan especificar ecuaciones de diseño para las tres restantes. Dos diseños comunes son los de *componentes iguales* y la *ganancia unitaria* (en los problemas al final del capítulo se estudian otros diseños).

Circuito KRC con componentes iguales

Al obligar que $R_1 = R_2 = R$ y que $C_1 = C_2 = C$, se simplifica el inventario y la ecuación 3.60 se reduce a

$$H_{OLP} = K \quad \omega_0 = \frac{1}{RC} \quad Q = \frac{1}{3-K} \quad (3.61)$$

Entonces, las ecuaciones de diseño son

$$RC = 1/\omega_0 \quad K = 3 - 1/Q \quad R_B = (K - 1)R_A \quad (3.62)$$

EJEMPLO 3.8. Con el empleo del diseño con componentes iguales, especifique elementos para un filtro pasa bajas de segundo orden con $f_0 = 1$ kHz y $Q = 5$. ¿Cuál es la ganancia de cc?

Solución. Se selecciona en forma arbitraria a $C = 10$ nF, que es un valor disponible con facilidad. Luego, $R = 1/(\omega_0 C) = 1/(2\pi 10^3 \times 10 \times 10^{-9}) = 15.92$ k Ω (use 15.8 k Ω , 1%). Más aún, $K = 3 - 1/5 = 2.80$, y $R_B/R_A = 2.80 - 1 = 1.80$. Sea $R_A = 10.0$ k Ω , 1%; entonces, $R_B = 17.8$ k Ω , 1%. El circuito, que se muestra en la figura 3.24a, tiene una ganancia de 2.78 V/V.

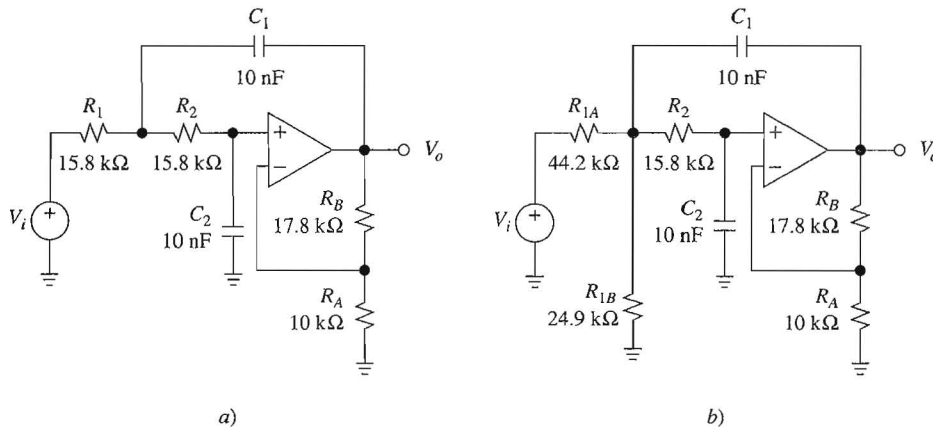


FIGURA 3.24. Realizaciones de los filtros de los ejemplos 3.8 y 3.9.

EJEMPLO 3.9. Modifique el circuito del ejemplo 3.8 para una ganancia de cc de 0 dB.

Solución. Esta situación surge con frecuencia como para merecer un tratamiento detallado. A fin de reducir la ganancia desde un valor existente A_{antigua} , a un valor diferente A_{nueva} , aplíquese el teorema de Thévenin y reemplace R_1 con un divisor de voltaje R_{1A} y R_{1B} de modo que

$$A_{\text{nueva}} = \frac{R_{1B}}{R_{1A} + R_{1B}} A_{\text{antigua}} \quad R_{1A} \parallel R_{1B} = R_1$$

donde la segunda restricción asegura que ω_0 no se ve afectada por el reemplazo. Al resolver se obtiene

$$R_{1A} = R_1 \frac{A_{\text{antigua}}}{A_{\text{nueva}}} \quad R_{1B} = \frac{R_1}{1 - A_{\text{nueva}} A_{\text{antigua}}} \quad (3.63)$$

En nuestro caso, $A_{\text{antigua}} = 2.8 \text{ V/V}$ y $A_{\text{nueva}} = 1 \text{ V/V}$. Por lo tanto, $R_{1A} = 15.92 \times 2.8/1 = 44.56 \text{ k}\Omega$ (use 44.2 k Ω , 1%) y $R_{1B} = 15.92/(1 - 1/2.8) = 24.76 \text{ k}\Omega$ (use 24.9 k Ω , 1%). En la figura 3.24b se muestra el circuito.

Circuito KRC de ganancia unitaria

Al obligar a que $K = 1$, se minimiza el número de componentes y también se maximiza el ancho de banda del amp op, tema que se estudiará en el capítulo 6. Para facilitar las matemáticas, se reetiquetan los componentes como $R_2 = R$, $C_2 = C$, $R_1 = mR$ y $C_1 = nC$. Entonces, la ecuación 3.60 se reduce a

$$H_{\text{OLP}} = 1 \text{ V/V} \quad \omega_0 = \frac{1}{\sqrt{mnRC}} \quad Q = \frac{\sqrt{mn}}{m+1} \quad (3.64)$$

El lector puede verificar que para un valor de n dado, Q es máxima si $m = 1$, es decir, cuando las resistencias son iguales. Con $m = 1$, la ecuación 3.64 da $n = 4Q^2$. En la práctica, se comienza con dos capacitancias disponibles con facilidad en una razón $n \geq 4Q^2$; luego, m se encuentra con $m = k + \sqrt{k^2 - 1}$, donde $k = n/2Q^2 - 1$.

EJEMPLO 3.10. a) Con el uso de la opción de ganancia unitaria, diseñe un filtro pasa bajas con $f_0 = 10 \text{ kHz}$ y $Q = 2$. b) Use PSpice para visualizar su respuesta a la frecuencia.

Solución.

a) Se hace en forma arbitraria $C = 1 \text{ nF}$. Como $4Q^2 = 4 \times 2^2 = 16$, sea $n = 20$. Entonces, $nC = 20 \text{ nF}$, $k = 20/(2 \times 2^2) - 1 = 1.5$, $m = 1.5 + \sqrt{1.5^2 - 1} = 2.618$, $R = 1/(\sqrt{mn}\omega_0 C) = 1/\sqrt{2.618 \times 20} \times 2\pi 10^4 \times 10^{-9} = 2.199 \text{ k}\Omega$ (use 2.21 k Ω , 1%), y $mR = 5.758 \text{ k}\Omega$ (use 5.76 k Ω , 1%). El filtro se ilustra en la figura 3.25.

b) Con el uso de la numeración de los nodos que se muestra, se escribe el archivo para PSpice:

```
filtro pasa bajas KRC: f0 = 10 kHz, Q = 2
Vi 1 0 ac 1V
Rm 1 2 5.76k
R 2 4 2.21k
Cn 2 3 20nF
C 4 0 1nF
eAO 3 0 4 3 1G
.ac dec 100 1kHz 100kHz
.probe
.end
```

La respuesta en frecuencia se muestra en la figura 3.26.



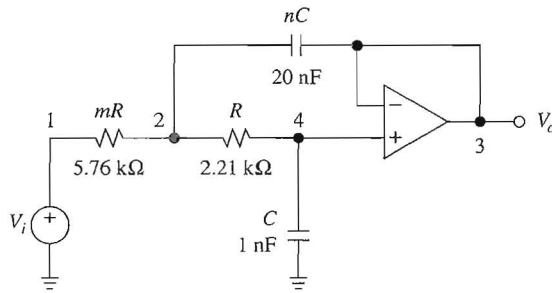


FIGURA 3.25.
Filtro del ejemplo 3.10.

EJEMPLO 3.11. a) Diseñe un filtro Butterworth pasa bajas de segundo orden con una frecuencia de -3 dB de 10 kHz, b) Si $v_i(t) = 10 \cos(4\pi 10^4 t - 90^\circ)$ V, encuentre $v_o(t)$.

Solución.

- a) La respuesta Butterworth para la que $Q = 1/\sqrt{2}$, se realiza con $m = 1$ y $n = 2$. Si se hace $C = 1$ nF, se tiene que $nC = 2$ nF y $mR = R = 11.25$ kΩ (use 11.3 kΩ, 1%).
- b) Como $\omega/\omega_0 = 2$, se tiene que $H(j4\pi 10^4) = 1/[1 - 2^2 + j2/(1/\sqrt{2})] = (1/\sqrt{17}) \angle (-136.69^\circ)$ (V/V). Por lo tanto, $V_{om} = 10/\sqrt{17} = 2.426$ V, $\theta_o = -136.69^\circ - 90^\circ = 133.31^\circ$ y $v_o(t) = 2.426 \cos(4\pi 10^4 t + 133.31^\circ)$ V.

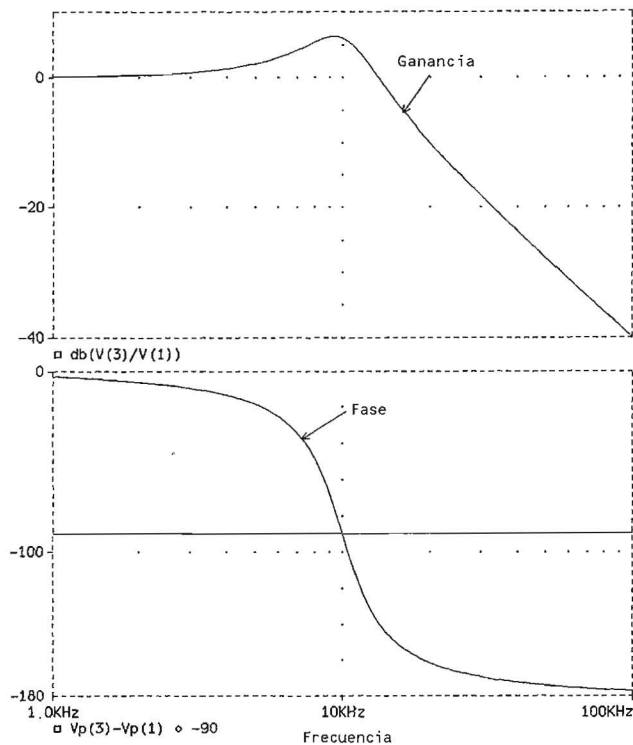


FIGURA 3.26.
Respuesta de la frecuencia del filtro de la figura 3.25.

Las ventajas del diseño de ganancia unitaria se reducen por un incremento cuadrático de la distribución de la capacitancia n con Q . Es más, el circuito no goza de las ventajas de sintonía del diseño de componentes iguales debido a que los ajustes de ω_0 y Q interfieren uno con el otro, como se aprecia en la ecuación 3.64. Por otro lado, con Q s elevadas, el diseño de componentes iguales se vuelve demasiado sensible a las tolerancias de R_B y R_A , cuando su razón está muy cerca de 2. Un pequeño error puede ocasionar una desviación intolerable de Q del valor deseado. Si esta razón llega a ser (o incluso excede) 2, Q se volverá infinita (o aun negativa), lo que hará que el filtro oscile. Por estas razones, los filtros *KRC* se usan para Q s por debajo de 10. En la sección 3.7 se presentan topologías de filtros apropiadas para Q s elevadas.

Filtros *KRC* pasa todo

Al intercambiar los componentes de una etapa *R-C* pasa bajas, el uno con el otro, la convierten en una *R-C* pasa altas. Al intercambiar las resistencias y capacitancias en el filtro pasa bajas de la figura 3.23, se llega al filtro de la figura 3.27, que el lector puede clasificar rápidamente como del tipo pasa altas si usa una perspectiva física. Con un análisis similar, se encuentra que $V_o/V_i = H_{0HP}H_{HP}$, donde H_{HP} está dada en la ecuación 3.47, y

$$H_{0HP} = K \quad \omega_0 = \frac{1}{\sqrt{R_1 C_1 R_2 C_2}} \quad (3.65a)$$

$$Q = \frac{1}{(1-K)\sqrt{R_2 C_2 / R_1 C_1} + \sqrt{R_1 C_2 / R_2 C_1} + \sqrt{R_1 C_1 / R_2 C_2}} \quad (3.65b)$$

Al igual que en el caso pasa bajas, el diseñador tiene dos opciones interesantes, que son los diseños de *componentes iguales* y el de *ganancia unitaria*.

EJERCICIO 3.1. Obtenga la ecuación 3.65.

EJEMPLO 3.12. Diseñe un filtro pasa altas de segundo orden con $f_0 = 200$ Hz y $Q = 1.5$.

Solución. Para minimizar el número de componentes se elige la opción de ganancia unitaria, para la que $R_A = \infty$ y $R_B = 0$. Si se hace $C_1 = nC_2$ y $R_1 = mR_2$ en la ecuación 3.65, se obtiene $\omega_0 = 1/\sqrt{mn}RC$ y $Q = (\sqrt{n/m})/(n+1)$. Sea $C_1 = C_2 = 0.1 \mu\text{F}$, por lo que $n = 1$. Se obliga a que $1.5 = ((\sqrt{1/m})/2)$ y da $m = 1/9$, y se fuerza a que $2\pi 200 = 1/(\sqrt{1/9}R_2 \times 10^7)$ y da $R_2 = 23.87 \text{ k}\Omega$ y $R_1 = mR_2 = 2.653 \text{ k}\Omega$.

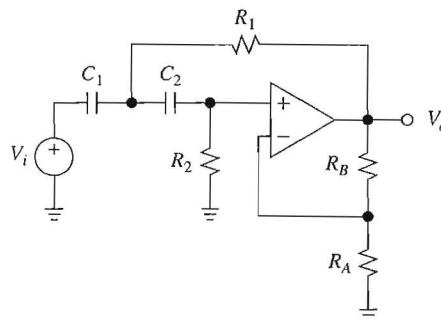


FIGURA 3.27.
Filtro *KRC* pasa altas.

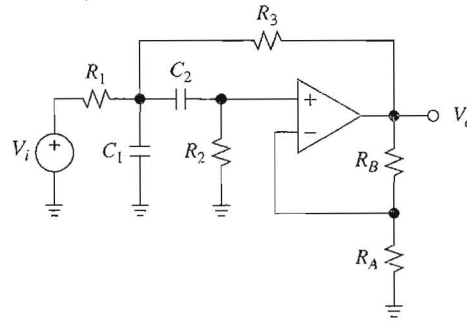


FIGURA 3.28.
Filtro KRC pasa banda.

Filtros KRC pasa banda

El circuito de la figura 3.28 consiste en una etapa R - C seguida de otra C - R para sintetizar un bloque pasa banda, y un bloque de ganancia para proporcionar retroalimentación positiva por medio de R_3 . Esta retroalimentación está diseñada para reforzar la respuesta cerca de $\omega/\omega_0 = 1$. El análisis de ca del filtro lleva a que $V_o/V_i = H_{0BP}H_{BP}$, donde H_{BP} está dado por la ecuación 3.48, y

$$H_{0BP} = \frac{K}{1 + (1-K)R_1/R_3 + (1+C_1/C_2)R_1/R_2} \quad \omega_0 = \frac{\sqrt{1+R_1/R_3}}{\sqrt{R_1C_1R_2C_2}} \quad (3.66a)$$

$$Q = \frac{\sqrt{1+R_1/R_3}}{[1 + (1-K)R_1/R_3] \sqrt{R_2C_2/R_1C_1} + \sqrt{R_1C_2/R_2C_1} + \sqrt{R_1C_1/R_2C_2}} \quad (3.66b)$$

De nuevo se observa que se puede variar R_1 para sintonizar ω_0 y R_B para ajustar Q .

Si $Q > \sqrt{2}/3$, una elección conveniente es $R_1 = R_2 = R_3 = R$, y $C_1 = C_2 = C$, en cuyo caso las expresiones anteriores se reducen a

$$H_{0BP} = \frac{K}{4-K} \quad \omega_0 = \frac{\sqrt{2}}{RC} \quad Q = \frac{\sqrt{2}}{4-K} \quad (3.67)$$

Las ecuaciones de diseño correspondientes son

$$RC = \sqrt{2}/\omega_0 \quad K = 4 - \sqrt{2}/Q \quad R_B = (K-1)R_A \quad (3.68)$$

EJERCICIO 3.2. Obtenga las ecuaciones 3.66 por medio de las ecuaciones 3.68.

EJEMPLO 3.13. a) Diseñe un filtro pasa banda de segundo orden con $f_0 = 1$ kHz y $BW = 100$ Hz. ¿Cuál es su ganancia en resonancia? b) Modifique el circuito para que tenga una ganancia en resonancia de 20 dB.

Solución.

a) Se usa la opción de componente igual con $C_1 = C_2 = 10$ nF y $R_1 = R_2 = R_3 = \sqrt{2}/(2\pi 10^3 \times 10^{-8}) = 22.5$ k Ω (use 22.6 k Ω , 1%). Se necesita que $Q = f_0/BW = 10$, por lo

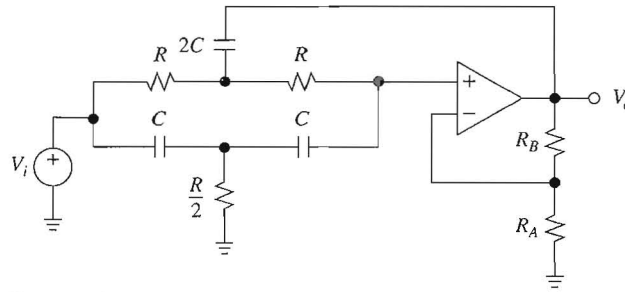


FIGURA 3.29.
Filtro *KRC* de rechazo de banda.

que $K = 4 - \sqrt{2}/10 = 3.858$. Se elige $R_A = 10.0 \text{ k}\Omega$, 1%. Entonces, $R_B = (K - 1)R_A = 28.58 \text{ k}\Omega$ (use $28.7 \text{ k}\Omega$, 1%). La ganancia en resonancia es $K/(4 - K) = 27.28 \text{ V/V}$.

- b) Hay que sustituir R_1 con dos resistencias R_{1A} y R_{1B} , en la manera que se hizo en el ejemplo 3.9, cuyos valores se encuentran con la ecuación 3.63 con $A_{\text{antigua}} = 27.28 \text{ V/V}$ y $A_{\text{nueva}} = 10^{20/20} = 10 \text{ V/V}$. Esto produce $R_{1A} = 61.9 \text{ k}\Omega$, 1%, y $R_{1B} = 35.7 \text{ k}\Omega$, 1%.

Filtros *KRC* de rechazo de banda

El circuito de la figura 3.29 consiste en una malla *gemela en T* y un bloque de ganancia para proporcionar retroalimentación positiva por medio de la capacitancia superior. Las mallas en *T* proporcionan trayectorias alternas de tal manera que V_i puede alcanzar la entrada del amplificador: la trayectoria de baja frecuencia *R-R*, y la trayectoria de alta frecuencia *C-C*, que indica que $H \rightarrow K$ en las frecuencias extremas. Sin embargo, a frecuencias intermedias, las dos trayectorias brindan ángulos de fase opuestos, que indican una tendencia de las dos señales a cancelarse una con la otra en la entrada del amplificador. Entonces, se anticipa una respuesta notch. El análisis de ca del circuito da $V_o/V_i = H_{0N}H_N$, donde H_N está dado en la ecuación 3.54, y

$$H_{0N} = K \quad \omega_0 = \frac{1}{RC} \quad Q = \frac{1}{4 - 2K} \quad (3.69)$$

EJERCICIO 3.3. Obtenga la ecuación 3.69.

EJEMPLO 3.14 Diseñe un filtro notch de segundo orden con $f_0 = 60 \text{ Hz}$ y $\text{BW} = 5 \text{ Hz}$. ¿Cuál es su ganancia a baja y alta frecuencia?

Solución. Sea $C = 100 \text{ nF}$ y $2C = 200 \text{ nF}$. Entonces, $R = 1/(2\pi 60 \times 10^{-7}) = 26.53 \text{ k}\Omega$, y $R/2 = 13.26 \text{ k}\Omega$. Como $Q = 60/5 = 12$, se obtiene $2K = 4 - 1/12$, o $K = 47/24$, lo que representa la ganancia tanto a baja como alta frecuencia del filtro. Use $R_A = 10.0 \text{ k}\Omega$ y $R_B = 9.53 \text{ k}\Omega$.

3.6 FILTROS DE RETROALIMENTACIÓN MÚLTIPLE

Los *filtros de retroalimentación múltiple* utilizan más de una trayectoria de retroalimentación. A diferencia de sus contrapartes *KRC*, que configuran el amp op para una ganancia finita K , los filtros de retroalimentación múltiple aprovechan toda la ganancia de lazo abier-

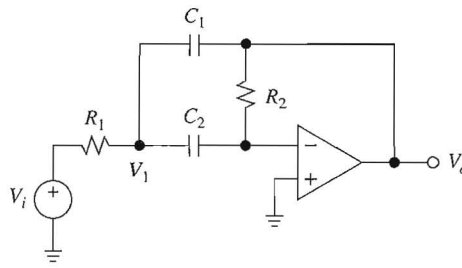


FIGURA 3.30.
Filtro pasa banda de retroalimentación
múltiple.

to y también se denominan como *filtros de ganancia infinita*. Junto con los filtros *KRC*, son las realizaciones con amp op único más populares de las respuestas de segundo orden.

Filtros pasa banda

En el circuito de la figura 3.30, también llamado filtro *Delyiannis-Friend*, en honor de sus inventores, el amp op actúa como un diferenciador con respecto a V_1 , por lo que se escribe

$$V_o = -sR_2C_2V_1$$

Al sumar las corrientes en el nodo V_1 ,

$$\frac{V_i - V_1}{R_1} + \frac{V_o - V_1}{1/sC_1} + \frac{0 - V_1}{1/sC_2} = 0$$

Al eliminar V_1 , se hace $s \rightarrow j\omega$, se reacomoda y queda

$$H(j\omega) = \frac{V_o}{V_i} = \frac{-j\omega R_2 C_2}{1 - \omega^2 R_1 R_2 C_1 C_2 + j\omega R_1 (C_1 + C_2)}$$

Para escribir esta función en la forma estándar de $H(j\omega) = H_{0BP}H_{BP}(j\omega)$, se hace que $\omega^2 R_1 R_2 C_1 C_2 = (\omega/\omega_0)^2$ para obtener

$$\omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (3.70a)$$

y $j\omega R_1 (C_1 + C_2) = (j\omega/\omega_0)/Q$, para obtener

$$Q = \frac{\sqrt{R_2 / R_1}}{\sqrt{C_1 / C_2} + \sqrt{C_2 / C_1}} \quad (3.70b)$$

Por último, se hace que $-j\omega R_2 C_2 = H_{0BP} \times (j\omega/\omega_0)/Q$, y resulta

$$H_{0BP} = \frac{-R_2 / R_1}{1 + C_1 / C_2} \quad (3.70c)$$

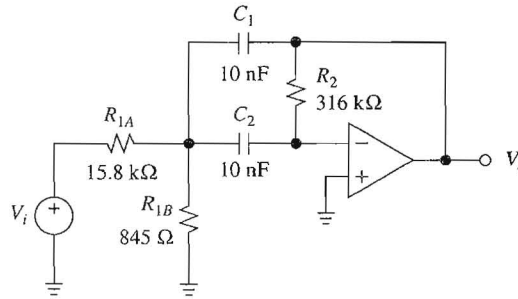


FIGURA 3.31.
Filtro pasa banda del ejemplo 3.15.

Es claro que este filtro es del tipo inversor. Es costumbre hacer que $C_1 = C_2 = C$, después de lo cual las expresiones anteriores se simplifican y quedan como

$$\omega_0 = \frac{1}{\sqrt{R_1 R_2 C}} \quad Q = 0.5 \sqrt{R_2 / R_1} \quad H_{0BP} = -2Q^2 \quad (3.71)$$

Las ecuaciones de diseño correspondientes son

$$R_1 = 1/2\omega_0 Q C \quad R_2 = 2Q/\omega_0 C \quad (3.72)$$

Si, por facilidad, se denota la magnitud de la ganancia en resonancia como $H_0 = |H_{0BP}|$, se observa que ésta se incrementa en forma cuadrática con Q . Si se desea que $H_0 < 2Q^2$, se debe reemplazar R_1 con un divisor de voltaje en la manera en que se hizo en el ejemplo 3.9. Entonces, las ecuaciones de diseño son

$$R_{1A} = Q/H_0\omega_0 C \quad R_{1B} = R_{1A}/(2Q^2/H_0 - 1) \quad (3.73)$$

EJEMPLO 3.15. Diseñe un filtro pasa banda de retroalimentación múltiple con $f_0 = 1$ kHz, $Q = 10$ y $H_0 = 20$ dB. Muestre el circuito final.

Solución. Sea $C_1 = C_2 = 10$ nF. Entonces, $R_2 = 2 \times 10 / (2\pi 10^3 \times 10^{-8}) = 318.3$ k Ω (use 316 k Ω , 1%). Como 20 dB implica que $H_0 = 10$ V/V, lo que es menor que $2Q^2 = 200$, se necesita un atenuador de entrada. Así, $R_{1A} = 10 / (10 \times 2\pi 10^3 \times 10^{-8}) = 15.92$ k Ω (use 15.8 k Ω , 1%), y $R_{1B} = 15.92 / (200/10 - 1) = 837.7$ Ω (use 845 Ω , 1%). El circuito se muestra en la figura 3.31.

Filtros basa bajas

El circuito de la figura 3.32 consiste en la etapa pasa bajas R_1 - C_1 , seguida por la etapa de integrador constituida por R_2 , C_2 y el amp op, por lo que se anticipa una respuesta pasa bajas.

Más aún, la presencia de retroalimentación positiva a través de R_3 debe permitir el control de Q . El análisis de ca del circuito arroja que $V_0/V_i = H_{0LP}H_{LP}$, donde

$$H_{0LP} = -\frac{R_3}{R_1} \quad \omega_0 = \frac{1}{\sqrt{R_2 R_3 C_1 C_2}} \quad (3.74)$$

$$Q = \frac{\sqrt{C_1 / C_2}}{\sqrt{R_2 R_3 / R_1^2} + \sqrt{R_3 / R_2} + \sqrt{R_2 / R_3}}$$

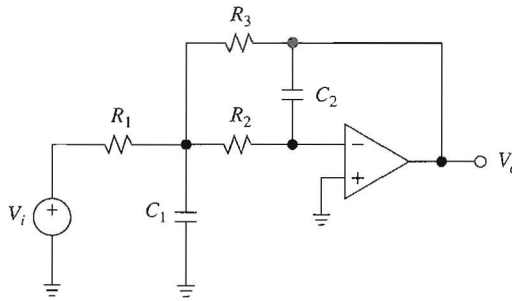


FIGURA 3.32.
Filtro pasa bajas de retroalimentación múltiple.

Estas expresiones indican que puede variarse R_3 para ajustar ω_0 , y R_1 para ajustar Q .

EJERCICIO 3.4. Obtenga la ecuación 3.74.

Un procedimiento² posible de diseño es elegir un valor conveniente de C_2 y calcular $C_1 = nC_2$, donde n es la distribución de capacitancia,

$$n \geq 4Q^2(1 + H_0) \quad (3.75)$$

H_0 es la magnitud deseada de la ganancia de cc. Entonces, las resistencias se calculan como

$$R_3 = \frac{1 + \sqrt{1 - 4Q^2(1 + H_0)/n}}{2\omega_0 QC_2} \quad R_1 = \frac{R_3}{H_0} \quad R_2 = \frac{1}{\omega_0^2 R_3 C_1 C_2} \quad (3.76)$$

Una desventaja de este filtro es que entre más grande sean Q y H_0 , mayor es la distribución de la capacitancia.

EJEMPLO 3.16. Diseñe un filtro pasa bajas de retroalimentación múltiple con $H_0 = 2 \text{ V/V}$, $f_0 = 10 \text{ kHz}$ y $Q = 4$.

Solución. Al sustituir los valores dados se obtiene que $n \geq 192$. Sea $n = 200$. Comience con $C_2 = 1 \text{ nF}$. Entonces, $C_1 = 0.2 \mu\text{F}$, $R_3 = 2.387 \text{ k}\Omega$ (use $2.37 \text{ k}\Omega$, 1%), $R_1 = 1.194 \text{ k}\Omega$ (use $1.18 \text{ k}\Omega$, 1%) y $R_2 = 530.5 \Omega$ (use 536Ω , 1%).

Filtros notch

El circuito de la figura 3.33 aprovecha la ecuación 3.55 para sintetizar la respuesta notch usando la respuesta pasa banda. Por inspección, se obtiene que $V_o = -(R_5/R_3)(-H_0 H_{BP})V_i - (R_5/R_4)V_i = -(R_5/R_4)[1 - (H_0 R_4/R_3)H_{BP}]V_i$. Es evidente que al hacer que $H_0 R_4/R_3 = 1$ se llega a una cancelación mutua del término $(j\omega/\omega_0)/Q$ en el numerador, lo que da $V_o/V_i = H_{0N}H_N$, $H_{0N} = -R_5/R_4$.

Ejemplo 3.17. Diseñe un filtro notch con $f_0 = 1 \text{ kHz}$, $Q = 10$, y $H_{0N} = 0 \text{ dB}$.

Solución. En primer lugar, hay que realizar una etapa pasa banda con $f_0 = 1 \text{ kHz}$, $Q = 10$ y $H_0 = 1 \text{ V/V}$. Con el uso de $C_1 = C_2 = 10 \text{ nF}$, esto requiere que $R_2 = 318.3 \text{ k}\Omega$, $R_{1A} = 159.2 \text{ k}\Omega$, y $R_{1B} = 799.8 \Omega$. Después, hay que usar $R_3 = R_4 = R_5 = 10.00 \text{ k}\Omega$.

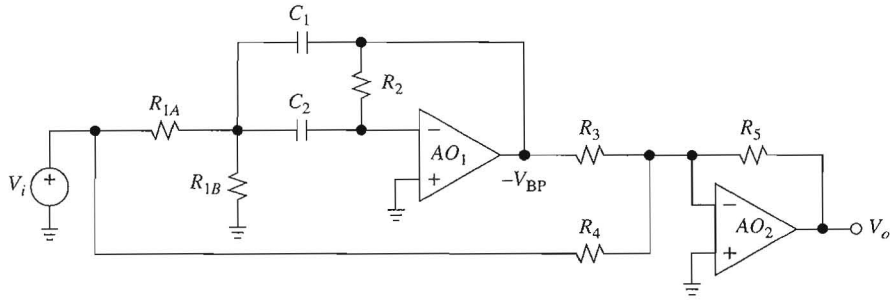


FIGURA 3.33.
Síntesis de H_N con el uso de H_{BP} .

3.7 FILTROS DE VARIABLE DE ESTADO Y BICUADRÁTICOS (BICUAD)

Los filtros de segundo orden que se han estudiado hasta este momento, usan un solo amp op con un número casi mínimo de componentes externos. Sin embargo, la sencillez no se obtiene sin dar algo a cambio. Desventajas tales como distribuciones amplias de componentes; difícil sintonía; y sensibilidad alta a variaciones de los componentes, en particular a la ganancia del amplificador, por lo general limitan a estos filtros a $Q \leq 10$.

La minimización de los componentes, en especial del número de amps op, fue motivo de preocupación cuando estos dispositivos eran caros. En la actualidad, muchos paquetes de amps op tales como los duales y los quads, son competitivos en cuanto a costo con los componentes pasivos de precisión. Entonces, la pregunta que surge es si el rendimiento y versatilidad de los filtros puede mejorarse al pasar el trabajo de los dispositivos pasivos a los activos. La respuesta la dan los filtros de amps op múltiples, tales como los *tipos de variable de estado* y *bicudad*, los que, aunque usan más componentes, por lo general son más fáciles de sintonizar, menos sensibles a las variaciones de los componentes pasivos y no requieren distribuciones extravagantes de los componentes. Como dan más de una respuesta simultáneamente, también se les conoce como *filtros universales*.

Filtros de variable de estado (VE)

El filtro de variable de estado también se denomina *filtro KHN* en honor de sus inventores W. J. Kerwin, L. P. Huelsman y R. W. Newcomb, quienes fueron los primeros en describirlo en 1967 de la siguiente manera: utiliza dos integradores y un amplificador sumador para proporcionar las respuestas de segundo orden pasa bajas, pasa banda y pasa altas. Puede usarse un cuarto amp op para combinar las respuestas existentes y sintetizar las respuestas notch o pasa todo. El circuito da origen a una ecuación diferencial de segundo orden, de ahí su nombre.

En la versión de VE de la figura 3.34, OA_1 forma una combinación lineal de la entrada y las salidas de los amps op restantes. Con el uso del principio de superposición, se escribe

$$\begin{aligned}
 V_{HP} &= -\frac{R_5}{R_3} V_i - \frac{R_5}{R_4} V_{LP} + \left(1 + \frac{R_5}{R_3 \parallel R_4} \right) \frac{R_1}{R_1 + R_2} V_{BP} \\
 &= -\frac{R_5}{R_3} V_i - \frac{R_5}{R_4} V_{LP} + \frac{1 + R_5 / R_3 + R_5 / R_4}{1 + R_2 / R_1} V_{BP}
 \end{aligned} \tag{3.77}$$

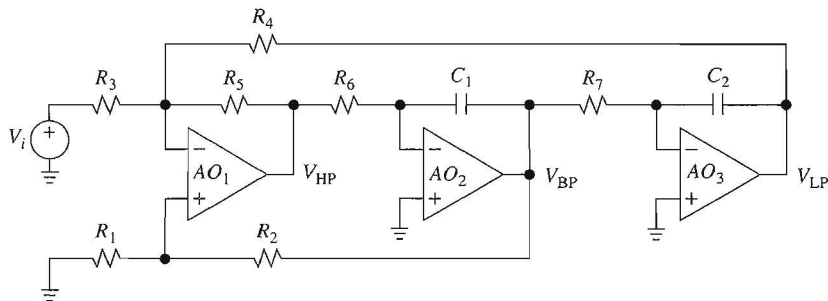


FIGURA 3.34.
Filtro (inversor) de variable de estado.

Como OA_2 y OA_3 son integradores, se tiene que

$$V_{BP} = \frac{-1}{R_6 C_1 s} V_{HP} \quad V_{LP} = \frac{-1}{R_7 C_2 s} V_{BP} \quad (3.78)$$

o $V_{LP} = (1/R_6 C_1 R_7 C_2 s^2) V_{HP}$. Al sustituir V_{BP} y V_{LP} en la ecuación 3.77, después de agrupar queda

$$\frac{V_{HP}}{V_i} = -\frac{R_5}{R_3} \frac{R_4 R_6 C_1 R_7 C_2 s^2 / R_5}{R_4 R_6 C_1 R_7 C_2 s^2 / R_5 + R_4 (1 + R_5 / R_3 + R_5 / R_4) s / (1 + R_2 / R_1) R_5 + 1}$$

Al escribir esta expresión en forma estándar $V_{HP}/V_i = H_{0HP} H_{HP}$ nos permite calcular $H_{0HP} = -R_5/R_3$ y

$$\omega_0 = \frac{\sqrt{R_5 / R_4}}{\sqrt{R_6 C_1 R_7 C_2}} \quad Q = \frac{(1 + R_2 / R_1) \sqrt{R_5 R_6 C_1 / R_4 R_7 C_2}}{1 + R_5 / R_3 + R_5 / R_4} \quad (3.79)$$

Con el empleo de $V_{BP}/V_i = (-1/R_6 C_1 s) V_{HP}/V_i$ indica que $V_{BP}/V_i = H_{0BP} H_{BP}$, y también permite encontrar H_{0BP} . En forma similar se calcula $V_{LP}/V_i = (-1/R_7 C_2 s) V_{BP}/V_i = H_{0LP} H_{LP}$. Los resultados son

$$H_{0HP} = -\frac{R_5}{R_3} \quad H_{0BP} = \frac{1 + R_2 / R_1}{1 + R_3 / R_4 + R_3 / R_5} \quad H_{0LP} = -\frac{R_4}{R_3} \quad (3.80)$$

Los resultados anteriores revelan algunas propiedades interesantes: en primer lugar, la respuesta pasa banda se genera por medio de la integración de la respuesta pasa altas, y la pasa bajas a su vez se genera por la integración de la pasa banda; en segundo lugar, como el producto de dos funciones de transferencia corresponde a la adición de sus gráficas de decibeles, y como la gráfica del integrador tiene una pendiente constante de -20 dB/dec, la gráfica del pasa banda en decibeles se obtiene por medio de girar, en el sentido de las manecillas del reloj, 20 dB/dec la gráfica pasa altas en decibeles y, para la gráfica de pasa bajas, se aplica una rotación similar a la gráfica de pasa banda.

Se observa que Q ya no es más el resultado de una cancelación, como en el caso de los filtros KRC , sino que depende de manera directa de la razón de resistores R_2/R_1 . Por lo tanto,

se espera que Q sea mucho menos sensible a las tolerancias y a los corrimientos de las resistencias. Entonces, con la selección de los componentes y la construcción apropiada del circuito, el filtro de VE puede producir con facilidad Q s en el rango de las centenas. Para obtener mejores resultados, se debe utilizar resistores de película metálica y capacitores de poliestireno o policarbonato, y desacoplar en forma adecuada las fuentes de poder de los amps op.

El filtro de VE por lo general se realiza con $R_5 = R_4 = R_3$, $R_6 = R_7 = R$ y $C_1 = C_2 = C$, por lo que las expresiones anteriores se simplifican y quedan como

$$\omega_0 = 1/RC \quad Q = \frac{1}{3}(1 + R_2/R_1) \quad (3.81a)$$

$$H_{0HP} = -1 \quad H_{0BP} = Q \quad H_{0LP} = -1 \quad (3.81b)$$

El filtro se sintoniza como sigue: *a)* ajustar R_3 para la magnitud deseada de la respuesta de interés; *b)* ajustar R_6 (o R_7) para sintonizar ω_0 ; *c)* ajustar la razón R_2/R_1 para sintonizar Q .

EJEMPLO 3.18. En el circuito de la figura 3.34, especifique los valores de los componentes para una respuesta pasa banda con ancho de banda de 10 Hz, centrada en 1 kHz. ¿Cuál es la ganancia en resonancia?

Solución. Hay que elegir los valores convenientes de $C_1 = C_2 = 10$ nF. Entonces, $R = 1/(2\pi 10^3 \times 10^{-8}) = 15.92$ k Ω (use 15.8 k Ω , 1%). Por definición, $Q = f_0/BW = 10^3/10 = 100$. Al hacer que $(1 + R_2/R_1)/3 = 100$, se obtiene $R_2/R_1 = 299$. Se elige $R_1 = 1.00$ k Ω , 1%, y $R_2 = 301$ k Ω , 1%. Para simplificar el inventario, también se hace que $R_3 = R_4 = R_5 = 15.8$ k Ω , 1%. La ganancia en resonancia es $H_{0BP} = 100$ V/V.

La ecuación 3.81b indica que cuando $\omega = \omega_0$, las tres respuestas muestran una magnitud de Q V/V. Cuando Q es elevada, podría ocasionarse que los amps op se saturaran, a menos que el nivel de la señal de entrada se mantenga apropiadamente bajo. Los niveles de entrada bajos pueden obtenerse con la sustitución de R_3 por un divisor de voltaje apropiado, en la manera que se hizo en el ejemplo 3.9 (véase el problema 3.35).

Al mover la señal de entrada del lado inversor al no inversor de AO_1 , se origina el circuito de la figura 3.35, que representa otra forma popular del filtro de VE. Puede demostrarse (véase el problema 3.36) que con los componentes que se muestra ahora se tiene

$$\omega_0 = 1/RC \quad Q = 1 + R_2/2R_1 \quad (3.82a)$$

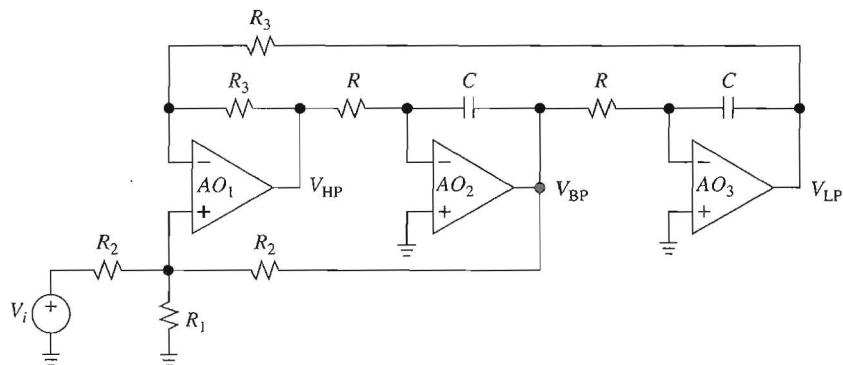


FIGURA 3.35. Filtro (no inversor) de variable de estado.

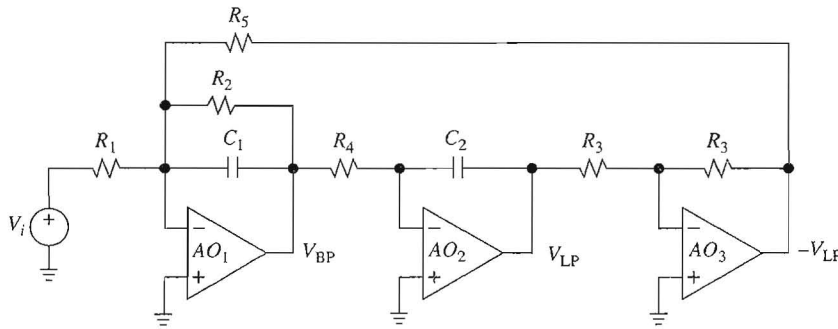


FIGURA 3.36.
Filtro bicuad.

$$H_{0HP} = 1/Q \quad H_{0BP} = -1 \quad H_{0LP} = 1/Q \quad (3.82b)$$

que indican que para $\omega = \omega_0$, ahora las tres respuestas tienen magnitudes de 0 dB. En la figura 3.20a se muestra la gráfica pasa banda; en la figura 3.19 aparecen las gráficas pasa bajas y pasa altas, pero movidas hacia abajo en Q_{dB} .

El filtro bicuadrático (bicuad)

También conocido como el *filtro Tow-Thomas*, para honrar a sus inventores, el circuito de la figura 3.36 consiste en dos integradores, uno de los cuales es del tipo con pérdida. El tercer amp op es un amplificador inversor de ganancia unitaria cuyo único propósito es brindar inversión de la polaridad. Si se permite que uno de los integradores sea del tipo no inversor, el amplificador inversor se omite y sólo se requieren dos amps op.

Para analizar el circuito, las corrientes se suman en el nodo de la entrada inversora de OA_1 ,

$$\frac{V_i}{R_1} + \frac{-V_{LP}}{R_5} + \frac{V_{BP}}{R_2} + \frac{V_{BP}}{1/sC_1} = 0$$

Se hace $V_{LP} = (-1/R_4C_2s)V_{BP}$ y se reagrupa para obtener $V_{BP}/V_i = H_{0BP}H_{BP}$ y $V_{LP}/V_i = (-1/R_4C_2s)V_{BP}/V_i = H_{0LP}H_{LP}$, con

$$H_{0BP} = -\frac{R_2}{R_1} \quad H_{0LP} = \frac{R_5}{R_1} \quad \omega_0 = \frac{1}{\sqrt{R_4R_5C_1C_2}} \quad Q = \frac{R_2\sqrt{C_1}}{\sqrt{R_4R_5C_2}} \quad (3.83)$$

Se observa que a diferencia del filtro de VE, el bicuad conduce a sólo dos respuestas significativas. Sin embargo, como todos los amps op se operan en el modo inversor, el circuito es inmune a las limitaciones del modo común, tema que se estudiará en el capítulo 5.

El filtro *bicuad*, por lo general, se implanta con $R_4 = R_5 = R$ y $C_1 = C_2 = C$, después de lo cual, las expresiones anteriores se simplifican y quedan

$$H_{0BP} = -\frac{R_2}{R_1} \quad H_{0LP} = \frac{R}{R_1} \quad \omega_0 = \frac{1}{RC} \quad Q = \frac{R_2}{R} \quad (3.84)$$

El filtro se sintoniza como sigue: *a*) ajustar R_4 (o R_5) para sintonizar ω_0 ; *b*) ajustar R_2 para sintonizar Q , *c*) ajustar R_1 para el valor deseado de H_{0BP} o de H_{0LP} .

EJEMPLO 3.19. Diseñe un filtro *bicua*d con $f_0 = 8$ kHz, $BW = 200$ Hz, y ganancia en resonancia de 20 dB. ¿Cuál es el valor de H_{0LP} ?

Solución. Sean $C_1 = C_2 = 1$ nF. Entonces, $R_4 = R_5 = 1/(2\pi \times 8 \times 10^3 \times 10^{-9}) = 19.89$ k Ω (use 20.0 k Ω , 1%); $Q = 8 \times 10^3/200 = 40$; $R_2 = 40 \times 19.89 = 795.8$ k Ω (use 787 k Ω , 1%); $R_1 = R_2/10^{20/20} = 78.7$ k Ω , 1%; $H_{0LP} = 20.0/78.7 = 0.254$ V/V, o bien -11.9 dB.

La respuesta notch

Con el auxilio de un cuarto amp op y unos cuantos resistores, tanto el circuito bicua'd como el VE pueden configurarse para la respuesta notch, lo que explica porqué a estos filtros se les llama *universales*. Con un paquete quad, el cuarto amp op ya está disponible, por lo que sólo se requieren algunos resistores para sintetizar un notch.

El filtro de la figura 3.37 usa el circuito *bicua*d para generar la respuesta notch como $V_N = -[(R_5/R_2)(V_i - V_{BP}) \pm (R_5/R_4)V_{LP}]$, donde el signo \pm depende de la posición del interruptor, como se indica. Puede demostrarse (véase el ejercicio 3.5) que

$$\frac{V_N}{V_i} = -\frac{R_5 \omega_z^2}{R_2 \omega_0^2} \times \frac{1 - (\omega/\omega_z)^2}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (3.85a)$$

$$\omega_0 = \frac{1}{RC} \quad Q = \frac{R_1}{R} \quad \omega_z = \omega_0 \sqrt{1 \pm R_2/R_4 Q} \quad (3.85b)$$

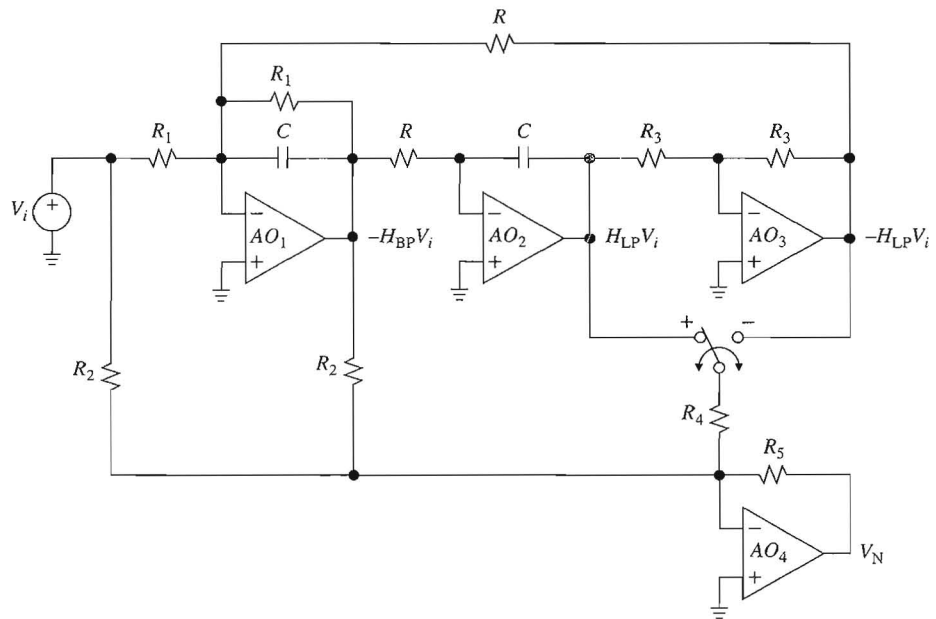


FIGURA 3.37. Síntesis de respuestas notch.

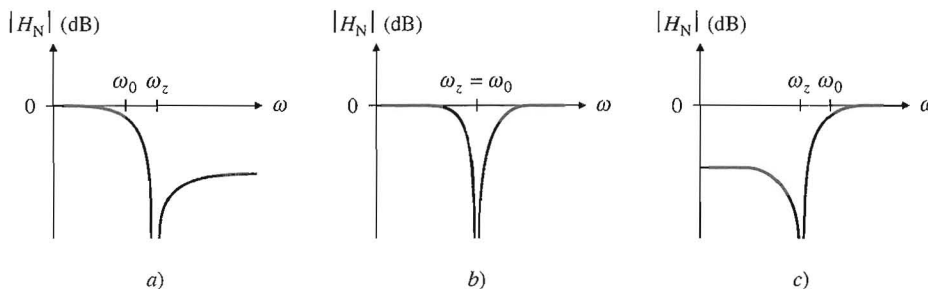


FIGURA 3.38.

Respuestas notch: a) notch pasa bajas, b) notch simétrica, c) notch pasa altas.

Esta respuesta presenta un notch en $\omega = \omega_z$. Se identifican tres casos:

1. R_4 está ausente, o $R_4 = \infty$. Según la ecuación 3.85, se tiene que

$$\omega_z = \omega_0 \quad H_{ON} = -\frac{R_5}{R_2} \quad (3.86)$$

Este es el conocido *notch simétrico*, que se muestra en la figura 3.38b para el caso en que $|H_{ON}| = 0$ dB. Se obtiene al restar V_{BP} de V_i , en la forma en que se ilustra en la figura 3.33.

2. El interruptor está en la posición izquierda, por lo que el término pasa bajas ahora se está sumando a la combinación existente de V_i y $-V_{BP}$. El resultado es un *notch pasa bajas*. Con la ecuación 3.85 ahora se tiene

$$\omega_z = \omega_0 \sqrt{1 + R_2/R_4 Q} \quad H_{OLP} = -\frac{R_5 \omega_z^2}{R_2 \omega_0^2} \quad (3.87)$$

lo que indica que $\omega_z > \omega_0$. El término de escala se llama *ganancia de cc* H_{OLP} . El notch pasa bajas se muestra en la figura 3.38a para el caso en que $|H_{OLP}| = 0$ dB. Según la ecuación 3.85a, la ganancia de alta frecuencia es $H_{OHP} = H_{OLP}(1/\omega_z^2)/(1/\omega_0^2) = -R_5/R_2$.

3. El interruptor está en la posición derecha, por lo que ahora el término pasa bajas se está restando. El resultado es un *notch pasa altas* con

$$\omega_z = \omega_0 \sqrt{1 - R_2/R_4 Q} \quad H_{OHP} = -\frac{R_5}{R_2} \quad (3.88)$$

Ahora se tiene que $\omega_z < \omega_0$, y el factor de escala se llama *ganancia de alta frecuencia* H_{OHP} . Este notch se muestra en la figura 3.38c para el caso en que $|H_{OHP}| = 0$ dB. La ganancia es $H_{OLP} = -R_5 \omega_z^2 / R_2 \omega_0^2$.

EJERCICIO 3.5. Obtenga la ecuación 3.85.

En el capítulo 4 se usarán los notchs pasa bajas y pasa altas para sintetizar una clase de filtros de orden superior que se conocen como *filtros elípticos*. Las expresiones anteriores pueden manipularse para obtener las ecuaciones de diseño:

$$R = \frac{1}{\omega_0 C} \quad R_1 = QR \quad R_4 = \frac{R_2}{Q} \frac{\omega_0^2}{|\omega_0^2 - \omega_z^2|} \quad (3.89a)$$

$$R_5 = R_2 \left(\frac{\omega_0}{\omega_z} \right)^2 \quad \text{para } \omega_z > \omega_0 \quad R_5 = R_2 \quad \text{para } \omega_z < \omega_0 \quad (3.89b)$$

donde R_2 y R_3 son arbitrarias, y R_5 se especifica para valores de H_{0LP} y H_{0HP} iguales a 0 dB. Estas ganancias pueden subir o bajar si se cambia R_5 en forma proporcional.

EJEMPLO 3.20. Especifique los componentes de la figura 3.37 para un notch pasa bajas con $f_0 = 1$ kHz, $f_z = 2$ kHz, $Q = 10$, y ganancia de cc de 0 dB. ¿Cuál es la ganancia de alta frecuencia?

Solución. Sea $C = 10$ nF; entonces $R = 1/\omega_0 C = 15.9$ k Ω (use 15.8 k Ω); $R_1 = QR = 158$ k Ω ; sea $R_2 = 100$ k Ω ; entonces, $R_4 = (100/10) \times 1^2/|1^2 - 2^2| = 3.333$ k Ω (use 3.32 k Ω , 1%); $R_5 = 100 \times (1/2)^2 = 25$ k Ω (use 24.9 k Ω , 1%); $H_{0HP} = (1/2)^2 = 0.25$ V/V $\cong -12$ dB.

3.8 SENSIBILIDAD

Debido a las tolerancias de las componentes y a factores no ideales de los amps op, es probable que la respuesta de un filtro práctico se desvíe de lo que predice la teoría. Aun si algunos de los componentes se hacen ajustables para permitir la sintonía fina, ocurrirán desviaciones debido al envejecimiento de los componentes y a los corrimientos térmicos. Por lo tanto, es de interés conocer qué tan sensible es un filtro a las variaciones de los componentes. Por ejemplo, el diseñador de un filtro pasa banda de segundo orden podría desear saber hasta qué grado afecta a ω_0 y BW una variación del 1% en una resistencia o capacitancia dadas.

Dados un parámetro del filtro tal como ω_0 y Q , y un componente x del filtro, tal como una resistencia R o una capacitancia C , la *función clásica de sensibilidad* S_x^y se define como

$$S_x^y = \frac{\partial y/y}{\partial x/x} = \frac{x}{y} \frac{\partial y}{\partial x} \quad (3.90)$$

donde las derivadas parciales se usan para tomar en cuenta el hecho de que por lo general, los parámetros del filtro dependen de más de un componente. Para cambios pequeños, se puede aproximar

$$\frac{\Delta y}{y} \cong S_x^y \frac{\Delta x}{x} \quad (3.91)$$

Esto permite estimar el *cambio fraccional del parámetro* $\Delta y/y$ que es ocasionado por el *cambio fraccional del componente* $\Delta x/x$. Al multiplicar ambos lados por 100, se obtiene una relación entre *cambios porcentuales*. La función de sensibilidad tiene las propiedades útiles que siguen:

$$S_{1/x}^y = S_x^{1/y} = -S_x^y \quad (3.92a)$$

$$S_x^{y_1 y_2} = S_x^{y_1} + S_x^{y_2} \quad (3.92b)$$

$$S_x^{y_1/y_2} = S_x^{y_1} - S_x^{y_2} \quad (3.92c)$$

$$S_x^{x^n} = n \quad (3.92d)$$

$$S_{x_1}^y = S_{x_2}^y S_{x_1}^{x_2} \quad (3.92e)$$

(véase en el problema 3.41 las formas de obtenerlas). Para aumentar la comprensión de la sensibilidad, a continuación se examinarán algunas de las configuraciones más populares de filtros.

Sensibilidades del filtro KRC

En relación con el *filtro KRC pasa bajas* de la figura 3.23, con la ecuación 3.60b se tiene que $\omega_0 = R_1^{-1/2} C_1^{-1/2} R_2^{-1/2} R_2^{-1/2}$. En consecuencia, la ecuación 3.92d da

$$S_{R_1}^{\omega_0} = S_{C_1}^{\omega_0} = S_{R_2}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (3.93)$$

Al aplicar las ecuaciones 3.90 y 3.92 a la expresión de Q que se da en la ecuación 3.60c, se obtiene

$$S_{R_1}^Q = -S_{R_2}^Q = Q \sqrt{R_2 C_2 / R_1 C_1} - \frac{1}{2} \quad (3.94a)$$

$$S_{C_1}^Q = -S_{C_2}^Q = Q (\sqrt{R_2 C_2 / R_1 C_1} + \sqrt{R_1 C_2 / R_2 C_1}) - \frac{1}{2} \quad (3.94b)$$

$$S_K^Q = QK \sqrt{R_1 C_1 / R_2 C_2} \quad (3.94c)$$

$$S_{R_A}^Q = -S_{R_B}^Q = Q(1-K) \sqrt{R_1 C_1 / R_2 C_2} \quad (3.94d)$$

Para el diseño con *componentes iguales*, las sensibilidades de Q se simplifican y quedan como

$$S_{R_1}^Q = -S_{R_2}^Q = Q - \frac{1}{2} \quad S_{C_1}^Q = -S_{C_2}^Q = 2Q - \frac{1}{2} \quad (3.95a)$$

$$S_K^Q = 3Q - 1 \quad S_{R_A}^Q = -S_{R_B}^Q = 1 - 2Q \quad (3.95b)$$

y para el diseño con *ganancia unitaria*, se simplifican a

$$S_{R_1}^Q = -S_{R_2}^Q = \frac{1 - R_1 / R_2}{2(1 + R_1 / R_2)} \quad S_{C_1}^Q = -S_{C_2}^Q = \frac{1}{2} \quad (3.96)$$

Como las sensibilidades de Q del diseño de componentes iguales aumentan con el valor de Q , pueden volverse inaceptables para Q s elevadas. Como se verá, S_K^Q tiene importancia particular para Q s altas, debido a que un ligero desequilibrio en la razón R_B/R_A podría llevar a Q al infinito o aun hacerla negativa, con lo que se induciría un comporta-

miento oscilatorio. En contraste, el diseño con ganancia unitaria ofrece sensibilidades mucho menores. Es evidente que el diseñador debe sopesar con cuidado cierto número de factores que están en conflicto antes de elegir un diseño particular de filtro para una aplicación dada. Estos factores incluyen la simplicidad, el costo, la distribución de los componentes, la facilidad de sintonizar y la sensibilidad.

EJEMPLO 3.21. Investigue el efecto que tiene una variación de 1% en cada componente del filtro pasa bajas del a) Ejemplo 3.8 y b) Ejemplo 3.10.

Solución. Según la ecuación 3.93, un incremento (o disminución) del 1% en cualquiera de los componentes R_1 , C_1 , R_2 y C_2 , ocasiona una reducción (o aumento) en ω_0 en cualquier circuito.

- a) Según la ecuación (3.95), un aumento (disminución) de 1% en R_1 , aumenta (disminuye) a Q en $5 - 0.5 = 4.5\%$, aproximadamente (sucede lo contrario para R_2). En forma similar, variaciones de 1% en la capacitancia ocasionan variaciones de Q de 9.5%, más o menos. Por último, como $1 - 2Q = 1 - 2 \times 5 = -9$, se sigue que variaciones de 1% en R_A o R_B dan lugar a variaciones de Q de 9%, aproximadamente.
- b) Con $R_1/R_2 = 5.76/2.21$, la ecuación 3.96 da $S_{R_1}^Q = -S_{R_2}^Q \cong 0$. Así, variaciones de 1% en la resistencia o capacitancia, dan lugar a cambios en Q de 0.22% y 0.5%, respectivamente.

Sensibilidades del filtro de retroalimentación múltiple

Las sensibilidades del *filtro pasa banda de retroalimentación múltiple* de la figura 3.30, se calculan a partir de la ecuación 3.70, y son

$$S_{R_1}^{\omega_0} = S_{C_1}^{\omega_0} = S_{R_2}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (3.97a)$$

$$S_{R_1}^Q = -S_{R_2}^Q = -\frac{1}{2} \quad S_{C_1}^Q = -S_{C_2}^Q = \frac{1}{2} \frac{C_2 - C_1}{C_2 + C_1} \quad (3.97b)$$

Observe que el diseño con capacitancias iguales hace que $S_{C_1}^Q = S_{C_2}^Q = 0$. Las sensibilidades del *filtro pasa bajas de retroalimentación múltiple* que aparece en la figura 3.32, pueden calcularse en forma parecida y resultan ser²

$$S_{R_2}^{\omega_0} = S_{C_1}^{\omega_0} = S_{R_3}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (3.98a)$$

$$\left| S_{R_1}^Q \right| < 1 \quad \left| S_{R_2}^Q \right| < \frac{1}{2} \quad \left| S_{R_3}^Q \right| < \frac{1}{2} \quad S_{C_1}^Q = -S_{C_2}^Q = \frac{1}{2} \quad (3.98b)$$

Es evidente que las configuraciones de retroalimentación múltiple gozan de sensibilidades bajas y por ello son populares.

Sensibilidades del filtro de múltiples amps op

Las sensibilidades del *filtro bicuad* que se muestra en la figura 3.36, se obtienen de la ecuación 3.83, y los resultados son los siguientes:

$$S_{R_4}^{\omega_0} = S_{R_5}^{\omega_0} = S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (3.99a)$$

$$S_{R_2}^Q = 1 \quad S_{R_4}^Q = S_{R_5}^Q = -S_{C_1}^Q = S_{C_2}^Q = \frac{1}{2} \quad (3.99b)$$

Estas sensibilidades son muy bajas y se parecen a las del filtro RLC pasivo, por lo que producen las mismas respuestas. Las sensibilidades de los *filtros de variable de estado* son similares en cuanto a lo bajo (véase el problema 3.44). Al considerar también las ventajas de sintonía, escasa distribución de los parámetros y respuestas simultáneas múltiples, el lector comprenderá por qué se usan tanto estos filtros.

PROBLEMAS

3.1 La función de transferencia

- 3.1 Una función de transferencia con $H_0 = 1$ tiene un cero en $s = +1$ kNp/s, y un par de polos en el número complejo $-1 \pm j1$ kNp/s. a) Calcule la respuesta al impulso. b) Encuentre su respuesta de estado estable a una entrada de ca con amplitud unitaria, fase igual a cero, y $\omega = 1$ krad/s.

3.2 Filtros activos de primer orden

- 3.2 El circuito de la figura P3.2 es un diferenciador no inversor. a) Obtenga su función de transferencia. b) Especifique los valores de los componentes para una frecuencia de ganancia unitaria de 100 HZ.

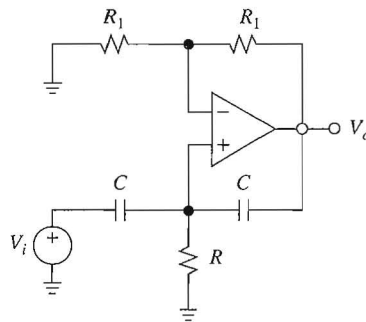


FIGURA P3.2.

- 3.3 Si $R_1C_1 = R_2C_2$, el circuito de la figura P3.3 es un integrador no inversor. a) Calcule su función de transferencia. b) Especifique los valores de los componentes para una ganancia de 20 dB a 100 Hz.

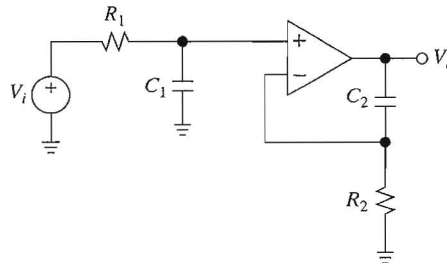


FIGURA P3.3.

- 3.4 a) Especifique valores apropiados de los componentes para una frecuencia de ganancia unitaria de 1 KHz en el integrador de Deboo de la figura 3.7. b) ¿Qué pasa si la resistencia superior derecha es 1% menor que su valor nominal? Ilustre lo anterior por medio de la gráfica de magnitud. *Recomendación:* Sustituya la bomba de corriente de Howland con su equivalente Norton.
- 3.5 Suponga que las constantes de tiempo en el circuito de la figura P3.3 están en desequilibrio, por ejemplo $R_1C_1 = R_2C_2(1 - \epsilon)$. a) Investigue el efecto que tiene el desequilibrio e ilústrelolo por medio de la gráfica de la magnitud. b) Desarrolle un método para balancear el desequilibrio, y describa el procedimiento de calibración.
- 3.6 La inserción de una resistencia R_3 en serie con C en el filtro pasa bajas de la figura 3.9a lo convierte en un circuito que se conoce como *polo-cero*, que tiene aplicación en el control. a) Haga un bosquejo del circuito modificado, y encuentre su función de transferencia para justificar el nombre que recibe. b) Especifique valores de los componentes para una frecuencia del polo de 1 kHz, frecuencia del cero de 10 kHz, y ganancia de cc de 0 dB; construya su gráfica de magnitud.
- 3.7 Al insertar una resistencia R_3 en paralelo con C en el filtro pasa altas de la figura 3.10a, lo convierte en un circuito que se conoce como *cero-polo*, que se aplica en el control. a) Dibuje el circuito modificado, y encuentre su función de transferencia de modo que se justifique su nombre. b) Especifique los valores de los componentes para una frecuencia del cero de 100 Hz, frecuencia del polo de 1 kHz, y ganancia de frecuencia alta de 0 dB; haga un dibujo de su gráfica de magnitud.
- 3.8 Vuelva a dibujar el cambiador de fase de la figura 3.12a, pero con R y C intercambiadas una por la otra; después, obtenga su función de transferencia y dibuje las gráficas de Bode. ¿Cuál es la diferencia principal entre las respuestas del circuito original y el modificado? Mencione una desventaja posible del circuito modificado.
- 3.9 a) Dibuje las gráficas de Bode del circuito de la figura 3.12a si $R_2 = 10R_1$. b) Repita el inciso anterior, pero con $R_1 = 10R_2$.
- 3.10 Con el uso de dos cambiadores de fase con capacitores de $0.1 \mu\text{F}$, diseñe un circuito que acepte un voltaje $v_a = 1.20\sqrt{2} \cos(2\pi 60t) \text{ V}$, y genere los voltajes $v_b = 1.20\sqrt{2} \cos(2\pi 60t - 120^\circ) \text{ V}$ y $v_c = 1.20\sqrt{2} \cos(2\pi 60t + 120^\circ) \text{ V}$. Un circuito así, simula los voltajes que se usan en sistemas de transmisión trifásicos de energía, en una escala de 1/100 de sus valores reales.
- 3.11 En el amplificador no inversor de la figura 1.7, sea $R_1 = 2 \text{ k}\Omega$ y $R_2 = 18 \text{ k}\Omega$. Dibuje e identifique la gráfica de Bode de la magnitud de su ganancia, si el circuito también contiene una capacitancia de 10 nF en paralelo con R_2 .
- 3.12 Suponga que el amplificador inversor de la figura 1.11 también tiene una capacitancia C_1 en paralelo con R_1 y una capacitancia C_2 en paralelo con R_2 . Obtenga su función de transferencia, dibuje y haga anotaciones en la gráfica de Bode de su magnitud, y especifique los valores apropiados de sus componentes para una ganancia de baja frecuencia de 40 dB, una ganancia de alta frecuencia de 0 dB, y de modo que la media geométrica de sus frecuencias de polo y cero $(f_p f_z)^{1/2}$ sean de 1 kHz.
- 3.13 Dibuje y anote la gráfica de Bode de la magnitud linealizada para el circuito que aparece en la figura P3.3, si a) $R_2C_2 = 1 \text{ ms}$ y $R_1C_1 = 0.1 \text{ ms}$. b) Repita el inciso anterior, pero con $R_1C_1 = 10 \text{ ms}$.
- 3.14 En el filtro pasa banda de banda ancha de la figura 3.11a, sean $R_1 = R_2 = R$ y $C_1 = C_2 = C$. a) Encuentre la salida $v_o(t)$ si la entrada es $v_i(t) = 1 \cos(t/RC) \text{ V}$. b) Repita el inciso anterior, pero para $v_i(t) = 1 \cos(t/2RC) \text{ V}$. c) Repita el inciso a), pero para $v_i(\pm) = 1 \cos(t/0.5RC) \text{ V}$.

- 3.15** El circuito de la figura P3.15 es un multiplicador de capacitancia. *a)* Demuestre que la $C_{ec} = (1 + R_2/R_1)C$. *b)* Con el uso de una capacitancia de $0.1 \mu\text{F}$, especifique valores de los componentes para simular una capacitancia variable de $0.1 \mu\text{F}$ a $100 \mu\text{F}$ por medio de un pot de $1 \text{ M}\Omega$. *Recomendación:* En el inciso *a)* aplique un voltaje de prueba V , después encuentre la corriente resultante I , y obtenga C_{ec} como $1/s C_{ec} = V/I$.

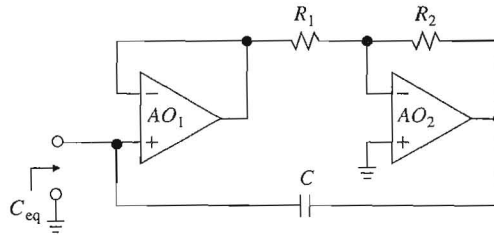


FIGURA P3.15.

- 3.16** El circuito de la figura P3.16 es un simulador de capacitancia. *a)* Demuestre que $C_{ec} = (R_2R_3/R_1R_4)C$. *b)* Con el empleo de una capacitancia de 1 nF , especifique valores de los componentes para simular una capacitancia de 1 mF . Mencione una aplicación posible para una capacitancia tan grande. *Recomendación:* véase el Problema 3.15.

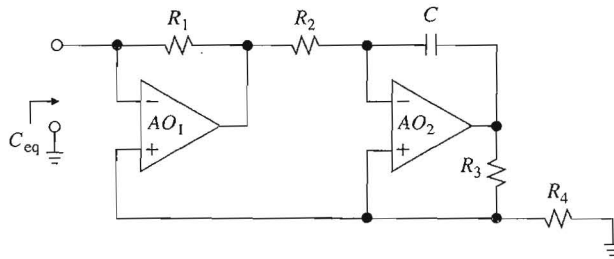


FIGURA P3.16.

3.3 Aplicaciones de filtros en audio

- 3.17** Obtenga las ecuaciones 3.32 y 3.33.
- 3.18** *a)* Obtenga las ecuaciones 3.34 y 3.35. *b)* Especifique los valores de los componentes para aproximar la curva NAB con ganancia de 30 dB a 1 kHz . Ilustre el circuito final.
- 3.19** Con el uso de valores estándar para los componentes, diseñe un ecualizador de octavas con frecuencias centrales a aproximadamente $f_0 = 32 \text{ Hz}$, 64 Hz , 125 Hz , 250 Hz , 500 Hz , 1 kHz , 2 kHz , 4 kHz , 8 kHz y 16 kHz . Dibuje el circuito final.

3.4 Respuestas estándar de segundo orden

- 3.20** *a)* Con el manejo apropiado, escriba la función pasa banda de banda ancha de la ecuación 3.29a en la forma estándar $H(j\omega) = H_{0BP}H_{BP}$. *b)* Muestre que sin que importe cómo se seleccione ω_L y ω_H , la Q de ese filtro nunca puede exceder $\frac{1}{2}$. Por tal razón, se le denomina de *banda ancha*.
- 3.21** Construya las gráficas de fase de H_{LP} , H_{HP} , H_{BP} y H_N para $Q = 0.2$, 1 y 10 .

3.5 Filtros KRC

- 3.22 Un procedimiento alternativo de diseño para el filtro KRC pasa bajas de la figura 3.23 es $R_A = R_B$ y $R_2/R_1 = C_1/C_2 = Q$. a) Desarrolle las ecuaciones de diseño para esta opción. b) Luego, use el resultado del inciso anterior para rediseñar el filtro del ejemplo 3.8.
- 3.23 Un procedimiento alternativo de diseño para el filtro KRC pasa bajas de la figura 3.23 que nos permita especificar también H_{OLP} , $H_{OLP} > 2 \text{ V/V}$, es $C_1 = C_2 = C$. a) Demuestre que las ecuaciones de diseño para esta opción son $R_2 = [1 + \sqrt{1 + 4Q^2(H_{OLP} - 2)}] / 2\omega_0 QC$ y $R_1 = 1/\omega_0^2 R_2 C^2$. b) Use esta opción para rediseñar el filtro del ejemplo 3.8, pero con $H_{OLP} = 10 \text{ V/V}$.
- 3.24 a) Diseñe un filtro pasa altas con $f_0 = 100 \text{ Hz}$ y Q variable de 0.5 a 5, por medio de un potenciómetro de $100 \text{ k}\Omega$. b) Si la entrada es una onda de ca de 60 Hz, y de 5 V (rms) con una componente de cc de 3 V, ¿qué sale del filtro con la perilla puesta en cualquier extremo?
- 3.25 Un procedimiento alternativo de diseño para el filtro KRC pasa altas de la figura 3.27 que nos permite especificar también H_{OHP} , $H_{OHP} > 1$, es $C_1 = C_2 = C$. a) Demuestre que las ecuaciones de diseño son entonces $R_1 = [1 + \sqrt{1 + 8Q^2(H_{OHP} - 1)}] / 4\omega_0 QC$ y $R_2 = 1/\omega_0^2 R_1 C^2$. b) Use esta opción para realizar una respuesta Butterworth pasa altas con $H_{OHP} = 10 \text{ V/V}$ y $f_0 = 1 \text{ kHz}$.
- 3.26 Un procedimiento alternativo de diseño para el filtro KRC pasa banda de la figura 3.28, es $R_A = R_B$ y $C_1 = C_2 = C$. Desarrolle las ecuaciones de diseño para esta opción. Después, use el resultado anterior para diseñar un filtro pasa banda con $H_{OBP} = 0 \text{ dB}$, $f_0 = 1 \text{ kHz}$ y $Q = 5$.
- 3.27 Al filtro pasa bajas de la figura P3.27 se le conoce como *filtro -KRC* (filtro “menos” KRC) porque el amp op se opera como amplificador inversor con ganancia de $-K$. a) Encuentre los valores de H_{OLP} , ω_0 y Q para el caso en que $C_1 = C_2 = C$ y $R_1 = R_2 = R_3 = R_4 = R$. b) Diseñe un filtro pasa bajas -KRC con $f_0 = 2 \text{ kHz}$, $Q = 5$ y ganancia de cc de 0 dB.

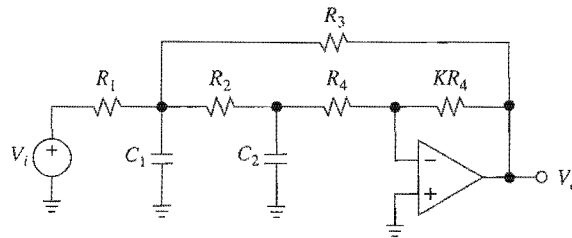


FIGURA P3.27.

- 3.28 El filtro pasa banda de la figura P3.28 se conoce como *filtro -KRC* (filtro “menos” KRC) porque el amp op se opera como amplificador inversor con ganancia de $-K$. a) Encuentre los valores de H_{OBP} , ω_0 y Q para el caso en que $C_1 = C_2 = C$ y $R_1 = R_2 = R$. b) Diseñe un filtro pasa banda -KRC con $f_0 = 1 \text{ kHz}$, $Q = 10$ y ganancia unitaria en resonancia.

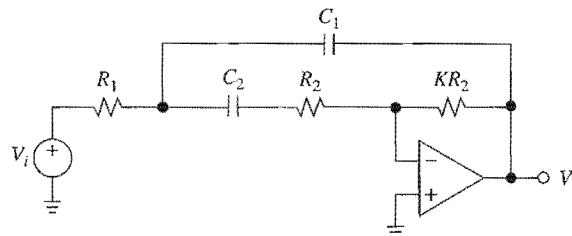


FIGURA P3.28.

- 3.29 El filtro notch de la figura P3.29 permite la sintonización de Q por medio de la razón R_2/R_1 . a) Demuestre que $V_0/V_i = H_N$ con $\omega_0 = 1/RC$ y $Q = (1 + R_1/R_2)/4$. b) Especifique los valores de los componentes para $f_0 = 60$ Hz y $Q = 25$.

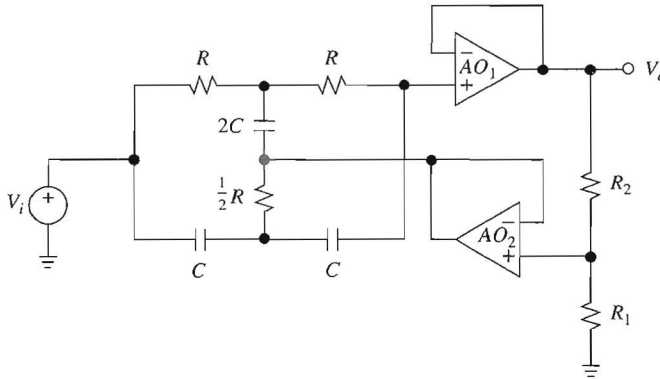


FIGURA P3.29.

- 3.30 Un procedimiento alternativo de diseño para el filtro pasa bajas de retroalimentación múltiple que aparece en la figura 3.32, es $R_1 = R_2 = R_3 = R$. Encuentre expresiones para H_{0LP} , ω_0 y Q . Después, desarrolle las ecuaciones de diseño.
- 3.31 En el circuito de la figura 3.33, sean $R_3 = R_4 = R$ y $R_5 = KR$. a) Demuestre que si $H_{0BP} = -2$ V/V, el circuito da la respuesta pasa todo con ganancia de $-K$. b) Especifique los valores de los componentes para $f_0 = 1$ kHz, $Q = 5$ y ganancia de 20 dB.
- 3.32 Demuestre que el circuito de la figura P3.32 realiza la función pasa todo con $H_{0AP} = 1/3$, $\omega_0 = \sqrt{2}$ y $Q = 1/\sqrt{2}$.

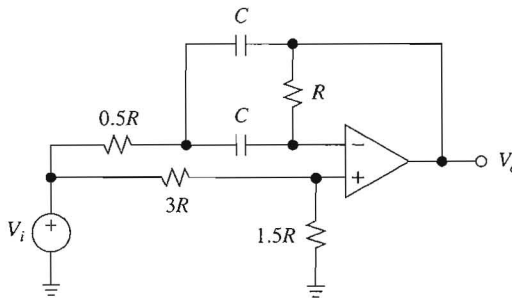


FIGURA P3.32.

- 3.33 El circuito de la figura P3.33, que se conoce como *multiplicador de Q*, usa un amplificador sumador OA_1 y una etapa pasa banda OA_2 a fin de incrementar la Q de la etapa pasa banda sin cambiar a ω_0 . Esto permite Q s elevadas sin castigar en forma indebida a OA_2 . a) Demuestre que la ganancia y Q del circuito compuesto se relacionan con aquellos de la etapa básica pasa banda con $Q_{(comp)} = Q/[1 - (R_5/R_4)|H_{0BP}|]$ y $H_{0BP(comp)} = (R_5/R_3)(Q_{(comp)}/Q)H_{0BP}$. b) Especifique los valores de los componentes para $f_0 = 3$ 600 Hz, $Q_{(comp)} = 60$ y $H_{0BP(comp)} = 2$ V/V, comenzando con $Q = 10$.

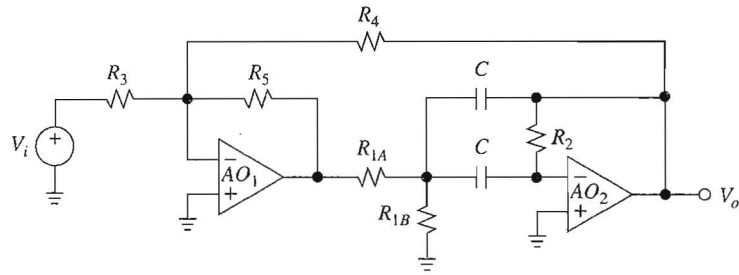


FIGURA P3.33.

- 3.34 En relación con el filtro pasa bajas de retroalimentación múltiple de la figura 3.32, demuestre que el circuito que consiste en R_2 , R_3 , C_2 , y el amp op, actúa como una resistencia $R_{eq} = R_2 \parallel R_3$ y una inductancia $L_{eq} = R_2 R_3 C_2$, ambas en paralelo con C_1 . Después, explique la operación del circuito en términos de la equivalencia anterior.

3.7 Filtros de variable de estado y bicuadráticos (bicuad)

- 3.35 Haga las modificaciones apropiadas en el ejemplo 3.18 para que $H_{0BP} = 1$ V/V. Dibuje el diseño final.
- 3.36 a) Obtenga las ecuaciones 3.82a y 3.82b. b) Especifique los valores apropiados de los componentes a fin de obtener una respuesta pasa banda con $f_L = 594$ Hz y $f_H = 606$ Hz. c) ¿Cuál es la ganancia a cc de la respuesta pasa bajas?
- 3.37 El filtro simplificado de variable de estado de la figura P3.37 proporciona respuestas pasa bajas y pasa banda con el uso de sólo dos amps op. a) Demuestre que $H_{0BP} = -n$, $H_{0LP} = m/(m+1)$, $Q = \sqrt{n(1+1/m)}$ y $\omega_0 = Q/nRC$. b) Especifique valores para los componentes para una respuesta pasa banda con $f_0 = 2$ kHz y $Q = 10$. c) ¿Cuál es la ganancia del circuito en resonancia? ¿Cuál es la desventaja principal de este circuito?

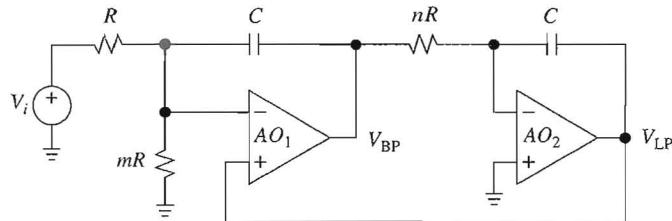


FIGURA P3.37.

- 3.38 Utilice el filtro no inversor de variable de estado con un amp op adicional sumador para sintetizar el notch pasa bajas del ejemplo 3.20. *Recomendación:* Obtenga las respuestas notch con $V_N = A_L V_{LP} + A_H V_{HP}$, donde A_L y A_H son coeficientes apropiados.
- 3.39 Considere el filtro bicuadrático de amp op dual que se obtiene del bicuadrático estándar de la figura 3.36 con la sustitución de OA_2 y OA_3 con el integrador de Deboo de la figura 3.7. Encuentre sus respuestas; después, especifique los valores de los componentes para una respuesta pasa bajas con $f_0 = 10$ kHz, $Q = 5$ y $H_{0LP} = 0$ dB.
- 3.40 Con el empleo del filtro de variable de estado, junto con un cuarto amp op sumador, diseñe un circuito pasa todo con $f_0 = 1$ kHz y $Q = 1$. *Recomendación:* Aplique la ecuación 3.58.

- 3.41 Demuestre la ecuación 3.92.
- 3.42 Demuestre que cualquier filtro KRC de segundo orden, en el que la K aparece sólo en el término en s del denominador, siempre tiene $S_K^Q > 2Q - 1$.
- 3.43 Un procedimiento alternativo de diseño para el filtro pasa bajas de retroalimentación múltiple de la figura 3.32 es $R_1 = R_2 = R_3 = R$. a) Encuentre expresiones simplificadas para ω_0 y Q . b) Encuentre las funciones de sensibilidad.
- 3.44 Calcule las sensibilidades del filtro de variable de estado del ejemplo 3.18.

REFERENCIAS

1. M. E. Van Valkenburg, *Analog Filter Design*, Holt, Rinehart & Winston, Orlando, FL, 1982.
2. L. P. Huelsman, *Active and Passive Analog Filter Design: An Introduction*, McGraw-Hill, Nueva York, 1993.
3. F. W. Stephenson, *RC Active Filter Design Handbook*, John Wiley & Sons, Nueva York, 1985.
4. A. B. Williams y F. J. Taylor, *Electronic Filter Design Handbook: LC, Active and Digital Filters*, 2a. ed., McGraw-Hill, Nueva York, 1988.
5. S. Franco, *Electric Circuits Fundamentals*, Oxford University Press, Nueva York, 1995.
6. W. G. Jung, *Audio IC Op Amp Applications*, 3a. ed., Howard W. Sams, Carmel, IN, 1987.
7. K. Lacanette, "High Performance Audio Applications of the LM833", Nota de aplicación AN-346, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
8. R. A. Greiner y M. Schoessow, "Design Aspects of Graphic Equalizers", *J. Audio Eng. Soc.*, vol. 31, núm. 6, junio de 1983, pp. 394-407.

FILTROS ACTIVOS: PARTE II

- 4.1 Aproximaciones de filtros
 - 4.2 Diseño en cascada
 - 4.3 Convertidores generalizados de impedancia
 - 4.4 Diseño directo
 - 4.5 Capacitores conmutados
 - 4.6 Filtros de capacitores conmutados
 - 4.7 Filtros SC universales
- Problemas
- Referencias

Una vez que se estudiaron los filtros de primero y de segundo orden, se pasará a los de orden superior, los cuales se requieren cuando las características de corte de los tipos de orden inferior no son suficientemente agudas para satisfacer las demandas de la aplicación dada. Entre los diferentes métodos de obtener filtros activos de orden superior, los que han alcanzado mayor prominencia son el enfoque de *diseño en cascada* y el de *síntesis directa*. El enfoque en cascada obtiene la respuesta que se desea por medio de conectar en cascada etapas de filtros de segundo orden (y tal vez una etapa de primer orden) de los tipos que se estudiaron en el capítulo 3. El enfoque directo utiliza convertidores de impedancia activos, tales como giradores y resistencias negativas que dependen de la frecuencia para simular un filtro *RLC* pasivo prototipo que satisfaga las especificaciones dadas.

A pesar de la complejidad de sus respuestas, los filtros anteriores, también conocidos como *filtros de tiempo continuo*, no permiten su fabricación monolítica debido a los tamaños tan grandes de las capacitancias que están involucradas, y a los estrictos requerimientos de la exactitud y estabilidad de los productos *RC* que controlan las frecuencias características. Por otro lado, es frecuente que las aplicaciones actuales de integración a escala muy grande (IEMG) requieran, tanto funciones digitales como analógicas en el mismo chip. Para satisfacer este requerimiento en el filtrado y otras áreas analógicas tradicionales, se han desarrollado las técnicas de capacitores conmutados que utilizan amps op MOS, capacitores e interruptores, pero no resistores, para efectuar funciones de filtrado muy estables, aunque con rangos de frecuencia limitados en comparación.

Los circuitos de capacitores conmutados (CC) pertenecen a la categoría de sistemas de datos muestreados, en los que la información se procesa en intervalos de tiempo discreto en lugar de continuo. Por lo general, esto limita su empleo en aplicaciones de banda de voz,

tales como codificadores/decodificadores (Codecs), procesamiento del habla y análisis del espectro de audio.

4.1 APROXIMACIONES DE FILTROS

Si las señales por rechazar están muy cercanas en frecuencia de aquellas que deben pasar, las características de corte de un filtro de segundo orden podrían no ser lo suficientemente agudas, por lo que sería necesario un filtro de orden superior. Los filtros reales sólo pueden aproximar las respuestas ideales de la figura 3.1. En general, entre más cercana sea la aproximación que se desea, más elevado es el orden del filtro.

Lo que aparta un filtro práctico de su modelo ideal se visualiza en términos de un área sombreada,¹ como se muestra en la figura 4.1a, para el caso pasa bajas. Al introducir la atenuación $A(\omega)$ como

$$A(\omega) = -20 \log_{10} |H(j\omega)| \quad (4.1)$$

se observa que el rango de frecuencias que pasan con poca o ninguna atenuación define la *banda de paso*. Para un filtro pasa bajas, esta banda se extiende desde cc a alguna frecuencia ω_c , llamada la *frecuencia de corte*. La ganancia no necesariamente es constante dentro de la banda de paso, pero puede tener una variación máxima $A_{m\acute{a}x}$, tal como $A_{m\acute{a}x} = 1$ dB. La ganancia puede exhibir rizos dentro de la banda de paso, en cuyo caso $A_{m\acute{a}x}$ se denomina *máximo rizo en la banda de paso* y la banda de paso recibe el nombre de *rizo de la banda*. En este caso, ω_c representa la frecuencia a la que la respuesta se aparta de la banda de rizo.

Una vez que se pasa ω_c , la magnitud cae a la *banda de rechazo*, o región de la frecuencia de atenuación sustancial. Esta banda se especifica en términos de cierta atenuación mínima permisible, tal como $A_{m\acute{i}n} = 60$ dB. La frecuencia a la que la banda de rechazo comienza se denota con ω_s . La razón ω_s/ω_c se denomina *factor de selectividad* porque brinda una medida de la nitidez de la respuesta. La región de frecuencia entre ω_c y ω_s se llama *banda de transición* o *falda*. Ciertas aproximaciones de filtros maximizan la tasa de descenso dentro de esta banda a expensas de los rizos dentro de las otras.

La terminología que se desarrolla para el caso pasa bajas se extiende con facilidad al caso pasa altas que se ilustra en la figura 4.1b, y a los casos pasa banda y rechazo de banda que se ilustran en la figura 4.2.

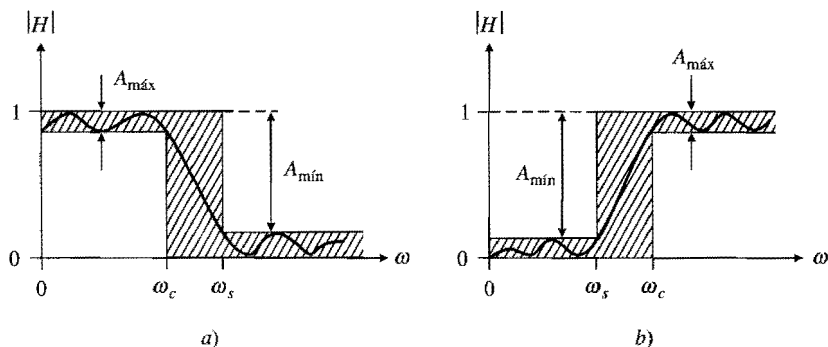


FIGURA 4.1

Límites de la magnitud para las respuestas a) pasa bajas, y b) pasa altas.

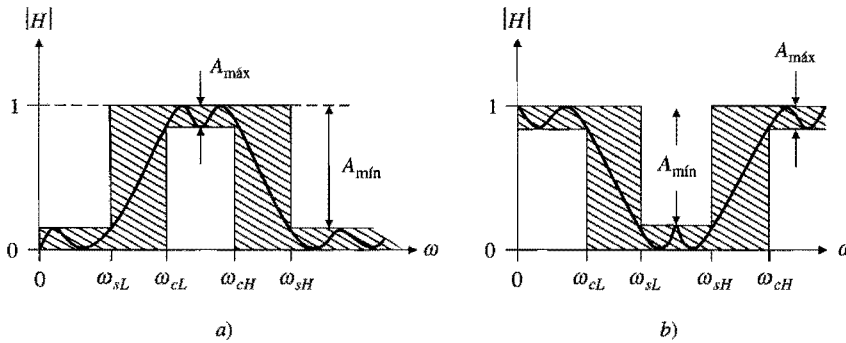


FIGURA 4.2

Limites de la magnitud para las respuestas a) pasa banda y b) rechazo de banda.

Conforme el orden n de una función de transferencia se incrementa, entran en juego parámetros adicionales en forma de los coeficientes de un polinomio de orden superior. Estos coeficientes proporcionan al diseñador mayor libertad para especificar los perfiles de frecuencia de la magnitud o fase, con lo que se permite un grado más alto de optimización. Entre las diferentes aproximaciones, se ha encontrado que algunas son satisfactorias en forma consistente como para justificar la tabulación de sus coeficientes en manuales de filtros. Éstos incluyen las aproximaciones *Butterworth*, *Chebyshev*, *Cauer* y *Bessel*.

Las tablas de filtros enlistan los coeficientes del polinomio del denominador de las distintas aproximaciones, para una frecuencia de corte de 1 rad/s. Por ejemplo, los coeficientes de la respuesta Butterworth de quinto orden son $b_0 = b_5 = 1$, $b_1 = b_4 = 3.236$ y $b_2 = 5.236$, por lo que

$$H(s) = \frac{1}{s^5 + 3.236s^4 + 5.236s^3 + 5.236s^2 + 3.236s + 1} \quad (4.2)$$

Un enfoque alternativo es factorizar $H(s)$ en el producto de términos de orden ≤ 2 y tabular los coeficientes de ellos. Si se expresa en esta forma, la función anterior se convierte en

$$H(s) = \frac{1}{s^2 + 0.6180s + 1} \times \frac{1}{s^2 + 1.6180s + 1} \times \frac{1}{s + 1} \quad (4.3)$$

El diseño de un filtro de orden superior comienza con la selección de la aproximación que se adapte mejor a la aplicación dada, seguida de la especificación de ω_c , ω_s , $A_{máx}$ y $A_{mín}$. Después, se usan estas últimas como las claves para los manuales de filtros o programas de cómputo, a fin de encontrar el orden n que se requiere. Una vez que se conoce n , el diseñador del filtro activo tiene varias alternativas, las más populares son el enfoque de *cascada* y el de *simulación de escalera RLC*. El enfoque de cascada logra la respuesta esperada por medio de hacer cascadas con etapas de orden inferior del tipo de las que se estudió en el capítulo 3. El enfoque de simulación de escalera utiliza convertidores de impedancia activa, tales como giradores y resistores negativos que dependen de la frecuencia, para simular el prototipo de un filtro pasivo *RLC* que cumpla con las especificaciones requeridas.

Una vez que se ha seleccionado un enfoque, se deben encontrar los valores de ω_0 y Q para las etapas individuales (y tal vez ω_c), en el caso del diseño en cascada, o los valores individuales de R , L y C , en el caso de la simulación de escalera. De nuevo, estos datos se



encuentran con la ayuda de tablas de filtros o programas de computadora, estos últimos son proporcionados por los fabricantes de amp op para promover la aplicación de sus productos. Uno de tales programas es el FILDES, escrito por National Semiconductor, se va a usar mucho en los ejemplos de este libro. Este programa puede cargarse desde la World Wide Web; se pide al lector que consulte el sitio Web <http://www.mhhe.com/franco>, que se mencionó en el prefacio.

Graficación de $H(j\omega)$ con el uso de PSpice

El comportamiento de la frecuencia como función de $H(s)$ puede visualizarse con PSpice usando fuentes controladas por voltaje con valores que son función de s . Si se usa la forma factorizada de $H(s)$, se crea una cascada de VCVS, cuyos valores están dados por los términos individuales de $H(s)$. La figura 4.3 muestra la cascada para la función de la ecuación 4.3. Con una escala de s de 2π para obtener $f_c = 1$ Hz, se escribe el archivo:

```

Respuesta Butterworth pasa bajas de 5o. orden:
Vi 1 0 ac 1V
Ri 1 0 1
E1 2 0 Laplace {V(1)} = {1/(1+(s/6.283)*(s/6.283+0.6180))}
Ri 2 0 1
E2 3 0 Laplace {V(2)} = {1/(1+(s/6.283)*(s/6.283+1.618))}
R2 3 0 1
E3 4 0 Laplace {V(3)} = {1/(1+s/6.283)}
R3 4 0 1
.ac dec 100 0.01Hz 100Hz
.probe ;Vdb(4)
.end

```

La gráfica de magnitud se muestra en la figura 4.5 junto con las gráficas de los otros tres tipos de respuesta, que se obtienen con un procedimiento similar.

Aproximación Butterworth

La ganancia de la aproximación Butterworth es³

$$|H(j\omega)| = \frac{1}{\sqrt{1 + \epsilon^2 (\omega/\omega_c)^{2n}}} \quad (4.4)$$

donde n es el orden del filtro, ω_c es la frecuencia de corte, y ϵ es una constante que determina la variación máxima pasa banda como $A_{\text{máx}} = A(\omega_c) = 20 \times \log_{10} \sqrt{1 + \epsilon^2} = 10 \log_{10}$

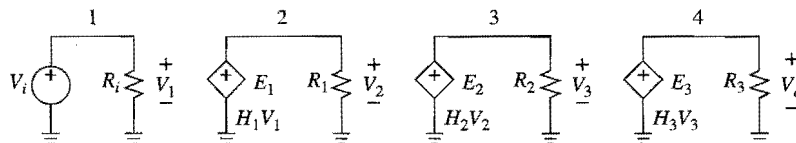
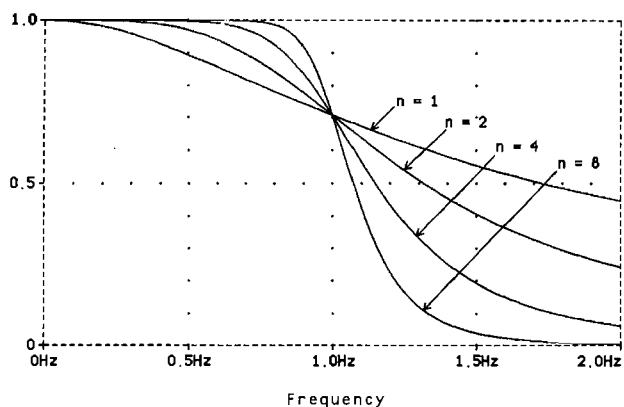
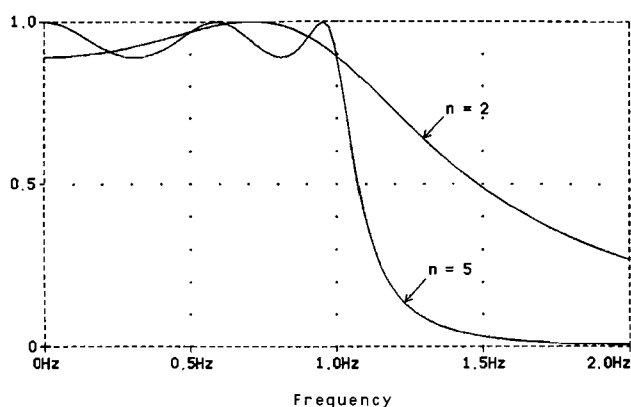


FIGURA 4.3

Circuito para encontrar el comportamiento en frecuencia de la función $H(s) = H_1(s) \times H_2(s) \times H_3(s)$ en PSpice.



a)



b)

FIGURA 4.4
Respuestas a) Butterworth y b) Chebyshev de 1 dB.

$(1 + \epsilon^2)$. Las primeras $2n - 1$ derivadas de $|H(j\omega)|$ son iguales a cero en $\omega = 0$, lo que indica una curva tan plana como es posible en $\omega = 0$. Una curva Butterworth que se denomina como *máximamente plana*, se vuelve algo abrupta cerca de ω_c y pasa a una tasa final de $-20n$ dB/dec en la banda de rechazo. Como se muestra en la figura 4.4a para $\epsilon = 1$, entre más elevado sea el orden n , más se acerca la respuesta al modelo ideal.

EJEMPLO 4.1. Encontrar el valor de n para una respuesta Butterworth pasa bajas con $f_c = 1$ kHz, $f_s = 2$ kHz, $A_{\text{máx}} = 1$ dB y $A_{\text{mín}} = 40$ dB.

Solución. Si se hace $A_{\text{máx}} = A(\omega_c) = 20 \log_{10} \sqrt{1 + \epsilon^2} = 1$ dB, se obtiene $\epsilon = 0.5088$. Si $A(\omega_s) = 10 \log_{10} [1 + \epsilon^2 (2/1)^{2n}] = 40$ dB, se encuentra que $n = 7$ da $A(\omega_s) = 36.3$ dB y con $n = 8$ se obtiene $A(\omega_s) = 42.2$ dB. Para $A_{\text{mín}} = 40$ dB se selecciona, entonces, $n = 8$.

Aproximación Chebyshev

Existen aplicaciones en las que es más importante el corte agudo que la magnitud máximamente plana. Los filtros Chebyshev maximizan la tasa de corte de la banda de

transición, al precio de introducir rizos en la banda de paso, como se muestra en la figura 4.4b. Por regla general, entre más elevada sea $A_{\text{máx}}$, más estrecha será la banda de transición para una $A_{\text{mín}}$ dada. La ganancia de una aproximación Chebyshev de n -ésimo orden con frecuencia de corte ω_c y $A_{\text{máx}} = 10 \log_{10} (1 + \epsilon^2)$ es³

$$|H(j\omega)| = \frac{1}{\sqrt{1 + \epsilon^2 C_n^2(\omega/\omega_c)}} \quad (4.5)$$

donde $C_n(\omega/\omega_c)$ es el polinomio de Chebyshev de orden n , que se define como

$$C_n(\omega/\omega_c \leq 1) = \cos[n \cos^{-1}(\omega/\omega_c)] \quad (4.6a)$$

$$C_n(\omega/\omega_c \geq 1) = \cosh[n \cosh^{-1}(\omega/\omega_c)] \quad (4.6b)$$

Se observa que $C_n^2(\omega/\omega_c \leq 1) \leq 1$ y $C_n^2(\omega/\omega_c \geq 1) \geq 1$. Es más, dentro de la banda de paso $|H(j\omega)|$ se exhiben valores pico iguales a 1, y valores de valle de $1/\sqrt{1 + \epsilon^2}$ en las frecuencias donde el coseno vale cero y uno respectivamente. El número de dichos picos y valles, que incluye al origen, es n .

En comparación con la aproximación Butterworth, que exhibe una desviación apreciable de su valor de cc sólo en el extremo superior de la banda de paso, la aproximación Chebyshev mejora la característica de la banda de transición por medio de dispersar su rizo a través de la banda de paso. En cc, el valor de decibels de una respuesta Chebyshev es de 0 si n es impar, y de $0 - A_{\text{máx}}$ si n es par. Un filtro Chebyshev puede lograr una razón de frecuencia de corte a banda de transición dada, con un orden más bajo que un filtro de Butterworth, con lo que se reduce la complejidad y el costo del circuito. Sin embargo, pasando la banda de transición, la respuesta Chebyshev disminuye a una razón de $-20n$ dB/dec, exactamente igual que una respuesta Butterworth del mismo orden.

Aproximación Cauer

Los filtros Cauer, también llamados *filtros elípticos*, llevan el enfoque Chebyshev un paso más allá, por medio de rizos tanto en la banda de paso como en la de rechazo para una característica aún más aguda en la banda de transición. En consecuencia, pueden proporcionar una razón dada de frecuencia de corte a banda de transición con un orden n todavía más pequeño que los filtros Chebyshev. La idea es seguir una respuesta pasa bajas existente con una notch apenas por encima de ω_c , para hacer más aguda la respuesta. Para que sea eficaz, la notch debe ser angosta, lo que indica que la curva irá hacia arriba apenas pase esta notch. En este punto, se crea otra notch para presionar la curva hacia abajo, y el proceso se repite hasta que el perfil dentro de la banda de rechazo cae por debajo del nivel especificado por $A_{\text{mín}}$. En la figura 4.5 se comparan las distintas aproximaciones para $n = 5$ y $A_{\text{máx}} = 3$ dB. En la parte superior se aprecia una vista ampliada de la banda de paso.

Aproximación Bessel

En general, los filtros introducen un cambio de fase que depende de la frecuencia. Si este cambio varía en forma lineal con ella, el efecto es tan sólo retrasar la señal en una cantidad constante. Sin embargo, si la fase varía en forma no lineal, diferentes componentes de

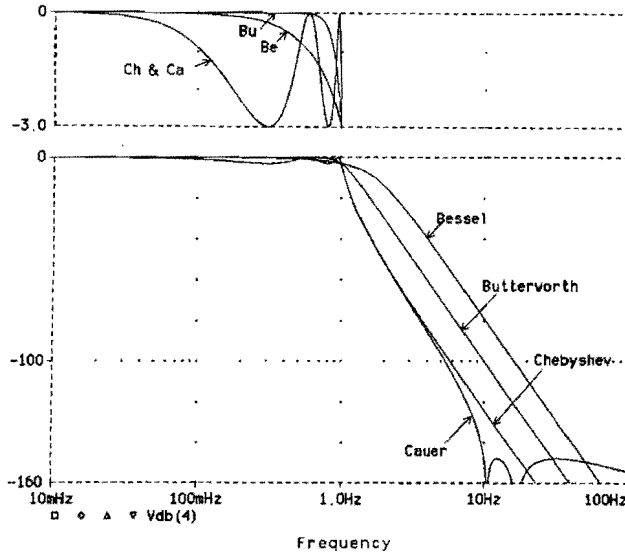


FIGURA 4.5
Comparación de las respuestas de 3 dB quinto orden.

frecuencia de la entrada experimentarán retrasos diferentes, por lo que las señales que no sean senoidales tendrán una distorsión de fase significativa al propagarse a través del filtro. En general, entre más abrupta sea la característica de la banda de transición, más grande será la distorsión.¹

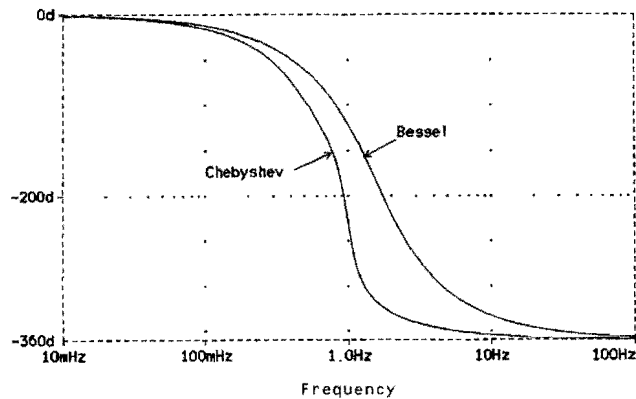
Los filtros Bessel, que también se conocen como *filtros Thomson*, maximizan el retraso de la banda de paso al igual que los filtros Butterworth maximizan la magnitud de ésta. El resultado es una característica de fase casi lineal dentro de la banda de paso, si bien al precio de tener una característica de magnitud con menor pendiente en la banda de transición. La figura 4.6 muestra que un pulso emerge casi sin distorsión de un filtro Bessel, pero muestra sobretiro y tiempo de estabilización si se procesa con un filtro Chebyshev, cuya respuesta de fase es menos lineal que la del Bessel.

4.2 DISEÑO EN CASCADA

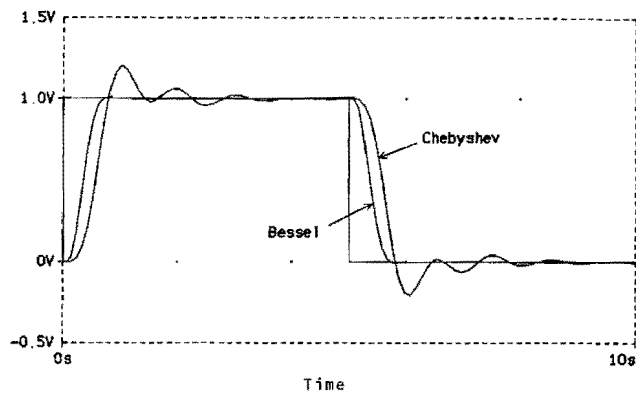
Este enfoque se basa en la factorización de una función de transferencia $H(s)$ como el producto de términos de orden inferior. Si el orden de n es par, la descomposición consiste en $n/2$ términos de segundo orden,

$$H(s) = H_1(s) \times H_2(s) \times \cdots \times H_{n/2}(s) \quad (4.7)$$

Si n es impar, la factorización incluye un término de primer orden. A veces, este término se combina con uno de los términos de segundo orden a fin de crear una etapa de filtro de tercer orden. El término de primer orden, si lo hubiera, puede realizarse con una simple malla RC o CR , de modo que todo lo que se necesita saber es la frecuencia requerida ω_0 . Los términos de segundo orden pueden realizarse con cualquiera de los filtros que se describieron en las secciones 3.5 a 3.7. Para cada una de dichas etapas se requiere conocer ω_0 y Q , y ω_z si la etapa es una notch. Como ya se dijo, estos datos se encuentran tabulados en manuales para filtros³ o pueden calcularse con computadora.⁴



a)



b)

FIGURA 4.6
Respuestas de fase y pulso de los filtros de cuarto orden
Bessei de 1 dB y Chebyshev.

El enfoque en cascada ofrece cierto número de ventajas. El diseño de cada sección es relativamente sencillo, y el número de componentes por lo general es bajo. La baja impedancia de salida, de las secciones individuales, elimina la carga entre etapas, de modo que cada sección puede considerarse aislada de las demás y sintonizarse en forma independiente, si fuera necesario. La modularidad inherente de este enfoque también es atractiva desde el punto de vista económico, porque es posible utilizar unos cuantos bloques estandarizados para diseñar una variedad de filtros más complicados.

En forma matemática, es irrelevante el orden en el que se ordenan en cascada las diferentes secciones. En la práctica, para evitar la pérdida de rango dinámico y la exactitud del filtro debida a un posible recortamiento de la señal en las secciones de alta Q , las secciones se ordenan en cascada en orden creciente de Q , con las etapas de baja Q primero en la trayectoria de la señal. Sin embargo, este ordenamiento no toma en cuenta el ruido interno, lo cual resulta preocupante en las etapas de alta Q , en las que cualquier componente de ruido que cae en el pico de resonancia puede amplificarse de manera significativa. Por ello, con objeto de minimizar el ruido, las etapas de alta Q deben ir primero en la cascada. En

general, el ordenamiento óptimo depende del espectro de entrada, tipo de filtro y las características de ruido de sus componentes.

Diseño de filtros pasa bajas

En la tabla 4.1 se dan ejemplos de datos tabulados para el diseño en cascada. Los datos para los filtros Butterworth y Bessel se encuentran tabulados para diferentes valores de n , aquellos para el Chebyshev están para distintos valores de n y $A_{\text{máx}}$ (en la tabla aparecen los datos para $A_{\text{máx}} = 0.1$ dB y $A_{\text{máx}} = 1.0$ dB), y los datos para el Cauer (que no se muestran en la tabla) para distintos valores de n , $A_{\text{máx}}$ y $A_{\text{mín}}$. Los datos de frecuencia se expresan en forma normalizada a partir de una frecuencia de corte de 1 Hz. En los casos Butterworth y Bessel, esta frecuencia coincide con la de -3 dB, mientras que en los casos de Chebyshev y Cauer representa la frecuencia a la que la ganancia se aleja de la banda de rizo. Para convertir las frecuencias normalizadas a reales, sólo se multiplican los valores tabulados por la frecuencia de corte f_c del filtro que se está diseñando, o bien

$$f_0 = f_{0(\text{tabla})} \times f_c \quad (4.8a)$$

En el caso de los filtros Cauer, las tabla incluyen no sólo las frecuencias de los polos, sino también las de los ceros. Esta última se convierte con

$$f_z = f_{z(\text{tabla})} \times f_c \quad (4.8b)$$

Una aplicación común de los filtros pasa bajas tiene que ver con la conversión analógica-digital (A-D) y digital-analógica (D-A). Según el bien conocido teorema del muestreo, la señal de entrada a un convertidor A-D debe estar limitada en banda a menos de la mitad de la frecuencia de muestreo, a fin de evitar el *apodado*. En forma similar, la señal de salida de un convertidor D-A debe suavizarse en forma apropiada con objeto de evitar los efectos de la cuantización discreta y del tiempo de muestreo. Ambas metas se consiguen con filtros pasa bajas de caída pronunciada que proporcionan atenuación adecuada a la mitad de la frecuencia de muestreo.

EJEMPLO 4.2. La salida de un convertidor D-A con frecuencia de muestreo de 40 kHz va a suavizarse con un filtro pasa bajas Chebyshev de sexto orden y 1.0 dB, que brinda una atenuación de 40 dB a la mitad de la frecuencia de muestreo, o 20 kHz. Este requerimiento de atenuación se consigue si se hace $f_c = 13.0$ kHz. *a)* Diseñe un filtro como el descrito. *b)* Compruebe por medio de PSpice.

Solución.

a) De la tabla 4.1 se encuentra que un filtro Chebyshev de 1.0 dB con $n = 6$, requiere tres etapas de segundo orden, con

$$\begin{aligned} f_{01} &= 0.995 f_c = 12.9 \text{ kHz} & Q_1 &= 8.00 \\ f_{02} &= 0.747 f_c = 9.71 \text{ kHz} & Q_2 &= 2.20 \\ f_{03} &= 0.353 f_c = 4.59 \text{ kHz} & Q_3 &= 0.761 \end{aligned}$$

Se emplean tres secciones Sallen-Key de ganancia unitaria conectadas en cascada en orden creciente de Q . Con la repetición de los pasos del diseño que se dieron en el ejemplo 3.10, se encuentran los valores de los componentes que aparecen en la figura 4.7, donde las resistencias se redondearon al 1% más cercano de los valores estándar.

TABLA 4.1
 Ejemplos de tablas de filtros pasa bajas normalizados (1 Hz)

Filtro Butterworth pasa bajas											
n	f_{01}	Q_1	f_{02}	Q_2	f_{03}	Q_3	f_{04}	Q_4	f_{05}	Q_5	At (dB) a f_c
2	1	0.707	1								12.30
3	1	1.000	1								18.13
4	1	0.541	1	1.306							24.10
5	1	0.618	1	1.620	1						30.11
6	1	0.518	1	0.707	1	1.932					36.12
7	1	0.555	1	0.802	1	2.247	1				42.14
8	1	0.510	1	0.601	1	0.900	1	2.563			48.16
9	1	0.532	1	0.653	1	1.000	1	2.879	1		54.19
10	1	0.506	1	0.561	1	0.707	1	1.101	1	3.196	60.21

Filtro Bessel pasa bajas											
n	f_{01}	Q_1	f_{02}	Q_2	f_{03}	Q_3	f_{04}	Q_4	f_{05}	Q_5	
2	1.274	0.577									
3	1.453	0.691	1.327								
4	1.419	0.522	1.591	0.806							
5	1.561	0.564	1.760	0.917	1.507						
6	1.606	0.510	1.691	0.611	1.907	1.023					
7	1.719	0.533	1.824	0.661	2.051	1.127	1.685				
8	1.784	0.506	1.838	0.560	1.958	0.711	2.196	1.226			
9	1.880	0.520	1.949	0.589	2.081	0.760	2.324	1.322	1.858		
10	1.949	0.504	1.987	0.538	2.068	0.620	2.211	0.810	2.485	1.415	

Filtro Chebyshev pasa bajas con rizo de 0.10 dB											
n	f_{01}	Q_1	f_{02}	Q_2	f_{03}	Q_3	f_{04}	Q_4	f_{05}	Q_5	At (dB) a f_c
2	1.820	0.767									3.31
3	1.300	1.341	0.969								12.24
4	1.153	2.183	0.789	0.619							23.43
5	1.093	3.282	0.797	0.915	0.539						34.85
6	1.063	4.633	0.834	1.332	0.513	0.599					46.29
7	1.045	6.233	0.868	1.847	0.575	0.846	0.377				57.72
8	1.034	8.082	0.894	2.453	0.645	1.183	0.382	0.593			69.16
9	1.027	10.178	0.913	3.145	0.705	1.585	0.449	0.822	0.290		80.60
10	1.022	12.522	0.928	3.921	0.754	2.044	0.524	1.127	0.304	0.590	92.04

Filtro Chebyshev pasa bajas con rizo de 1.00 dB											
n	f_{01}	Q_1	f_{02}	Q_2	f_{03}	Q_3	f_{04}	Q_4	f_{05}	Q_5	At (dB) a f_c
2	1.050	0.957									31.36
3	0.997	2.018	0.494								22.46
4	0.993	3.559	0.529	0.785							33.87
5	0.994	5.556	0.655	1.399	0.289						45.31
6	0.995	8.004	0.747	2.198	0.353	0.761					56.74
7	0.996	10.899	0.808	3.156	0.480	1.297	0.205				68.18
8	0.997	14.240	0.851	4.266	0.584	1.956	0.265	0.753			79.62
9	0.998	18.029	0.881	5.527	0.662	2.713	0.377	1.260	0.159		91.06
10	0.998	22.263	0.902	6.937	0.721	3.561	0.476	1.864	0.212	0.749	102.50

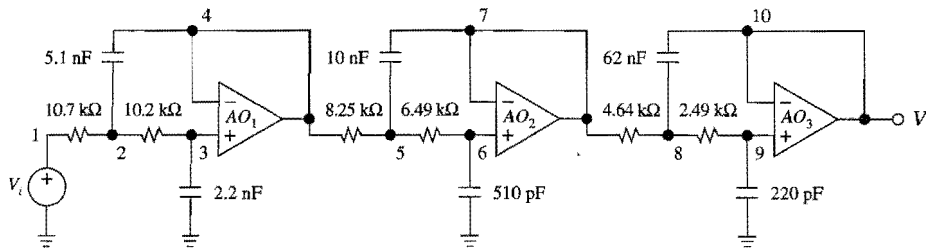


FIGURA 4.7
Filtro Chebyshev pasa bajas de sexto orden y 1 dB.

- b) Con la numeración de los nodos como se indica, se escribe el siguiente archivo para el circuito:

```

Cascade Design:
V1 1 0 ac 1V
R1 1 2 10.69k
R2 2 3 10.02k
C1 2 4 5.1nF
C2 3 0 2.2nF
EOA1 4 0 3 4 1G
R3 4 5 8.191k
R4 5 6 6.434k
C3 5 7 10nF
C4 6 0 510pF
EOA2 7 0 6 7 1G
R5 7 8 4.554k
R6 8 9 2.438k
C5 8 10 62nF
C6 9 0 220pF
EOA3 10 0 9 10 1G
.ac dec 100 1kHz 100kHz
.probe
.end

```



La figura 4.8 muestra la respuesta total, así como las respuestas de las etapas individuales. Es interesante observar cómo se combinan estas últimas para crear las características de rizo y corte de la respuesta total.

EJEMPLO 4.3. Diseñe un filtro Cauer pasa bajas, con $f_c = 1$ kHz, $f_s = 1.3$ kHz, $A_{\text{máx}} = 0.1$ dB, $A_{\text{mín}} = 40$ dB y ganancia en cc $H_0 = 0$ dB.

Solución. Con el uso del programa de diseño FILDES que se mencionó con anterioridad (consulte en nuestro sitio Web la manera de cargar este programa), se encuentra que se requiere una realización de sexto orden, con los siguientes parámetros para las etapas individuales:

$$\begin{array}{lll}
 f_{01} = 648.8 \text{ Hz} & f_{21} = 4\,130.2 \text{ Hz} & Q_1 = 0.625 \\
 f_{02} = 916.5 \text{ Hz} & f_{22} = 1\,664.3 \text{ Hz} & Q_2 = 1.789 \\
 f_{03} = 1\,041.3 \text{ Hz} & f_{23} = 1\,329.0 \text{ Hz} & Q_3 = 7.880
 \end{array}$$

Más aún, el programa indica que la atenuación real a 1.3 kHz es 47 dB y la frecuencia -3 dB, es de 1.055 kHz.



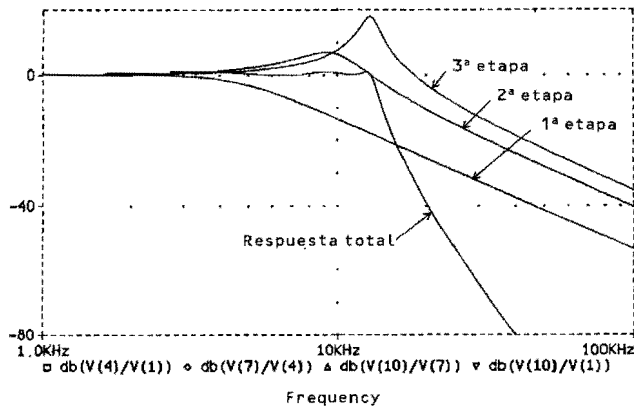


FIGURA 4.8
Respuestas total y de las etapas individuales del filtro de la figura 4.7

El filtro debe realizarse con tres secciones notch pasa bajas del tipo biquad, como el de la figura 3.37. Con la ecuación 3.89 y repitiendo los pasos del ejemplo 3.20, se encuentran los valores de los componentes que aparecen en la figura 4.9, donde las resistencias se han redondeado al 1% más cercano de los valores estándar. Todo el filtro puede construirse con tres paquetes de amps op cuadráticos.

Diseño de filtros pasa altas

Debido al hecho de que puede obtenerse una función de transferencia pasa altas a partir de una función pasa bajas, por medio de la sustitución $s/\omega_0 \rightarrow 1/(s/\omega_0)$, los datos normalizados en frecuencia de la tabla 4.1 también pueden usarse en el diseño en cascada de filtros pasa altas, siempre que las frecuencias reales se obtengan a partir de frecuencias tabuladas, como

$$f_0 = f_c / f_{0(\text{tabla})} \quad (4.9a)$$

$$f_z = f_c / f_{z(\text{tabla})} \quad (4.9b)$$

donde f_c es la frecuencia de corte del filtro que se está diseñando.

EJEMPLO 4.4. Diseñe un filtro Chebyshev pasa altas de tercer orden y 0.1 dB, con $f_c = 100$ Hz y ganancia de alta frecuencia de $H_0 = 20$ dB.

Solución. La tabla 4.1 indica que se necesita una sección pasa altas de segundo orden con $f_{01} = 100/1.300 = 76.92$ Hz y $Q_1 = 1.341$, y una sección pasa altas de primer orden con $f_{02} = 100/0.969 = 103.2$ Hz. Como se muestra en la figura 4.10, el filtro se realiza con una etapa pasa altas Sallen-Key de ganancia unitaria y segundo orden, seguida por otra etapa pasa altas de primer orden con ganancia de alta frecuencia de 10 V/V.

Diseño de filtros pasa banda

Ejemplo 4.5. Diseñe un filtro Butterworth pasa banda con frecuencia central $f_0 = 1$ kHz, $BW = 100$ Hz, $A(f_0/2) = A(2f_0) \geq 60$ dB, y ganancia en resonancia $H_0 = 0$ dB.

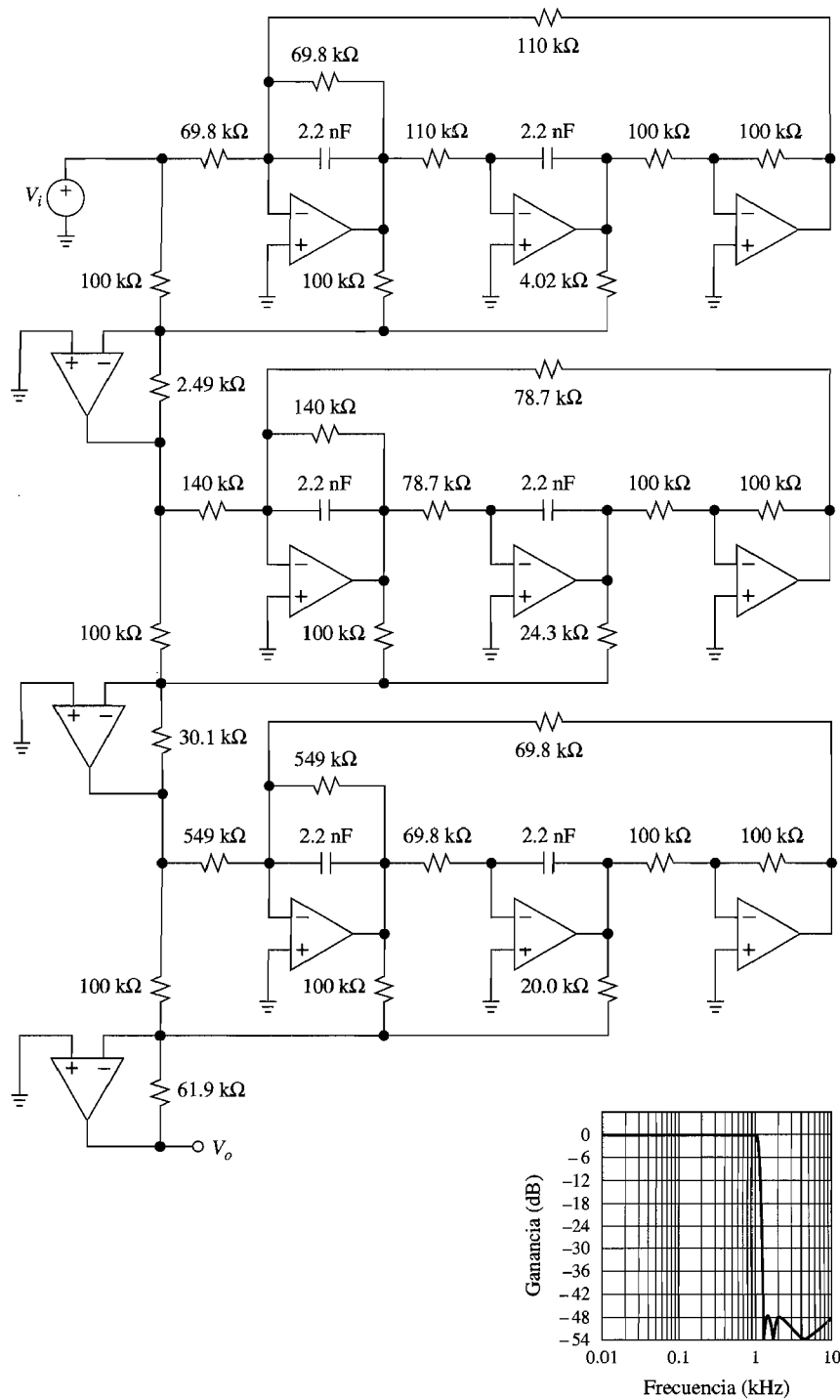


FIGURA 4.9
Filtro elíptico pasa bajas de sexto orden y 0.1/40 dB.

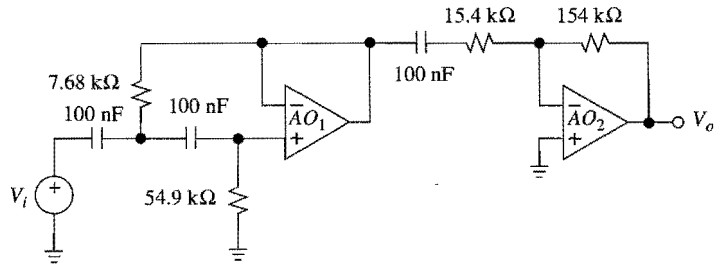


FIGURA 4.10
Filtro Chebyshev pasa altas de tercer orden del ejemplo 4.4.



Solución. Con el programa FILDES, se encuentra que las especificaciones dadas pueden satisfacerse con un filtro de sexto orden que tenga los siguientes parámetros para cada etapa individual:

$$\begin{aligned} f_{01} &= 957.6 \text{ Hz} & Q_1 &= 20.02 \\ f_{02} &= 1\,044.3 \text{ Hz} & Q_2 &= 20.02 \\ f_{03} &= 1\,000.0 \text{ Hz} & Q_3 &= 10.0 \end{aligned}$$

Además, la atenuación real a 500 Hz y 2 kHz es de 70.5 dB, y la ganancia de media banda es -12 dB, es decir 0.25 V/V. Para aumentarla a 0 dB, debe hacerse que $H_{0BP1} = H_{0BP2} = 2 \text{ V/V}$, y $H_{0BP3} = 1 \text{ V/V}$.

Debe realizarse el filtro con tres secciones pasa banda de retroalimentación múltiple equipadas con atenuadores de resistencia de entrada. Si se repiten los pasos que se dieron en el ejemplo 3.15, se hallarán los componentes que se muestran en la figura 4.11, donde las resistencias se redondearon al 1% de los valores estándar, y la segunda parte de cada atenuador se construyó de forma variable con fines de sintonía. Para sintonizar una sección dada, aplique una entrada de ca a la frecuencia de resonancia que se desea de esa sección, y ajuste su pot hasta que la figura de Lissajous cambie de una elipse a un segmento recto.

EJEMPLO 4.6. Diseñe un filtro pasa banda elíptico con $f_0 = 1 \text{ kHz}$, banda de paso = 200 Hz, banda de rechazo = 500 Hz, $A_{\text{máx}} = 1 \text{ dB}$, $A_{\text{mín}} = 40 \text{ dB}$, y $H_0 = 20 \text{ dB}$.

Solución. El programa FILDES, ya citado, indica que se necesita un filtro de sexto orden con los siguientes parámetros para cada una de las etapas individuales:

$$\begin{aligned} f_{01} &= 907.14 \text{ Hz} & f_{z1} &= 754.36 \text{ Hz} & Q_1 &= 21.97 \\ f_{02} &= 1\,102.36 \text{ Hz} & f_{z2} &= 1\,325.6 \text{ Hz} & Q_2 &= 21.97 \\ f_{03} &= 1\,000.0 \text{ Hz} & & & Q_3 &= 9.587 \end{aligned}$$

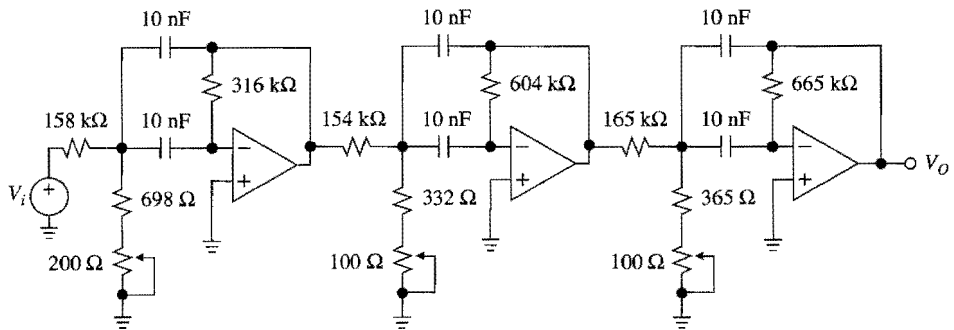


FIGURA 4.11
Filtro Butterworth pasa banda de sexto orden.

Es más, la atenuación real en los límites de la banda de rechazo es de 41 dB, y la ganancia de media banda es 18.2 dB. Se va a realizar el filtro con una etapa biquad notch pasa altas, otra biquad notch pasa bajas y una etapa pasa banda de retroalimentación múltiple. Para elevar la ganancia de banda media de 18.2 dB a 20 dB, se hace que $H_{0BP3} = 1.23$ V/V, y para simplificar el inventario se emplean capacitancias de 10 nF en todos lados.

Por medio de la ecuación 3.89 se encuentra que para la notch pasa altas, $R = 1/(2\pi \times 907.14 \times 10^{-8}) = 17.54$ k Ω , $R_1 = 21.97 \times 17.54 = 385.4$ k Ω , $R_2 = R_3 = 100$ k Ω , $R_4 = (100/21.97) \times 907.14^2 / (907.14^2 - 754.36^2) = 14.755$ k Ω , y $R_5 = 100$ k Ω . Al proceder en forma similar para las otras dos secciones, se termina con el circuito que se muestra en la figura 4.12, donde las resistencias se redondearon al 1% de los valores estándar, y se tomaron providencias para sintonizar la frecuencia y la Q .

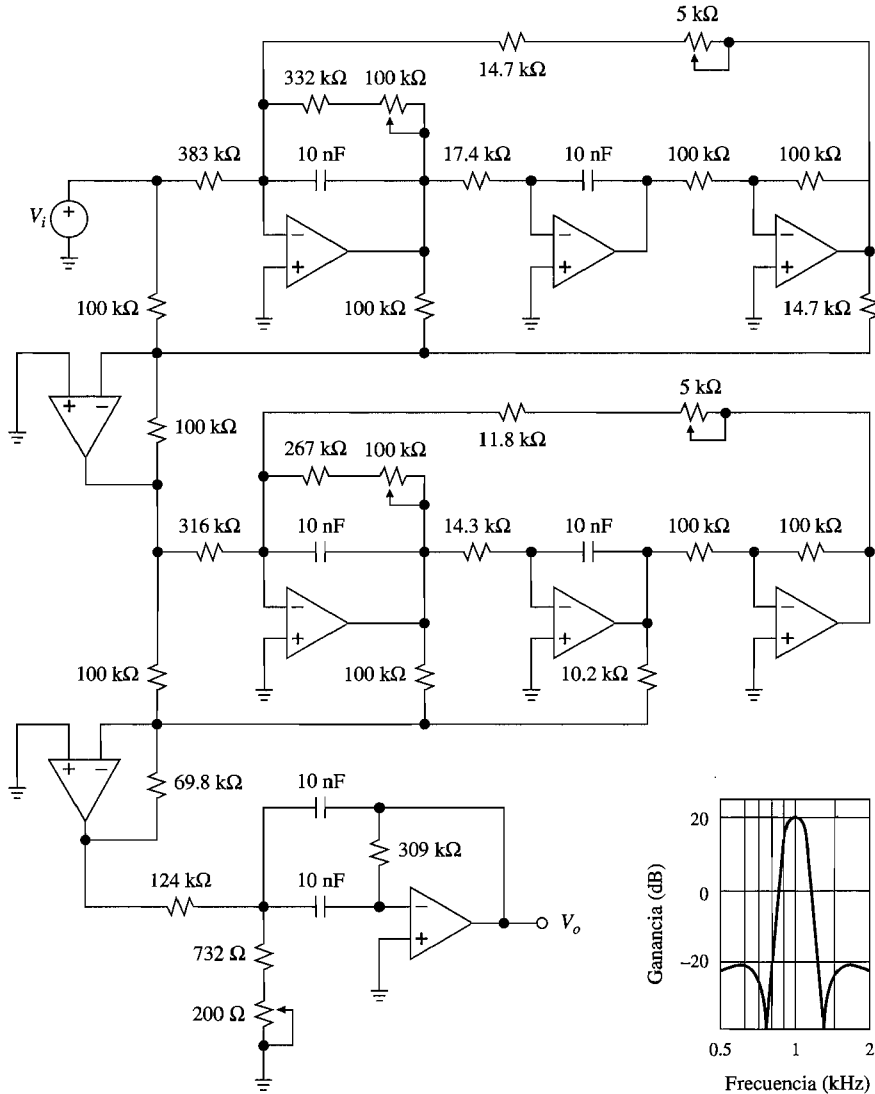


FIGURA 4.12
Filtro elíptico pasa banda de sexto orden y 1.0/40 dB.



Diseño de filtros de rechazo de banda

EJEMPLO 4.7. Se va a diseñar un filtro de rechazo de banda Chebyshev de 0.1 dB, con frecuencia notch $f_z = 3\,600$ Hz, banda de paso = 400 Hz, banda de rechazo = 60 Hz, $A_{\text{máx}} = 0.1$ dB y $A_{\text{mín}} = 40$ dB. El circuito debe prever sintonía de la frecuencia de sus etapas individuales.

Solución. El programa FILDES que ya se mencionó, indica que es necesario un filtro de sexto orden con los siguientes parámetros de cada etapa individual:

$$\begin{array}{lll} f_{01} = 3\,460.05 \text{ Hz} & f_{z1} = 3\,600 \text{ Hz} & Q_1 = 31.4 \\ f_{02} = 3\,745.0 \text{ Hz} & f_{z2} = 3\,600 \text{ Hz} & Q_2 = 31.4 \\ f_{03} = 3\,600.0 \text{ Hz} & f_{z3} = 3\,600 \text{ Hz} & Q_3 = 8.72 \end{array}$$

Además, la atenuación real de la banda de rechazo es de 45 dB. Este filtro se diseña con facilidad por medio de tres secciones biquad, en concreto, una notch pasa altas seguida de otra notch pasa bajas y una notch simétrica (véase el problema 4.13).

4.3 CONVERTIDORES GENERALIZADOS DE IMPEDANCIA

Los convertidores de impedancia son circuitos activos RC, que son diseñados para simular elementos que dependen de la frecuencia tales como las inductancias para uso en la síntesis de filtros activos. Entre las diversas configuraciones, una que ha ganado preeminencia es la del *convertidor generalizado de impedancia* (CGI), que se muestra en la figura 4.13, y que se usa no sólo para simular inductancias, sino también para sintetizar resistencias que son dependientes de la frecuencia.

Para encontrar la impedancia equivalente Z , vista en el nodo A, se aplica un voltaje de prueba V como se indica en la figura 4.14, a fin de obtener la corriente resultante I y luego

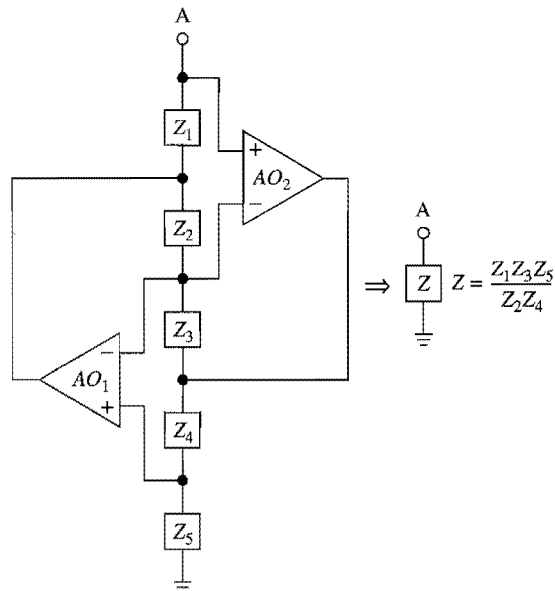


FIGURA 4.13

Convertidor generalizado de impedancias (CGI).

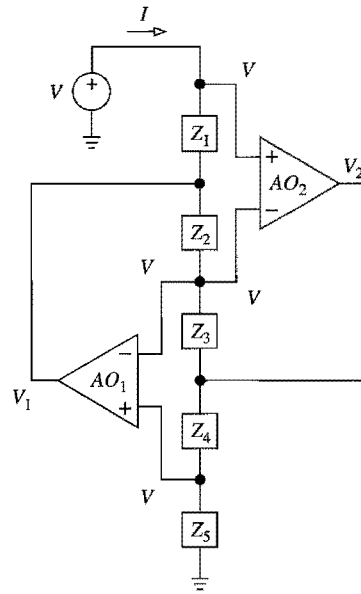


FIGURA 4.14
Cálculo de la impedancia equivalente
de un CGI hacia tierra.

se hace $Z = V/I$. Con el aprovechamiento del hecho de que cada amp op hace que $V_n = V_p$, se han etiquetado los voltajes en los nodos de entrada de ambos amp op como V . Según la ley de Ohm, se tiene que

$$I = \frac{V - V_1}{Z_1}$$

Al sumar las corrientes en el nodo común a Z_2 y Z_3 , y en el nodo común a Z_4 y Z_5 , se obtiene, respectivamente, que

$$\frac{V_1 - V}{Z_2} + \frac{V_2 - V}{Z_3} = 0 \quad \frac{V_2 - V}{Z_4} + \frac{0 - V}{Z_5} = 0$$

Al eliminar V_1 y V_2 , y resolver para la razón $Z = V/I$, se obtiene que

$$Z = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} \quad (4.10)$$

En función del tipo de componentes que se usen para Z_1 hasta Z_5 , el circuito puede configurarse para diferentes tipos de impedancia. Los más interesantes y útiles son los siguientes:

1. Todas las zetas son resistencias, excepto Z_2 (o Z_4), que es una capacitancia. Si en la ecuación 4.10 se hace $Z_2 = 1/j\omega C_2$, queda

$$Z = \frac{R_1 R_3 R_5}{(1/j\omega C_2) R_4} = j\omega L \quad (4.11a)$$

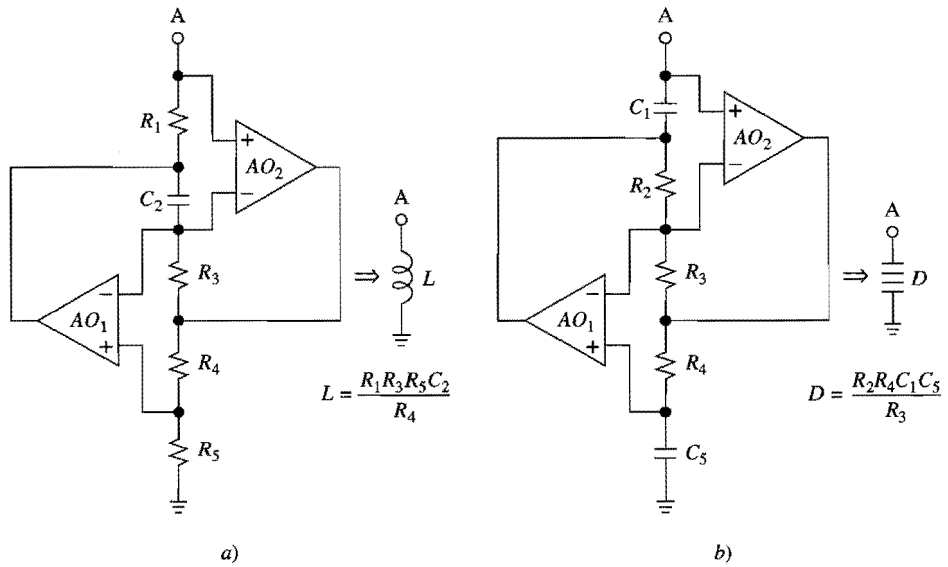


FIGURA 4.15
a) Simulador de inductancia y b) realización del elemento D .

$$L = \frac{R_1 R_3 R_5 C_2}{R_4} \quad (4.11b)$$

que indican que el circuito simula una *inductancia aterrizada*. Esto se ilustra en la figura 4.15a. Si se desea, esta inductancia puede ajustarse con la variación de una de las resistencias, por ejemplo R_5 .

2. Todas las zetas son resistencias, excepto para Z_1 y Z_5 , que son capacitancias. Si en la ecuación 4.10 se hace $Z_1 = 1/j\omega C_1$ y $Z_5 = 1/j\omega C_5$, queda

$$Z = \frac{(1/j\omega C_1)R_3(1/j\omega C_5)}{R_2 R_4} = -\frac{1}{\omega^2 D} \quad (4.12a)$$

$$D = \frac{R_2 R_4 C_1 C_5}{R_3} \quad (4.12b)$$

Ahora, el circuito simula una *resistencia negativa dependiente de la frecuencia (RNDF) aterrizada*. Como una capacitancia produce un voltaje proporcional a la integral de la corriente, la RNDF (o *elemento D*, como suele llamársele) puede verse como un elemento que integra dos veces la corriente. En la figura 4.15b se muestra su realización CGI y su simbología del circuito, y en breve se ilustrará su aplicación. El elemento D puede ajustarse con la variación de una de las resistencias.

La figura 4.16 muestra otra realización popular del elemento D (véase el problema 4.17). No es necesario mencionar que las impedancias simuladas no pueden ser mejores que las resistencias, capacitancias y amps op que se empleen en su simulación. Para obtener resultados buenos, utilice resistores de película metálica y capacitores NPO de cerámica

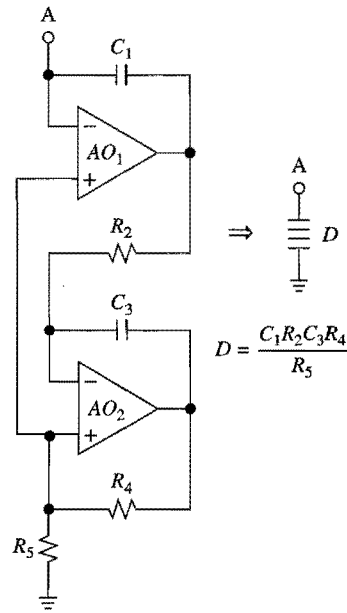


FIGURA 4.16
Realización alternativa del elemento D .

para estabilizar la temperatura, así como capacitores de polipropileno de alto rendimiento Q . Además, es necesario utilizar un amp op doble con dinámica lo suficientemente rápida (véase la sección 6.5).

Síntesis con el uso de inductancias aterrizadas

Una aplicación popular de los CGI es la realización de filtros sin inductores a partir de prototipos de filtros RLC . Para ello, primero se diseña un filtro RLC que cubra las especificaciones dadas, luego se reemplazan sus inductancias con otras sintéticas obtenidas con CGI. Sin embargo, observe que esta sustitución uno a uno sólo es aplicable si las inductancias del prototipo son del tipo aterrizado.

Un ejemplo clásico lo proporciona el prototipo pasa banda de la figura 4.17a, que es un filtro pasa banda porque las señales de baja frecuencia son desviadas por L , las de alta frecuencia por C , y las de frecuencia intermedia pasan debido a la resonancia. Una vez que se conocen las especificaciones del filtro, primero se encuentra un conjunto de valores RLC que satisfagan las especificaciones, luego se reemplaza la inductancia original con un simulador de inductancias CGI, para terminar con un circuito que sólo contiene resistencias y capacitancias. El resultado es un filtro *pasa banda amplificador doble* (PBAD), como el de la figura 4.17b.

EJEMPLO 4.8. En los circuitos de la figura 4.17, especifique los valores de los componentes para una respuesta pasa banda con $f_0 = 2$ kHz y $Q = 25$.

Solución. El prototipo RLC da $V_o/V_i = (Z_C \parallel Z_L)/(R + Z_C \parallel Z_L)$, $Z_C = 1/(j\omega C)$, $Z_L = j\omega L$. Al expandir y agrupar se obtiene $V_o/V_i = H_{BP}$, con

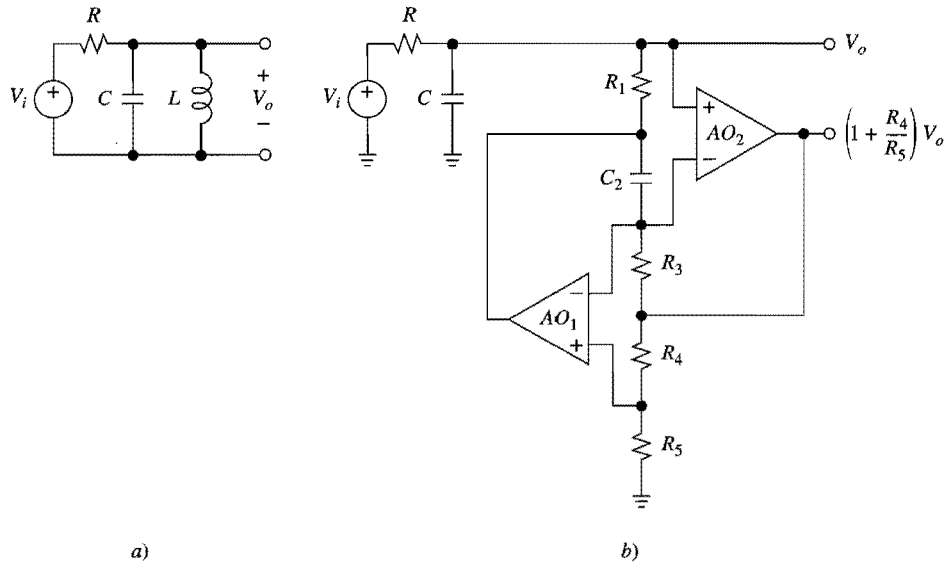


FIGURA 4.17

a) Prototipo de filtro pasa banda pasivo y b) obtención activa con el empleo de un simulador de inductancia.

$$\omega_0 = 1/\sqrt{LC} \quad Q = R\sqrt{C/L}$$

Se elige $C = 10$ nF, de modo que $L = 1/(2\pi f_0)^2 C = 1/[(2\pi \times 2 \times 10^3)^2 \times 10^{-8}] = 0.633$ H y $R = Q/\sqrt{C/L} = 199$ k Ω (usar 200 k Ω , 1%).

A continuación, se especifican los componentes para el CGI. A fin de reducir el inventario, se emplean capacitancias y resistencias iguales. Así, $C_2 = C = 10$ nF. Con la ecuación 4.11b se obtiene $R_1 = R_3 = R_4 = R_5 = \sqrt{L/C_2} = \sqrt{0.633/10^{-8}} = 7.96$ k Ω (use 7.87 k Ω , 1%).

Se observa que el nodo denotado como V_0 en la figura 4.17b, puede ser afectado por la carga externa. Esto puede evitarse con el uso de la respuesta de la salida de impedancia baja de AO_2 , donde está disponible con una ganancia de $1 + R_4/R_5$. Con resistencias iguales, esta ganancia es de 2 V/V. Si se desea ganancia unitaria, se reemplaza R con un divisor de voltaje, a la manera del ejemplo 3.9.

Con el uso de L según se dio en la ecuación 4.11b, se tiene que $\omega_0 = \sqrt{R_4/R_1 R_3 R_5 C_2 C}$ y $Q = R \sqrt{R_4 C / R_1 R_3 R_5 C_2}$ por lo que las sensibilidades son

$$S_{R_1}^{\omega_0} = S_{C_2}^{\omega_0} = S_{R_3}^{\omega_0} = -S_{R_4}^{\omega_0} = S_{R_5}^{\omega_0} = S_C^{\omega_0} = -1/2$$

$$S_R^Q = 1 \quad S_{R_1}^Q = S_{C_2}^Q = S_{R_3}^Q = -S_{R_4}^Q = S_{R_5}^Q = -S_C^Q = -1/2$$

Estos valores tan bajos son típicos de los filtros que se basan en el enfoque de la simulación de escalera. Si el circuito se construye con $C_2 = C$ y $R_5 = R_4 = R_3 = R_1$, entonces, $\omega_0 = 1/RC$ y $Q = R/R_1$. Esta dispersión de resistencia se compara de modo favorable con la del filtro pasa banda de retroalimentación múltiple, que es $4Q^2$. Además, el filtro PBAD se sintoniza con facilidad porque R_1 (o R_3) se ajusta a ω_0 , y R ajusta a Q . Aunque el circuito use dos amps op en vez de uno, se ha demostrado⁵ que si sus características de frecuencia de lazo abierto se hacen coincidir, que por lo general es el caso con los paquetes dobles, los amps op

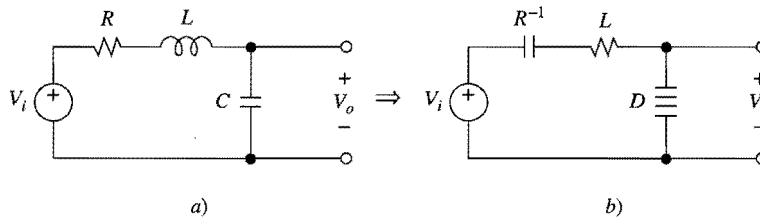


FIGURA 4.18
Filtro RLC pasa bajas prototipo y su CRD equivalente.

tienden a compensar sus deficiencias mutuas, lo que resulta en desviaciones pequeñas de Q y ω_0 de sus valores de diseño. Debido a estas ventajas, el filtro PBAD es una configuración muy recomendable.

Síntesis con el uso de RNDF

Como ejemplo de la síntesis de filtros activos que usan RNDF, considere el filtro RLC de la figura 4.18a. Las señales de baja frecuencia hacen de L un cortocircuito y de C uno abierto, por lo que estas señales pasan. Las señales de alta frecuencia hacen de L un circuito abierto y de C un cortocircuito, por lo que son rechazadas dos veces, lo que indica una respuesta pasa bajas de segundo orden. Como L no es una inductancia aterrizada, no es posible reemplazarla con una simulada. Este obstáculo se evita por medio del artificio⁶ de dividir el valor de cada elemento de la malla original entre $j\omega$. Esto transforma las resistencias en capacitancias, las inductancias en resistencias y las capacitancias en elementos D como

$$\frac{R}{j\omega} \rightarrow \frac{1}{j\omega R^{-1}} \quad (\text{capacitancia con valor } R^{-1}) \quad (4.13a)$$

$$\frac{j\omega L}{j\omega} \rightarrow L \quad (\text{resistencia que vale } L) \quad (4.13b)$$

$$\frac{1/j\omega C}{j\omega} \rightarrow -\frac{1}{\omega^2 C} \quad (\text{elemento } D \text{ igual a } C) \quad (4.13c)$$

La malla transformada se muestra en la figura 4.18b. Puede demostrarse³ que al dividir las impedancias de una malla entre el mismo factor, se llega a una malla modificada con la misma función de transferencia que la original. En consecuencia, el circuito modificado de la figura 4.18b no sólo se mantiene con la respuesta original, sino que también puede construirse con un CGI toda vez que la transformación ha eliminado la inductancia flotante al mismo tiempo que crea un elemento D aterrizado, que es susceptible de una simulación CGI.

EJEMPLO 4.9. Con el uso del circuito RLC de la figura 4.18a como prototipo, diseñe un filtro pasa bajas CGI con $f_0 = 1$ kHz y $Q = 5$.

Solución. El circuito transformado de la figura 4.18b, arroja, con la fórmula divisora del voltaje, $V_o/V_i = (-1/\omega^2 C)/(1/j\omega R^{-1} + L - 1/\omega^2 C) = 1/(1 - \omega^2 LC + j\omega RC) = H_{LP}$, donde

$$\omega_0 = 1/\sqrt{LC} \quad Q = \sqrt{L/C} / R$$

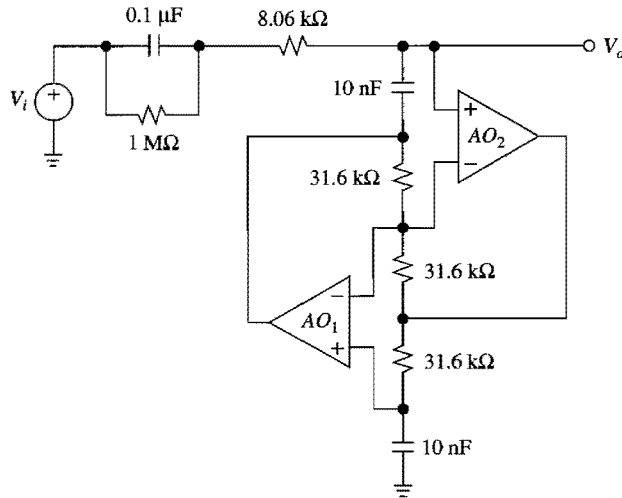


FIGURA 4.19
Filtro pasa bajas que usa un RNDF.

Sea 100 nF el valor de la capacitancia denotada por R^{-1} . Como $Q\omega_0 = 1/RC$, el valor del elemento D es $R^{-1}/Q\omega_0 = (100 \times 10^{-9})/(5 \times 2\pi \times 10^3) = 10^{-11}/\pi \text{ s}^2/\Omega$. Por último, la resistencia representada por L es $1/\omega_0^2 C = 1/[(2\pi \times 10^3)^2 \times 10^{-11}/\pi] = 7.958 \text{ k}\Omega$ (utilice $8.06 \text{ k}\Omega$, 1%).

A continuación, especifique los componentes del CGI, con el empleo de componentes iguales para simplificar el inventario. Sean $C_1 = C_2 = 10 \text{ nF}$. Por medio de la ecuación 4.12b, $R_2 = R_3 = R_4 = D/C_2 C_5 = (10^{-11}/\pi)/(10^{-8})^2 = 31.83 \text{ k}\Omega$ (use $31.6 \text{ k}\Omega$, 1%). El circuito se muestra en la figura 4.19.

Observación. Con objeto de proporcionar una trayectoria de cc para la corriente de polarización de las entradas inversoras de AO_2 , se requiere una terminación resistiva. Esto se logra con la resistencia de $1 \text{ M}\Omega$, cuyo enorme valor tendrá poco efecto en el rendimiento del filtro en el rango de la frecuencia de interés. Una buena selección para los amps op es un amp op de entrada FET doble. Para evitar los efectos de la carga de salida puede usarse un buffer.

4.4 DISEÑO DIRECTO

Las propiedades de aislamiento entre las etapas de los filtros en cascada, al mismo tiempo que son deseables desde el punto de vista de la modularidad, hacen a la respuesta conjunta particularmente sensible a las variaciones de parámetros de las etapas individuales y que surgen de la tolerancia de los componentes, arrastre térmico y envejecimiento. Las etapas de Q elevadas son de especial importancia, ya que incluso una pequeña variación de un componente en una etapa aislada puede alterar en forma drástica la respuesta de toda la estructura en cascada. Por otro lado, desde hace mucho tiempo se reconoce que los filtros RLC del tipo de escalera de terminación doble, poseen las sensibilidades más bajas a las variaciones de los componentes. La estructura de escalera es un sistema acoplado en forma estrecha en el que la sensibilidad está distribuida en todos sus elementos como grupo, en lugar de confinarse sólo a algunos de ellos. Las consideraciones acerca de la sensibilidad, junto con el vasto conocimiento en esta área de la síntesis de circuitos RLC pasivos, son los elementos que proporcionan la motivación para el enfoque de la simulación de escalera.

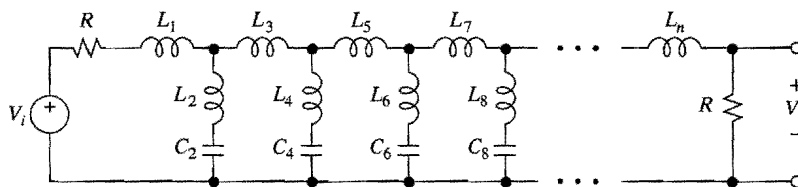


FIGURA 4.20
Escalera RLC resonante en serie con terminación doble.

El punto de partida es un prototipo escalera RLC pasivo, que está diseñado por medio del empleo de tablas de filtros apropiadas o de programas de cómputo. Después, el filtro se construye en forma activa con el reemplazo de sus inductores por otros simulados, es decir, con circuitos activos específicamente diseñados para simular el comportamiento de las inductancias. La malla activa resultante conserva las ventajas de sensibilidad baja de su prototipo RLC , característica que la hace apropiada para aplicaciones con especificaciones severas.

La figura 4.20 muestra la forma general de una escalera RLC de terminación doble, resonante en serie, que es uno de los prototipos RLC que se usa con más frecuencia en la síntesis de filtros activos. Físicamente, su comportamiento se explica como sigue. A frecuencias bajas, en las que las inductancias actúan como cortos y las capacitancias como circuitos abiertos, la escalera proporciona una trayectoria directa a la señal, de la entrada a la salida. Entonces, las señales de baja frecuencia pasan y la ganancia de cc es $R/(R + R) = 1/2 V/V$.

A frecuencias altas, en las que las capacitancias actúan como cortos, la escalera se vuelve sobre todo inductiva y, por ello, presenta impedancia considerable a la propagación de la señal. Así, las señales de alta frecuencia se atenúan.

A frecuencias intermedias, debido a la resonancia en serie de los elementos LC en cada columna, la respuesta exhibe una serie de notches, una por columna. En consecuencia, la escalera proporciona una respuesta pasa bajas con notches, o *respuesta elíptica pasa bajas*. El orden n de la respuesta es dos veces el número de columnas más 1, es decir, n es impar. Si la inductancia del extremo derecho se elimina, entonces n disminuye en 1 y se convierte en par. La supresión de las inductancias en las columnas de la escalera elimina las resonancia, y por lo tanto también las notches de la banda de rechazo. Luego, esta versión reducida de escalera, que se denomina *escalera formada solamente con polos*, puede usarse para sintetizar las respuestas Butterworth, Chebyshev y Bessel.

Los valores de los elementos individuales se encuentran tabulados en manuales de filtros,⁷ o bien se calculan por medio de una computadora.⁸ La tabla 4.2 muestra un ejemplo de datos tabulados. Los valores de los elementos están normalizados para una frecuencia de corte de 1 rad/s y 1 Ω ; sin embargo, se adaptan con facilidad a frecuencias reales si se dividen todos los elementos reactivos entre la frecuencia de corte deseada ω_c del filtro.

Diseño del filtro pasa bajas

Tal como está, la escalera de la figura 4.20 no es susceptible de una simulación de CGI porque contiene inductancias flotantes. Este obstáculo se supera con la aplicación de la transformación $1/j\omega$ que se estudió en la sección 4.3, después de lo cual, las resistencias cambian a capacitancias, las inductancias a resistencias y las capacitancias a elementos D . Después, la estructura CRD que resulta se simula con RNDF aterrizadas.

TABLA 4.2

Valores de los elementos para filtros Butterworth y Chebyshev pasa bajas con terminación doble

Valores de los elementos Butterworth pasa bajas (ancho de banda de 1 rad/s)										
n	L_1	C_2	L_3	C_4	L_5	C_6	L_7	C_8	L_9	C_{10}
2	1.414	1.414								
3	1.000	2.000	1.000							
4	0.7654	1.348	1.848	0.7654						
5	0.6180	1.618	2.000	1.618	0.6180					
6	0.5176	1.414	1.932	1.932	1.414	0.5176				
7	0.4450	1.247	1.802	2.000	1.802	1.247	0.4450			
8	0.3902	1.111	1.663	1.962	1.962	1.663	1.111	0.3902		
9	0.3473	1.000	1.532	1.879	2.000	1.879	1.532	1.000	0.3473	
10	0.3129	0.9080	1.414	1.782	1.975	1.975	1.782	1.414	0.9080	0.3129
Valores de los elementos Chebyshev pasa bajas (ancho de banda de 1 rad/s)										
n	L_1	C_2	L_3	C_4	L_5	C_6	L_7	C_8	R_2	
Rizo de 0.1 dB										
2	0.84304	0.62201								0.73781
3	1.03156	1.14740	1.03156							1.00000
4	1.10879	1.30618	1.77035	0.81807						0.73781
5	1.14681	1.37121	1.97500	1.37121	1.14681					1.00000
6	1.16811	1.40397	2.05621	1.51709	1.90280	0.86184				0.73781
7	1.18118	1.42281	2.09667	1.57340	2.09667	1.42281	1.18118			1.00000
8	1.18975	1.43465	2.11990	1.60101	2.16995	1.58408	1.94447	0.87781		0.73781
Rizo de 0.5 dB										
3	1.5963	1.0967	1.5963							1.0000
5	1.7058	1.2296	2.5408	1.2296	1.7058					1.0000
7	1.7373	1.2582	2.6383	1.3443	2.6383	1.2582	1.7373			1.0000
Rizo de 1.0 dB										
3	2.0236	0.9941	2.0236							1.0000
5	2.1349	1.0911	3.0009	1.0911	2.1349					1.0000
7	2.1666	1.1115	3.0936	1.1735	3.0936	1.1115	2.1666			1.0000

Además de aplicar la transformación $1/j\omega$, también se deben escalar en frecuencia a los elementos de la escalera normalizada, a fin de lograr la frecuencia de corte deseada, y escalar en impedancia los elementos resultantes, para obtener valores prácticos en el circuito final. Las tres etapas pueden ejecutarse a la vez por medio de las siguientes transformaciones.³

$$C_{\text{nueva}} = 1/k_z R_{\text{antigua}} \quad (4.14a)$$

$$R_{j(\text{nueva})} = (k_z / \omega_c) L_{j(\text{antigua})} \quad (4.14b)$$

$$D_{j(\text{nueva})} = (1/k_z \omega_c) C_{j(\text{antigua})} \quad (4.14c)$$

donde $j = 1, 2, \dots, n$. Aquí, los valores de los elementos del prototipo RLC se denominan como *antiguos*, y los de la malla RCD transformada, como *nuevos*; ω_c es la frecuencia de corte deseada y k_z es un factor apropiado para escalar la impedancia que se elige sobre la base de los niveles de impedancia que se desea tener en el circuito final.

EJEMPLO 4.10. La figura 4.21 (en su parte superior) muestra un prototipo de escalera apropiado para la construcción de un filtro CGI suavizador de corte agudo para convertidores de audio D/A.⁹ La escalera proporciona una respuesta pasa bajas Cauer de séptimo orden con $A_{\text{máx}} = 0.28$ dB y $A_{\text{mín}} = 60$ dB a $f_s = 1.252 f_c$. Diseñe una realización con RND con $f_c = 15$ kHz.

Solución. Primero hay que convertir el prototipo RLC normalizado a una malla CRD . Se decide en forma arbitraria usar capacitancias de 1 nF en ella. Como las resistencias de 1 Ω deben cambiar a capacitancias de 1 nF, la ecuación 4.14a da $k_z = 1/10^{-9} = 10^9$.

Con la ecuación 4.14b, $R_{1(\text{nuevo})} = L_{1(\text{antiguo})} \times 10^9 / (2\pi \times 15 \times 10^3) = 1.367 \times 10^6 = 1.367$ M Ω y $R_{2(\text{nuevo})} = 0.1449 \times 10^6 = 144.9$ k Ω ; con la ecuación 4.14c, $D_{2(\text{nuevo})} = C_{2(\text{antiguo})} / (10^9 \times 2\pi \times 15 \times 10^3) = 1.207 \times 1.061 \times 10^{-14} = 1.281 \times 10^{-14}$ s²/ Ω . Al aplicar transformaciones similares a los demás elementos, se llega a la malla CRD de la figura 4.21 (centro).

Por último, se encuentran los elementos en los RNDF. Los RNDF de la figura 4.16 se usan con $R_4 = R_5 = 10$ k Ω . Entonces, la ecuación 4.12b da, para el RNDF ubicado más a la izquierda, $R_2 = D/C^2 = 1.281 \times 10^{-14} / (10^{-9})^2 = 12.81$ k Ω (use 12.7 k Ω , 1%). En forma similar, se calculan los RNDF que restan y se llega a la realización de la figura 4.21 (parte inferior), donde las resistencias se redondearon al 1% de los valores estándar.

Observe otra vez que el uso de la resistencia de 1 M Ω en el extremo de la entrada, proporciona una trayectoria de cc para los amps op. Para garantizar una ganancia de cc de $\frac{1}{2}$ V/V, esta resistencia debe contrabalancearse con una resistencia de 1.061 M Ω en la salida. Para evitar problemas de carga se utiliza un buffer de salida. Los RNDF pueden realizarse con amps op dobles de entrada FET. Si se desea, cada RNDF puede sintonizarse ajustando una de sus resistencias.

Diseño de filtros pasa altas

Aunque la malla en escalera de la figura 4.20 es del tipo pasa bajas, también puede servir como prototipo para filtros pasa altas siempre y cuando se reemplacen las inductancias por capacitancias, éstas por inductancias, y se usen valores recíprocos en los elementos para mantener la normalización de la frecuencia en 1 rad/s. La malla transformada proporciona una respuesta con características recíprocas a las de la original, es decir, una respuesta Cauer pasa altas con frecuencia de corte de 1 rad/s y con notches ubicados en posiciones recíprocas del prototipo pasa bajas. Si se eliminan las capacitancias en las columnas de la escalera transformada, se eliminan las notches de la banda de rechazo. Luego, esta escalera reducida puede usarse para sintetizar las respuestas Butterworth, Chebyshev o Bessel.

En cualquier caso, las inductancias de la escalera transformada son del tipo aterrizado y como tales pueden simularse con CGI. Después de la transformación pasa bajas a pasa altas, los elementos deben escalarse en frecuencia según la frecuencia de corte que se desea, y escalarse en impedancia para que tengan niveles prácticos de ésta. Los tres pasos pueden ejecutarse en uno solo por medio de las siguientes transformaciones:³

$$R_{\text{nueva}} = k_z / R_{\text{antigua}} \quad (4.15a)$$

$$C_{j(\text{nueva})} = 1 / (k_z \omega_c L_{j(\text{antigua})}) \quad (4.15b)$$

$$L_{j(\text{nueva})} = k_z / (\omega_c C_{j(\text{antigua})}) \quad (4.15c)$$

en las que el significado de la notación es el mismo que en la ecuación 4.14.

EJEMPLO 4.11. Diseñe un filtro elíptico pasa altas con $f_c = 300$ Hz, $f_s = 150$ Hz, $A_{\text{máx}} = 0.1$ dB y $A_{\text{mín}} = 40$ dB.

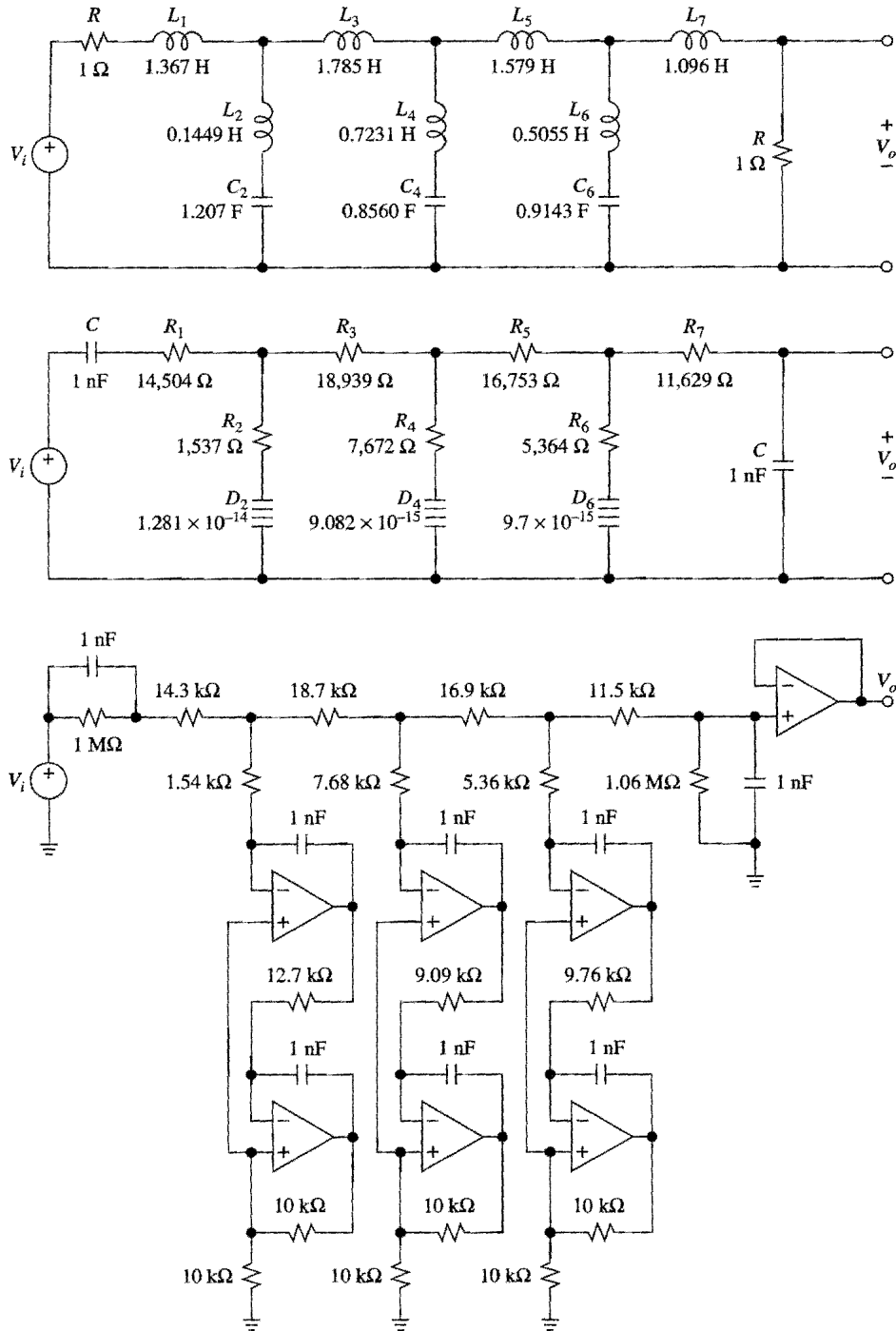


FIGURA 4.21

Filtro elíptico pasa bajas de séptimo orden de 0.28/60 dB. Arriba, prototipo normalizado RLC; centro, equivalente CRD con los valores del elemento D en segundos cuadrados por ohm; y abajo, construcción activa con el uso de RNDF.

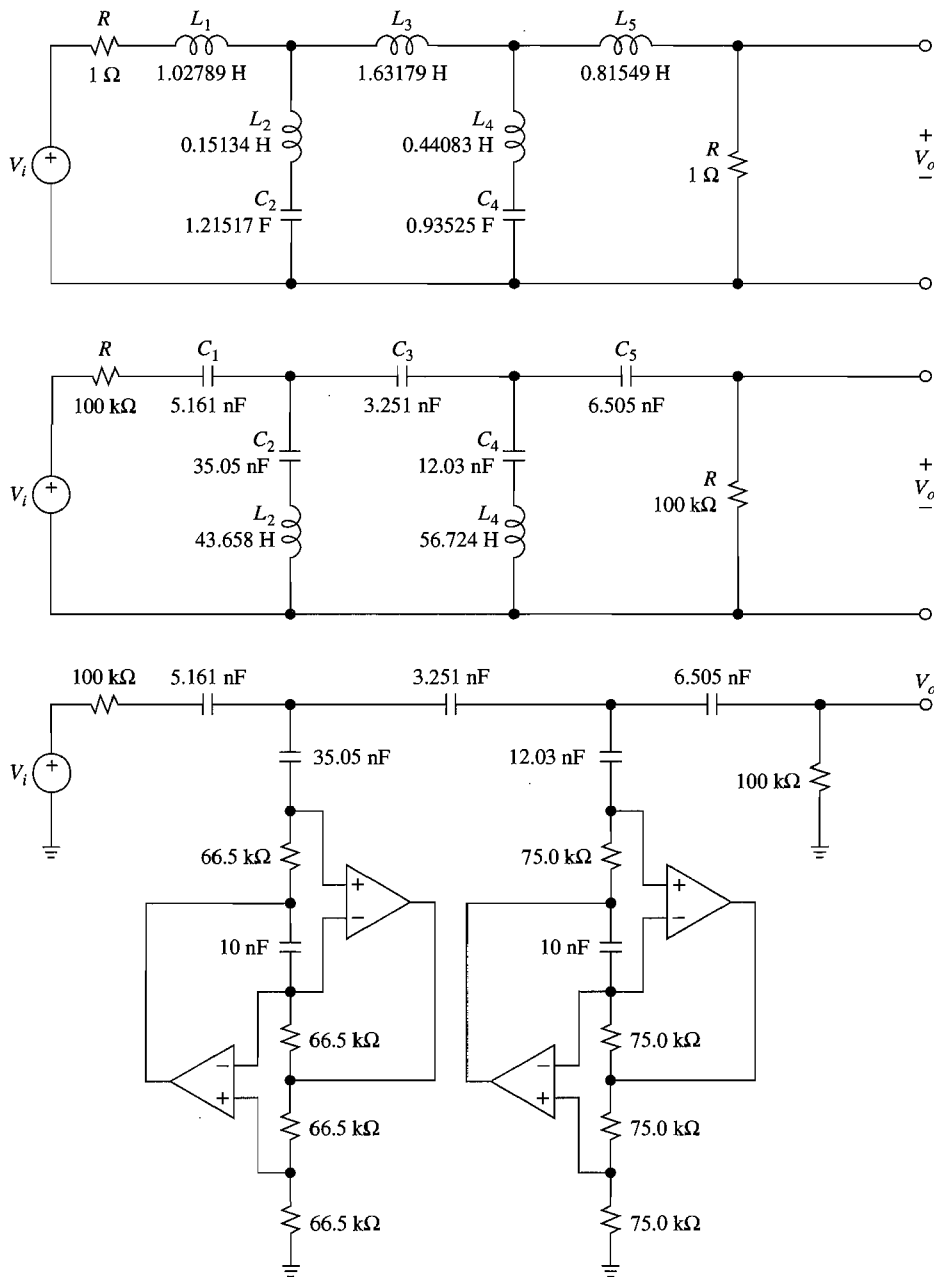


FIGURA 4.22

Filtro elíptico pasa altas de quinto orden y 0.1/40 dB. Parte superior: prototipo *RLC* normalizado; centro: equivalente pasa altas; y parte inferior: construcción activa con el empleo de inductancias simuladas.

Solución. Con el uso de tablas estándar⁷ para filtros o de programas⁸ de cómputo para diseñar filtros, se encuentra que las especificaciones pueden cumplirse con un filtro de quinto orden cuyo prototipo pasa bajas tiene los mismos valores que los elementos de la figura 4.22 (parte superior). La atenuación real en el límite de la banda de rechazo es $A(f_s) = 43.4$ dB.

En forma arbitraria, se hace que $R_{\text{nuevo}} = 100$ k Ω , por lo que $k_z = 10^5$, según la ecuación 4.15a. Con el empleo de la ecuación 4.15b, $C_{1(\text{nuevo})} = 1/(10^5 \times 2\pi \times 300 \times 1.02789) = 5.161$ nF. La ecuación 4.15c hace que $L_{2(\text{nuevo})} = 10^5/(2\pi \times 300 \times 1.21517) = 43.658$ H. Al aplicar transformaciones similares a los demás elementos, se llega a la escalera pasa altas de la figura 4.22 (centro).

Por último, se encuentran los elementos en los CGI. Sea $C = 10$ nF y se decide tener resistencias iguales. Entonces, la ecuación 4.11 requiere que el CGI ubicado más a la izquierda $R_1 = R_3 = R_4 = R_5 = \sqrt{L/C} = \sqrt{43.658/10^{-8}} = 66.07$ k Ω . Del mismo modo, se obtiene que las resistencias de los otros CGI son de 75.32 k Ω . En la figura 4.22 (parte inferior de ella) se muestra el circuito final, donde las resistencias se han redondeado al 1% de los valores estándar. Para evitar los efectos de la carga de la salida, puede usarse un buffer de voltaje.

4.5 CAPACITORES CONMUTADOS

Los filtros que se han estudiado hasta aquí, conocidos como *filtros de tiempo continuo*, se caracterizan por el hecho de que H_0 y Q por lo general están controlados por las razones de los componentes, y ω_0 está controlado por los productos de éstos. Si bien, las razones pueden mantenerse con facilidad con la temperatura y el tiempo por medio de dispositivos con las características adecuadas de variación, de forma inherente, los productos son más difíciles de controlar. Además, los procesos IC no permiten la fabricación de resistencias y capacitancias con las magnitudes (10^3 a 10^6 Ω y 10^{-9} a 10^{-6} F) y exactitudes (1% o mejor), es típico que se requieran en las aplicaciones de audio e instrumentación.

Si las funciones de los filtros han de coexistir en el mismo chip con funciones digitales, deben construirse con los componentes que sean más naturales a los procesos VLSI, en particular los transistores MOS y capacitores MOS pequeños. Esta restricción llevó al desarrollo de filtros de capacitores conmutados (SC por sus siglas en inglés),¹⁰⁻¹² que simulan resistores por medio de la operación periódica de capacitores MOS con interruptores MOSFET, y producen constantes de tiempo que dependen de las razones de las capacitancias en lugar de los productos de $R-C$.

Para ilustrar lo anterior, se comenzará con el arreglo básico de capacitores MOSFET que se muestra en la figura 4.23a. Los transistores son del tipo de enriquecimiento de canal

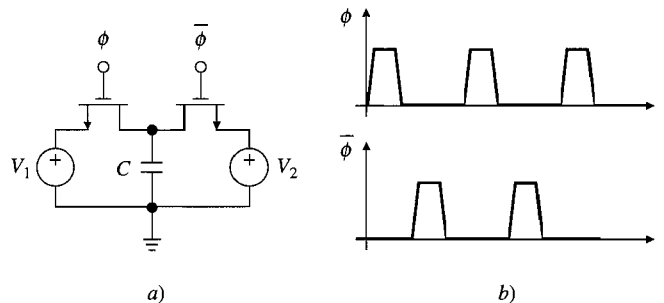


FIGURA 4.23
Capacitor conmutado que usa un interruptor MOSFET SPDT y reloj para encender y apagar los MOSFET.

n , que se caracterizan por una resistencia de canal baja (por lo general $< 10^3 \Omega$) si el voltaje de la compuerta es alto y resistencia elevada ($> 10^{12} \Omega$, en forma típica) si es bajo. Con una razón apagado/encendido de este tamaño, para todos los propósitos prácticos, un MOSFET puede verse como un interruptor. Si las compuertas se operan por medio de señales de reloj fuera de fase que no se traslapen, del tipo que se ilustra en la figura 4.23b, los transistores conducirán en medios ciclos alternados para proporcionar una función de interruptor de doble polo tiro sencillo (SPDT, por sus siglas en inglés).

En relación con la representación simbólica de los interruptores de la figura 4.24a y suponiendo que $V_1 > V_2$, se observa que al llevar el interruptor a la izquierda se carga C a V_1 , y a la derecha descarga C a V_2 . La transferencia neta de carga de V_1 a V_2 es $\Delta Q = C(V_1 - V_2)$. Si el interruptor se acciona en un sentido y otro a razón de f_{CK} ciclos por segundo, la carga que se transfiere en un segundo de V_1 a V_2 define una corriente promedio $I_{prom} = f_{CK} \times \Delta Q$, o

$$I_{prom} = C f_{CK} (V_1 - V_2) \quad (4.16)$$

Observe que la carga está fluyendo en paquetes en vez de hacerlo en forma continua. Sin embargo, si f_{CK} se hace lo suficientemente más grande que los componentes más altos de frecuencia de V_1 y V_2 , el proceso puede considerarse como si fuera continuo, y la combinación capacitor interruptor modelarse con una resistencia equivalente

$$R_{ec} = \frac{V_1 - V_2}{I_{prom}} = \frac{1}{C f_{CK}} \quad (4.17)$$

Este modelo se ilustra en la figura 4.24b. Ahora se estudiará cómo se usa una resistencia de ese tipo para construir lo que se ha revelado como el caballo de batalla de los filtros activos, es decir, el integrador.

Integradores SC

Como se sabe, el integrador RC de la figura 4.25a hace que $H(j\omega) = -1/(j\omega/\omega_0)$, donde la frecuencia de ganancia unitaria está dada por

$$\omega_0 = \frac{1}{R_1 C_2} \quad (4.18)$$

Si se reemplaza R_1 por una resistencia SC, se obtiene el integrador de la figura 4.25b. Si la frecuencia de entrada ω es tal que

$$\omega \ll \omega_{CK} \quad (4.19)$$

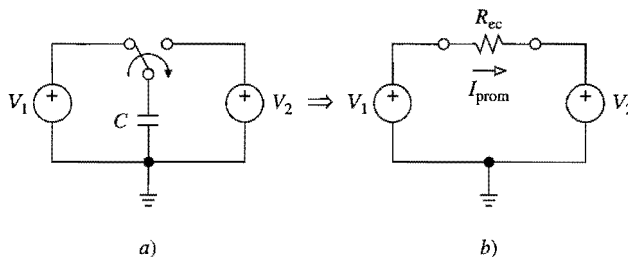


FIGURA 4.24
Simulación de resistencia con el uso de un capacitor conmutado.

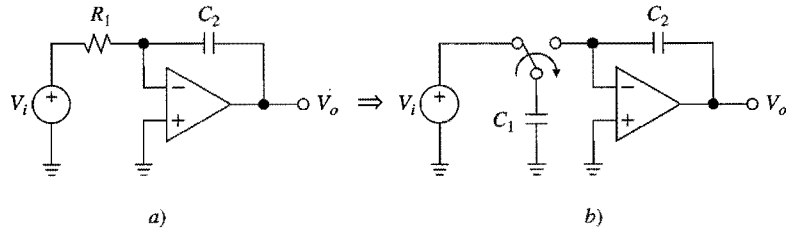


FIGURA 4.25
Conversión de un integrador RC en un integrador SC.

donde $\omega_{CK} = 2\pi f_{CK}$, entonces la corriente que fluye de V_i hacia el nodo de suma se ve como si fuera continua, y ω_0 se obtiene con la sustitución de R_{ec} en la ecuación 4.18,

$$\omega_0 = \frac{C_1}{C_2} f_{CK} \quad (4.20)$$

Esta expresión revela tres características importantes que tienen los filtros SC en general, y no sólo para los integradores SC:

1. No hay resistores. Esto es muy deseable desde el punto de vista de la fabricación IC, ya que los resistores monolíticos están plagados de tolerancias grandes y corrimiento térmico, y también ocupan una superficie preciada del chip. Los interruptores, por el contrario, se construyen con MOSFET, que son los ingredientes básicos de la tecnología VLSI y ocupan muy poca área del chip.
2. La frecuencia característica ω_0 depende de las razones de las capacitancias, que son mucho más fáciles de controlar y mantener con la temperatura y el tiempo, que los productos R - C . Con la tecnología actual, se alcanzan con facilidad tolerancias tan pequeñas como 0.1% en las razones.
3. La frecuencia característica ω_0 es proporcional a la frecuencia del reloj, f_{CK} , lo que indica que los filtros SC, de forma inherente, son del tipo programable. Al variar f_{CK} la respuesta se moverá hacia arriba o hacia abajo del espectro de frecuencias. Por otro lado, si se desea una característica fija y estable, f_{CK} puede generarse con un oscilador de cristal de cuarzo.

Asimismo, la ecuación 4.20 muestra que si se eligen con criterio los valores de f_{CK} y la razón C_1/C_2 , es posible evitar capacitancias grandes que no son convenientes, aun cuando se deseen valores bajos de ω_0 . Por ejemplo, con $f_{CK} = 1$ kHz, $C_1 = 1$ pF y $C_2 = 15.9$ pF, el integrador SC proporciona $f_0 = (1/2\pi)(1/15.9)10^3 = 10$ Hz. Un integrador RC con la misma f_0 podría realizarse, por ejemplo, con $R_1 = 1.59$ M Ω y $C_2 = 10$ pF. No sería realista fabricar estos componentes en forma monolítica y mantener el valor de su producto dentro del 0.1%. Los filtros SC usan capacitancias en el rango de 0.1 pF a 100 pF, y el más común de los rangos es el que va de 1 pF a 10 pF. El límite superior se establece por medio de consideraciones del área muerta, y el inferior, por las capacitancias parásitas de la estructura SC.

Para minimizar el efecto de las capacitancias parásitas y también incrementar la versatilidad del circuito, los integradores SC se construyen con pares de interruptores SPDT, en la manera que se ilustra en la figura 4.26. En la figura 4.26a, el cambio de los interruptores hacia abajo descarga C_1 a cero, y hacia arriba carga C_1 a V_i . De ese modo, la corriente fluirá hacia el nodo de suma del amp op si $V_i > 0$, y hacia fuera si $V_i < 0$, lo que indica que el integrador es del tipo inversor.

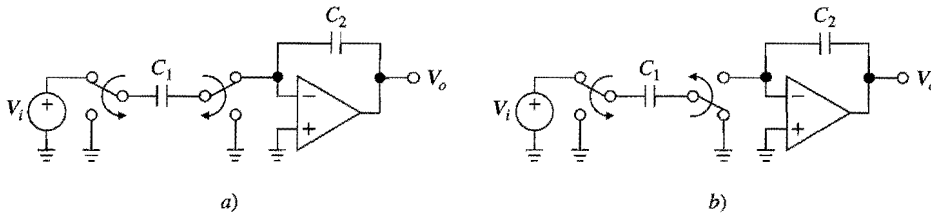


FIGURA 4.26
Integradores SC inversor y no inversor.

Si se cambia la fase de uno de los interruptores, se llega al circuito que aparece en la figura 4.26b. Con los interruptores en las posiciones que se ilustran, la placa izquierda de C_1 está a V_i , y la derecha a 0 V. La conmutación de ambos descargará a C_1 a 0 V, con lo que se saca carga del nodo sumador si $V_i > 0$, y se mete si $V_i < 0$. Un simple cambio en la fase de los dos MOSFET que forman en uno de los interruptores, invierte la dirección de I_{prom} , lo que da origen a un integrador de tipo no inversor. En las secciones siguientes, se aprovechará la disponibilidad de este tipo de integrador.

Limitaciones prácticas de los filtros de SC

Existen algunas limitaciones importantes de las que es necesario estar alerta cuando se apliquen los filtros de SC.¹⁰ En primer lugar, hay límites en el rango permisible de f_{CK} . El límite superior está determinado por la calidad de los interruptores MOS y la velocidad de los amps op. Si se toman 10 pF como la capacitancia típica conmutada y 1 k Ω como la resistencia normal de un interruptor MOS cerrado, se observa que la constante de tiempo es del orden de $10^3 \times 10^{-11} = 10$ ns. Si se considera que cargar una capacitancia dentro del 0.1% de su voltaje final, toma cerca de siete constantes de tiempo ($e^{-7} \cong 10^{-3}$), se concluye que el intervalo mínimo de tiempo entre conmutaciones sucesivas es del orden de 10^2 ns. Sucede que éste también es el tiempo típico que toma a la respuesta al escalón de un amp op MOS estabilizarse dentro del 0.1% de su valor final. En consecuencia, el límite superior para f_{CK} está en el rango de los megahertz.

El límite inferior práctico de f_{CK} está dictado por la fuga de los interruptores MOS abiertos y las corrientes de polarización de entrada de los amps op, las cuales tienden a descargar los capacitores, y con ello destruir la información acumulada. A temperatura ambiente, estas corrientes se encuentran en el rango de los picoamperes. Si se supone una caída máxima aceptable de 1 mV a través de un capacitor de 10 pF, se tiene que $f_{\text{CK}} \geq (1 \text{ pA}) / [(10 \text{ pF}) \times (1 \text{ mV})] = 10^2$ Hz. En resumen, el rango de reloj permisible típicamente es de $10^2 \text{ Hz} < f_{\text{CK}} < 10^6 \text{ Hz}$.

La otra limitación importante de los filtros de SC proviene de su operación en tiempo discreto en lugar de continuo. Esto queda de manifiesto en la figura 4.27, que muestra las formas de onda de entrada y salida para el integrador no inversor de la figura 4.26a. El tiempo se ha dividido en intervalos iguales de acuerdo con el periodo del reloj T_{CK} . En relación con el circuito real, se observa que los pulsos ϕ cargan C_1 a v_i , mientras que los pulsos $\bar{\phi}$ llevan la carga acumulada en C_1 fuera de C_2 , lo que ocasiona un incremento en pasos discretos en v_o . Debido a que la resistencia del interruptor no es igual a cero, estos pasos son graduales.

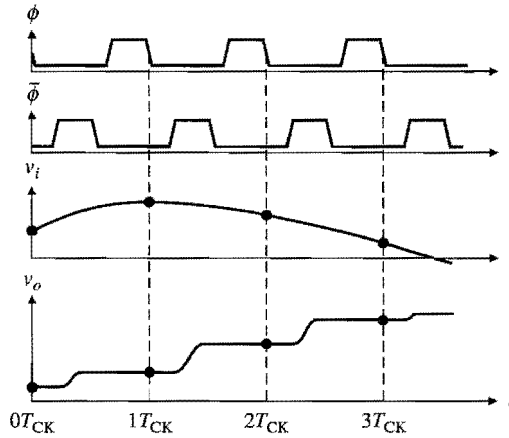


FIGURA 4.27
Formas de onda integrador SC no inversor.

Si n denota un periodo arbitrario de reloj, se tiene que $v_o[nT_{CK}] = v_o[(n-1)T_{CK}] + \Delta Q[(n-1)T_{CK}]/C_2$, o bien

$$v_o[nT_{CK}] = v_o[(n-1)T_{CK}] + \frac{C_1}{C_2} v_i[(n-1)T_{CK}] \quad (4.21)$$

donde $\Delta Q[(n-1)T_{CK}] = C_1 v_i[(n-1)T_{CK}]$ denota la carga acumulada por C_1 durante el pulso previo ϕ . La ecuación 4.21 representa una secuencia discreta de tiempo que relaciona los valores de entrada y salida, en los cuales se ha hecho énfasis con puntos. Una propiedad muy conocida de la transformada de Fourier afirma que el retrasar de una señal un periodo de reloj T_{CK} , equivale a multiplicar su transformada de Fourier por $\exp(-j\omega T_{CK})$. Si se toman transformadas de Fourier en ambos lados de la ecuación 4.21, se obtiene

$$V_o(j\omega) = V_o(j\omega)e^{-j\omega T_{CK}} + \frac{C_1}{C_2} V_i(j\omega)e^{-j\omega T_{CK}} \quad (4.22)$$

Al reagrupar, resolver para la razón $H(j\omega) = V_o(j\omega)/V_i(j\omega)$, y usar la identidad de Euler sen $\alpha = (e^{j\alpha} - e^{-j\alpha})/2j$, se obtiene la función de transferencia *exacta* del integrador SC no inversor,

$$H(j\omega) = \frac{1}{j\omega/\omega_0} \times \frac{\pi\omega/\omega_{CK}}{\text{sen}(\pi\omega/\omega_{CK})} \times e^{-j\pi\omega/\omega_{CK}} \quad (4.23)$$

donde $\omega_0 = (C_1/C_2) f_{CK}$ y $\omega_{CK} = 2\pi/T_{CK} = 2\pi f_{CK}$.

Se observa que en el límite $\omega/\omega_{CK} \rightarrow 0$, se obtiene la función integradora conocida $H(j\omega) = 1/(j\omega/\omega_0)$, lo cual confirma que mientras $\omega_{CK} \gg \omega$, el proceso SC puede verse como uno de tiempo continuo. Si se escribe $H(j\omega) = [1/(j\omega/\omega_0)] \times \epsilon_m \times \exp(-j\epsilon_\phi)$ se indica que en general el proceso SC introduce un *error de magnitud* $\epsilon_m = (\pi\omega/\omega_{CK})/[\text{sen}(\pi\omega/\omega_{CK})]$ y un *error de fase* $\epsilon_\phi = -\pi\omega/\omega_{CK}$. El efecto de estos errores se ilustra en las gráficas lineales de la figura 4.28 para un integrador no inversor con $\omega_0 = \omega_{CK}/10$.

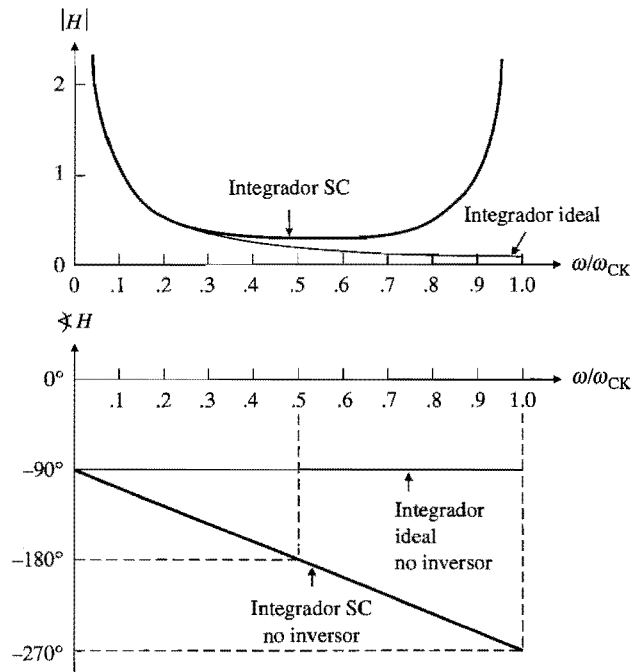


FIGURA 4.28
Respuestas de la magnitud y fase de un integrador SC no inversor, para el caso en que $\omega_0 = \omega_{CK}/10$.

La magnitud ideal y las respuestas de fase son $|H| = 1/(\omega/\omega_0)$ y $\angle H = -90^\circ$. La desviación del integrador SC aumenta con ω hasta que, para $\omega = \omega_{CK}$, la magnitud del error se vuelve infinita y la fase sufre una inversión de polaridad. Estos resultados son consistentes con los principios bien conocidos de los datos muestreados, que dicen que el efecto de muestrear de una función del tiempo a razón de f_{CK} muestras por segundo es la replicación de su espectro de frecuencia en múltiplos integrales de f_{CK} .

Para $\omega \ll \omega_{CK}$, el efecto de la magnitud del error es similar al efecto de la tolerancia o corrimiento de los componentes en los integradores ordinarios RC . Como tal, quizá no sea en detrimento, en especial si los requerimientos de comportamiento no son severos. Para mantener este error dentro de límites tolerables, el rango útil de frecuencia se limita a un par de décadas por debajo de ω_{CK} .

No obstante lo anterior, el efecto del error de fase es crítico, toda vez que ocasiona el aumento de Q e incluso inestabilidad. Un método de compensación de este error es alternar las fases del reloj de integradores consecutivos,¹⁰ como se verá en la sección 4.6.

4.6 FILTROS DE CAPACITORES CONMUTADOS

Los filtros de capacitores conmutados se basan en las configuraciones de los integradores que se describieron en la sección anterior. Al igual que en el caso de los filtros de tiempo continuo, dos enfoques populares de la síntesis de filtros SC son el de cascada y el de simulación de escalera.

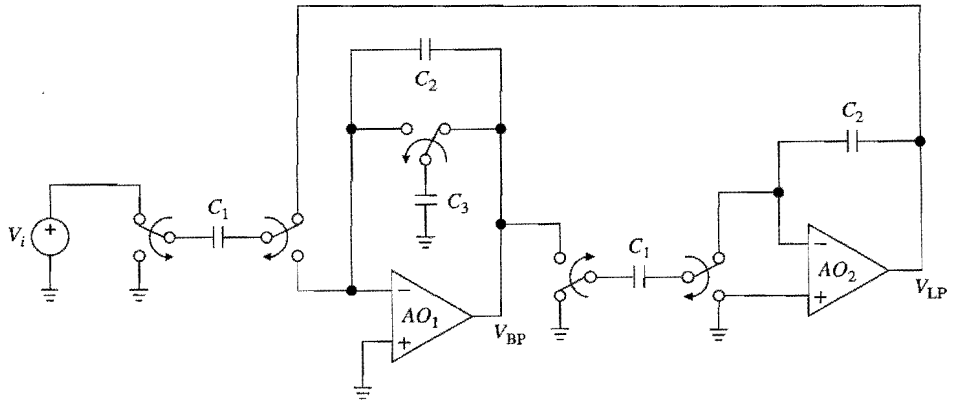


FIGURA 4.29
Filtro SC biquadrático

Filtros de lazo de dos integradores

Un filtro SC de lazo de dos integradores puede sintetizarse con la sustitución de los resistores de un prototipo de tiempo continuo por sus equivalentes SC. La figura 4.29 muestra la construcción SC de la tan popular topología biquadrática que aparece en la figura 3.36. Aquí, AO_2 es un integrador no inversor sin pérdida, función que requiere sólo de un amp op cuando se construye en la forma SC. Así, se tiene que para $\omega \ll \omega_{CK}$,

$$V_{LP} = \frac{1}{j\omega/\omega_0} V_{BP}$$

donde $\omega_0 = (C_1/C_2)f_{CK}$, según la ecuación 4.20. El amp op AO_1 forma un integrador inversor con pérdida, cuya resistencia de retroalimentación equivalente, simulada por C_3 y el interruptor asociado, determina el valor de Q . Según la ecuación 4.17, esta resistencia es $R_Q = 1/C_3 f_{CK}$. Con los interruptores de entrada en la posición que se muestra, la capacitancia ubicada más a la izquierda C_1 se carga a $V_{LP} - V_i$. El cambio de los interruptores hacia abajo transfiere la carga $\Delta Q = C_1(V_{LP} - V_i)$ hacia el nodo de suma de AO_1 , de modo que la corriente promedio correspondiente es $I_1 = C_1 f_{CK}(V_{LP} - V_i)$. Al sumar las corrientes en dicho nodo se obtiene que, para $\omega \ll \omega_{CK}$,

$$C_1 f_{CK}(V_{LP} - V_i) + C_3 f_{CK} V_{BP} + j\omega C_2 V_{BP} = 0$$

con la sustitución de $V_{LP} = V_{BP}/(j\omega/\omega_0)$ y después de agrupar queda $V_{BP}/V_i = H_{0BP}H_{BP}$ y $V_{LP}/V_i = H_{0LP}H_{LP}$, donde H_{LP} y H_{BP} son las respuestas estándar de segundo orden pasa bajas y pasa banda, y

$$\omega_0 = \frac{C_1}{C_2} f_{CK} \quad Q = \frac{C_1}{C_3} \quad H_{0BP} = Q \quad H_{0LP} = 1/V/V \quad (4.24)$$

EJEMPLO 4.12. Si en el circuito de la figura 4.29 se supone que $f_{CK} = 100$ kHz, especifique las capacitancias apropiadas para una respuesta Butterworth pasa bajas, con $f_0 = 1$ kHz y capacitancia total de 100 pF o menos.

Solución. Se tiene que $C_2/C_1 = f_{CK}/(2\pi f_0) = 15.9$ y $C_3/C_1 = 1/Q = \sqrt{2}$. Elija $C_1 = 1$ pF, $C_2 = 15.9$ pF y $C_3 = 1.41$ pF.

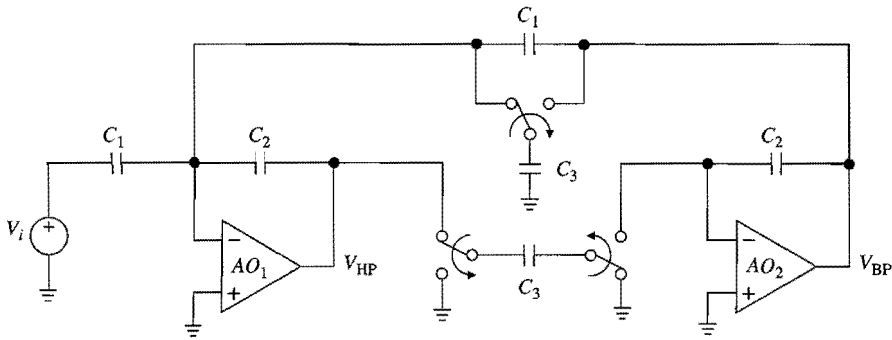


FIGURA 4.30
Filtro SC bicuad con dispersión de capacitancia mejorada.

La realización de la figura 4.29 no es de ninguna manera única, ni necesariamente es la mejor. De hecho (véase el problema 4.26), su dispersión de capacitancias se incrementa con Q hasta el punto de hacer que el arreglo no sea factible. La figura 4.30 muestra una realización con razones de capacitancia mejoradas. El circuito usa un integrador/sumador y un integrador no inversor para proporcionar las respuestas pasa banda y pasa altas. Puede demostrarse (véase el problema 4.27) que

$$\omega_0 = \frac{C_3}{C_2} f_{CK} \quad Q = \frac{C_2}{C_1} \quad H_{0BP} = -1 \text{ V/V} \quad H_{0HP} = \frac{-1}{Q} \quad (4.25)$$

En la sección que sigue se va a estudiar el diseño en cascada de filtros de orden superior que usan lazos de dos integradores, un enfoque que tiene atractivo particular cuando las especificaciones de los filtros no son tan rígidas. Para aplicaciones de sensibilidad baja, son preferibles los métodos de síntesis directa que se analizan a continuación.

Simulación de escalera

La síntesis directa de filtros SC utiliza integradores SC para simular escaleras RLC pasivas. Como conserva las ventajas de la baja sensibilidad de las escaleras, este enfoque se prefiere cuando las especificaciones del filtro son más rígidas. Una de las estructuras más utilizadas es la *escalera formada solamente por polos*, en la figura 4.31, que puede configurarse para las respuestas de Butterworth, Chebyshev o Bessel, y el orden n coincide con el número de elementos reactivos presentes. Como se sabe, los valores requeridos de los componentes están tabulados en manuales para filtros o se calculan por medio de una computadora.

Se observa que la escalera es una estructura repetitiva de pares LC del tipo de la figura 4.32a. La corriente de la inductancia es

$$I_{k-1} = \frac{V_{k-1} - V_k}{j\omega L_{k-1}}$$

Los integradores SC, de manera inherente, son bloques de procesamiento de voltaje, por lo que para hacer las funciones anteriores, que son susceptibles de una construcción SC, se usa

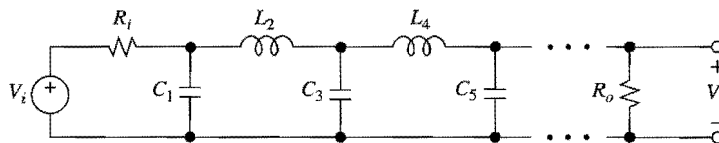


FIGURA 4.31
Escalera RLC de terminación doble formada solamente por polos.

el artificio de multiplicar ambos lados por una resistencia de escala, R_s , que convierte la corriente I_{k-1} a voltaje $V'_{k-1} = R_s I_{k-1}$, o bien

$$V'_{k-1} = \frac{1}{j\omega / \omega_{L_{k-1}}} (V_{k-1} - V_k) \quad \omega_{L_{k-1}} = \frac{1}{L_{k-1} / R_s}$$

Esta integración se realiza con un integrador L del tipo que también se muestra en la figura 4.32b. Según la ecuación 4.20, sus capacitancias deben satisfacer $C_0 / C_{L_{k-1}} = \omega_{L_{k-1}}$, o bien

$$C_{L_{k-1}} / C_0 = (L_{k-1} / R_s) f_{CK} \tag{4.26}$$

A continuación, considere la capacitancia C_k , cuyo voltaje es

$$V_k = \frac{1}{j\omega C_k} (I_{k-1} - I_k)$$

Al multiplicar el numerador y el denominador por R_s para convertir las corrientes I_{k-1} y I_k a los voltajes $V'_{k-1} = R_s I_{k-1}$ y $V'_k = R_s I_k$, se obtiene

$$V_k = \frac{1}{j\omega / \omega_{C_k}} (V'_{k-1} - V'_k) \quad \omega_{C_k} = \frac{1}{R_s C_k}$$

Esta integración se realiza con un integrador C del tipo que también se muestra en la figura 4.32b. Según la ecuación 4.20, sus capacitancias deben satisfacer $C_0 / C_k = \omega_{C_k}$, o bien

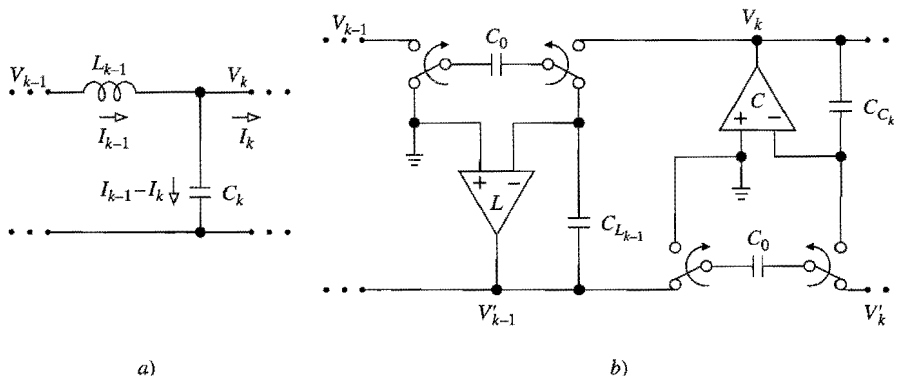


FIGURA 4.32
Sección de escalera LC y su construcción en forma SC.

$$C_{C_k} / C_0 = R_s C_k f_{CK} \quad (4.27)$$

Así, se concluye que si se satisfacen las condiciones de las ecuaciones 4.26 y 4.27, los integradores SC de la figura 4.32b simularán al par LC de la figura 4.32a. Las variables V'_{k-1} y V'_k no nos conciernen, pues son internas al circuito.

Para completar la simulación de escalera, también se necesitan los equivalentes SC de los resistores de terminación. Esto se logra con facilidad si se hace al primer integrador SC y al último del tipo con pérdida. Al denotarse las capacitancias que simulan a estas resistencias como C_{R_i} y C_{R_o} , se tiene que

$$C_{R_i} / C_0 = R_i / R_s \quad C_{R_o} / C_0 = R_o / R_s \quad (4.28)$$

Por sencillez, puede hacerse que $R_i = R_o = R_s = 1 \Omega$, después de lo cual se obtiene que $C_{R_i} = C_{R_o} = C_0$.

Como ejemplo, la figura 4.33 muestra un filtro SC pasa bajas de quinto orden. Como el elemento reactivo que está más a la izquierda en el prototipo escalera es la capacitancia, el integrador más a la izquierda es un integrador C . El integrador más a la derecha es un integrador C o un integrador L , en función de si el orden n del filtro es impar (como en el ejemplo) o par. Más aún, los integradores que están más a la izquierda y más a la derecha, deben ser del tipo con pérdida para que simulen las resistencias de terminación. Asimismo, note que la alternancia en las fases de conmutación de los integradores adyacentes tienen el fin de minimizar los efectos de los retrasos de muestreo, como se mencionó al final de la sección anterior.

Síntesis directa de filtros pasa bajas

Aunque los valores de los elementos de la tabla 4.2 se refieren a escaleras formadas solamente por polos, con una inductancia como el elemento reactivo ubicado más a la izquierda, se adaptan con facilidad a escaleras que tienen una capacitancia como el elemento reactivo más a la izquierda, siempre y cuando se cambien los encabezados de las columnas de $L_1, C_2, L_3, C_4, \dots$ a $C_1, L_2, C_3, L_4, \dots$. Como los valores RLC tabulados se normalizan para una frecuencia de corte de 1 rad/s, deben estar a escala con la frecuencia para que puedan aplicarse las ecuaciones 4.26 y 4.27. Como se dijo en la sección 4.4, esto requiere dividir todos

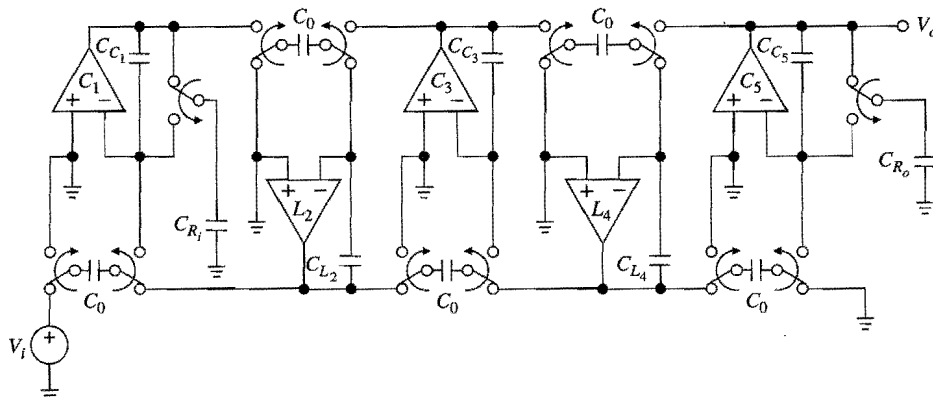


FIGURA 4.33
Filtro SC pasa bajas de quinto orden.

los valores reactivos entre las frecuencias de corte ω_c . Si se supone que $R_s = 1 \Omega$, las ecuaciones anteriores se convierten en

$$C_{C_k} / C_0 = (C_k / \omega_c) f_{CK} \quad C_{L_k} / C_0 = (L_k / \omega_c) f_{CK} \quad (4.29)$$

donde C_k y L_k representan los k -ésimos valores de los elementos reactivos normalizados del filtro prototipo.

EJEMPLO 4.13. En el circuito de la figura 4.33, especifique capacitancias para una respuesta Butterworth pasa bajas de quinto orden, con $f_c = 1$ kHz y $f_{CK} = 100$ kHz.

Solución. De la tabla 4.2 se encuentran los siguientes valores para los elementos normalizados: $C_1 = C_5 = 0.618$, $C_3 = 2.000$ y $L_2 = L_4 = 1.618$. Con la ecuación 4.29 se obtiene que $C_{C_1} / C_0 = 0.618 \times 10^5 / 2\pi 10^3 = 9.836$, $C_{L_2} / C_0 = 1.618 \times 10^5 / 2\pi 10^3 = 25.75$, etc., y que $C_{R_i} / C_0 = C_{R_o} / C_0 = 1$. Un conjunto de capacitancias que satisfacen las restricciones anteriores, es $C_{R_i} = C_{R_o} = C_0 = 1$ pF, $C_{C_1} = C_{C_5} = 9.84$ pF, $C_{L_2} = C_{L_4} = 25.75$ pF y $C_{C_3} = 31.83$ pF.

Síntesis directa de filtros pasa banda

La escalera pasa bajas de la figura 4.31 también puede servir como el prototipo de las demás respuestas. Por ejemplo, si se sustituye cada capacitancia por una inductancia y viceversa, y se emplean valores recíprocos para los elementos, la escalera se convierte en una de tipo pasa altas. Al reemplazar cada inductancia en la escalera original por un par LC paralelo, se llega a una respuesta pasa bajas con notches, es decir, una respuesta elíptica pasa bajas. Con la sustitución de cada capacitancia en la escalera original por un par LC paralelo, y cada inductancia por un par LC en serie, se obtiene una respuesta pasa banda. Con el reemplazo de cada capacitancia en la escalera original por un par LC en serie, y cada inductancia por un par LC en paralelo, la respuesta que resulta es de rechazo de banda.

Una vez que se ha transformado la escalera, se escriben las ecuaciones del circuito para cada nodo y rama, y se emplea el escalamiento de las resistencias para convertir las corrientes a voltajes con el fin de que las ecuaciones sean susceptibles de la simulación SC. Este procedimiento se ilustrará para el caso pasa banda.

La escalera de la figura 4.34 (parte superior) es un prototipo pasa bajas de segundo orden. Si se reemplaza su capacitancia por un par LC en paralelo, y su inductancia por un par LC en serie, se llega a la escalera pasa banda de cuarto orden que se muestra en la figura 4.34 (centro). La teoría de los filtros RLC establece³ que para lograr una frecuencia central de 1 rad/s con un ancho de banda BW normalizado, los valores de los elementos de la escalera transformada deben relacionarse con los del prototipo pasa bajas así:

$$C_{1(\text{nueva})} = C_{1(\text{antigua})} / BW \quad L_{1(\text{nueva})} = BW / C_{1(\text{antigua})} \quad (4.30a)$$

$$C_{2(\text{nueva})} = BW / L_{2(\text{antigua})} \quad L_{2(\text{nueva})} = L_{2(\text{antigua})} / BW \quad (4.30b)$$

donde los elementos pasa bajas se denominan como *antiguos*, y los pasa banda, *nuevos*. Lo anterior se encuentra tabulado en manuales de filtros.

Ahora se desarrollarán las ecuaciones de circuito necesarias. Según KCL, $V_1 = (1/j\omega C_1) \times (I_i - I_2 - I_3)$. Al multiplicar el numerador y el denominador por la resistencia de escala R_s para convertir las corrientes a voltajes como $V'_i = R_s I_i$, $V'_2 = R_s I_2$ y $V'_3 = R_s I_3$, se obtiene que

$$V_1 = \frac{1}{j\omega / \omega_{C_1}} (V'_i - V'_2 - V'_3) \quad \omega_{C_1} = \frac{1}{R_s C_1}$$

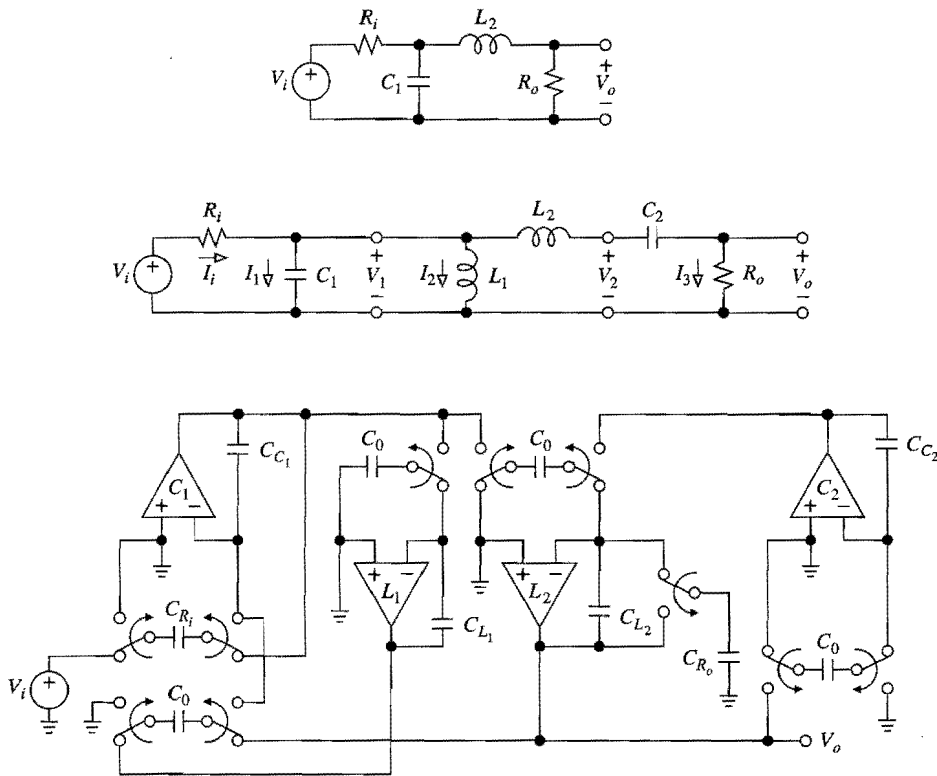


FIGURA 4.34

Filtro pasa banda de cuarto orden. Arriba: prototipo RLC de segundo orden; centro: equivalente RLC de cuarto orden; y abajo: construcción SC.

Según la ley de Ohm, $I_2 = V_1/j\omega L_1$. Si se multiplican ambos lados por R_s , se llega a

$$V'_2 = \frac{1}{j\omega/\omega_{L_1}} V_1 \quad \omega_{L_1} = \frac{1}{L_1/R_s}$$

Con la ley de Ohm, $I_3 = (V_1 - V_2)/j\omega L_2$, o bien

$$V'_3 = \frac{1}{j\omega/\omega_{L_2}} (V_1 - V_2) \quad \omega_{L_2} = \frac{1}{L_2/R_s}$$

Según KVL, $V_2 = V_o + I_3/j\omega C_2$, es decir

$$V_2 = V_o + \frac{1}{j\omega/\omega_{C_2}} V'_3 \quad \omega_{C_2} = \frac{1}{R_s C_2}$$

Todas las ecuaciones pueden realizarse con los integradores SC de la sección 4.5. En la figura 4.34 se muestra una realización (parte inferior). Las razones de capacitancia SC se calculan por medio de la ecuación 4.29 con la sustitución de ω_c por la frecuencia central que se desea, ω_0 .

EJEMPLO 4.14. Especifique las capacitancias en la figura 4.34 (parte inferior) para una respuesta Chebyshev pasa banda de cuarto orden y 0.1 dB, con $f_0 = 1$ kHz, $BW = 600$ Hz y $f_{CK} = 100$ kHz.

Solución. Con la tabla 4.2 se encuentran los siguientes valores para los elementos del prototipo pasa bajas: $C_1 = 0.84304$ y $L_2 = 0.62201$. El ancho de banda normalizado es $BW = 600/1\ 000 = 0.6$, por lo que los elementos de la escalera pasa banda normalizada son $C_1 = 0.84304/0.6 = 1.405$, $L_1 = 0.6/0.84304 = 0.712$, $L_2 = 0.62201/0.6 = 1.037$ y $C_2 = 0.6/0.62201 = 0.9646$.

Con el empleo de $R_i = R_o = R_s = 1\ \Omega$, y $C_{Ri} = C_{Ro} = C_0 = 1$ pF, se encuentra que $C_{C1} = 10^5 C_1 / 2\pi 10^3 = 15.92$, $C_1 = 15.92 \times 1.405 = 22.36$ pF, $C_{L1} = 15.92 \times 0.712 = 11.33$ pF, $C_{L2} = 16.51$ pF y $C_{C2} = 14.81$ pF.

Los filtros de escalera de capacitores conmutados se encuentran disponibles en una variedad de configuraciones, tanto en forma aislada o como parte de sistemas complejos, tales como Codecs. Los filtros aislados, por lo general, se preconfiguran para respuestas de uso común, tales como las de Butterworth, Caer y Bessel de octavo orden, que proporcionan los filtros SC de la serie LTC1064 (Linear Technology).

4.7 FILTROS SC UNIVERSALES

Los filtros SC universales utilizan la configuración de lazo de dos integradores para proporcionar las respuestas básicas de segundo orden. Luego, se pueden conectar en cascada con estas respuestas para construir filtros de orden superior. Dos ejemplos populares y bien documentados son el LTC1060 (Linear Technology) y el MF10 (National Semiconductor).

El filtro SC universal MF10

El filtro MF10, cuyo diagrama de bloques se muestra en la figura 4.35, consiste en dos secciones de lazo de dos integradores, cada una de las cuales está equipada con un amp op adicional, para agregar versatilidad y facilitar la formación de la cascada. Cada sección puede configurarse en forma independiente para las respuestas pasa bajas, pasa banda, pasa altas, notch y pasa todo, por medio de resistencias externas. Aunque dichas resistencias podrían haberse sintetizado en chips con técnicas SC, ponerlas bajo el control del usuario incrementa la versatilidad del circuito. Además, los parámetros del filtro están diseñados para depender de razones de resistencias, en vez de valores absolutos, para aprovechar que los valores de los componentes varían en la misma proporción.

Los integradores son del tipo no inversor, con la función de transferencia

$$H(jf) = \frac{1}{jf / f_1} \quad (4.31)$$

donde f_1 es la frecuencia de ganancia unitaria de integración; y

$$f_1 = \frac{f_{CK}}{100} \quad \text{o bien} \quad \frac{f_{CK}}{50} \quad (4.32)$$

lo que depende del nivel de voltaje aplicado a la terminal programadora de la razón de frecuencia de $50/100/CL$: fijarlo a tierra permite la razón de 100, y si se fija al suministro positivo, la de 50.

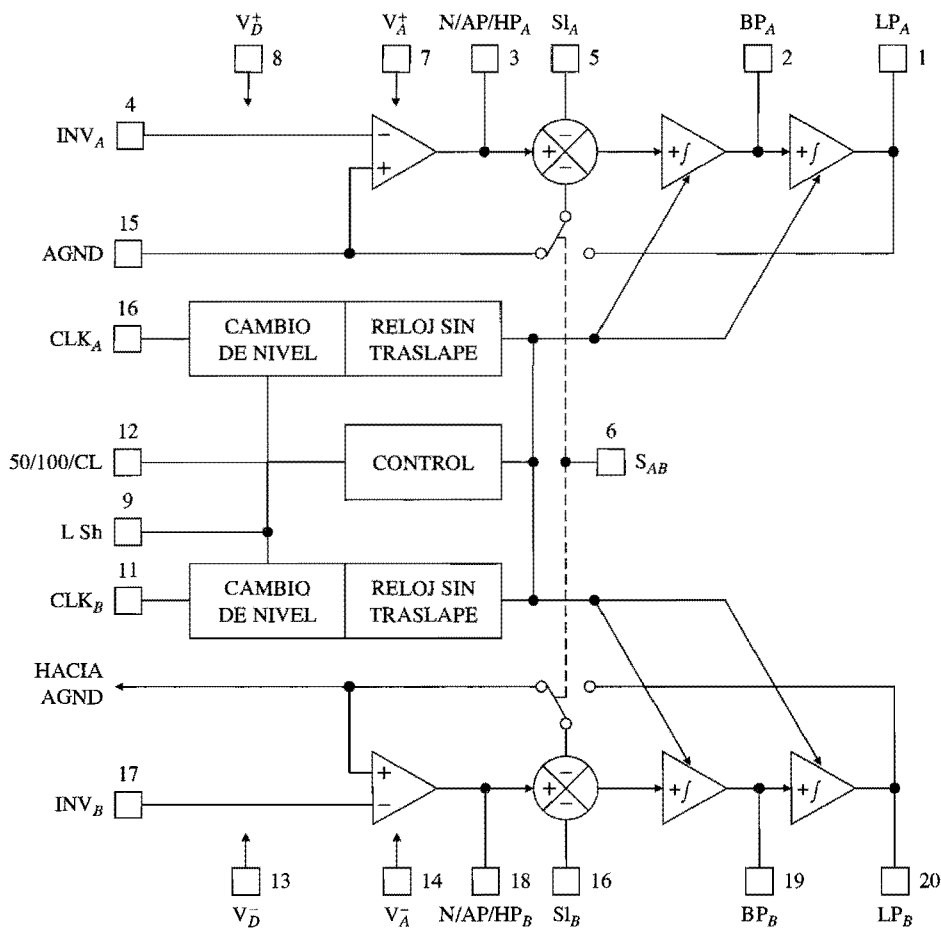


FIGURA 4.35

Diagrama de bloques del filtro monolítico SC universal dual MF10. (Cortesía de National Semiconductor.)

En general, la frecuencia característica f_0 de una sección coincide con la frecuencia de ganancia unitaria f_1 de sus integradores; sin embargo, al conectar una resistencia externa entre las terminales LP e INV, aparta f_0 de f_1 en una cantidad que está controlada por una razón de resistencias externas. Esta característica es útil en el diseño en cascada, donde la frecuencia de resonancia de cada etapa debe establecerse en forma independiente, mientras que todas las secciones están controladas por la misma frecuencia de reloj f_{CK} .

Para tener flexibilidad adicional, se provee un interruptor de programación interna, cuya posición es programable por el usuario por medio de la terminal de control S_{AB} . Si esta terminal se fija al suministro positivo (negativo), el interruptor se pone en posición a la derecha (izquierda). En tanto, los integradores proporcionan respuestas pasa banda y pasa bajas, puede hacerse que el amplificador de entrada brinde la respuesta pasa altas, notch o pasa todo, lo que depende de las conexiones de la resistencia externa y la posición del interruptor interno.

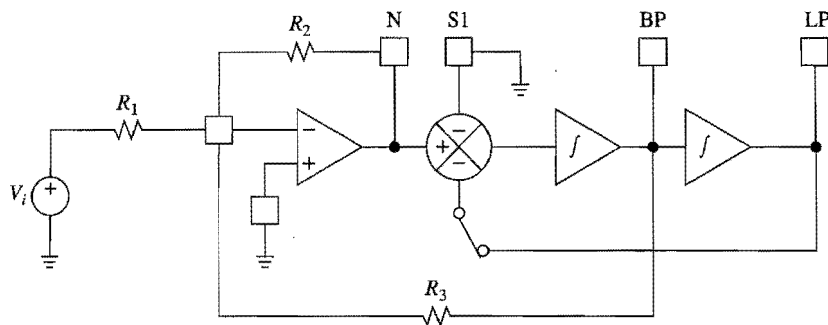


FIGURA 4.36
Conexión básica del MF10 para las respuestas notch, pasa banda y pasa bajas.
(Cortesía de National Semiconductor.)

Modos de operación

Cada sección puede configurarse para una variedad de modos diferentes. Los que siguen son algunos de los más significativos; hay otros que pueden encontrarse en las tablas de datos y notas de aplicación.⁴

El circuito de la figura 4.36 proporciona las respuestas notch, pasa banda y pasa bajas. Como el amplificador sumador está fuera del lazo de dos integradores, este modo es más rápido y permite un rango más amplio de frecuencias de operación. Si se supone que $f \ll f_{CK}$, se tiene que

$$V_N = -\frac{R_2}{R_1} V_i - \frac{R_2}{R_3} V_{BP} \quad V_{BP} = \frac{V_N - V_{LP}}{jf / f_1} \quad V_{LP} = \frac{V_{BP}}{jf / f_1}$$

donde f_1 está dada por la ecuación 4.32. Al eliminarse V_{LP} y V_{BP} , se llega a que $V_N/V_i = H_{0N}H_N$, $V_{BP}/V_i = H_{0BP}H_{BP}$ y $V_{LP}/V_i = H_{0LP}H_{LP}$, donde

$$f_z = f_0 = f_1 \quad Q = R_3 / R_2 \quad (4.33a)$$

$$H_{0N} = H_{0LP} = -R_2 / R_1 \quad H_{0BP} = -R_3 / R_1 \quad (4.33b)$$

Obsérvese que en este modo, tanto f_z como f_0 coinciden con la frecuencia de ganancia unitaria de integración $f_1 = f_{CK}/100(50)$.

EJEMPLO 4.15. En el circuito que se aprecia en la figura 4.36, especifique resistencias apropiadas para una respuesta pasa banda con $f_0 = 1$ kHz, $BW = 50$ Hz y $H_{0BP} = 20$ dB.

Solución. Se obliga a que $R_3/R_2 = Q = f_0/BW = 10^3/50 = 20$ y $R_3/R_1 = |H_{0BP}| = 10^{20/20} = 10$. Se obtiene que $R_1 = 20$ k Ω , $R_2 = 10$ k Ω , $R_3 = 200$ k Ω , $f_{CK} = 100$ kHz y se pone la terminal 50/100/CL a tierra para hacer que $f_1 = f_{CK}/100$.

El modo de la figura 4.37 se conoce como el modo de *variable de estado* debido a que proporciona las respuestas pasa altas, pasa banda y pasa bajas por medio de integraciones directas consecutivas. Puede mostrarse con facilidad (véase el problema 4.29) que si $f \ll f_{CK}$, el circuito da $V_{HP}/V_i = H_{0HP}H_{HP}$, $V_{BP}/V_i = H_{0BP}H_{BP}$ y $V_{LP}/V_i = H_{0LP}H_{LP}$, donde

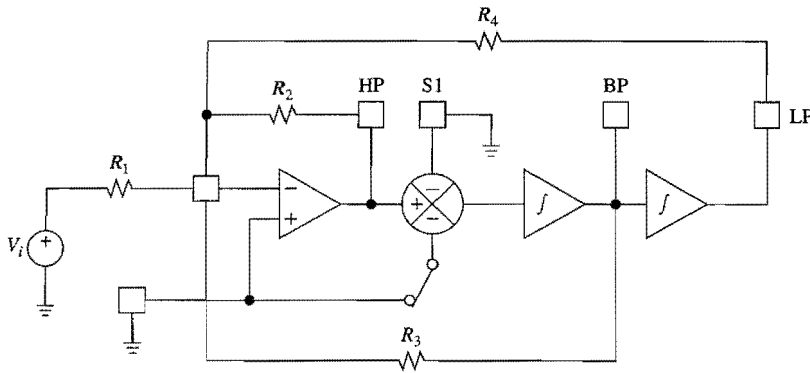


FIGURA 4.37
Configuración de variable de estado con el uso del MF10. (Cortesía de National Semiconductor.)

$$f_0 = f_1 \sqrt{R_2 / R_4} \quad Q = (R_3 / R_2) \sqrt{R_2 / R_4} \quad (4.34a)$$

$$H_{0HP} = -R_2 / R_1 \quad H_{0BP} = -R_3 / R_1 \quad H_{0LP} = -R_4 / R_1 \quad (4.34b)$$

Una característica distintiva de este modo es que f_0 puede sintonizarse en forma independiente de la frecuencia de ganancia unitaria de integración $f_i = f_{CK}/100(50)$ por medio de la razón R_2/R_4 , característica que se aprovecha en el diseño en cascada. Como el amplificador sumador ahora está dentro del lazo integrador, es probable que las limitaciones de frecuencia de su ganancia de lazo abierto ocasionen la mejora de Q , tema que se abordará en el capítulo 6. Baste decir aquí que esta mejora puede compensarse con la colocación de una capacitancia de adelanto de fase del orden de 10 pF a 100 pF en paralelo con R_4 .

La respuesta notch se sintetiza al combinar las respuestas pasa alta y pasa bajas con un amplificador sumador externo, en la manera conocida que se muestra en la figura 4.38. Se demuestra con facilidad (véase el problema 4.29) que si $f \ll f_{CK}$, el circuito da

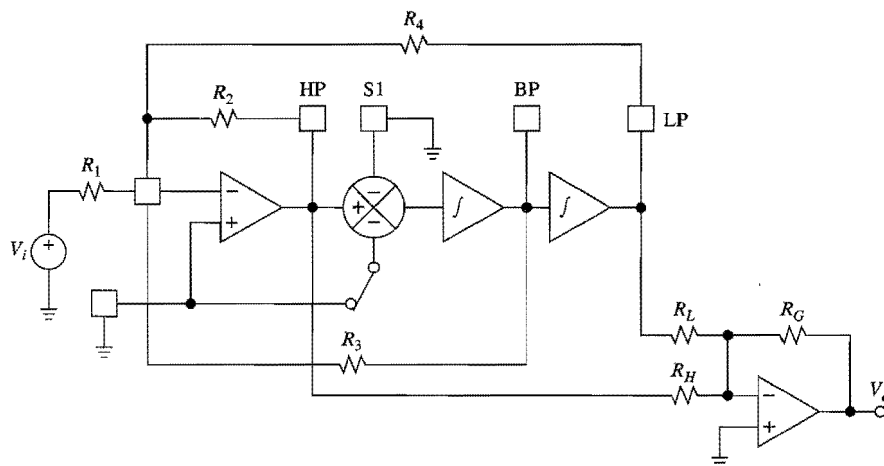


FIGURA 4.38
El MF10 con un amp op externo para que dé la respuesta notch. (Cortesía de National Semiconductor.)

$$\frac{V_o}{V_i} = H_{0N} \frac{1 - (f/f_z)^2}{1 - (f/f_0)^2 + (jf/f_0)/Q}$$

$$f_0 = f_1 \sqrt{R_2/R_4} \quad f_z = f_1 \sqrt{R_H/R_L} \quad Q = R_3/R_2 \sqrt{R_2/R_4} \quad (4.35a)$$

$$H_{0N} = \frac{R_G R_4}{R_L R_1} \quad H_{0HP} = -\frac{R_2}{R_1} \quad H_{0BP} = -\frac{R_3}{R_1} \quad H_{0LP} = -\frac{R_4}{R_1} \quad (4.35a)$$

La notch puede ser del tipo pasa altas o pasa bajas, lo que depende de cómo se especifiquen las distintas resistencias, y puede utilizarse en la síntesis de los filtros Cauet. Si se conectan en cascada, las salidas pasa altas y pasa bajas de una sección dada pueden combinarse por medio del amplificador de entrada de la sección siguiente, con lo que el número de amps op externos se reduce a uno, aquel de la última sección.

Diseño en cascada

A fin de sintetizar filtros de orden superior, pueden hacerse cascadas con las secciones de lazo de dos integradores. Si todas las secciones usan el mismo reloj, el filtro conjunto será programable, pues la variación de f_{CK} trasladará todas las respuestas arriba o abajo del espectro de frecuencias sin afectar a sus Q o sus ganancias. Las frecuencias de resonancia de las secciones individuales pueden requerir el cambio con respecto a la frecuencia característica del filtro conjunto. Esto se logra por medio de R_4 , como se demostró con las ecuaciones 4.34a y 4.35b. A continuación se presentan ejemplos de diseño en cascada; en la bibliografía de los fabricantes pueden consultarse varios más.⁴

EJEMPLO 4.16. Con el uso del filtro MF10, diseñe un filtro Chebyshev pasa bajas de cuarto orden y 1.0 dB, con $f_c = 2$ kHz y 0 dB de ganancia de cc.

Solución. Sea $f_{CK} = 100f_c = 200$ kHz. De la tabla 4.1 se encuentra que son necesarios los parámetros de cada etapa individual siguientes: $f_{01} = 0.993 f_c$, $Q_1 = 3.559$, $f_{02} = 0.529 f_c$ y $Q_2 = 0.785$. La sección A es la etapa de Q baja y la sección B la etapa de Q alta, y se conectarán cascada en ese orden para maximizar la dinámica del filtro. Como ambas secciones requieren que la frecuencia cambie respecto a f_c , se usa la configuración de la figura 4.37.

Con la ecuación 4.34, $\sqrt{R_{2A}/R_{4A}} = 0.529$, o $R_{2A}/R_{4A} = 0.2798$; $R_{3A}/R_{2A} = Q_A \sqrt{R_{2A}/R_{4A}} = 0.785/0.529 = 1.484$; $R_{4A}/R_{1A} = |H_{0LP}| = 1$. Sean $R_{1A} = R_{4A} = 20$ k Ω . Entonces, $R_{2A} = 5.60$ k Ω y $R_{3A} = 8.30$ k Ω . Asimismo, se encuentra que $R_{1B} = R_{4B} = 20$ k Ω , $R_{2B} = 19.7$ k Ω y $R_{3B} = 70.7$ k Ω . El circuito final se muestra en la figura 4.39, donde las resistencias se redondearon al 1% de los valores estándar. Para un rendimiento máximo, se desacoplan las fuentes de poder con capacitores de disco de 0.1 μ F en las terminales de las fuentes.

EJEMPLO 4.17. Diseñe un filtro pasa bajas elíptico que satisfaga las especificaciones siguientes: $f_c = 1$ kHz, $f_s = 2$ kHz, $A_{m\acute{a}x} = 1.0$ dB, $A_{m\acute{i}n} = 50$ dB y 0 dB de ganancia de cc.

Solución. El programa FILDES, ya mencionado, indica que se necesita un filtro de cuarto orden con los parámetros siguientes para las etapas individuales:

$$\begin{array}{lll} f_{01} = 0.5650 \text{ kHz} & f_{z1} = 2.1432 \text{ kHz} & Q_1 = 0.8042 \\ f_{02} = 0.9966 \text{ kHz} & f_{z2} = 4.9221 \text{ kHz} & Q_2 = 4.1020 \end{array}$$

Es más, la atenuación real a 2 kHz es de 51.9 dB.



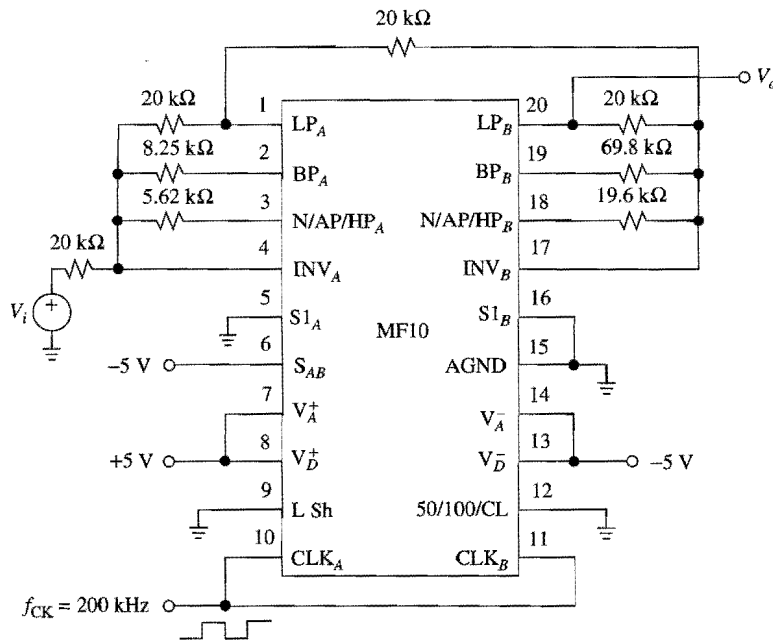


FIGURA 4.39

Filtro pasa bajas Chebyshev de cuarto orden, 1 dB y 2 kHz.

Utilice la configuración notch de la figura 4.38 con $f_{CK} = 100 f_c = 100$ kHz. Primero se diseña la sección A. Sea $R_{1A} = 20$ k Ω . Se obliga a que $|H_{OLPA}| = 1$ V/V y se obtiene $R_{4A} = R_{1A} = 20$ k Ω . Para lograr la f_{01} dada, se necesita que $R_{2A}/R_{4A} = 0.5650^2$, o $R_{2A} = 6.384$ k Ω . Para lograr la Q_1 dada, se requiere $R_{3A} = R_{2A}Q_1/\sqrt{R_{2A}/R_{4A}} = 6.384 \times 0.8042/0.5650 = 9.087$ k Ω . Sea $R_{LA} = 20$ k Ω , por lo que para alcanzar la f_{z1} dada se requiere que $R_{HA}/R_{LA} = 2.1432^2$, o bien $R_{HA} = 91.87$ k Ω .

Ahora, se diseña la sección B, con el empleo del amplificador de entrada de la sección B para combinar las respuestas pasa altas y pasa bajas de la sección A. Se hace que $|H_{OLPB}| = 1$ V/V y se obtiene $R_{4B} = R_{LA} = 20$ k Ω . Con la repetición de cálculos similares se obtiene $R_{2B} = 19.86$ k Ω , $R_{3B} = 81.76$ k Ω , $R_{LB} = 20$ k Ω y $R_{HB} = 484.5$ k Ω . El último notch requiere un amp op externo con $R_G = R_{LB} = 20$ k Ω para garantizar una ganancia de cc de 0 dB. En la figura 4.40 se muestra el circuito final, donde las resistencias se redondearon al 1% de los valores estándar.

PROBLEMAS

4.1 Aproximaciones de filtros

- 4.1 a) Encuentre n para un filtro Butterworth pasa bajas con $A_{m\acute{a}x} = 1$ dB, $A_{m\acute{i}n} = 20$ dB y $\omega_s/\omega_c = 1.2$. b) Calcule el valor real de $A(\omega_s)$. c) Obtenga $A_{m\acute{a}x}$ de modo que $A(\omega_s) = 20$ dB exactamente.
- 4.2 Por medio de la ecuación 4.5, encuentre n para una respuesta Chebyshev pasa bajas con las mismas especificaciones que la respuesta Butterworth del ejemplo 4.1.
- 4.3 Con el empleo de la ecuación 4.6, encuentre las frecuencias de la banda de paso a las que la ganancia de un filtro Chebyshev de séptimo orden y 0.5 dB muestra sus crestas y valles, así como la ganancia a $2\omega_c$, $10\omega_c$.

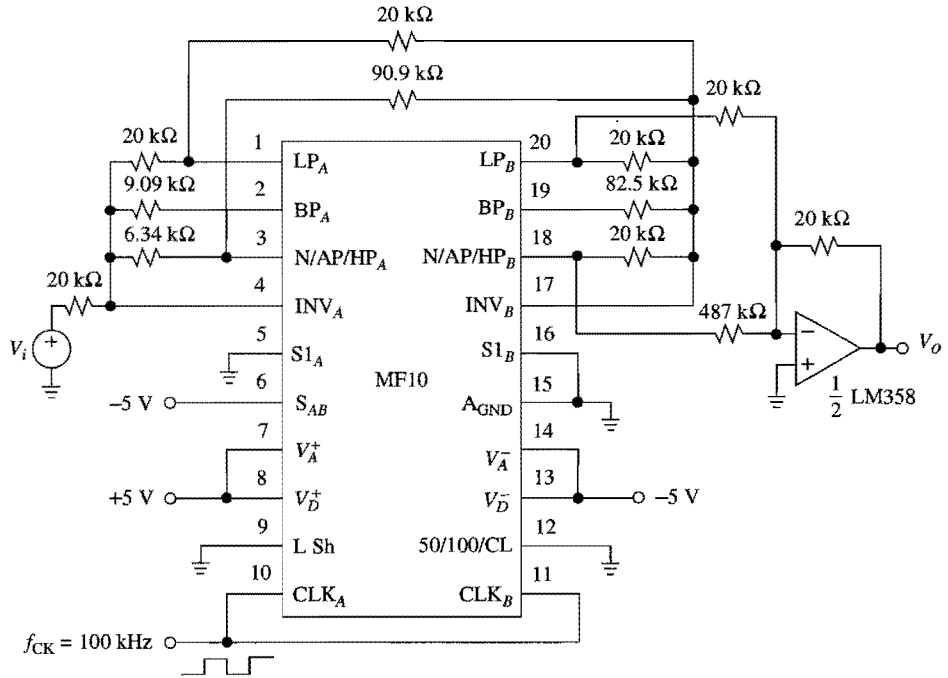


FIGURA 4.40
Filtro elíptico pasa bajas de cuarto orden, 1 dB y 1 kHz.

- 4.4 a) Dibuje las gráficas de la magnitud de las respuestas Butterworth y Chebyshev para $n = 5$ y $A_{m\acute{a}x} = 1$ dB. b) Compare las atenuaciones que se obtienen a $\omega = 2\omega_c$.
- 4.5 La respuesta Butterworth pasa bajas normalizada de tercer orden es $H(s) = 1/(s^3 + 2s^2 + 2s + 1)$. a) Compruebe que satisface la ecuación 4.4 con $\epsilon = 1$. b) Demuestre que si $k_1 = 0.14537$ y $k_2 = 2.5468$, el filtro con un amp op de la figura P4.5 realiza la respuesta Butterworth de tercer orden con $\omega_c = 1/RC(k_1 k_2)^{1/3}$. c) Especifique los componentes para $f_c = 1$ kHz.

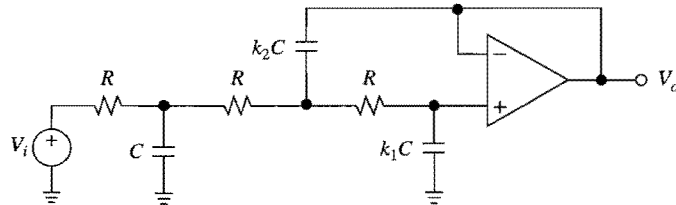


FIGURA P4.5.

4.2 Diseño en cascada

- 4.6 La respuesta pasa bajas Butterworth normalizada de cuarto orden puede factorizarse como $H(s) = [s^2 + s(2 - 2^{1/2})^{1/2} + 1]^{-1} \times [s^2 + s(2 + 2^{1/2})^{1/2} + 1]^{-1}$. a) Compruebe que satisface la condición de la ecuación 4.4 con $\epsilon = 1$. b) Diseñe un filtro pasa bajas Butterworth de cuarto orden con $f_c = 880$ Hz y $H_0 = 0$ dB.

- 4.7 Una desventaja de la realización de la figura 4.7 es su dispersión grande de capacitancias, en especial en la etapa de alta Q . Esto se evita con el empleo de una $K > 1$. Rediseñe el filtro de modo que la dispersión de capacitancia se mantenga por debajo de 10 al mismo tiempo que se garantiza una ganancia de cc de 0 dB.
- 4.8 El filtro atenuador de la figura 4.7 es adecuado para cumplir requerimientos moderados de rendimiento. Las aplicaciones de audio de ultra alta fidelidad requieren un rizo pasa banda más bajo e incluso características de corte más estrictas. Para una tasa de muestreo de 40 kHz, estas demandas pueden cumplirse⁹ con un filtro Chebyshev pasa bajas de décimo orden 0.25 dB, que tenga $f_c = 15$ kHz. Un filtro así proporciona $A(20 \text{ kHz}) = 50.5$ dB con frecuencia -3 dB de 15.35 kHz. Los parámetros de las etapas individuales son $f_{01} = 3.972$ kHz, $Q_1 = 0.627$, $f_{02} = 7.526$ kHz, $Q_2 = 1.318$, $f_{03} = 11.080$ kHz, $Q_3 = 2.444$, $f_{04} = 13.744$ kHz, $Q_4 = 4.723$, $f_{05} = 15.158$ kHz y $Q_5 = 15.120$. Diseñe un filtro como el descrito y muestre el circuito final.
- 4.9 Con el uso de secciones KRC de componentes iguales, diseñe un filtro Bessel pasa bajas de quinto orden con $f_c = 1$ kHz y $H_0 = 0$ dB.
- 4.10 Con el empleo de secciones KRC con $C_1 = C_2$ y $R_A = R_B$, diseñe un filtro pasa bajas Butterworth de séptimo orden con $f_c = 1$ kHz y $H_0 = 20$ dB.
- 4.11 Diseñe un filtro pasa altas Chebyshev de quinto orden de 1.0 dB con $f_c = 360$ Hz y ganancia de alta frecuencia H_0 ajustable de 0 a 20 dB. Utilice capacitancias iguales.
- 4.12 Se va a diseñar un filtro pasa banda con frecuencia central $f_0 = 300$ Hz, $A(300 \pm 10 \text{ Hz}) = 3$ dB, $A(300 \pm 40 \text{ Hz}) \geq 25$ dB, y ganancia en resonancia $H_0 = 12$ dB. Estas especificaciones³ pueden cumplirse con un filtro en cascada de sexto orden que tenga los siguientes parámetros para las etapas individuales: $f_{01} = 288.0$ Hz, $Q_1 = 15.60$, $H_{0BP1} = 2.567$ V/V; $f_{02} = 312.5$ Hz, $Q_2 = 15.60$, $H_{0BP2} = 2.567$ V/V; $f_{03} = 300.0$ Hz, $Q_3 = 15.34$, $H_{0BP3} = 1.585$ V/V. Diseñe un filtro como ése por medio de tres etapas de retroalimentación múltiple con sintonía individual.
- 4.13 Termine el diseño del ejemplo 4.7 y muestre el circuito final.
- 4.14 Con el uso del enfoque de diseño en cascada, y también del programa FILDES, diseñe un filtro Chebyshev pasa bajas de 0.5 dB con frecuencia de corte de 10 kHz, frecuencia de la banda de rechazo de 20 kHz, atenuación mínima de la banda de rechazo de 60 dB, y ganancia de cc de 12 dB. Después, haga una simulación del circuito en PSpice, para obtener las gráficas de Bode de la magnitud de las respuestas de cada etapa individual, así como la respuesta total.



4.3 Convertidores generalizados de impedancia

- 4.15 a) Con el filtro PBAD de la figura 4.17b, junto con un amplificador sumador, diseñe un filtro notch de segundo orden con $f_z = 120$ Hz y $Q = 20$. b) Modifique en forma apropiada el circuito del inciso a) para el filtro pasa todo de segundo orden con una ganancia de 20 dB.
- 4.16 Se desea diseñar un filtro pasa banda con $f_0 = 1$ kHz, $A(f_0 \pm 10 \text{ Hz}) = 3$ dB y $A(f_0 \pm 40 \text{ Hz}) \geq 20$ dB. Un filtro como ése³ puede construirse si se ponen en cascada dos etapas pasa banda de segundo orden con $f_{01} = 993.0$ Hz, $f_{02} = 1007$ Hz y $Q_1 = Q_2 = 70.7$. Diseñe una realización con el uso del filtro PBAD de la figura 4.17b. Tome providencias para la sintonía de la frecuencia de las etapas individuales.
- 4.17 a) Demuestre que la ecuación 4.12 también se cumple para el elemento D de la figura 4.16. b) Con el uso de dicho elemento y del prototipo RLC de la figura 4.18a, diseñe un filtro pasa bajas con $f_0 = 800$ Hz y $Q = 4$.

- 4.18 Si se cumple que $R = \sqrt{2L/C}$, el circuito de la figura P4.18 da una respuesta Butterworth pasa altas de tercer orden, con frecuencia de -3 dB $\omega_c = 1/\sqrt{2L/C}$. a) Especifique componentes adecuados para $f_c = 1$ kHz. b) Convierta el circuito en una realización CGI.

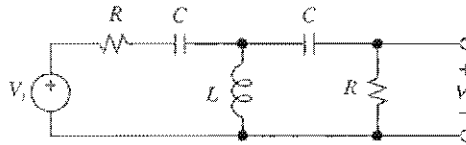


FIGURA P4.18.

- 4.19 Demuestre que el circuito de la figura P4.19 simula una inductancia aterrizada $L = R_1 R_3 R_4 C / R_2$.

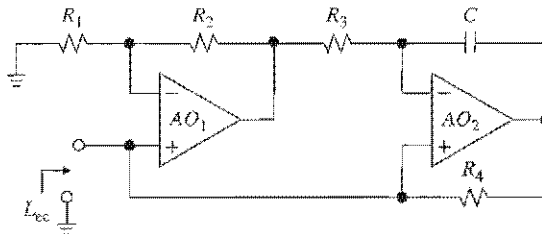


FIGURA P4.19.

- 4.20 El circuito de la figura P4.20 simula una impedancia Z_1 , que es proporcional al recíproco de Z_2 . Se llama *girador* y tiene aplicación como inductancia si se deja que Z_2 sea una capacitancia. a) Demuestre que $Z_1 = R^2/Z_2$. b) Con este circuito, diseñe un filtro pasa banda de segundo orden con $f_0 = 1$ Hz, $Q = 10$, e impedancia de salida igual a cero. ¿Cuál es la ganancia en resonancia del circuito?

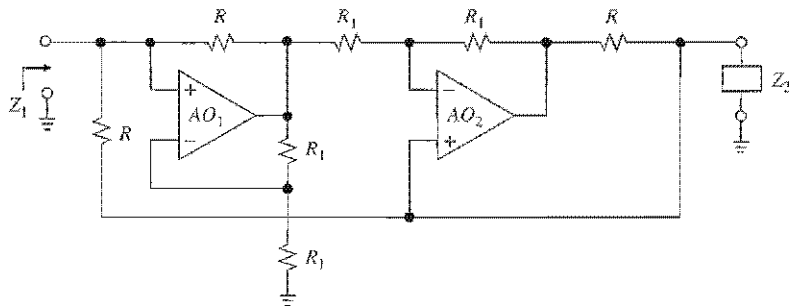


FIGURA P4.20.

4.4 Diseño directo

- 4.21 Se desea diseñar un filtro Chebyshev pasa bajas de séptimo orden de 0.5 dB, con frecuencia -3 dB de 10 kHz. Por medio de la tabla 4.2, se encuentran los valores RLC de los elementos que se muestran en la figura P4.21. Con el uso de dicha escalera como prototipo, diseñe una realización FDNR.

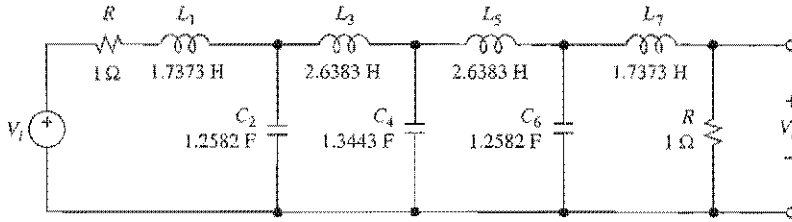


FIGURA P4.21.

- 4.22 Con el uso de CIG y la información de la tabla 4.2, diseñe un filtro pasa altas Chebyshev de séptimo orden de 1 dB, con $f_c = 500$ Hz.

4.5 Capacitores conmutados

- 4.23 Encuentre una relación entre V_o , V_1 y V_2 en los circuitos de la figura P4.23 para $f \ll f_{CK}$, y proporcione los nombres descriptivos del circuito.

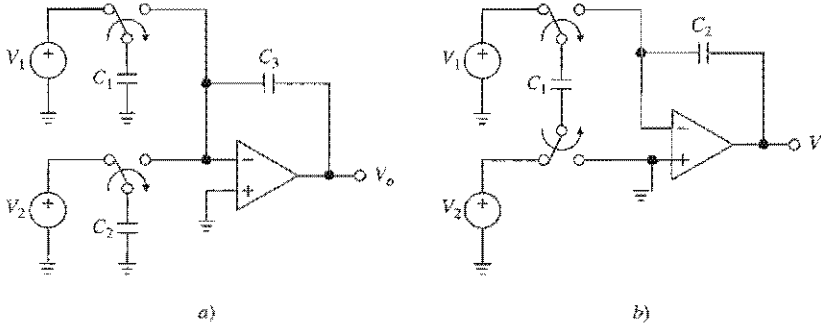


FIGURA P4.23.

- 4.24 Encuentre la función de transferencia de los circuitos de la figura P4.24 para $f \ll f_{CK}$ y dé los nombres descriptivos de ellos.

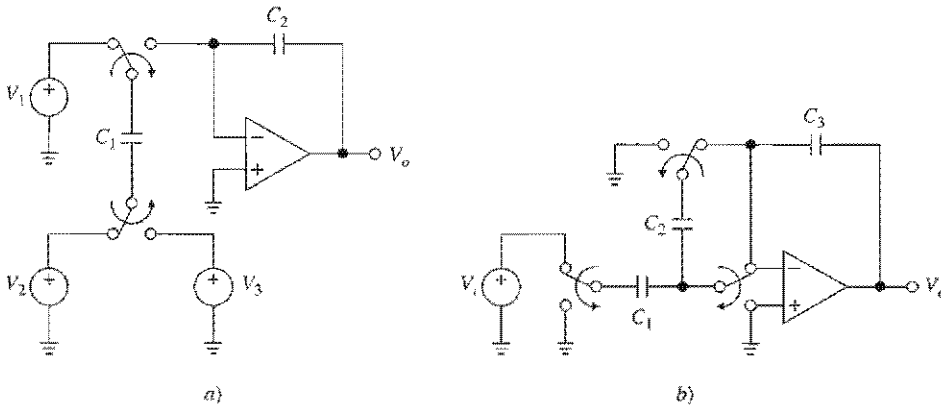


FIGURA P4.24.

- 4.25 a) Si se supone que $f \ll f_{CK}$, demuestre que el circuito de la figura P4.25 proporciona la respuesta notch. b) Con la suposición de que $f_{CK} = 100$ kHz, especifique las capacitancias para una notch de 1 kHz con $Q = 10$.

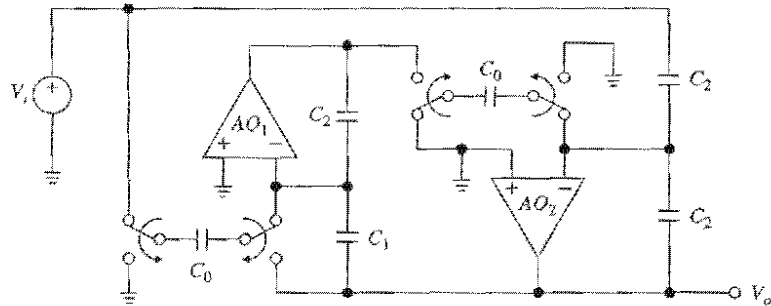


FIGURA P4.25.

4.6 Filtros de capacitor conmutado

- 4.26 a) Con la suposición de que $f_{CK} = 250$ kHz en el circuito de la figura 4.29, especifique las capacitancias para una respuesta pasa banda con $f_0 = 2$ kHz y $BW = 1$ kHz. b) Repita el inciso anterior, pero para un $BW = 100$ Hz. ¿Qué se concluye sobre la dispersión de la capacitancia como función de Q ?
- 4.27 a) Obtenga la ecuación 4.25. b) Suponga que $f_{CK} = 200$ kHz, especifique las capacitancias en el circuito de la figura 4.30 para $f_0 = 1$ kHz y $Q = 10$. c) Repita el inciso anterior, pero para $Q = 100$. Haga comentarios acerca de la dispersión de la capacitancia.
- 4.28 Por medio de la tabla 4.2, pero con C_1, L_2, C_3, \dots como los encabezados de las columnas, diseñe un filtro Chebyshev pasa bajas en escalera SC de 0.1 dB, con $f_c = 3.4$ kHz y $f_{CK} = 128$ kHz.

4.7 Filtros SC universales

- 4.29 Obtenga las ecuaciones 4.34 y 4.35.
- 4.30 Considere el circuito que se obtuvo a partir del que aparece en la figura 4.36 con la eliminación de R_1 , desconectando la terminal S1 de tierra y aplique V_i a S1, de modo que sólo se usen dos resistencias. a) Dibuje el circuito modificado y demuestre que $V_{BP}/V_i = -QH_{BP}$ y $V_{LP}/V_i = -H_{LP}$, con f_0 y Q dadas por la ecuación 4.33a. b) Especifique las resistencias para $f_0 = 500$ Hz y $Q = 10$.
- 4.31 La configuración MF10 de la figura P4.31 proporciona las respuestas notch, pasa banda y pasa bajas, con la frecuencia notch f_z y la frecuencia de resonancia f_0 con sintonía independiente por medio de la razón de resistencia R_2/R_4 . Encuentre expresiones para f_0, f_z, Q , y la ganancia de baja frecuencia.
- 4.32 Si en el circuito de la figura P4.31 se desconecta S1 de tierra y se conecta a V_i , y todo lo demás permanece igual, entonces la salida del amp op que está más a la izquierda cambia de la respuesta notch a la pasa todo, con las Q del numerador y el denominador con ajuste separado. Si se supone que $f \ll f_{CK}$, encuentre f_0 , las Q del numerador y denominador, y la ganancia.

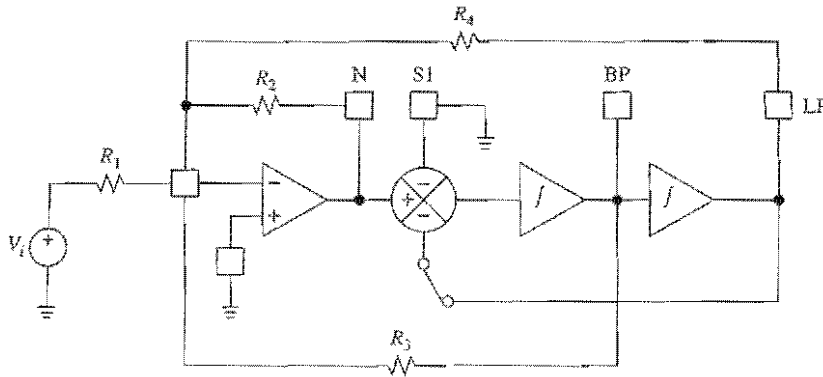


FIGURA P4.31.

- 4.33 Con el uso de un MF10 en la configuración del problema 4.30, diseñe un filtro Butterworth pasa bajas de cuarto orden con un número mínimo de componentes, con $f_c = 1$ kHz y ganancia de cc de 20 dB.
- 4.34 Va a diseñarse un filtro Chebyshev pasa banda de cuarto orden de 0.5 dB, con $f_0 = 2$ kHz y BW = 1 kHz. Con el programa FILDES se encuentra que la construcción en cascada requiere los siguientes parámetros para cada etapa individual: $f_{01} = 1554.2$ Hz, $f_{02} = 2473.6$ Hz y $Q_1 = Q_2 = 2.8955$. Diseñe dicho filtro con el uso de un MF10.
- 4.35 Se va a construir un filtro Chebyshev notch de cuarto orden de 1 dB con $f_0 = 1$ kHz, por medio de poner en cascada dos secciones de segundo orden con $f_{01} = 1.0414 f_0$, $f_{02} = 0.9602 f_0$, $f_{z1} = f_{z2} = f_0$ y $Q_1 = Q_2 = 20.1$. Diseñe el filtro descrito con el empleo de un MF10.
- 4.36 Se desea diseñar un filtro elíptico pasa banda de 0.5 dB con frecuencia central $f_0 = 2$ kHz, una banda de paso de 100 Hz, banda de rechazo de 300 Hz y atenuación mínima de la rechazo de banda de 20 dB. Por medio del programa FILDES se halla que dicho filtro requiere una construcción de cuarto orden con los siguientes parámetros de cada etapa individual: $f_{01} = 1.948$ kHz, $f_{z1} = 1.802$ kHz, $f_{02} = 2.053$ kHz, $f_{z2} = 2.220$ kHz y $Q_1 = Q_2 = 29.48$. Además, la atenuación real en los límites de la banda de rechazo es de 21.5 dB. Diseñe el filtro que se describe con el uso de un MF10 y un amp op externo.
- 4.37 Por medio de dos MF10, diseñe un filtro Chebyshev pasa altas de octavo orden de 0.1 dB, con $f_c = 500$ Hz y ganancia de alta frecuencia de 0 dB.



REFERENCIAS

1. L. P. Huelsman, *Active and Passive Analog Filter Design: An Introduction*, McGraw-Hill, Nueva York, 1993.
2. K. Lacanette, "A Basic Introduction to Filters: Active, Passive and Switched-Capacitor", Application Note AN-779, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
3. A. B. Williams y F. J. Taylor, *Electronic Filter Design Handbook: LC, Active, and Digital Filters*, 2a. ed., McGraw-Hill, Nueva York, 1988.
4. K. Lacanette, ed., *Switched Capacitor Filter Handbook*, National Semiconductor, Santa Clara, CA, 1985.

5. A. S. Sedra y J. L. Espinoza, "Sensitivity and Frequency Limitations of Biquadratic Active Filters", *IEEE Trans. Circuits and Systems*, vol. CAS-22, núm. 2, febrero de 1975.
6. L. T. Bruton y D. Treleaven, "Active Filter Design Using Generalized Impedance Converters", *EDN*, 5 de febrero de 1973, pp. 68-75.
7. L. Weinberg, *Network Analysis and Synthesis*, McGraw-Hill, Nueva York, 1962.
8. D. J. M. Baezlopez, *Sensitivity and Synthesis of Elliptic Functions*, Ph.D. Dissertation, Universidad de Arizona, 1978.
9. H. Chamberlin, *Musical Applications of Microprocessors*, 2a. ed., Hayden Book Company, Hasbrouck Heights, NJ, 1985.
10. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
11. P. E. Allen y E. Sanchez-Sinencio, *Switched Capacitor Circuits*, Van Nostrand Reinhold, Nueva York, 1984.
12. R. Gregorian y G. C. Temes, *Analog MOS Integrated Circuits for Signal Processing*, John Wiley & Sons, Nueva York, 1986.

LIMITACIONES ESTÁTICAS DE AMPS OP

- 5.1 Diagrama simplificado del circuito amp op
- 5.2 Corrientes de polarización y desvío de entrada
- 5.3 Amp op de baja corriente de polarización de entrada
- 5.4 Voltaje de desvío de entrada
- 5.5 Amp op de bajo voltaje de desvío de entrada
- 5.6 Compensación del error de desvío de entrada
- 5.7 Especificaciones máximas
- Problemas
- Referencias
- Apéndice 5A Hojas de datos del amp op $\mu A741$

Si el lector ha tenido la oportunidad de experimentar con los circuitos de amp op estudiados hasta este momento, tal vez ha observado que en tanto los amp op se operen a frecuencias moderadas y ganancias de cc moderadas, por lo general existe una concordancia notable entre su comportamiento real y el que predice el modelo de amp op ideal. Sin embargo, al aumentar la frecuencia o la ganancia, se observa una degradación progresiva del comportamiento debido a varias limitantes que entran en juego. Los objetivos del presente capítulo y de los subsiguientes, son estudiar en forma sistemática dichas limitantes, a fin de predecir el efecto que tienen en el comportamiento del circuito, y encontrar posibles soluciones.

Una de las limitantes más serias es el hecho de que la ganancia de lazo abierto es alta sólo de cc hasta unos cuantos hertz, y de ahí en adelante disminuye con la frecuencia, lo que ocasiona una degradación progresiva del comportamiento a lazo cerrado. Una deficiencia relacionada con lo anterior es el hecho de que hay un límite para la rapidez en que un amp op responde a cambios súbitos en la entrada. En el capítulo 6 se estudiarán las limitantes relacionadas con la frecuencia y el tiempo.

Aun cuando las frecuencias de operación se mantengan apropiadamente bajas, entran en juego otras consideraciones que se denominan *errores relacionados con la entrada*, y son notables en particular en aplicaciones de ganancia cd elevada. Los más comunes son los de *corriente de polarización de entrada*, I_B , de *corriente de desvío de entrada*, I_{OS} , de *voltaje de desvío de entrada* V_{OS} y las *densidades de ruido ac* e_n e i_n . Otros temas que se relacionan son el *corrimiento térmico* $TC(V_{OS})$, las *razones de rechazo del modo común* y del *suministro de corriente*, CMRR y PSRR, y la *no linealidad de la ganancia*. Por lo general, estas características no ideales son refractarias a las propiedades benéficas de la *retroalimentación negativa*, y sus efectos deben contrarrestarse con otras medidas, sobre la base de una por una. Por último, a fin de que un amp op funcione en forma adecuada,

deben respetarse ciertos límites de operación. Éstos incluyen la temperatura máxima de operación, el voltaje del suministro y la disipación de la potencia, el rango del voltaje de entrada de modo común y la corriente de salida del cortocircuito. En este capítulo se estudian las limitaciones mencionadas, excepto el caso del ruido de ca, que se analizará en el capítulo 7.

Por desalentador que parezca todo lo anterior, el lector no debe por ningún motivo retirar su confianza del modelo ideal de amp op, puesto que se trata de una herramienta poderosa para adquirir la comprensión preliminar de la mayoría de los circuitos. Sólo a través de un análisis posterior más refinado, el usuario debería examinar el impacto de las limitaciones prácticas con objeto de identificar los defectos y aplicar medidas correctivas, si fueran necesarias.

Para facilitar el estudio, se hará énfasis en una limitación a la vez, con la suposición de que el amp op es ideal en todo lo demás. En la práctica, todas las limitaciones se presentan en forma simultánea; no obstante, al enfrentar uno por uno los efectos, se está en condiciones de sopesar mejor su importancia relativa e identificar las más críticas para la aplicación en cuestión.

En principio, cada limitación puede estimarse por medio del cálculo o de simulación en computadora, una vez que se conocen el esquema del circuito interno del amp op y los parámetros de proceso. Un enfoque alternativo consiste en ver al dispositivo como caja negra y utilizar la información disponible en las hojas de datos para modelarlo y luego predecir su comportamiento. Si con el comportamiento actual no se alcanzan los objetivos, el diseñador puede cambiar el enfoque del circuito o bien seleccionar un dispositivo distinto, o una combinación de ambos, hasta que se encuentre una solución satisfactoria.

Por lo anterior, la interpretación apropiada de la información en las hojas de datos es una parte integral del proceso de diseño. En las siguientes secciones se ilustrará este procedimiento con el empleo de las hojas de datos del 741 del apéndice 5A como medio. Como el espacio no permite la inclusión de hojas de datos para otros dispositivos, se invita al lector a formar su propia biblioteca de catálogos de productos de línea. Una vez que haya aprendido a interpretar las láminas de datos del 741, podrá extender con facilidad sus habilidades a la interpretación de otros dispositivos.

5.1 DIAGRAMA SIMPLIFICADO DEL CIRCUITO AMP OP

Aun cuando las hojas de datos proporcionan toda la información que el usuario necesita conocer, es importante estudiar el diagrama simplificado¹ de la figura 5.1 con objeto de tener la comprensión intuitiva de cómo se originan las diferentes limitaciones de los amps op. Este diagrama contiene los bloques constituyentes que se encuentran en una gran variedad de amps op IC, incluido el 741, tan popular. Éstos son la *etapa de entrada*, la *segunda etapa* o *intermedia* y la *etapa de salida*. El análisis que sigue se basa en la teoría del transistor simple, pero el lector que no esté familiarizado con ella puede saltar el resto de esta sección sin perder continuidad.

La etapa de entrada

Esta etapa percibe cualquier desbalance entre el voltaje de entrada inversor y el no inversor v_N y v_P , y lo convierte a una corriente de salida sencilla i_{O1} de acuerdo con la relación

$$i_{O1} = g_{m1}(v_P - v_N) \quad (5.1)$$

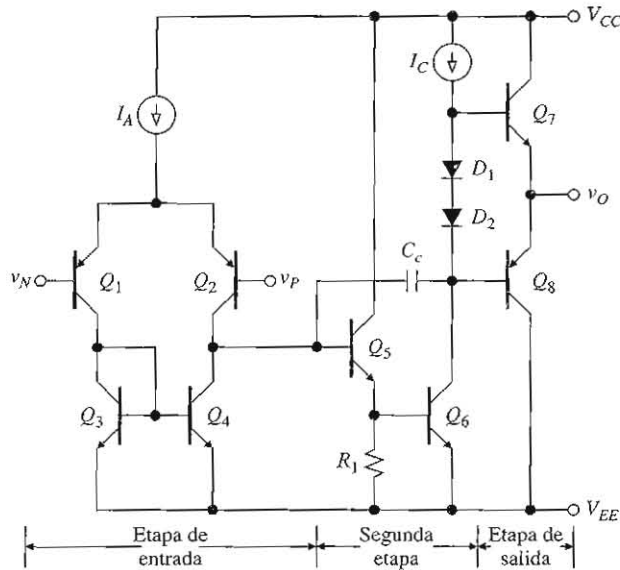


FIGURA 5.1
Diagrama simplificado del circuito del amp op.

donde g_{m1} es la *transconductancia* de la etapa de entrada. Esta etapa está diseñada también para proporcionar alta impedancia de entrada, así como para establecer corrientes de entrada despreciables. Como se observa en la figura 5.2a, la etapa de entrada consiste en dos pares de transistores idénticos, en concreto, el *par diferencial* Q_1 y Q_2 y el *espejo de corriente* Q_3 y Q_4 .

La corriente de polarización de la etapa de entrada I_A se divide entre Q_1 y Q_2 . Al ignorar las corrientes de base del transistor y aplicar KCL, se obtiene

$$i_{C1} + i_{C2} = I_A \quad (5.2)$$

Para un transistor *pn*p, la corriente del colector i_C se relaciona con la caída de voltaje emisor base v_{EB} por medio de la bien conocida ley exponencial,

$$i_C = I_s \exp(v_{EB}/V_T) \quad (5.3)$$

donde I_s es la *corriente de saturación del colector* y V_T es el *voltaje térmico* ($V_T \cong 26$ mV a temperatura ambiente). Si se suponen BJTs idénticos ($I_{s1} = I_{s2}$), se puede escribir

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{EB1} - v_{EB2}}{V_T}\right) = \exp\left(\frac{v_P - v_N}{V_T}\right) \quad (5.4)$$

donde se ha usado $v_{EB1} - v_{EB2} = v_{E1} - v_{B1} - (v_{E2} - v_{B2}) = v_{B2} - v_{B1} = v_P - v_N$.

En respuesta a i_{C1} , Q_3 desarrolla cierta caída de voltaje emisor base v_{BE3} . Como $v_{BE4} = v_{BE3}$, Q_4 se ve forzado a establecer la misma corriente que Q_3 o $i_{C4} = i_{C3}$; de ahí la denominación de *espejo de corriente*. Pero $i_{C3} = i_{C1}$, por lo que la corriente de salida de la primera etapa es, por medio de KCL, $i_{O1} = i_{C4} - i_{C2} = i_{C1} - i_{C2}$. Al resolver las ecuaciones 5.2 y 5.4 para i_{C1} e i_{C2} , y después de sacar su diferencia, se tiene que

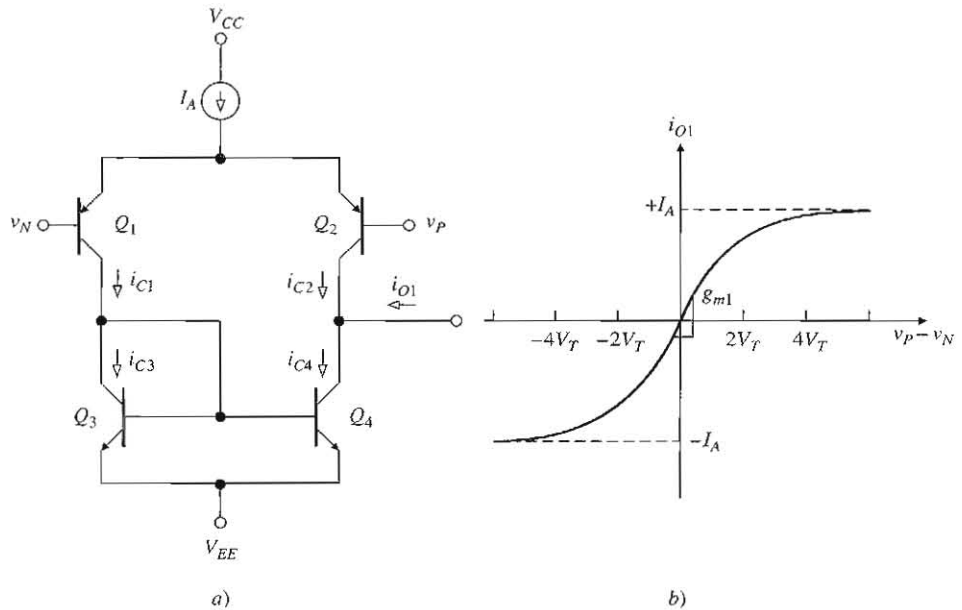


FIGURA 5.2
Etapa de entrada y su característica de transferencia.

$$i_{O1} = I_A \tanh \frac{v_P - v_N}{2V_T} \quad (5.5)$$

La gráfica de esta función aparece en la figura 5.2b.

Se observa que en la condición balanceada, $v_P = v_N$, I_A se divide por igual entre Q_1 y Q_2 , haciendo que $i_{O1} = 0$. Sin embargo, cualquier desbalance entre v_P y v_N hace que una mayor parte de I_A se desvíe a través de Q_1 y menos a través de Q_2 , o viceversa, con lo que se hace que $i_{O1} \neq 0$. Para desbalances suficientemente pequeños, también denominados *condiciones de señal pequeña*, la característica de transferencia se aproxima a lineal y se expresa con la ecuación 5.1. La pendiente que es la transconductancia se encuentra por medio de $g_{m1} = di_{O1}/d(v_P - v_N)|_{v_P = v_N}$. El resultado es

$$g_{m1} = \frac{I_A}{2V_T} \quad (5.6)$$

Al sobrecargar la etapa de entrada eventualmente forzará a toda la I_A a través de Q_1 y nada a través de Q_2 o viceversa, con lo que se causará que i_{O1} se sature a $\pm I_A$. Las condiciones de sobrecarga se denominan como *condiciones de señal grande*. En la figura se observa que el comienzo de la saturación ocurre para $v_P - v_N \cong \pm 4V_T \cong \pm 100$ mV. Como se sabe, un amp op con retroalimentación negativa normalmente fuerza a v_N a seguir de cerca v_P , lo que indica una operación con señal pequeña.

La segunda etapa

Esta etapa se obtiene del par Darlington Q_5 y Q_6 , y de la capacitancia de compensación de frecuencia C_c . El par Darlington está diseñado para brindar ganancia adicional, así como

una excursión más amplia de la señal. La capacitancia está diseñada para estabilizar el amp op contra las oscilaciones no deseadas en aplicaciones de retroalimentación negativa, tema tratado en el capítulo 8. Como C_c está construida en el chip, se dice que el amp op no compensador está *compensado internamente*. En contraste, los amp op no compensados requieren que la malla compensadora sea proporcionada en forma externa por el usuario. El amp op 741 está compensado internamente. Un amp op no compensado que es contemporáneo y popular, es el 301.

La etapa de salida

Esta etapa, que se basa en los emisores seguidores Q_7 y Q_8 , está diseñada para proporcionar impedancia baja de salida. Aunque su ganancia de voltaje es la unidad, sólo en forma aproximada, su ganancia de corriente es muy elevada, lo que indica que esta etapa actúa como con un amplificador de potencia para la salida de la segunda etapa.

Los transistores Q_7 y Q_8 se conocen como *par push-pull* porque en presencia de una carga de salida aterrizada, Q_7 surtirá (o empujará) de corriente a la carga durante las excursiones del voltaje de salida positivo, mientras que Q_8 absorberá (o jalará) corriente de la carga durante la excursión negativa. La función de los diodos D_1 y D_2 consiste en desarrollar un par de caídas de voltaje de uniones *pn*, adecuados para polarizar Q_7 y Q_8 en la región activa y así minimizar la distorsión de cruce en la salida.

Etapas de entrada del amp op 741

La figura 5.3 muestra un diagrama más detallado de la etapa de entrada del 741.² Para disminuir el efecto de la ganancia de corriente notoriamente baja β_F de las *pnp* BJT laterales, se provee la señal de entrada a través de los BJT *nnp* Q_1 y Q_2 , cuyas β_F mucho más grandes aseguran una impedancia de entrada más elevada r_d y corrientes de entrada I_P e I_N más bajas. Estos BJT operan como seguidores de voltaje, y los BJT *pnp* Q_3 y Q_4 forman un par diferencial de base común. La suma de los seguidores de voltaje divide a la mitad la transconductancia g_{m1} , que ahora es

$$g_{m1} = \frac{I_A}{4V_T} \quad (5.7)$$

Es más, la característica de transferencia de señal grande se convierte en

$$i_{O1} = I_A \tanh \frac{v_P - v_N}{4V_T} \quad (5.8)$$

Conforme se avance, se usarán los siguientes valores para el amp op 741: $I_A = 19.6 \mu\text{A}$ y $V_T = 25.9 \text{ mV}$, por lo que $g_{m1} = 189 \mu\text{A/V}$.

Modelos en SPICE

Hay varios niveles a los que puede simularse un amp op. En el diseño de los IC, los amps op se simulan a nivel de transistor,³ también llamado el nivel de *micromodelo*. Una simulación

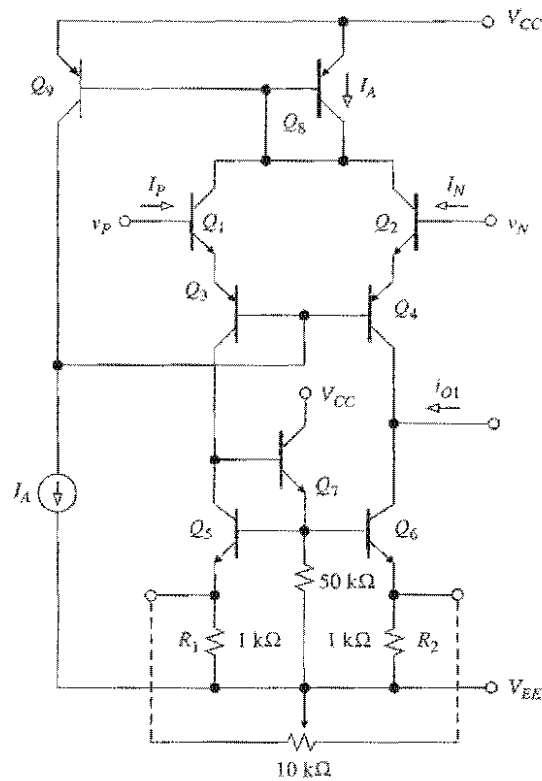


FIGURA 5.3
Diagrama detallado de la etapa de entrada del amp op 741.

como ésa requiere un conocimiento detallado tanto del circuito esquemático como de los parámetros del proceso de fabricación. Sin embargo, esta información es confidencial y no es fácil de conseguir para el usuario. Aun así, el nivel de detalle puede requerir un tiempo excesivo de cálculo o incluso ocasionar problemas de convergencia, en especial con los sistemas de circuitos más complejos.

Para manejar estas dificultades, por lo general, las simulaciones que efectúa el usuario se llevan a cabo a nivel de *macromodelo*.⁴ Un macromodelo usa un conjunto muy reducido de elementos del circuito para aproximarse muy cerca al comportamiento que se mide del dispositivo terminado, al mismo tiempo que se ahorra mucho tiempo de simulación. Como cualquier modelo, un macromodelo tiene limitaciones por lo que el usuario necesita estar alerta de los parámetros que el macromodelo en particular falla en simular. Los macromodelos están disponibles con numerosos fabricantes (Analog Devices, Burr-Brown, Comlinear, Linear Technology, Maxim, National Semiconductor, Texas Instruments), y es usual que puedan cargarse desde la World Wide Web.

El archivo de la librería EVAL.LIB, que viene con la versión estudiantil de Pspice, incluye un macromodelo del amp op 741 basado en el modelo que se denomina de Boyle⁵ que se ilustra en la figura 5.4. Este macromodelo se codificó como un subcircuito llamado $\mu A741$. El usuario no necesita preocuparse por el código del subcircuito real, aunque si lo desea puede imprimirlo. Asimismo, el usuario activa el macromodelo por medio de los comandos siguientes:

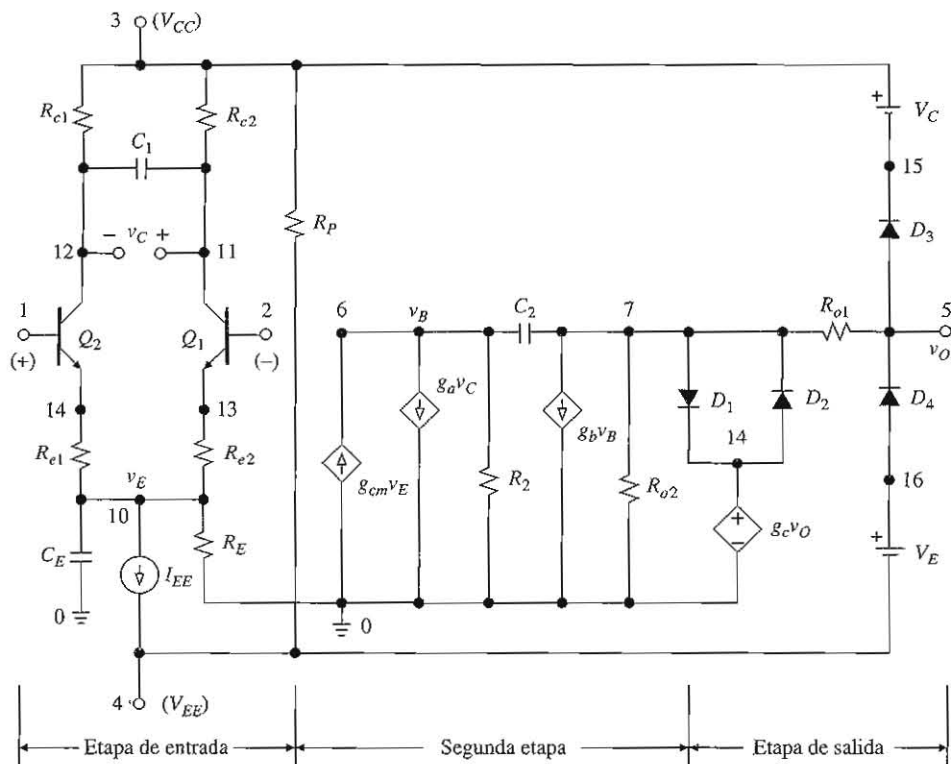


FIGURA 5.4
Macromodelo del amp op 741.

```
.lib eval.lib
XOA vP vN VCC VEE vO uA741
```

El primer comando instruye a PSpice para que inspeccione el subcircuito en el archivo EVAL.LIB, y aparece sólo una vez. El segundo comando activa al subcircuito $\mu A741$.

A veces se desea enfocarse en sólo una característica particular del amp op, y así desarrollar un modelo propio aún más sencillo. Un ejemplo típico lo brinda la respuesta a la frecuencia, que se estudiará en el capítulo 6. Sin importar el modelo que se use, eventualmente un circuito debe armarse y probarse en el laboratorio, donde se evalúa su comportamiento con la presencia de factores parásitos, entre otros, que se relacionan con la construcción del circuito real y en los que la simulación en computadora, a menos que se elabore en forma adecuada, fracasa al no tomarlos en cuenta.

5.2 CORRIENTES DE POLARIZACIÓN Y DESVÍO DE ENTRADA

Los amps op prácticos establecen corrientes pequeñas en sus terminales de entrada. Dichas corrientes ocasionan errores que pueden ser de consideración, dependiendo de la aplicación. La etapa de entrada del 741 que aparece en la figura 5.3 revela que I_P e I_N son las corrientes de base que se necesitan para polarizar Q_1 y Q_2 en la región activa. Q_1 y Q_2 establecen dichas corrientes en forma automática a partir de la circuitería externa. De he-

cho, para que el amp op funcione, debe proveerse a cada terminal de entrada de una trayectoria de cc en serie a través de la cual pueda fluir la corriente (se vio un ejemplo relacionado con el CIG del capítulo 4). En el caso de una terminación puramente capacitiva, la corriente de entrada cargará o descargará el capacitor, haciendo que sea necesaria una reinicialización periódica. Salvo por algunas excepciones que se estudiarán en la sección siguiente, I_P e I_N fluyen *hacia* el amp op si sus transistores de entrada son BJT *nnp* o JFET de canal *p*, y *fuera* del amp op para BJT *pnp* o JFET de canal *n*.

Debido a diferencias inevitables entre las dos mitades de la etapa de entrada, en particular entre las β_{FS} de Q_1 y Q_2 , I_P e I_N serán asimismo diferentes. El promedio de las dos corrientes se denomina la *corriente de polarización de entrada*.

$$I_B = \frac{I_P + I_N}{2} \quad (5.9)$$

y su diferencia se denomina la *corriente de desvío de entrada*,

$$I_{OS} = I_P - I_N \quad (5.10)$$

Por lo general, I_{OS} es un orden de magnitud más pequeña que I_B . Mientras que la polaridad de I_B depende del tipo de los transistores de entrada, la de I_{OS} depende de la dirección del error, por lo que algunas muestras de una familia dada de amps op tendrán $I_{OS} > 0$, y otras $I_{OS} < 0$.

Dependiendo del tipo de amp op, el rango de I_B irá de los nanoamperes a los femtoamperes. Las hojas de datos reportan los valores típicos, así como los máximos. Para el 741C, que es la versión comercial de la familia del 741, los valores a temperatura ambiente son: $I_B = 80$ nA típico, y máximo 500 nA; $I_{OS} = 20$ nA típico, y 200 nA máximo. Para el 741E, que es la versión comercial mejorada, el valor típico de I_B es 30 nA, y el máximo, 80 nA; $I_{OS} = 3$ nA típico, y 30 nA máximo. Tanto I_B como I_{OS} dependen de la temperatura, y sus dependencias se presentan en las figuras 5A.8 y 5A.9, que se encuentran en el apéndice al final de este capítulo. El amp op OP-77 que se mencionó antes, tiene $I_B = 1.2$ nA típico, 2.0 nA máximo; $I_{OS} = 0.3$ nA típico, y 1.5 nA máximo.

Errores ocasionados por I_B e I_{OS}

Una forma directa de evaluar el efecto de las corrientes de entrada es encontrar la salida con todas las señales de entrada a cero. Esto se ilustrará para dos casos representativos, que son los de retroalimentación resistiva y capacitiva que se aprecian en la figura 5.5. Una vez que se entienden dichos casos, pueden generalizarse con facilidad a otros circuitos. Este análisis supone que el amp op, independientemente de I_P e I_N , es ideal.

Existen muchos circuitos que, una vez que sus entradas se hacen cero, se reducen a un circuito equivalente del tipo de la figura 5.5a, incluyendo los amplificadores inversor y no inversor, los amplificadores sumador y de diferencias, convertidores *I-V* y otros. De acuerdo con la ley de Ohm, el voltaje en la entrada no inversora es $V_P = -R_P I_P$. Usando el principio de superposición, se tiene que $v_O = (1 + R_2/R_1)V_P + R_2 I_N = R_2 I_N - (1 + R_2/R_1)R_P I_P$, o bien $v_O = E_O$, donde

$$E_O = \left(1 + \frac{R_2}{R_1}\right) [(R_1 \parallel R_2) I_N - R_P I_P] \quad (5.11)$$

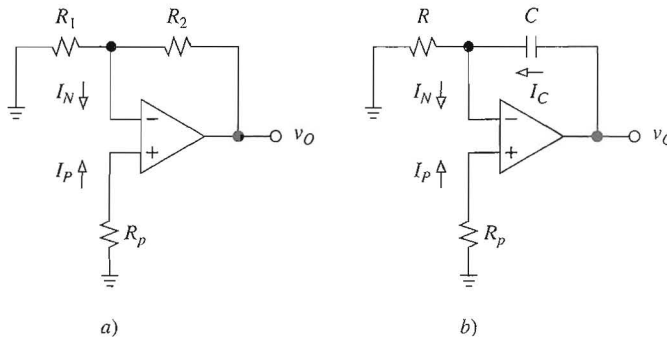


FIGURA 5.5
Estimación del error de salida debido a las corrientes de polarización de entrada para el caso de retroalimentación resistiva y capacitiva.

Esta forma reveladora provoca varias observaciones. En primer lugar, a pesar de la ausencia de cualquier señal de entrada, el circuito origina alguna salida E_O . Se considera a esta salida indeseada como un error o, con más propiedad, como *ruido de cc de salida*. En segundo lugar, el circuito produce E_O al tomar un error de entrada o *ruido de cc de entrada*, y amplificarlo por $(1 + R_2/R_1)$, que en forma adecuada se llama la *ganancia de ruido de cc*. En tercer lugar, este error de entrada consiste en dos términos, la caída de voltaje $-R_p I_P$ debida a I_P que fluye a través de R_p , y la caída de voltaje $(R_1 \parallel R_2)I_N$ debida a I_N que fluye a través de la combinación de $R_1 \parallel R_2$. En cuarto lugar, los dos términos tienden a compensarse uno con otro toda vez que tienen polaridades opuestas.

Dependiendo de la aplicación, el error E_O puede ser inaceptable, por lo que se deben encontrar medios apropiados para reducirlo a un nivel que sea tolerable. Al escribir la ecuación 5.11 en la forma

$$E_O = \left(1 + \frac{R_2}{R_1}\right) \{[(R_1 \parallel R_2) - R_p]I_B - [(R_1 \parallel R_2) + R_p]I_{OS}/2\}$$

se revela que si se instala una resistencia R_p , según se ilustra, y se obliga a que

$$R_p = R_1 \parallel R_2 \quad (5.12)$$

entonces, el término que involucra a I_B se elimina, con lo que queda

$$E_O = \left(1 + \frac{R_2}{R_1}\right) (-R_1 \parallel R_2) I_{OS} \quad (5.13)$$

Ahora, el error es proporcional a I_{OS} , que es típicamente un orden de magnitud más pequeña que cualquiera de I_P o I_N .

Además, E_O puede reducirse aún más si se escalan hacia abajo las resistencias. Por ejemplo, al reducir todas las resistencias en un factor de 10 no afecta la ganancia, pero se ocasionará una reducción de diez en el error de entrada $-(R_1 \parallel R_2)I_{OS}$. Sin embargo, al reducirse las resistencias, se incrementa la disipación de potencia, por lo que deberá llegarse a un compromiso. Si aún así E_O es inaceptable, el paso lógico siguiente es seleccionar un

tipo de amp op con un valor de I_{OS} más bajo. En la sección 5.6 se estudiarán otras técnicas para reducir E_O .

EJEMPLO 5.1. En el circuito que se muestra en la figura 5.5a, sean $R_1 = 22 \text{ k}\Omega$ y $R_2 = 2.2 \text{ m}\Omega$, y sean los valores del amp op $I_B = 80 \text{ nA}$ e $I_{OS} = 20 \text{ nA}$. a) Calcular E_O para el caso en que $R_p = 0$. b) Repetir el inciso anterior, pero con $R_p = R_1 \parallel R_2$. c) Volver a resolver el inciso b), pero con todas las resistencias reducidas en un factor de 10. d) Repetir el inciso c), pero con el amp op reemplazado con otro con $I_{OS} = 3 \text{ nA}$. Comente los resultados.

Solución.

- a) La ganancia de ruido de cc es $1 + R_2/R_1 = 101 \text{ V/V}$; además, $(R_1 \parallel R_2) \cong 22 \text{ k}\Omega$. Con $R_p = 0$, se tiene que $E_O = 101 \times (R_1 \parallel R_2)I_N \cong 101 \times (R_1 \parallel R_2)I_B \cong 101 \times 22 \times 10^3 \times 80 \times 10^{-9} \cong 175 \text{ mV}$.
- b) Al sustituir $R_p = R_1 \parallel R_2 \cong 22 \text{ k}\Omega$, $E_O \cong 101 \times 22 \times 10^3 \times (\pm 20 \times 10^{-9}) = \pm 44 \text{ mV}$, donde se escribe “ \pm ” para reflejar el hecho de que I_{OS} puede ser de cualquier polaridad.
- c) Con $R_1 = 2.2 \text{ k}\Omega$, $R_2 = 220 \text{ k}\Omega$ y $R_p = 2.2 \text{ k}\Omega$, se obtiene $E_O = 101 \times 2.2 \times 10^3 \times (\pm 20 \times 10^{-9}) \cong \pm 4.4 \text{ mV}$.
- d) $E_O = 101 \times 2.2 \times 10^3 \times (\pm 3 \times 10^{-9}) \cong \pm 0.7 \text{ mV}$. En resumen, al sustituir con R_p , E_O se reduce por 4; al escalar las resistencias se reduce E_O en un factor adicional de 10; por último, con el uso de un amp op mejor se reduce más en un factor de 7.

Al estudiar de nuevo el circuito de la figura 5.5b, se observa que aún se tiene $V_N = V_P = -R_p I_p$. Al sumar las corrientes en el nodo de la entrada inversora se llega a $V_N/R + I_N - I_C = 0$. Al eliminar V_N se obtiene

$$I_C = \frac{1}{R}(RI_N - R_p I_p) = \frac{1}{R}[(R - R_p)I_B - (R + R_p)I_{OS}/2] \quad (5.14)$$

Al aplicar la ley de capacitancia $v = (1/C) \int i dt$, se obtiene con facilidad

$$v_O(t) = E_O(t) + v_O(0) \quad (5.15)$$

$$E_O(t) = \frac{1}{RC} \int_0^t [(R - R_p)I_B - (R + R_p)I_{OS}/2] d\xi \quad (5.16)$$

donde $v_O(0)$ es el valor inicial de v_O . En ausencia de cualquier señal de entrada, se espera que el circuito produzca una salida constante, o $v_O(t) = v_O(0)$. En la práctica, además de $v_O(0)$, genera el *error de salida* $E_O(t)$, que es resultado de integrar el *error de entrada* $[(R - R_p)I_B - (R + R_p)I_{OS}/2]$ durante el tiempo. Como I_B e I_{OS} son relativamente constantes, puede escribirse $E_O(t) = [(R - R_p)I_B - (R + R_p)I_{OS}/2]t/RC$. Así, el error es una rampa de voltaje, cuya tendencia es llevar al amp op a la saturación.

Es evidente que instalar una resistencia R_p tal como

$$R_p = R \quad (5.17)$$

reducirá el error a

$$E_O(t) = \frac{1}{RC} \int_0^t -RI_{OS} d\xi \quad (5.18)$$

Este error puede reducirse aún más si se escalan los componentes, o con el uso de un amp op con valor de I_{OS} más bajo.

EJEMPLO 5.2. En el circuito de la figura 5.5b, sea $R = 100 \text{ k}\Omega$, $C = 1 \text{ nF}$, y $v_O(0) = 0 \text{ V}$. Si se supone un amp op con $I_B = 80 \text{ nA}$, $I_{OS} = 20 \text{ nA}$ y $\pm V_{\text{sat}} = \pm 13 \text{ V}$, encuentre cuánto tiempo toma al amp op entrar en saturación si a) $R_p = 0$ y b) $R_p = R$.

Solución.

- a) El error de entrada es $RI_N \cong RI_B = 10^5 \times 80 \times 10^{-9} = 8 \text{ mV}$. De tal manera, $v_O(t) = (RI_N/RC)t = 80t$, lo que representa una rampa positiva de voltaje. Al hacer que $13 = 80t$, se obtiene que $t = 13/80 = 0.1625 \text{ s}$.
- b) Ahora, el error de entrada es $-RI_{OS} = \pm 2 \text{ mV}$, lo que indica que el amp op se satura en el valor de cualquiera de las fuentes de poder. El tiempo que le toma saturarse ahora se extiende en forma proporcional a $0.1625 \times 80/20 = 0.65 \text{ s}$.

En resumen, para minimizar el error debido a I_B e I_{OS} , siempre que sea posible hay que seguir las reglas siguientes: a) modificar el circuito para que las resistencias vistas por I_P e I_N donde todas las fuentes eliminadas son iguales, es decir, hay que obligar a que $R_p = R_1 \parallel R_2$ en la figura 5.5a, y a que $R_p = R$ en la figura 5.5b; b) mantener las resistencias tan bajas como lo permita la aplicación; c) usar amps op con valores de I_{OS} adecuadamente bajos.

5.3 AMP OP DE BAJA CORRIENTE DE POLARIZACIÓN DE ENTRADA

Los diseñadores de amps op tratan de mantener I_B e I_{OS} tan pequeñas como lo permitan las demás restricciones de diseño. A continuación se presentan las técnicas más comunes de lograrlo.

Amp op de entrada superbeta

Una forma de lograr I_{BS} bajas es con el empleo de BJT de entrada con ganancias de corriente altas en extremo. Conocidos como *transistores superbeta*, estos BJT alcanzan β_{FS} en exceso de 10^3 A/A utilizando regiones de base muy delgada a fin de minimizar el componente² de recombinación de la corriente de base. Esta técnica fue pionera con el amp op LM308 (National Semiconductor), cuya etapa de entrada se muestra en la figura 5.6a. El corazón del circuito es el par diferencial superbeta Q_1 y Q_2 . Estos BJT están conectados en cascado con los BJT de beta estándar Q_3 y Q_4 para formar una estructura compuesta con una ganancia de corriente elevada, así como un voltaje de ruptura alto. Por otro lado, Q_5 y Q_6 realizan la función de polarizar Q_1 y Q_2 a un voltaje colector base sin que importe el voltaje de modo común de entrada. Esto evita las limitaciones de la ruptura baja de los BJT superbeta y también reduce la fuga base-colector. Es típico que los amps op superbeta tengan $I_B \cong 1 \text{ nA}$ o menor.

Cancelación de la corriente de desvío de entrada

Otra técnica popular para alcanzar I_{BS} bajas es la cancelación de corriente.² En donde, circuitería especial anticipa las corrientes base que son necesarias para polarizar los transistores de entrada, después suministran estas corrientes internamente, haciendo que el amp op aparezca externamente como si fuera capaz de operar sin ninguna corriente de polarización de entrada.

La figura 5.6b muestra el esquema de cancelación que utiliza el amp op OP-07 (Analog Devices). De nuevo, el corazón del circuito es el par diferencial Q_1 y Q_2 . Las corrientes de

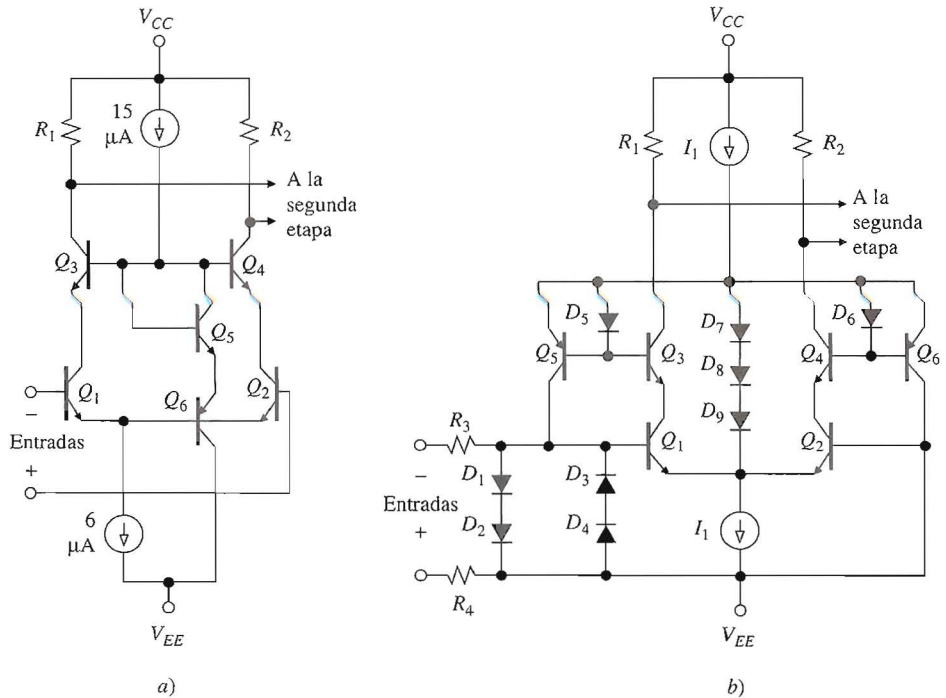


FIGURA 5.6

a) Etapa de entrada superbeta y b) cancelación de la corriente de polarización de entrada.

base de Q_1 y Q_2 se duplican en las bases de los transistores de base común Q_3 y Q_4 , donde son sensadas por los espejos de corriente Q_5 - D_5 y Q_6 - D_6 . Los espejos reflejan dichas corrientes y después las reinyectan a las bases de Q_1 y Q_2 , y así proporcionan la cancelación de la corriente de desvío de entrada.

En la práctica, debido a imperfecciones de los dispositivos, la cancelación no es perfecta, por lo que en las terminales de entrada aún existirán corrientes residuales. Sin embargo, como estas corrientes ahora son el resultado de una imperfección, es típico que sean de un orden de magnitud que es menor que las corrientes de base reales. Se observa que I_P e I_N pueden fluir ya sea hacia adentro o hacia afuera del amp op, dependiendo de la dirección de la imperfección. Además, I_{OS} es del mismo orden de magnitud que I_B , por lo que no hay uso si se instala una resistencia R_p en los amps op con cancelación de corriente de entrada. Los valores del OP-07 son $I_B = \pm 1$ nA e $I_{OS} = 0.4$ nA.

Amp op de entrada JFET

Estos dispositivos realizan el par diferencial de la etapa de entrada con transistores de unión de efecto de campo (JFET), y la circuitería restante con BJT convencionales. Ahora I_B es la corriente de la compuerta del JFET, que es la corriente polarizada inversa de la unión pn entre la compuerta y el canal. A temperatura ambiente, es típico que esta corriente sea del orden de unas cuantas decenas de picoamperes o menos.

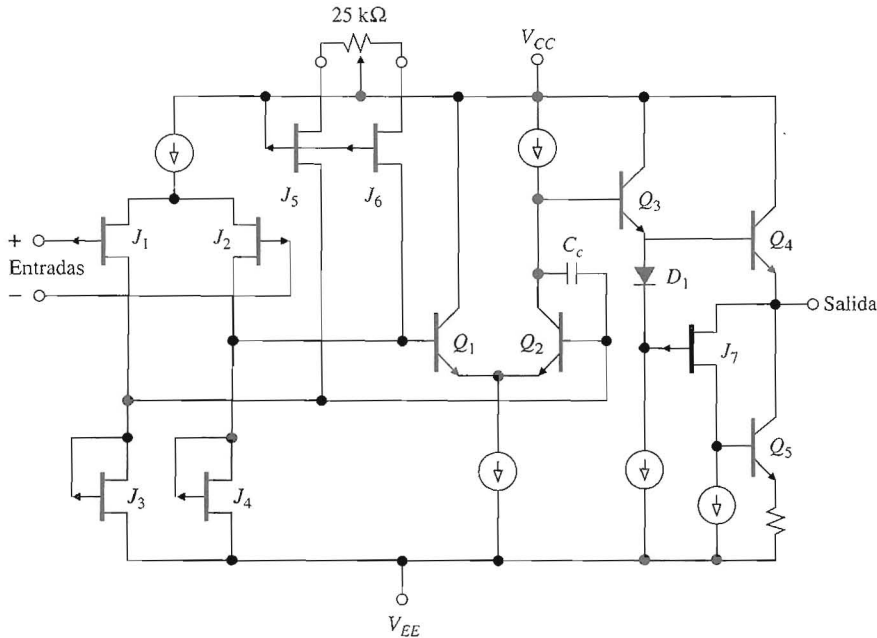


FIGURA 5.7

Diagrama del circuito del amp op LF356 biFET. (Cortesía de National Semiconductor.)

La figura 5.7 muestra un diagrama simplificado del amp op LF356 biFET, cuyos JFET son dispositivos de canal p fabricados usando implantación iónica. Aquí, J_1 y J_2 forman el par diferencial de entrada, J_3 y J_4 las cargas activas, Q_1 y Q_2 la segunda etapa, y Q_3 a Q_5 la etapa de salida. Los valores a temperatura ambiente para el LF356 son $I_B = 30$ pA e $I_{OS} = 3$ pA. Los amps op AD549 (Analog Devices) y OPA129 (Burr-Brown) usan estructuras de JFET especiales y técnicas de aislamiento para lograr que $I_B < 100$ fA. Estos dispositivos tienen aplicación en electrometría, medidores iónicos y amplificadores fotodetectores.

Amp op de entrada MOSFET

Cuando el par diferencial de entrada se implementa con FET metal-óxido-silicio (MOSFET), I_B es la corriente de fuga del capacitor de compuerta-canal. Es típico que esta corriente esté en el rango de unos cuantos picoamperes. En amp op BiMOS, el par de entrada es de tecnología MOS y el resto de la circuitería de bipolar. Sin embargo, los amps op también se encuentran disponibles en tecnología MOSFET por completo, ya sea como dispositivos aislados o como parte de sistemas complejos tales como filtros de capacitores conmutados. Los tipos aislados por lo general se implementan con tecnología MOS complementaria (CMOS).

La figura 5.8 muestra un diagrama simplificado del amp op TLC279 CMOS, que usa transistores de canal p M_1 y M_2 para el par diferencial de entrada, transistores de canal n M_3 y M_4 como cargas activas, M_6 como la segunda etapa, y M_8 y M_9 como la etapa de salida. Los valores típicos a temperatura ambiente son $I_B = 0.7$ pA e $I_{OS} = 0.1$ pA.

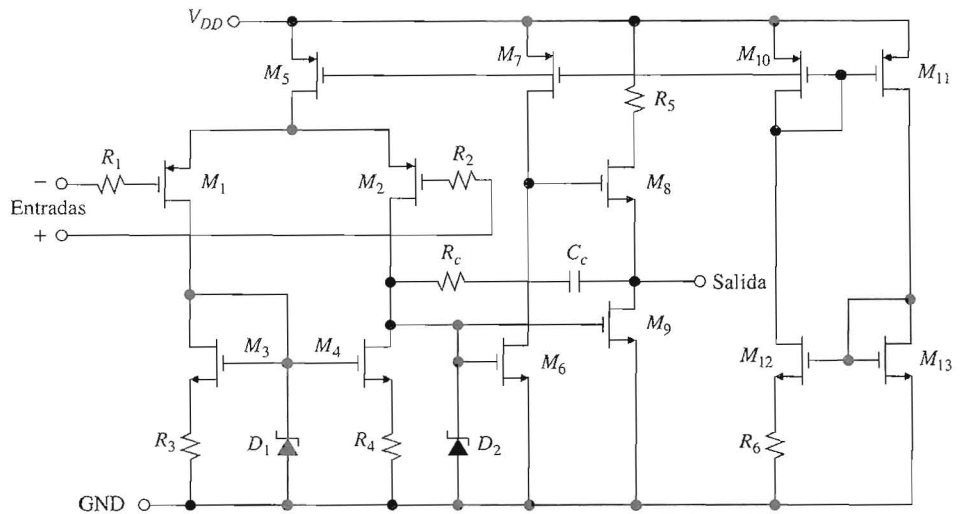


FIGURA 5.8

Diagrama del circuito del amp op CMOS TLC279 (reimpreso con autorización de Texas Instruments).

Corrimiento de la corriente de polarización de entrada

En la figura 5.9 se comparan las características típicas de la corriente de polarización de entrada para diferentes arreglos y tecnologías de la etapa de entrada. Se observa que en los dispositivos BJT de entrada I_B tiende a decrecer con la temperatura, lo que se debe al hecho de que β_F se incrementa con la temperatura. Sin embargo, para dispositivos JFET de entra-

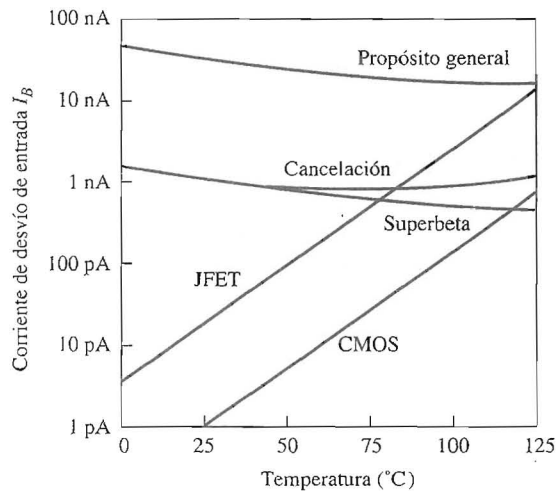


FIGURA 5.9

Características típicas de la corriente de polarización de entrada.

da, I_B se incrementa en forma exponencial con la temperatura. Una regla práctica bien conocida establece que la corriente de polarización inversa de una unión pn , ya sea la de un diodo o de un JFET, *se duplica por cada 10 °C de incremento*. Una vez que se conoce I_B a alguna temperatura T_0 de referencia, puede predecirse a cualquier otra temperatura T con el uso de

$$I_B(T) \cong I_B(T_0) \times 2^{(T-T_0)/10} \quad (5.19)$$

Los amps op de entrada MOSFET están equipados con diodos protectores de entrada para impedir que sufran daños por descargas electrostáticas. En consecuencia, la fuga de estos diodos ocasiona un corrimiento similar I_B también en los amps op de entrada MOSFET, aunque la corriente en la compuerta de un MOSFET es inherentemente mucho menos sensible a la temperatura que la de un JFET. Las ventajas de baja corriente de los amps op de entrada FET sobre sus contrapartes de entrada BJT, tienden a desaparecer a temperaturas elevadas. Un factor importante para la selección del dispositivo óptimo, es conocer el intervalo de temperaturas de operación que se pretende.

EJEMPLO 5.3. Cierta amp op de entrada FET tiene $I_B = 1$ pA a 25 °C. Calcule I_B a 100 °C.

Solución. $I_B(100 \text{ °C}) \cong 10^{-12} \times 2^{(100-25)/10} = 0.18 \text{ nA}$.

Guarda de entrada

Cuando se apliquen amps op con corriente de desvío de entrada ultrabaja, debe ponerse atención especial al alambrado y la construcción del circuito con objeto de aprovechar por completo los alcances de dichos dispositivos. A este respecto, las hojas de datos por lo general brindan lineamientos útiles. Tienen interés especial las corrientes parásitas a través de la tarjeta del circuito impreso. Pueden exceder con facilidad I_B en sí misma y así arruinar lo que se haya alcanzado con dificultad en términos del diseño del circuito.

Los efectos de las fugas pueden reducirse de manera significativa con el uso de anillos de guarda alrededor de las terminales de entrada. Como se ve en la figura 5.10, una guarda consiste en un patrón conductor que se mantiene al mismo potencial que v_P y v_N . Dicho patrón absorberá cualesquiera fugas desde otros puntos de la tarjeta, con lo que impedirá que alcancen las terminales de entrada. Los anillos de guarda también actúan como escudos

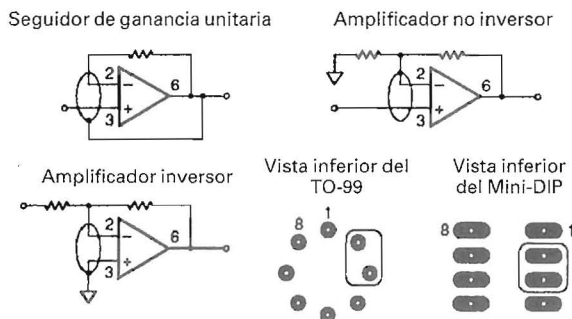


FIGURA 5.10
Plantilla de anillo de guarda y sus conexiones.

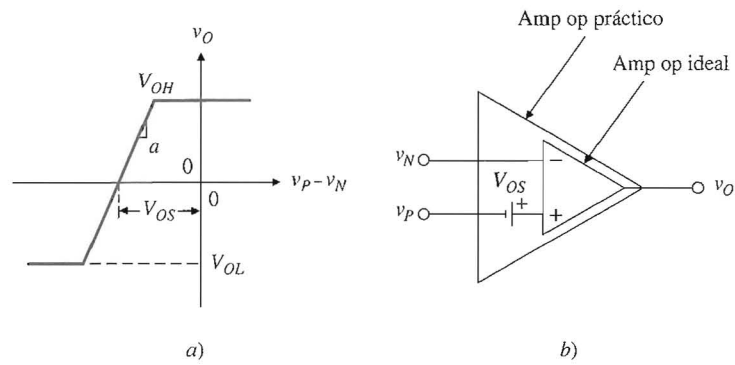


FIGURA 5.11

VTC y modelo de circuito de un amp op con voltaje V_{OS} de desvío de entrada.

contra el ruido. Para obtener resultados mejores, las superficies de la tarjeta deben conservarse limpias y libres de humedad. Cuando se requieren sockets, se obtienen mejores resultados si son de teflón o sin salidas.

5.4 VOLTAJE DE DESVÍO DE ENTRADA

Al poner en corto las entradas de un amp op debe obtenerse $v_O = a(v_P - v_N) = a \times 0 = 0$ V. No obstante, debido a diferencias inherentes entre las mitades de la etapa de entrada que procesan v_P y v_N un amp op práctico por lo general llevará a que $v_O \neq 0$. Para obligar a que v_O sea igual a cero, debe aplicarse una corrección apropiada de voltaje entre las terminales de entrada. Esto es equivalente a decir que el VTC de lazo abierto no pasa por el origen, sino que se desvía a la izquierda o la derecha, dependiendo de la dirección del error. Esta desviación se llama *voltaje de desvío de entrada* V_{OS} . Como se ve en la figura 5.11, puede modelarse un amp op práctico con un amp op ideal o sin desvío que tenga una pequeña fuente de V_{OS} en serie con una de sus entradas. Ahora, el VTC es

$$v_O = a[v_P + V_{OS} - v_N] \quad (5.20)$$

Para llevar la salida a cero, se necesita que $v_P + V_{OS} - v_N = 0$, o bien que

$$v_N = v_P + V_{OS} \quad (5.21)$$

Observe que debido a V_{OS} , ahora se tiene que $v_N \neq v_P$.

Al igual que en el caso de I_{OS} , la magnitud y polaridad de V_{OS} varía entre una muestra y otra de la misma familia de amp op. Dependiendo de la familia, V_{OS} puede variar de milivolt a microvolt. Las hojas de datos para el 741 proporcionan los siguientes valores a temperatura ambiente: para el 741C, $V_{OS} = 2$ mV típico, máximo de 6 mV; y para el 741E, un valor típico de $V_{OS} = 0.8$ mV, y máximo de 3 mV. El amp op OP-77 de voltaje de desvío ultrabajo tiene $V_{OS} = 10 \mu\text{V}$ típico, y $50 \mu\text{V}$ máximo.

Errores ocasionados por V_{OS}

Al igual que en la sección 5.2, se estudiará el efecto de V_{OS} para los casos de retroalimentación resistiva y capacitiva de la figura 5.12. Observe que se omite la resistencia R_P toda vez

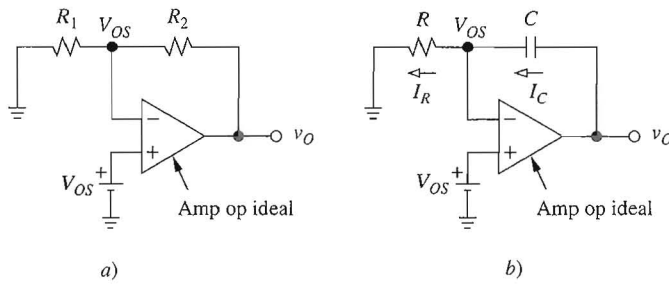


FIGURA 5.12
Estimación del error de salida debido a V_{OS} para el caso
de retroalimentación resistiva y capacitiva.

que el análisis presente ignora en forma deliberada a I_B e I_{OS} para centrarse sólo en V_{OS} . En la sección 5.6 se verá el caso general en el que se presentan I_B , I_{OS} y V_{OS} de manera simultánea.

En la figura 5.12a, el amp op sin desvío actúa como amplificador no inversor con respecto a V_{OS} , por lo que $v_O = E_O$, donde

$$E_O = \left(1 + \frac{R_2}{R_1}\right) V_{OS} \quad (5.22)$$

es el error de salida, y $(1 + R_2/R_1)$ es de nuevo la ganancia de ruido de cc. Es claro que entre más grande sea la ganancia de ruido, más grande será el error. Por ejemplo, con $R_1 = R_2$, un amp op 741C lleva a que $E_O = (1 + 1) \times (\pm 2 \text{ mV}) = \pm 4 \text{ mV}$ típico, $(1 + 1) \times (\pm 6 \text{ mV}) = \pm 12 \text{ mV}$ máximo. Sin embargo, con $R_2 = 10^3 R_1$, se llega a que $E_O = (1 + 10^3) \times (\pm 2 \text{ mV}) \cong \pm 2 \text{ V}$ típico, $\pm 6 \text{ V}$ máximo, un error bastante grande. A la inversa, el circuito real puede usarse para medir V_{OS} . Por ejemplo, sea $R_1 = 10 \Omega$ y $R_2 = 10 \text{ k}\Omega$, de modo que la ganancia de ruido de cc es 1001 V/V y la combinación $R_1 \parallel R_2$ es suficientemente pequeña para hacer que el efecto de I_N sea despreciable. Suponga que se mide la salida y se encuentra que $E_O = -0.5 \text{ V}$. Entonces, $V_{OS} \cong E_O/1001 \cong -0.5 \text{ mV}$, es una desviación negativa para este ejemplo específico.

En el circuito de la figura 5.12b, se observa que como el amp op libre de desvío conserva a $V_N = V_{OS}$, se tiene que $I_C = I_R = V_{OS}/R$. Al usar otra vez la ley de capacitancias, se obtiene $v_O(t) = E_O(t) + v_O(0)$, donde el error de salida ahora es

$$E_O(t) = \frac{1}{RC} \int_0^t V_{OS} d\xi \quad (5.23)$$

o $E_O(t) = (V_{OS}/RC)t$. Esta salida de voltaje, que resulta de la integración de V_{OS} durante el tiempo, tiende, como se sabe, a llevar al amp op a la saturación.

Corrimiento térmico

Al igual que los demás parámetros, V_{OS} es dependiente de la temperatura, característica que se expresa en términos del *coeficiente de temperatura*

$$\text{TC}(V_{OS}) = \frac{\partial V_{OS}}{\partial T} \quad (5.24)$$

donde T es la temperatura absoluta, en grados kelvin, y $TC(V_{OS})$ está en microvolt por grado Celsius. Para amps op de bajo costo y propósito general, tales como el 741, $TC(V_{OS})$ se encuentra típicamente en el orden de $5 \mu\text{V}/^\circ\text{C}$. El corrimiento térmico surge de errores inherentes así como de los gradientes térmicos a través de las dos mitades de la etapa de entrada. Los amps op diseñados específicamente para desvío de entrada baja, también tienden a mostrar corrimientos térmicos más bajos, gracias a que los transistores son casi idénticos y un mejor rastreo térmico en la etapa de entrada. El OP-77 tiene $TC(V_{OS}) = 0.1 \mu\text{V}/^\circ\text{C}$ típico, y $0.3 \mu\text{V}/^\circ\text{C}$ máximo.

Con el uso del valor promedio del coeficiente de temperatura, puede estimarse V_{OS} a temperatura diferente de 25°C , como

$$V_{OS}(T) \cong V_{OS}(25^\circ\text{C}) + TC(V_{OS})_{\text{prom}} \times (T - 25^\circ\text{C}) \quad (5.25)$$

Por ejemplo, un amp op con $V_{OS}(25^\circ\text{C}) = 1 \text{ mV}$ y $TC(V_{OS})_{\text{prom}} = 5 \mu\text{V}/^\circ\text{C}$, tendría $V_{OS}(70^\circ\text{C}) = 1 \text{ mV} + (5 \mu\text{V}) \times (70 - 25) = 1.225 \text{ mV}$.

Razón de rechazo de modo común (CMRR)

En ausencia del desvío de entrada, un amp op sólo respondería a la diferencia de voltaje entre sus entradas, o $v_O = a(v_P - v_N)$. Un amp op también es algo sensible al voltaje de entrada de modo común $v_{CM} = (v_P + v_N)/2$. Así, su característica de transferencia es $v_O = a(v_P - v_N) + a_{cm}v_{CM}$, donde a es la ganancia de modo diferencial y a_{cm} es la ganancia de modo común. Al reescribirse como $v_O = a[v_P - v_N + (a_{cm}/a)v_{CM}]$, y recordando que la razón a/a_{cm} es la razón de rechazo de modo común CMRR, se tiene que

$$v_O = a \left(v_P + \frac{v_{CM}}{\text{CMRR}} - v_N \right)$$

La comparación de ésta con la ecuación 5.20 indica que la sensibilidad a v_{CM} puede modelarse con un término de voltaje de desvío de entrada de valor v_{CM}/CMRR . La sensibilidad del modo común surge del hecho de que un cambio en v_{CM} alterará los puntos de operación de los transistores de la etapa de entrada y ocasionará un cambio en la salida. Es reconfortante saber que un fenómeno tan complejo se refleja en la entrada en forma de un mero error de desvío. Entonces, el CMRR se redefine como

$$\frac{1}{\text{CMRR}} = \frac{\partial V_{OS}}{\partial v_{CM}} \quad (5.26)$$

y se interpretará como el cambio en V_{OS} que se genera por un cambio de 1 V en el v_{CM} . $1/\text{CMRR}$ se expresa en microvolt por volt. Debido a las capacitancias parásitas, el CMRR se deteriora con la frecuencia. Típicamente, se eleva desde cc a unas cuantas decenas o centenas de hertzios, después de lo cual cambia con la frecuencia a una tasa de -20 dB/dec . Las hojas de datos por lo general dan el CMRR en decibeles. Como se sabe, la conversión a microvolts por volt se efectúa con facilidad por medio de

$$\frac{1}{\text{CMRR}} = 10^{-\text{CMRR}_{\text{dB}}/20} \quad (5.27)$$

donde CMRR_{dB} representa el valor en decibeles de CMRR. De la figura 5.4, los valores de cc para el amp op 741 son $\text{CMRR}_{\text{dB}} = 90 \text{ dB}$ típico, 70 dB mínimo, lo que indica que los

cambios de V_{OS} con v_{CM} a razón de $1/CMRR = 10^{-90/20} = 31.6 \mu\text{V}/\text{V}$ típico, y $10^{-70/20} = 316 \mu\text{V}/\text{V}$ máximo. El amp op OP-77 tiene $1/CMRR = 0.1 \mu\text{V}/\text{V}$ típico, $1 \mu\text{V}/\text{V}$ máximo. La figura 5A.6 muestra que el CMRR del 741 comienza a cambiar justo por encima de 100 Hz.

Como los amps op mantienen a v_N muy cerca de v_P , puede escribirse que $v_{CM} \cong v_P$. El CMRR no es motivo de preocupación en aplicaciones inversoras, en las que $v_P = 0$. Sin embargo, puede haber problemas cuando se permite que v_P tenga excursiones, como en un amplificador de instrumentación.

EJEMPLO 5.4. El amplificador de diferencias de la figura 2.13 utiliza un amp op 741 y un conjunto de resistencias perfectamente ajustado con $R_1 = 10 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$. Suponga que las entradas se colocan juntas y se excitan con una señal común v_I . Calcule el cambio típico en v_O si a) v_I cambia despacio de 0 a 10 V, y b) v_I es una onda senoidal de 10 kHz y 10 V de pico a pico.

Solución.

- a) En cc se tiene que $1/CMRR = 10^{-90/20} = 31.6 \mu\text{V}/\text{V}$, típico. El cambio en modo común en las terminales de entrada del amp op es $\Delta v_P = [R_2/(R_1 + R_2)]\Delta v_I = [100/(10 + 100)]10 = 9.09 \text{ V}$. Así, $\Delta V_{OS} = (1/CMRR)\Delta v_P = 31.6 \times 9.09 = 287 \mu\text{V}$. La garantía de ruido de cc es $1 + R_2/R_1 = 11 \text{ V}/\text{V}$. Entonces, $\Delta v_O = 11 \times 287 = 3.16 \text{ mV}$.
- b) De la curva de CMRR de la figura 5A.6 se encuentra que $CMRR_{dB}(10 \text{ kHz}) \cong 57 \text{ dB}$. Por lo tanto, $1/CMRR = 10^{-57/20} = 1.41 \text{ mV}/\text{V}$, $\Delta V_{OS} = 1.41 \times 9.09 = 12.8 \text{ mV}$ (pico a pico), y $\Delta v_O = 11 \times 12.8 = 0.141 \text{ V}$ (pico a pico). El error de salida a 10 kHz es mucho peor que en cc.

Razón de rechazo del suministro de energía (PSRR)

Si uno de los voltajes de las fuentes de poder V_S del amp op cambia en una cantidad dada ΔV_S , los puntos de operación de los transistores internos se alterarán, y por lo general ocasionarán un cambio pequeño en v_O . Por analogía con el CMRR, este fenómeno se modela con un cambio en el voltaje de desvío de entrada, que se expresa en términos de la *razón de rechazo del suministro de energía* (PSRR por sus siglas en inglés) como $(1/PSRR) \times \Delta V_S$.

El parámetro

$$\frac{1}{PSRR} = \frac{\partial V_{OS}}{\partial V_S} \quad (5.28)$$

representa el cambio en V_{OS} ocasionado por un cambio de 1 V en V_S , y se expresa en microvolt por volt. Al igual que el CMRR, la PSRR se deteriora con la frecuencia.

Algunas hojas de datos dan valores separados de la PSRR, uno para los cambios de V_{CC} y otro para los de V_{EE} . Otras especifican la PSRR para V_{CC} y V_{EE} cuando cambian en forma simétrica. Los valores de la $PSRR_{dB}$ de la mayoría de amps op caen en el rango de 80 dB a 120 dB. Los dispositivos de calidad superior por lo general ofrecen las PSRR mayores. De la figura 5A.4, los valores de $1/PSRR$ para el 741C, que se dan para cambios simétricos en el suministro, son de $30 \mu\text{V}/\text{V}$, típico, $150 \mu\text{V}/\text{V}$ máximo. Esto significa que al cambiar, por ejemplo, los voltajes de las fuentes de $\pm 15 \text{ V}$ a $\pm 12 \text{ V}$, se llega a $\Delta V_{OS} = (1/PSRR)\Delta V_S = (30 \mu\text{V})(15 - 12) = \pm 90 \mu\text{V}$ típico, $\pm 450 \mu\text{V}$ máximo. El amp op OP-77 tiene valores de $1/PSRR = 0.7 \mu\text{V}/\text{V}$ típico, y $3 \mu\text{V}/\text{V}$ máximo.

Cuando el amp op se energiza desde fuentes bien reguladas y conectadas en forma apropiada, por lo general el efecto de la PSRR es despreciable. De otro modo, cualquier variación en las líneas de conexión a las fuentes inducirá una variación correspondiente en

el V_{OS} , la que a su vez es amplificada por la ganancia de ruido. Un ejemplo clásico lo ofrecen los preamplificadores de audio, donde el rizo residual de 60 Hz (o 120 Hz) en el suministro puede causar un zumbido intolerable en la salida. Otro caso al respecto es el de las fuentes de poder en modo de conmutación, cuyo rizo de alta frecuencia, por lo general, es rechazado en forma inadecuada por los amps op, lo que indica que dichos suministros no son apropiados para la circuitería analógica de alta precisión.

EJEMPLO 5.5. Un amp op 741 está conectado como en la figura 5.12a, con $R_1 = 100 \Omega$ y $R_2 = 100 \text{ k}\Omega$. Pronostique el rizo típico así como el máximo a la salida, para un rizo de las fuentes de poder de 0.1 V (pico a pico) a 120 Hz.

Solución. Las hojas de datos del 741 no muestran la variación de la PSRR con la frecuencia, por lo que se usarán los valores dados para cc, recordando que los resultados serán optimistas. El rizo inducido a la entrada es $\Delta V_{OS} = (30 \mu\text{V})0.1 = 3 \mu\text{V}$ típico, 15 μV máximo (pico a pico). La ganancia de ruido es $1 + R_2/R_1 \cong 1000 \text{ V/V}$, por lo que el rizo de salida es $\Delta v_O = 3 \text{ mV}$ típico, 15 mV máximo (pico a pico).

Cambio de V_{OS} con el balanceo de salida

En un amp op práctico, la ganancia de lazo abierto a es finita, por lo que la diferencia $v_P - v_N$ también cambia con las excursiones de salida Δv_O en la cantidad $\Delta v_O/a$. Este efecto puede ser visto en forma conveniente como un cambio efectivo del voltaje de desvío $\Delta V_{OS} = \Delta v_O/a$. Incluso un amp op con $V_{OS} = 0$ para $v_O = 0$ mostrará algún desvío de entrada para $v_O \neq 0$. Por ejemplo, para sostener $v_O = 10 \text{ V}$ con $a = 10^5 \text{ V/V}$, un amp op así requiere que $V_{OS} = 10/10^5 = 100 \mu\text{V}$. Esto debe tomarse en cuenta si se desea continuar usando el modelo de la figura 5.11b.

Esta sección se sintetizará con la escritura de una expresión general para V_{OS} en términos de los diferentes cambios que tienen lugar y que la afectan,

$$V_{OS} = V_{OS0} + \text{TC}(V_{OS})\Delta T + \frac{\Delta v_P}{\text{CMRR}} + \frac{\Delta V_S}{\text{PSRR}} + \frac{\Delta v_O}{a} \quad (5.29)$$

donde V_{OS0} , el voltaje inicial de desvío de entrada, es el valor de V_{OS} en algún punto de referencia del puntaje de operación, tal como la temperatura ambiente, los voltajes nominales de fuentes de poder, y v_P y v_O a la mitad entre los voltajes de las fuentes de poder. Este parámetro en sí tiene corrimiento con el tiempo. Por ejemplo, el OP-77 tiene una estabilidad de largo plazo de 0.2 $\mu\text{V}/\text{mes}$. En el análisis de pronóstico del error, los cambios diferentes de desvío se combinan *en forma aditiva* cuando se desea estimar el cambio en el *peor caso*, y del modo de *suma de raíz cuadrática (rss)* cuando lo que interesa es el cambio *más probable*.

EJEMPLO 5.6. Un amp op tiene las especificaciones siguientes: $a = 10^5 \text{ V/V}$ típico, 10^4 V/V mínimo, $\text{TC}(V_{OS})_{\text{prom}} = 3 \mu\text{V}/^\circ\text{C}$, y $\text{CMRR}_{\text{dB}} = \text{PSRR}_{\text{dB}} = 100 \text{ dB}$ típico, 80 dB mínimo. Estime el cambio de V_{OS} en el peor caso, así como en el más probable en el rango de las condiciones de operación: $0^\circ\text{C} \leq T \leq 70^\circ\text{C}$, $V_S = \pm 15 \text{ V} \pm 5\%$, $-1 \text{ V} \leq v_P \leq +1 \text{ V}$, y $-5 \text{ V} \leq v_O \leq +5 \text{ V}$.

Solución. El cambio térmico desde la temperatura ambiente es $\Delta V_{OS1} = (3 \mu\text{V}/^\circ\text{C})(70 - 25)^\circ\text{C} = 135 \mu\text{V}$. Con $1/\text{CMRR} = 1/\text{PSRR} = 10^{-100/20} = 10 \mu\text{V/V}$ típico, 100 $\mu\text{V/V}$ máximo, los cambios con v_P y V_S son $\Delta V_{OS2} = (\pm 1 \text{ V})/\text{CMRR} = \pm 10 \mu\text{V}$ típico, $\pm 100 \mu\text{V}$ máximo; $\Delta V_{OS3} = 2 \times (\pm 0.75 \text{ V})/\text{PSRR} = \pm 15 \mu\text{V}$ típico, $\pm 150 \mu\text{V}$ máximo. Por último, el cambio con v_O

es $V_{OS4} = (\pm 5 \text{ V})/a = \pm 50 \mu\text{V}$ típico, $\pm 500 \mu\text{V}$ máximo. El cambio en el peor caso en V_{OS} es $\pm(135 + 100 + 150 + 500) = \pm 885 \mu\text{V}$. El cambio más probable es $\pm(135^2 + 10^2 + 15^2 + 50^2)^{1/2} = \pm 145 \mu\text{V}$.

5.5 AMP OP DE BAJO VOLTAJE DE DESVÍO DE ENTRADA

El voltaje inicial de desvío de entrada V_{OS0} se debe sobre todo a que los dispositivos no son idénticos en la etapa de entrada y a desbalances de polarización en la misma etapa.

Amps op bipolares

Se retomará la etapa de entrada simplificada de la figura 5.2a. Al tomar en cuenta las imperfecciones entre Q_1 y Q_2 , se reescribe la ecuación 5.4 como $i_{C1}/i_{C2} = (I_{s1}/I_{s2}) \exp[(v_P - v_N)/V_T]$, o bien $v_P - v_N = V_T \ln[(i_{C1}/i_{C2})(I_{s2}/I_{s1})]$. En forma similar, $i_{C3}/i_{C4} = I_{s3}/I_{s4}$. A fin de hacer que i_{O1} sea cero, se necesita, por definición, que $v_N = v_P + V_{OS}$. Pero, $v_N = v_P + V_T \ln[(I_{s4}/I_{s3})(I_{s1}/I_{s2})]$, donde se ha usado $i_{C3} = i_{C1}$ e $i_{C4} = i_{C2}$ para hacer que $i_{C1}/i_{C2} = i_{C3}/i_{C4} = I_{s3}/I_{s4}$. Así,

$$V_{OS} = V_T \ln \frac{I_{s1} I_{s4}}{I_{s2} I_{s3}} \quad (5.30)$$

Con $V_T \cong 26 \text{ mV}$ e I_s diferencias en el orden de 5%, V_{OS} típicamente se encuentra en el rango de 1 mV a 2 mV a temperatura ambiente. Más aún, dado que $V_T = kT/q$, donde k es la constante de Boltzmann, q la carga del electrón, y T la temperatura absoluta, se encuentra con facilidad que

$$\text{TC}(V_{OS}) = \frac{V_{OS}}{T} \quad (5.31)$$

Así, a temperatura ambiente ($T \cong 300 \text{ K}$), una etapa de entrada bipolar muestra una $\text{TC}(V_{OS})$ de más o menos $3.3 \mu\text{V}/^\circ\text{C}$ por cada milivolt de voltaje de desvío.

Puede obtenerse más información si se examina la expresión para la corriente de saturación del BJT,²

$$I_s = \frac{q D_B}{N_B} \times n_i^2(T) \times \frac{A_E}{W_B} \quad (5.32)$$

donde D_B y N_B son la constante de difusión de los portadores minoritarios y la concentración de impurezas en la región de la base; $n_i(T)$ es la concentración de portadores intrínsecos, que depende en gran medida de la temperatura; y A_E y W_B son el área unión del emisor y el ancho de la base.

La primera clase de imperfecciones surge de variaciones en el proceso de fabricación, tales como la resolución de las mascarillas, que afecta A_E , y la falta de uniformidad en el proceso de difusión, que afecta N_B y W_B . En el diseño de amp op de desvío bajo, estas imperfecciones se reducen con el incremento de las geometrías y tamaños² de los dispositivos de la etapa de entrada para hacer que los parámetros anteriores sean menos sensibles a la resolución del borde y las irregularidades de difusión. En el caso de los amps op de

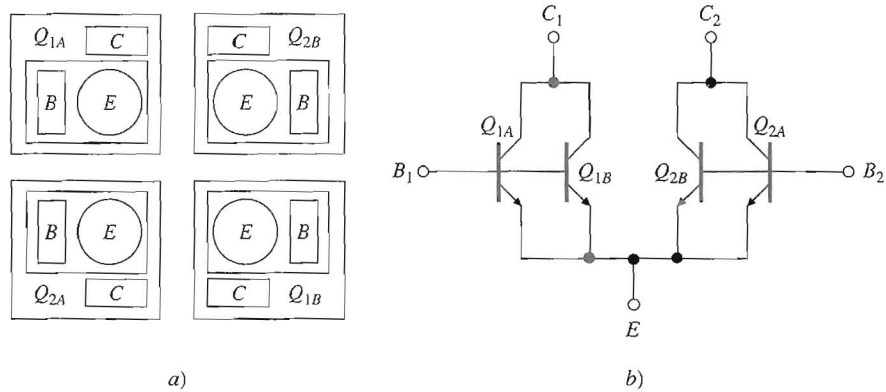


FIGURA 5.13
Topología de centroide común: a) plantilla y b) interconexiones.

entrada MOSFET, los transistores de tamaño grande también mejoran el rendimiento del ruido, tema que se estudiará en el capítulo 7.

La segunda clase de imperfecciones surge de los gradientes térmicos y gradientes relacionados con el proceso a través del chip. Los gradientes térmicos tienden a afectar en particular a $n_i(T)$ en forma significativa. La sensibilidad de la etapa de entrada a los gradientes se reduce en una técnica de colocación simétrica de los dispositivos que se conoce como *plantilla de centroide común*.² Como se ilustra en la figura 5.13 para un par diferencial de entrada, cada transistor está constituido por dos mitades idénticas conectadas en paralelo, pero que están opuestas diagonalmente una a otra. La estructura cuadrática que resulta, proporciona una simetría de pliegues múltiples que tiende a cancelar los efectos de las imperfecciones inducidas del gradiente.

Otro método de reducir el desvío inicial es el *ajuste en el chip*, que se lleva a cabo por medio de un corte con láser, para recortar o abrir, en forma selectiva, ligas apropiadas de ajuste en el circuito. Como se ilustra en la figura 5.14 para un par diferencial con carga resistiva, cada resistor de colector está hecho de una parte fija R_c en serie con una parte ajustable que consiste en una cadena de resistencias de ponderación binaria con $R \ll R_c$, y las ligas de ajuste correspondientes. Durante la etapa de prueba de la oblea, se mide el desvío y después se anula por medio de desbalancear cualquiera de las resistencias de carga a través de hacer cortocircuitos en forma selectiva, lo que también se conoce como *eliminación Zener*, o a través de abrir circuitos en forma selectiva de las ligas de los fusibles apropiadas.² En general, el recorte de V_{OS} también ajusta $TC(V_{OS})$ para amps op de entrada BJT.⁶ En contraste, los amps op de entrada FET requieren ajustes separados para V_{OS} y $TC(V_{OS})$.

La figura 5.15 muestra el diagrama del OP-27 (Analog Devices), un amp op de precisión que es muy popular y combina la plantilla de centroide común con el ajuste en el chip para lograr que, con la versión OP-27E, $V_{OS} = 10 \mu\text{V}$ típico, $25 \mu\text{V}$ máximo; y $TC(V_{OS}) = 0.2 \mu\text{V}/^\circ\text{C}$ típico, $0.6 \mu\text{V}/^\circ\text{C}$ máximo. También se muestra en el diagrama una variación interesante del esquema de cancelación de corriente de polarización de entrada. En el mercado existen numerosos productos bipolares de características comparables.

Amp op de entrada FET

Aunque en el pasado se consideraba que los amps op de entrada FET eran inferiores a sus contrapartes de entrada BJT en términos de realizar etapas idénticas es posible lograr

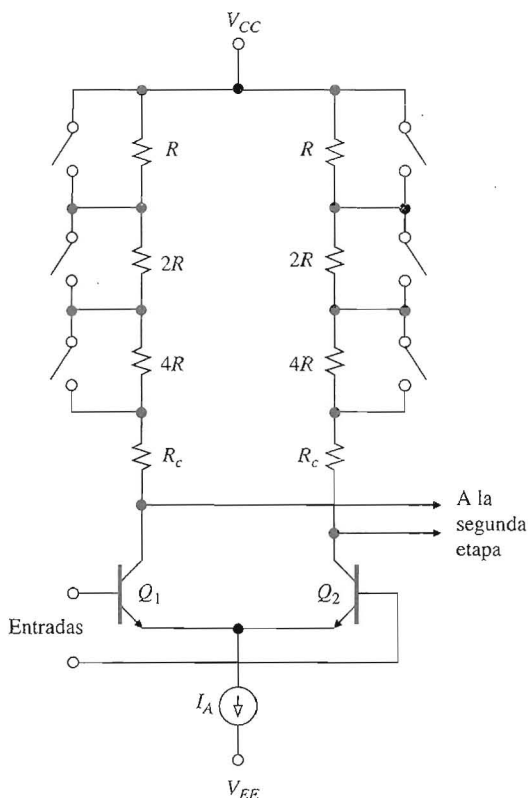


FIGURA 5.14
Ajuste en el chip de V_{OS} , con el uso de ligas recortables.

un rendimiento aceptable a través de la combinación de diseño, plantilla del CI y ajuste en el chip.

Algunos ejemplos de amps op de precisión de entrada JFET son el AD547 (Analog Devices), con $V_{OS} = 250 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1 \mu\text{V}/^\circ\text{C}$ máximo; el OPA627B (Burr Brown), con $V_{OS} = 40 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.4 \mu\text{V}/^\circ\text{C}$ típico; y el LT1055A (Linear Technology) con $V_{OS} = 50 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1.2 \mu\text{V}/^\circ\text{C}$ típico.

Ejemplos de amps op CMOS de precisión son el LMC6064A (National Semiconductor) con $V_{OS} = 100 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1 \mu\text{V}/^\circ\text{C}$ típico, y el TLC279C (Texas Instruments) con $V_{OS} = 370 \mu\text{V}$ y $\text{TC}(V_{OS}) = 2 \mu\text{V}/^\circ\text{C}$ típico.

Amps op estabilizados por autocero y troceador

El ajuste en el chip anula V_{OS} en condiciones específicas ambientales y de operación. Si estas condiciones cambian, también lo hace V_{OS} . Para lograr los requerimientos estrictos de las aplicaciones de alta precisión, tienen que desarrollarse técnicas especiales para reducir aún más de manera efectiva el desvío de entrada, así como el ruido de baja frecuencia. Dos de tales métodos que son populares son el de *estabilización por autocero (AZ)* y *por troceador*

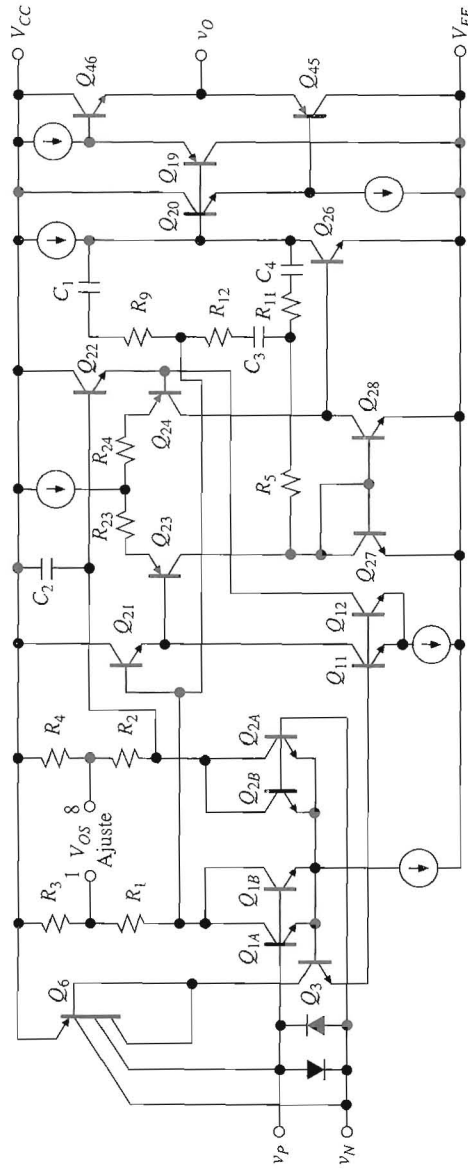


FIGURA 5.15
Diagrama simplificado del circuito del amp op OP-27: R_1 y R_2 se ajustan en la prueba de la obieca para un voltaje de desvío mínimo. (Cortesia de Analog Devices.)

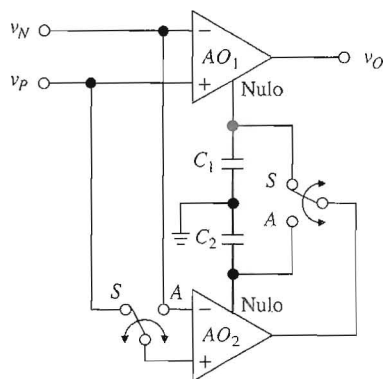


FIGURA 5.16
Amp op estabilizado por troceador
(CSOA)

(*chopper, CS*). La técnica AZ es una técnica de *muestreo*⁷ del desvío y del ruido de baja frecuencia y luego lo resta de la señal contaminada para dar una apariencia libre de desvío. La técnica CS es de *modulación*⁷ de la señal de entrada a una frecuencia más alta, donde no hay desvío de cc o ruido de baja frecuencia, y después demodula la señal amplificada libre de errores de desvío y de baja frecuencia de regreso a la banda base.

La figura 5.16 ilustra el principio AZ para el caso del amp op ICL7650S (Harris Semiconductor), el primer amp op popular que utilizó esta técnica en forma monolítica. El corazón del dispositivo es AO_1 , un amplificador convencional de alta velocidad que se denomina *amplificador principal*. Un segundo amplificador, llamado *amplificador anulador* y que se denota como AO_2 , monitorea en forma continua el error de desvío de entrada de AO_1 , V_{OS1} , y lo lleva a cero por medio de aplicar un voltaje de corrección apropiado en la terminal nula AO_1 . Este modo de operación se llama el *modo de muestreo*.

Sin embargo, observe que AO_2 tiene un desvío de entrada V_{OS2} , por lo que se debe corregir su propio error antes de tratar de mejorar el de AO_2 . Esto se logra al desconectar momentáneamente AO_2 del amplificador principal, poniendo en corto entre sí sus entradas y acoplando su salida a su propia terminal nula. Este modo, que se conoce como *modo autocero*, se activa cambiando los interruptores MOS de la posición S (muestreo) a la A (autocero). Durante el modo autocero, el voltaje de corrección para AO_1 lo almacena por un momento C_1 , que así actúa como una memoria analógica para este voltaje. En forma similar, C_2 almacena el voltaje de corrección para AO_2 durante el modo de muestreo.

La alternancia entre los dos modos tiene lugar a la velocidad típica de unos cuantos cientos de ciclos por segundo, y está controlada por un oscilador construido en el chip, lo que hace que la operación AZ sea transparente para el usuario. Los capacitores para manejar el error ($0.1 \mu\text{F}$ para el ICL7650S antes mencionado) los suministra el usuario y son externos al chip. La especificación a temperatura ambiente para el ICL7650S es $V_{OS} = \pm 0.7 \mu\text{V}$.

Al igual que los amps op AZ, los CS también utilizan un par de capacitores para efectuar la función de modulación y demodulación. En algunos dispositivos, estos capacitores están encapsulados en el paquete del IC mismo para ahorrar espacio. Algunos ejemplos de este tipo de amp op CS son el LTC1050 (Linear Technology) con $V_{OS} = 0.5 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.01 \mu\text{V}/^\circ\text{C}$ típico, y el MAX420 (Maxim) con $V_{OS} = 1 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.02 \mu\text{V}/^\circ\text{C}$.

Sin embargo, las especificaciones impresionantes de cc de los amp op AZ y CS no se obtienen de forma gratuita. Como el circuito anulador es un sistema de datos muestreados,

surgen problemas relacionados con el ruido del reloj y el apodado de la frecuencia, que deben tomarse en cuenta cuando se seleccione el dispositivo que se adecue mejor a la aplicación.

Los amps op AZ y CS pueden usarse como unidades independientes o como parte de amplificadores compuestos para mejorar las especificaciones existentes de la entrada.^{8,9} Para cumplir por completo dichas especificaciones, debe ponerse mucha atención a la plantilla de la tarjeta del circuito y a su construcción.^{8,9} Tienen importancia particular las corrientes parásitas de entrada y los efectos de termopar que se originan en la unión de metales diferentes. Con ellos es posible degradar demasiado las especificaciones de entrada del dispositivo y arruinar por completo lo que se ha logrado con mucho esfuerzo en términos de diseño del circuito. Para contar con recomendaciones valiosas a este respecto, consulte las hojas de datos.

5.6 COMPENSACIÓN DEL ERROR DE DESVÍO DE ENTRADA

Ahora estamos listos para investigar el efecto de I_{OS} y V_{OS} cuando actúan en forma simultánea. Se comenzará con los amplificadores familiares de la figura 5.17 (de momento, hay que ignorar los potenciómetros de 10 k Ω).

Con el empleo de las ecuaciones 5.13 y 5.22, junto con el principio de superposición, se aprecia con facilidad que ambos circuitos llevan a

$$v_O = A_s v_I + E_O \quad (5.33a)$$

$$E_O = \left(1 + \frac{R_2}{R_1}\right) [V_{OS} - (R_1 \parallel R_2) I_{OS}] = \frac{1}{\beta} E_I \quad (5.33b)$$

donde $A_s = -R_2/R_1$ para el amplificador inversor, y $A_s = 1 + R_2/R_1$ para el no inversor. Se llama A_s a la *ganancia de señal* para distinguirla de la *ganancia de ruido de cc*, que es $1/\beta = 1 + R_2/R_1$ para ambos circuitos. Es más, $E_I = V_{OS} - (R_1 \parallel R_2) I_{OS}$ es el *error total de desvío con respecto a la entrada*, y E_O es el *error total de desvío referido a la salida*. El signo negativo no implica necesariamente una tendencia de los dos términos para compensarse el uno al otro, ya que V_{OS} e I_{OS} pueden ser de cualquier polaridad. Un diseñador prudente adoptará un punto de vista conservador y los combinará en forma aditiva.

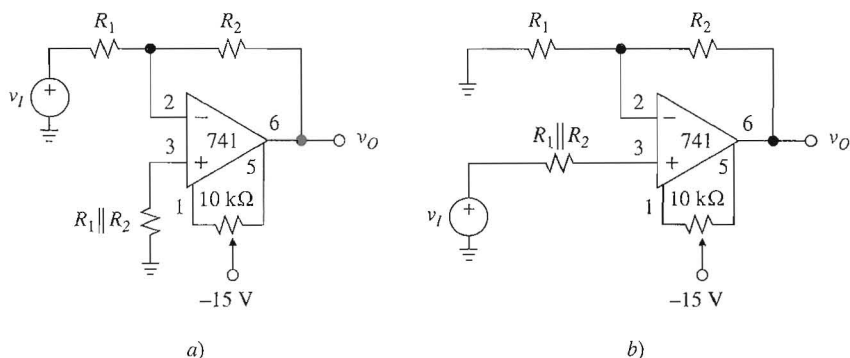


FIGURA 5.17
Amplificadores inversor y no inversor con anulación interna del error de desvío.

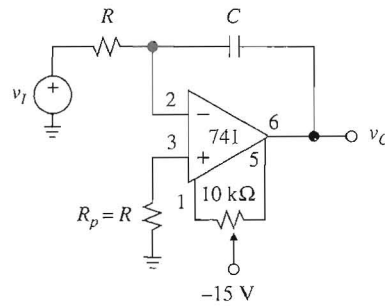


FIGURA 5.18
Integrador con anulación interna
del error de desvío.

La presencia del error de salida E_O puede ser o no una desventaja, lo cual depende de la aplicación. En aplicaciones de audio, en las que los voltajes de cc por lo general se ven bloqueados por el acoplamiento capacitivo, los voltajes de desvío no son importantes. Pero no es así en la detección de señales de bajo nivel, como en amplificación de un termopar o medición de tensión, o en aplicaciones de rango dinámico amplio, tales como la compresión logarítmica y conversión de datos de alta resolución. Aquí, v_I es de magnitud comparable a E_I , por lo que su contenido de información puede destruirse por completo con facilidad. Entonces, surge el problema de reducir E_I por debajo de un nivel tolerable.

A continuación se pasa al integrador de la figura 5.18, y se usan las ecuaciones 5.18 y 5.23, así como el principio de superposición para escribir

$$v_O(t) = -\frac{1}{RC} \int_0^t [v_I(\xi) + E_I] d\xi + v_O(0) \quad (5.34a)$$

$$E_I = RI_{OS} - V_{OS} \quad (5.34b)$$

Ahora, el efecto de V_{OS} e I_{OS} es desviar v_I por un error E_I . Aun si $v_I = 0$, la salida se irá hacia arriba o hacia abajo hasta que se alcance la saturación.

El error referido a la entrada E_I en las ecuaciones 5.33b y 5.34b puede anularse por medio de un ajuste apropiado, como se verá en seguida. Sin embargo, como ya se sabe, los ajustes incrementan los costos de producción y cambian con la temperatura y el tiempo. Un diseñador experimentado trataría de minimizar E_I por medio de una combinación de trucos en el circuito, tales como escalar las resistencias y la selección del amp op. Asimismo, recurriría a los ajustes sólo como último recurso. Las técnicas de anulación del desvío se clasifican en *internas* y *externas*.

Anulación interna del desvío

La anulación interna del desvío se basa en el desbalanceo deliberado de la etapa de entrada para corregir los errores inherentes y hacer que el error sea igual a cero. Este desbalanceo se introduce por medio de un ajustador externo, según se recomiende en las hojas de datos. La figura 5.3 muestra la conexión del ajustador para la anulación interna para el amp op 741. La etapa de entrada consiste en dos mitades idénticas nominalmente: la mitad Q_1 - Q_3 - Q_5 - R_1

para procesar v_P y la mitad Q_2 - Q_4 - Q_6 - R_2 para procesar v_N . Al girar la perilla de su posición central se coloca más resistencia en paralelo en un lado y menos en el otro, con lo que el circuito se desbalancea. Para calibrar los amplificadores de la figura 5.17 se hace que $v_I = 0$ y se ajusta la perilla para $v_O = 0$. Para calibrar el integrador de la figura 5.18, se hace que $v_I = 0$ y la perilla se ajusta para que v_O tan estable como sea posible en la vecindad de 0 V.

De las hojas de datos del 741C de la figura 5A.3, se observa que el *rango de ajuste del voltaje de desvío* es típicamente ± 15 mV, lo que indica que para que este esquema compensador tenga éxito se debe tener $|E_I| < 15$ mV. Como el 741C tiene $V_{OS} = 6$ mV máximo, esto deja 9 mV para el término de desvío que se debe a I_{OS} . Si este término excede de 9 mV, se deben escalar hacia abajo las resistencias externas o bien recurrir a la anulación externa, la cual se estudiará después.

EJEMPLO 5.7. Un amp op 741C va a usarse en el circuito de la figura 5.17a para que $A_s = -10$ V/V. Especifique las resistencias apropiadas que maximicen la resistencia de entrada R_i del circuito.

Solución. Como $R_i = R_1$, se necesita maximizar R_1 . Al obligar a que $R_2 = 10R_1$ y $V_{OS(\text{máx})} + (R_1 \parallel R_2)I_{OS(\text{máx})} \leq 15$ mV, se obtiene que $R_1 \parallel R_2 \leq (15 \text{ mV} - 6 \text{ mV}) / (200 \text{ nA}) = 45 \text{ k}\Omega$, o $1/R_1 + 1/10R_1 \geq 1/(45 \text{ k}\Omega)$. Al resolver, se llega a que $R_1 \leq 49.5 \text{ k}\Omega$. Use los valores estándar $R_1 = 47 \text{ k}\Omega$, $R_2 = 470 \text{ k}\Omega$ y $R_p = 43 \text{ k}\Omega$.

La anulación interna puede aplicarse a cualquiera de los circuitos estudiados hasta este momento. En general, el esquema anulador varía de una familia de amps op a otra. Por ejemplo, la figura 5.7 indica que la anulación interna del amp op LF356 se logra con un potenciómetro de 25 k Ω con la perilla en V_{CC} . Para encontrar el esquema de anulación recomendable para un dispositivo dado, consulte las hojas de datos. Se observa que por lo general los paquetes de amp op dual y cuadrático no tienen provisiones para la anulación interna debido a la carencia de terminales disponibles.

Anulación externa del desvío

La anulación externa del desvío se basa en la aplicación al circuito de un voltaje o corriente ajustables para compensar su error de desvío. Este esquema no introduce ningún desbalance adicional en la etapa de entrada, por lo que no hay degradación en el corrimiento, en CMRR o en PSRR.

El punto más conveniente para aplicar la señal correctora depende del circuito en particular. Para configuraciones de tipo inversor como el amplificador e integrador de la figura 5.19, simplemente se desconecta R_p de tierra y se conecta a un voltaje ajustable V_X . Por el principio de superposición, ahora se tiene un error aparente de entrada de $E_I + V_X$, y siempre se puede ajustar V_X para neutralizar E_I . Se obtiene V_X a partir de una fuente dual de referencia, tal como los voltajes de las fuentes de poder si están regulados y filtrados de manera adecuada. En los circuitos que se muestran, se obliga a que $R_B \gg R_C$ para evitar la carga excesiva en la terminal central del pot, y $R_A \ll R_p$ para evitar perturbar los niveles existentes de resistencia. El procedimiento de calibración es similar al de la anulación interna.

EJEMPLO 5.8. Un amp op 741C va a utilizarse en el circuito de la figura 5.19a para hacer que $A_s = -5$ V/V y $R_i = 30 \text{ k}\Omega$. Especifique las resistencias apropiadas.

Solución. $R_1 = 30 \text{ k}\Omega$, $R_2 = 5R_1 = 150 \text{ k}\Omega$ y $R_p = R_1 \parallel R_2 = 25 \text{ k}\Omega$. Use el valor estándar $R_p = 24 \text{ k}\Omega$, y obligue a que $R_A = 1 \text{ k}\Omega$ para eliminar la diferencia. Se tiene que $E_I(\text{máx}) = V_{OS(\text{máx})} + (R_1 \parallel R_2)I_{OS(\text{máx})} = 6 \text{ mV} + (25 \text{ k}\Omega) \times (200 \text{ nA}) = 11 \text{ mV}$. Para mayor seguridad, hay que obligar

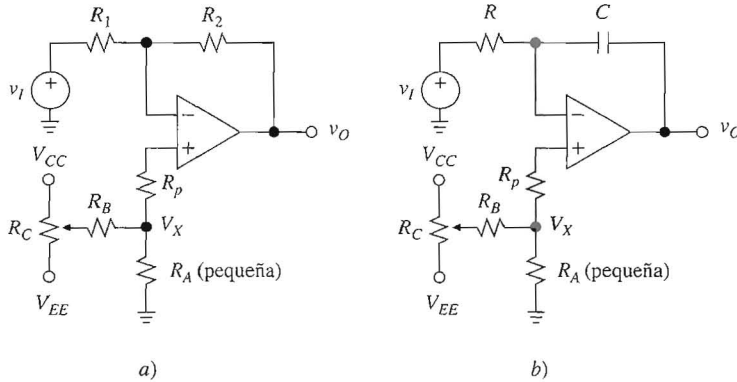


FIGURA 5.19
Anulación externa del error de desvío para el amplificador e integrador inversores.

a que $-15 \text{ mV} \leq V_X \leq 15 \text{ mV}$. Así, con la perilla girada hasta arriba por completo, se desea que $R_A/(R_A + R_B) = (15 \text{ mV})/(15 \text{ V})$, o bien $R_B \cong 10^3 R_A = 1 \text{ M}\Omega$. Por último, se elige $R_C = 100 \text{ k}\Omega$.

En principio, el esquema en estudio puede aplicarse a cualquier circuito que venga con una trayectoria de cc a tierra. En el circuito de la figura 5.20, R_1 se desconectó de la tierra y se conectó al voltaje ajustable V_X . Para evitar perjudicar la ganancia de señal se debe obligar a que $R_{ec} \ll R_1$, donde R_{ec} es la resistencia equivalente del circuito anulador visto desde R_1 (para $R_A \ll R_B$ se tiene que $R_{ec} \cong R_A$). En forma alternativa, se debe disminuir R_1 al valor $R_1 - R_{ec}$.

EJEMPLO 5.9. Si en la figura 5.20 se supone un amp op 741 °C, especifique las resistencias apropiadas para a) $A_s = 5 \text{ V/V}$ y b) $A_s = 100 \text{ V/V}$.

Solución.

- a) Se desea que $A_s = 1 + R_2/R_1 = 5$ o $R_2 = 4R_1$. Hacer $R_1 = 25.5 \text{ k}\Omega$, 1% y $R_2 = 102 \text{ k}\Omega$, 1%. Entonces, $R_p \cong 20 \text{ k}\Omega$. Más aún, $E_{O(\text{máx})} = (1/\beta)E_I(\text{máx}) = 5[6 \text{ mV} + (20 \text{ k}\Omega) \times (200 \text{ nA})] = 50 \text{ mV}$. Para balancear esto se necesita que $V_X = E_{O(\text{máx})}/(-R_2/R_1) = 50/(-4) = -12.5 \text{ mV}$. Elegir un rango de $\pm 15 \text{ mV}$ para mayor seguridad. A fin de evitar alterar A_s , elegir $R_A \ll R_1$,

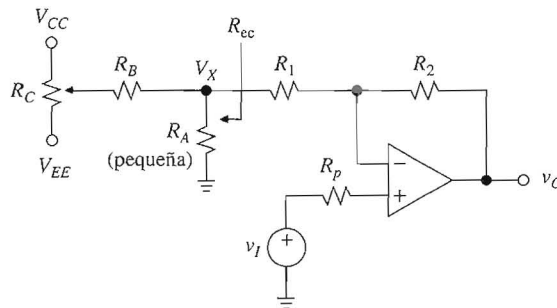


FIGURA 5.20
Anulación externa del error de desvío para el amplificador no inversor.

por ejemplo $R_A = 100 \Omega$. Después, al hacer que $R_A/(R_A + R_B) = (15 \text{ mV})/(15 \text{ V})$ se llega a $R_B \cong 10^3 R_A = 100 \text{ k}\Omega$. Por último, se hace $R_C = 100 \text{ k}\Omega$.

- b) Ahora, $1 + R_2/R_1 = 100$ o $R_2 = 99R_1$. Sea $R_2 = 100 \text{ k}\Omega$, por lo que $R_1 = 1\,010 \Omega$. Si se fuera a usar $R_A = 100 \Omega$ como antes, R_A ya no sería despreciable en comparación con R_1 . Por esto, sea $R_1 = 909 \Omega$, 1%, y $R_A = 1\,010 - 909 = 101 \Omega$ (usar 102Ω , 1%) por lo que $(R_1 + R_A)$ aún asegura que $A_s = 100 \text{ V/V}$. Es más, sea $R_p \cong 1 \text{ k}\Omega$. Entonces, $E_{O(\text{máx})} = 100[6 \text{ mV} + (1 \text{ k}\Omega) \times (200 \text{ nA})] = 620 \text{ mV}$ y $V_X = E_{O(\text{máx})}/(-R_2/R_1) = 620/(-10^5/909) = -5.6 \text{ mV}$. Elegir un rango de $\pm 7.5 \text{ mV}$ para mayor seguridad. Al obligar a que $R_A/(R_A + R_B) = (7.5 \text{ mV})/(15 \text{ V})$ se llega a $R_B \cong 2\,000R_A \cong 200 \text{ k}\Omega$. Por último, sea $R_C = 100 \text{ k}\Omega$.

En circuitos con amps op múltiples, es provechoso buscar formas de anular el error de desvío acumulado por medio de un solo ajuste. Un ejemplo clásico lo ofrece el IA de amp op triple, donde otros parámetros críticos también podrían necesitar ajuste, tales como la ganancia y la CMRR.

En el circuito que aparece en la figura 5.21, el voltaje V_X está aislado por el seguidor de baja impedancia de salida AO_4 para evitar alterar el balance del puente. La CMRR conjunta es el resultado combinado de no tener resistencias idénticas y las CMRR finitas de los amps op individuales. A cc, donde C_1 actúa como circuito abierto y por lo tanto R_9 no tiene ningún efecto, se ajusta R_{10} para optimizar la CMRR en cc. En cierta frecuencia alta, donde C_1 proporciona una trayectoria conductiva desde la terminal central del pot R_9 a tierra, se ajusta R_9 para desbalancear deliberadamente la segunda etapa y optimizar de ese modo la CMRR de ca. El circuito se calibra en la forma siguiente:

1. Con v_1 y v_2 aterrizados, ajustar R_C para $v_O = 0$.
2. Ajustar R_8 para la ganancia deseada de $1\,000 \text{ V/V}$.
3. Con las entradas conectadas juntas a una fuente común v_I , ajustar R_{10} para el cambio mínimo en v_O mientras v_I se conmuta desde -10 V cc a $+10 \text{ V cc}$.

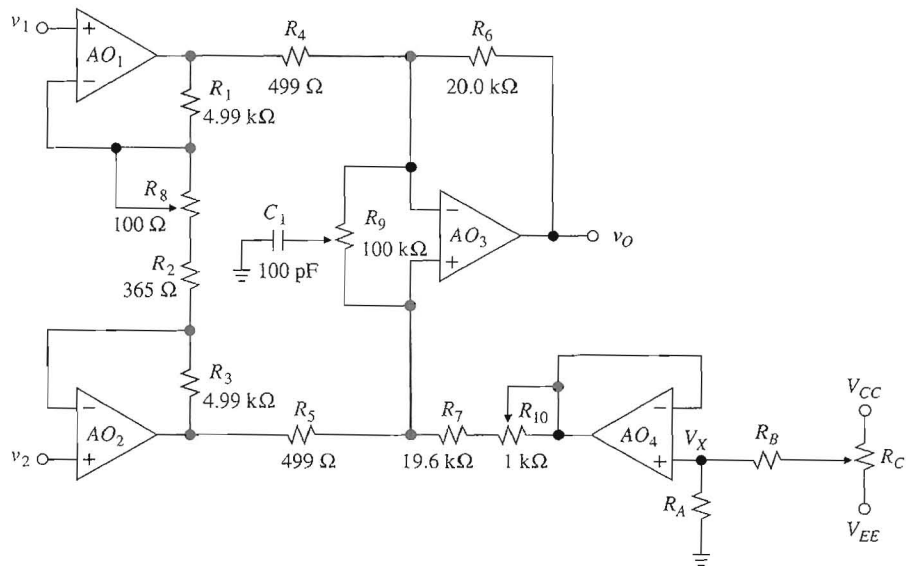


FIGURA 5.21

Amplificador de instrumentación con $A = 1 \text{ V/mV}$. (AO_1 , AO_2 y AO_3 : OP-37C; AO_4 : OP-27; las resistencias fijas son de 0.1%.)

4. Con v_I una onda senoidal de 20 V de pico a pico, a 10 kHz, ajustar R_9 para un componente de ca mínimo en la salida.

Ejemplo 5.10. Especificar R_A , R_B y R_C en la figura 5.21, dadas las especificaciones máximas siguientes para el amp op OP-37C de precisión, alta velocidad y bajo ruido a $T = 25^\circ\text{C}$: $I_B = 75$ nA, $I_{OS} = \pm 80$ nA y $V_{OS} = 100$ μV . Suponga fuentes de poder de ± 15 V.

Solución. $E_{I1} = E_{I2} = V_{OS} + [R_1 \parallel (R_2 + R_8/2)]I_B = 10^{-4} + (5\,000 \parallel 208)75 \times 10^{-9} \cong 115$ μV ; $E_{I3} = 10^{-4} + (500 \parallel 20\,000)80 \times 10^{-9} \cong 139$ μV ; $E_O = A(E_{I1} + E_{I2}) + (1/\beta_3)E_{I3} = 10^3 \times 2 \times 115 + (1 + 20/0.5)139 \cong 230$ mV + 5.7 mV = 236 mV. De acuerdo con la ecuación 2.40, es necesario que -236 mV $\leq V_X \leq +236$ mV. Use 300 mV para mayor seguridad. Entonces, $R_A = 2$ k Ω , $R_B = 100$ k Ω , $R_C = 100$ k Ω .

Ya sea interna o externa, la anulación compensa sólo el error de desvío inicial V_{OS0} . Conforme cambian las condiciones de operación, el error resurgirá, y si pasa de un nivel tolerable, debe anularse periódicamente. Entonces, el uso de amps op AZ o CS es la alternativa preferible.

5.7 ESPECIFICACIONES MÁXIMAS

Como todos los dispositivos electrónicos, los amps op requieren que el usuario respete ciertos límites eléctricos y ambientales. Exceder estos límites por lo general resulta en un mal funcionamiento e incluso el daño del dispositivo. Los rangos de temperaturas de operación para los que se dan las especificaciones de los amps op son el *rango comercial* (0°C a $+70^\circ\text{C}$), el *rango industrial* (-25°C a $+85^\circ\text{C}$) y el *rango militar* (-55°C a $+125^\circ\text{C}$).

Especificaciones máximas absolutas

Éstas son las especificaciones que, si se exceden, es probable que ocasionen un daño permanente. Las más importantes de ellas son los *voltajes de las fuentes de poder máximos*, del *modo diferencial máximo* y los *voltajes de entrada de modo común*, y la *disipación interna de potencia máxima*, $P_{\text{máx}}$.

La figura 5A.1 indica que para el 741C, las especificaciones de voltaje máximo son, respectivamente, ± 18 V, ± 30 V y ± 15 V (la especificación tan grande de modo diferencial del 741 es posible por los BJT *pnp* laterales Q_3 y Q_4). Exceder estos límites puede originar fenómenos de ruptura inversa interna y otras formas de tensión eléctrica, cuyas consecuencias por lo general son perjudiciales, tales como la degradación irreversible de la ganancia, las corrientes de polarización de entrada y de desvío, y el ruido o daño permanente en la etapa de entrada. Es responsabilidad del usuario asegurarse de que el dispositivo opera por debajo de sus especificaciones máximas en todas las condiciones posibles del circuito y de señal.

Asimismo, pueden surgir condiciones potencialmente deletéreas durante el encendido y apagado de la energía. Como las diferentes partes de un sistema pueden encender o apagarse en momentos distintos, en especial si están presentes capacitores grandes, los voltajes en las terminales de entrada pueden exceder momentáneamente aquellos de las terminales de las fuentes de poder. Para impedir el daño, debe equiparse a las entradas con contenciones apropiadas de diodos para limitar los voltajes de entrada, y resistencias en serie para limitar la corriente durante el proceso de contención.⁹ Por ejemplo, el amp op de la figura 5.15 tiene contenciones de entrada integradas al chip.

Si se excede la $P_{\text{máx}}$ se llevará la temperatura del chip a niveles intolerables y se ocasionará daño interno al componente. El valor de $P_{\text{máx}}$ depende del tipo de paquete así como de la temperatura ambiente. El tan popular paquete mini DIP tiene $P_{\text{máx}} = 310 \text{ mW}$ hasta 70°C de temperatura ambiente, y varía en forma lineal en $5.6 \text{ mW}/^\circ\text{C}$ más allá de los 70°C .

EJEMPLO 5.11. ¿Cuál es la corriente máxima que puede suministrar un amp op mini DIP 741C a 0 V si $T \leq 70^\circ\text{C}$? ¿Si $T = 100^\circ\text{C}$?

Solución. De la figura 5A.3 se encuentra que la corriente de la fuente de poder es $I_Q = 2.8 \text{ mA}$ máximo. De la sección 1.8 hay que recordar que un amp op que proporciona corriente disipa $P = (V_{CC} - V_{EE})I_Q + (V_{CC} - V_O)I_O = 30 \times 2.8 + (15 - V_O)I_O$. Al obligar a que $P \leq 310 \text{ mW}$ se obtiene $I_O(V_O = 0) \leq (310 - 84)/15 \approx 15 \text{ mA}$ para $T \leq 70^\circ\text{C}$. Para $T = 100^\circ\text{C}$ se tiene que $P_{\text{máx}} = 310 - (100 - 70)5.6 = 142 \text{ mW}$, por lo que ahora $I_O(V_O = 0) = (142 - 84)/15 \approx 3.9 \text{ mA}$.

Rango del voltaje de entrada

Éste es el rango de voltajes de entrada con los que el amp op operará en forma apropiada. De la figura 5A.3 se encuentra que para el 741C dicho rango es típicamente $\pm 13 \text{ V}$. Si el dispositivo se opera fuera de este rango, pero todavía por debajo de la especificación máxima de voltaje de entrada (entre $\pm 13 \text{ V}$ y $\pm 15 \text{ V}$ para el 741C), no necesariamente causa daño; sólo origina un mal funcionamiento, por ejemplo, se causa la saturación de la salida o la inversión de la polaridad de salida.

Aun cuando las hojas de datos proporcionen toda la información que el usuario necesita conocer acerca del rango del voltaje de entrada, es conveniente investigar su origen. Para dispositivos bipolares tales como el amp op 741, éste es el rango de los voltajes de entrada para los que cada BJT aún opera en la región activa (FA), hasta el límite de saturación (EOS). Este tipo de operación se define como $v_{BE} = V_{BE(\text{on})} \approx 0.7 \text{ V}$ y $v_{CE} \geq V_{CE(\text{EOS})} \approx 0.1 \text{ V}$ para BJT *npn*, $v_{EB} = V_{EB(\text{on})} \approx 0.7 \text{ V}$ y $v_{EC} \geq V_{EC(\text{EOS})} \approx 0.1 \text{ V}$ para BJT *pnp*.

Con respecto al diagrama del 741 de la figura 5A.2, se observa que para mantener Q_2 y Q_8 en la región FA, se necesita que $v_N \leq V_{CC} - V_{EB8(\text{on})} - V_{CB2(\text{EOS})} \approx V_{CC} - 0.7 - (-0.6) = V_{CC} - 0.1 \text{ V}$; para mantener Q_2 , Q_4 , Q_{16} y Q_{17} en la región FA, es necesario que $v_N \geq V_{EE} + V_{BE17(\text{on})} + V_{BE16(\text{on})} + V_{EC4(\text{EOS})} + V_{BE2(\text{on})} \approx V_{EE} + 0.7 + 0.7 + 0.1 + 0.7 = V_{EE} + 2.2 \text{ V}$. Como v_N sigue a v_P , el rango de entrada permisible es de $V_{EE} + 2.2 \text{ V}$ a $V_{CC} - 0.1 \text{ V}$. Este rango depende de V_{CC} y V_{EE} ; así, entre más altos sean los voltajes de las fuentes de poder, más amplio es el rango. La figura 5A.6 muestra el rango de entrada del 741 como función de los voltajes de las fuentes de poder.

Los amps op específicamente diseñados para un rango de entrada que se extiende hasta V_{EE} se llaman amps op de una fuente de poder debido a que pueden energizarse entre $V_{CC} = V_S$ y $V_{EE} = 0 \text{ V}$, y aun proporcionar una tierra virtual a la entrada inversora. Estos dispositivos tienen aplicación en equipos operados por baterías y sistemas digitales de una sola fuente de poder. Un ejemplo popular es el LM324 (National Semiconductor), cuyo rango de entrada para la operación con una fuente de poder se extiende $(V_S - 1.5 \text{ V})$ todo el rango hacia abajo hasta 0 V .

Excursión del voltaje de salida

Como se sabe, éste es el rango $V_{OL} \leq v_O \leq V_{OH}$, y por lo general está especificado para una carga de salida de $2 \text{ k}\Omega$. De nuevo, es importante estimar este rango directamente del diagrama

del circuito de la figura 5A.2. Así, $V_{OH} = V_{CC} - V_{EC13(\text{sat})} - V_{BE14(\text{on})} - V_{R6} \cong V_{CC} - 0.1 - 0.7 - 0 = V_{CC} - 0.8 \text{ V}$. En forma similar $V_{OL} = V_{EE} + V_{CE17(\text{mín})} + V_{EB22(\text{on})} + V_{EB20(\text{on})} + V_{R7} \cong V_{EE} + 0.7 + 0.7 + 0.7 + 0 = V_{EE} + 2.1 \text{ V}$. Para fuentes de poder de $\pm 15 \text{ V}$ esto da $V_{OH} \cong 14.2 \text{ V}$ y $V_{OL} \cong -12.9 \text{ V}$, en acuerdo razonable con las hojas de datos. Al igual que con el rango de entrada, entre más elevados sean los voltajes de las fuentes de poder más amplio es la excursión de la salida. Esto se ilustra en la figura 5A.6.

Los amps op diseñados específicamente para un rango de salida que se extiende hacia arriba hasta V_{CC} y hacia abajo a V_{EE} se llaman *amps op riel a riel*. Como se sabe, los amps op CMOS pertenecen a esta clase de dispositivos, aunque los amps op riel a riel están disponibles también con tecnología bipolar. El amp op LMC6464 CMOS (National Semiconductor) ofrece capacidades riel a riel tanto en la entrada como en la salida. La figura 5.22 muestra las formas de onda de entrada y salida de un seguidor de voltaje realizado con un amp op que posee dichas capacidades.

Protección contra sobrecarga

Para impedir una disipación excesiva de potencia en caso de sobrecarga de salida, los amps op están equipados con circuitos protectores diseñados para limitar la corriente de salida por debajo de un nivel de seguridad llamado *corriente de salida a cortocircuito* I_{sc} . El 741C tiene típicamente $I_{sc} \cong 25 \text{ mA}$.

En el diagrama del 741 de la figura 5A.2, la protección contra sobrecarga está proporcionada por los BJT de control Q_{15} y Q_{21} y los resistores sensores de corriente R_6 y R_7 . En condiciones normales, estos BJT están apagados. Sin embargo, si se da una condición de sobrecarga de salida, tal como un cortocircuito accidental, la resistencia que sensa la corriente de sobrecarga desarrollará voltaje suficiente para encender el BJT de control que corresponda; esto, a su vez, limitará la corriente a través del BJT correspondiente de la etapa de salida.

Para ilustrar con un ejemplo, suponga que el amp op está diseñado para que salga un voltaje positivo, pero un corto inadvertido en la salida, fuerza a v_O hasta 0 V , como se ilustra en la figura 5.23. En respuesta a dicho corto, la segunda etapa del amp op considerará v_{B22} como positivo en tanto puede hacer el intento inútil de elevar a v_O . En consecuencia, Q_{22} se apagará y permitirá que toda la corriente de desvío de 0.18 mA fluya hacia la base de Q_{14} . Si no fuera por la presencia de Q_{15} y Q_{14} amplificaría esta corriente en β_{14} mientras que mantiene $V_{CE} = V_{CC}$; lo más probable es que la disipación resultante de potencia lo destruya. Sin embargo, con la colocación de Q_{15} , sólo se permite que $i_{B14(\text{máx})} = i_{C14(\text{máx})} / \beta_{14} \cong [V_{BE15(\text{on})} / R_6] / \beta_{14}$ alcance la base de Q_{14} , el resto se deriva al corto en la salida a través de Q_{15} ; así, queda protegida Q_{14} .

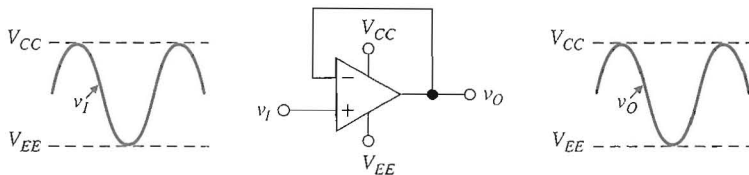


FIGURA 5.22

Formas de onda para un seguidor de voltaje con capacidad de entrada y salida riel a riel.

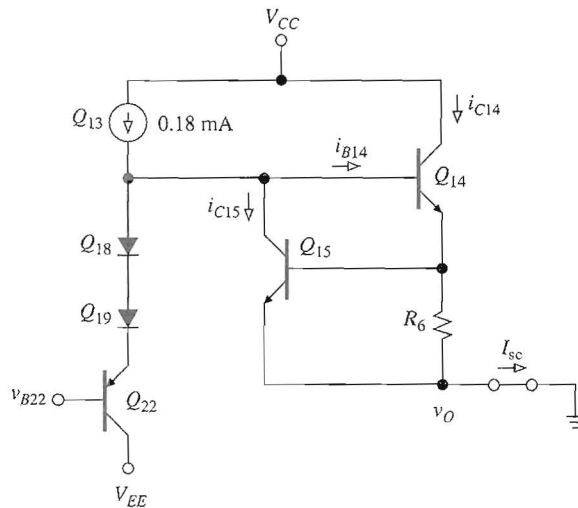


FIGURA 5.23

Ilustración parcial de los circuitos de protección contra sobrecarga para el amp op 741.

En cuanto a la figura 5A.2, se observa que así como Q_{15} protege a Q_{14} cuando el amp op está *proporcionando* corriente, Q_{21} protege a Q_{20} durante la absorción de corriente. Sin embargo, como la base de Q_{20} es un nodo de baja impedancia debido a que es la salida de un seguidor emisor Q_{22} , la acción de Q_{21} se aplica a través de Q_{23} .

EJEMPLO 5.12. Encuentre todas las corrientes en el circuito de la figura 5.23 si $R_6 = 27 \Omega$, $\beta_{14} = \beta_{15} = 250$ y $V_{BE15(\text{on})} = 0.7 \text{ V}$.

Solución. Q_{14} está limitado a $I_{C14} = \alpha_{14} I_{E14} = \alpha_{14}[I_{R_6} + I_{B15}] \cong I_{R_6} = V_{BE15(\text{on})}/R_6 = 0.7/27 \cong 26 \text{ mA}$. La corriente que alcanza la base de Q_{14} es $I_{B14} = I_{C14}/\beta_{14} = 26/250 \cong 0.104 \text{ mA}$; el resto, $I_{C15} = 0.18 - 0.104 \cong 76 \mu\text{A}$, se deriva hacia el corto. Entonces, $I_{sc} \cong I_{C14} + I_{C15} \cong 26 \text{ mA}$.

Es importante darse cuenta de que durante la sobrecarga el voltaje real de salida no es el que debería: el circuito de protección impide que el amp op influya de modo apropiado en v_N , por lo que en general durante la sobrecarga $v_N \neq v_P$.

Hay tipos de amps op con capacidades de corriente de salida mucho más elevadas que el 741. Se denominan con propiedad *amp op de potencia*, y son similares a sus contrapartes de potencia baja, excepto por la presencia de etapas de salida más robustas y el empaque apropiado para manejar la mayor disipación de calor. Por lo general, estos amps op requieren montaje de disipadores de calor. Algunos ejemplos de amps op son el PA04 (Apex Microtechnology) y el OPA501 (Burr-Brown), con capacidades de corriente de salida pico de 20 A y 10 A, respectivamente.

PROBLEMAS

5.1 Diagrama simplificado del circuito amp op

- 5.1 Si el amp op 741 se rediseñara con I_A lo doble de grande, ¿cuáles de los parámetros del amp op estudiados en la sección 5.1 se afectarían y cómo?

- 5.2 El circuito de la figura 5.5a se va a usar como amplificador inversor con ganancia de 10 V/V y empleará el amp op $\mu A741C$. Especifique los valores apropiados de los componentes para garantizar un error de salida máximo de 10 mV con disipación mínima de potencia en los resistores.
- 5.3 a) Investigue el efecto de I_B en el comportamiento del amplificador inversor de la figura P1.54 si $I_B = 10$ nA y todas las resistencias son de 100 k Ω . b) ¿Cuál resistencia R_p debe instalarse en serie con la entrada no inversora para minimizar E_O ?
- 5.4 Investigue el efecto de I_B e I_{OS} en el comportamiento del circuito de la figura P1.17 si $I_B = 100$ nA e $I_{OS} = 10$ nA.
- 5.5 El circuito de la figura P5.5 aprovecha las propiedades similares de los amps op para minimizar la corriente total de entrada I_I . a) Encuentre la condición entre R_2 y R_1 que hace que $I_I = 0$ cuando los amps op son perfectamente idénticos. b) ¿Qué sucede si hay un desajuste de 10% entre las I_B s de los amps op?

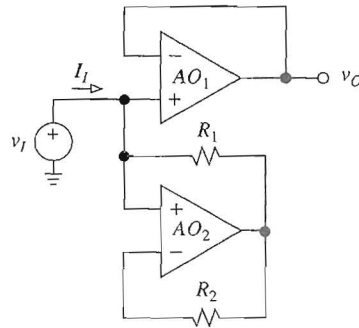


FIGURA P5.6

- 5.6 a) Investigue el efecto que tiene I_{OS} en el rendimiento del integrador de Deboo. b) Suponiendo que $C = 1$ nF y resistencias de 100 k Ω , encuentre $v_O(t)$ si $I_{OS} = \pm 1$ nA y $v_O(0) = 1$ V.
- 5.7 Investigue el efecto de usar un amp op con $I_B = 1$ nA e $I_{OS} = 0.1$ nA en el convertidor de alta sensibilidad I - V del ejemplo 2.2. ¿Cuál es la resistencia R_p que instalaría en serie con la entrada no inversora?
- 5.8 Si $R_4/R_3 = R_2/R_1$, el circuito de la figura P2.14 es un convertidor V - I verdadero con $i_O = (R_2/R_1R_5) \times (v_2 - v_1)$ y $R_O = \infty$. ¿Qué ocurre si los amps op tienen corrientes de polarización de entrada I_{B1} e I_{B2} , y corrientes de desvío de entrada I_{OS1} e I_{OS2} ? ¿Se ve afectada i_O ? ¿Se ve afectada R_O ? ¿Cómo modificaría usted el circuito para optimizar su comportamiento en cc?
- 5.9 Investigue el efecto de I_B e I_{OS} en el amplificador de corriente de la figura 2.11. ¿Cómo modificaría usted el circuito para minimizar su error en cc?
- 5.10 Si se supone que el filtro pasa bajas de retroalimentación múltiple que aparece en la figura 3.32, está en estado estable en cc (todos los transitorios terminaron), investigue el efecto de $I_B = 50$ nA si todas las resistencias son de 100 k Ω . ¿Qué resistor usaría usted para optimizar el rendimiento en cc del circuito? *Recomendación:* Suponga una entrada de cero.

5.3 Amps op de baja corriente de polarización de entrada

- 5.11** La placa inferior de un capacitor de 10 nF cargado de fuga baja está aterrizada, y la placa superior está a 10 V. A continuación, se conecta un seguidor de voltaje a la placa superior y se monitorea la salida seguidora con un voltímetro a fin de observar cómo se descarga al capacitor la corriente de desvío de entrada. *a)* Si se encuentra que la salida disminuye a razón de $1 \text{ m}^{\cdot}/\text{s}$, ¿qué se concluiría acerca de la tecnología de la etapa de entrada? *b)* Estime el incremento de temperatura que se necesita para una descarga a razón de 0.1 V/s .

5.4 Voltaje de desvío de entrada

- 5.12** Se conecta un amp op de entrada FET como se observa en la figura 5.12a con $R_1 = 100 \Omega$ y $R_2 = 33 \text{ k}\Omega$, y da $v_O = -0.5 \text{ V}$. Luego, el mismo amp op se lleva al circuito de la figura 5.12b con $R = 100 \text{ k}\Omega$ y $C = 1 \text{ nF}$. Suponiendo que $v_O(0) = 0$ y voltajes de saturación simétricos de $\pm 14 \text{ V}$, encuentre el tiempo que toma la salida para saturarse.
- 5.13** Si $R_4/R_3 = R_2/R_1$, el circuito de la figura P2.15 es un convertidor $V-I$ verdadero con $i_O = R_2 v_I / R_1 R_5$ y $R_o = \infty$. ¿Qué ocurre si los amps op tienen voltajes de desvío de entrada V_{OS1} y V_{OS2} , pero en lo demás son ideales? ¿Se afecta a i_O ? ¿Resulta afectada R_o ?
- 5.14** En el circuito de la figura 5.12a sean $R_1 = 10 \Omega$ y $R_2 = 100 \text{ k}\Omega$, y sea que el amp op tiene un corrimiento de desvío de $5 \mu\text{V}/^\circ\text{C}$. *a)* Si el amp op se ajustó para $v_O(25^\circ\text{C}) = 0$, estime $v_O(0^\circ\text{C})$ y $v_O(70^\circ\text{C})$. ¿Cuáles son las polaridades relativas que se esperarían? *b)* Si se lleva el mismo amp op al circuito de la figura 5.12b con $R = 100 \text{ k}\Omega$ y $C = 1 \text{ nF}$, encuentre $v_O(t)$ tanto para 0°C como para 70°C .
- 5.15** Investigue el efecto de usar un amp op con $\text{CMRR}_{\text{dB}} = 100 \text{ dB}$ en la resistencia de salida de una bomba de corriente de Howland constituida por cuatro resistencias de $10 \text{ k}\Omega$ idénticas. Excepto por la CMRR, el amp op es ideal.
- 5.16** Investigue el efecto de emplear un amp op con $V_{OS0} = 100 \mu\text{V}$ y $\text{CMRR}_{\text{dB}} = 100 \text{ dB}$ en un integrador de Deboo que usa cuatro resistencias de $100 \text{ k}\Omega$ idénticas y una capacitancia de 1 nF . El amp op es ideal excepto por V_{OS0} y CMRR.
- 5.17** Suponga resistencias idénticas en el amplificador de diferencias de la figura 2.13a, demuestre que si se define la CMRR del amp op como $1/\text{CMRR}_{\text{AO}} = \partial V_{OS}/\partial v_{\text{CM}(\text{AO})}$ y para el amplificador de diferencia como $1/\text{CMRR}_{\text{AD}} = A_{\text{cm}}/A_{\text{dm}}$, donde $A_{\text{cm}} = \partial v_O/\partial v_{\text{CM}(\text{DA})}$ y $A_{\text{dm}} = R_2/R_1$, entonces se tiene que $\text{CMRR}_{\text{DA}} = \text{CMRR}_{\text{OA}}$.
- 5.18** El amplificador de diferencias del problema 5.17 utiliza un amp op 741 con $R_1 = 1 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$. Encuentre la CMRR de peor caso del circuito para *a)* resistencias idénticas y *b)* resistencias al 1%. Haga comentarios al respecto.
- 5.19** En el amplificador de diferencias del problema 5.18, las entradas están unidas y conectadas a la fuente $v_{\text{CM}} = 1 \text{ sen } 2\pi ft \text{ V}$. Con el uso de la gráfica de CMRR de la figura 5A.6, pronostique la salida con $f = 1 \text{ Hz}$, 1 kHz y 10 kHz .
- 5.20** *a)* Suponiendo amps op y resistencias idénticas en el amp op dual IA de la figura 2.23, demuestre que si se define la CMRR de cada amp op como $1/\text{CMRR}_{\text{OA}} = \partial V_{OS}/\partial v_{\text{CM}(\text{OA})}$ y la de IA como $1/\text{CMRR}_{\text{IA}} = A_{\text{cm}}/A_{\text{dm}}$, donde $A_{\text{cm}} = \partial v_O/\partial v_{\text{CM}(\text{DA})}$ y $A_{\text{dm}} = 1 + R_2/R_1$, entonces se tiene $\text{CMRR}_{\text{IA}(\text{mín})} = 0.5 \times \text{CMRR}_{\text{OA}(\text{mín})}$. *b)* Si un IA con ganancia de 100 V/V se realiza con resistencias idénticas y un amp op OP-227 dual ($\text{CMRR}_{\text{dB}} = 126 \text{ dB}$ típico, 114 dB mínimo), encuentre el cambio del peor caso en la salida para un cambio en la entrada de modo común de 10 V . ¿Cuál es la A_{cm} correspondiente?

- 5.21 Si se suponen amps op y resistencias idénticos en el amp op triple IA de la figura 2.20, obtenga una relación entre $CMRR_{IA(\text{mín})}$ y $CMRR_{OA(\text{mín})}$, donde $1/CMRR_{OA} = \partial V_{OS}/\partial v_{CM(OA)}$ y $1/CMRR_{IA} = A_{cm}/A_{dm}$.
- 5.22 En el integrador inversor de la figura 1.19, sean $R = 100 \text{ k}\Omega$, $C = 10 \text{ nF}$ y $v_I = 0$, y sea el capacitor inicialmente cargado de modo que $v_O(t=0) = 10 \text{ V}$. El amp op es ideal, excepto por una ganancia de lazo abierto finita de 10^5 V/V . Encuentre $v_O(t > 0)$.
- 5.23 Un amp op con $a_{\text{mín}} = 10_4 \text{ V/V}$, $V_{OS0(\text{máx})} = 2 \text{ mV}$ y $CMRR_{\text{dB}(\text{mín})} = PSRR_{\text{dB}(\text{mín})} = 74 \text{ dB}$ está configurado como seguidor de voltaje. a) Estime la salida del peor caso de v_O desde el ideal para $v_I = 0 \text{ V}$. b) Repita con $v_I = 10 \text{ V}$. c) Repita si los voltajes de las fuentes de poder disminuyen de $\pm 15 \text{ V}$ a $\pm 12 \text{ V}$.

5.5 Amp op de bajo voltaje de polarización de entrada

- 5.24 En relación con el amp op de la figura 5.1, investigue el efecto de a) un desajuste del 10% entre las áreas de los emisores de Q_1 y Q_2 , y b) un gradiente de temperatura de 1°C a través de Q_1 y Q_2 .

5.6 Compensación del error de desvío de entrada

- 5.25 Repita el ejemplo 5.8, pero para el integrador de la figura 5.19b para el caso de $R = 100 \text{ k}\Omega$.
- 5.26 En el amplificador no inversor de la figura 1.14a, sean $R_1 = 10 \text{ }\Omega$, $R_2 = 10 \text{ k}\Omega$ y $v_I = 0$. Se monitorea la salida v_O con un voltímetro y se encuentra que es de 0.480 V . Al conectarse un resistor de $1 \text{ M}\Omega$ en serie con la entrada no inversora da $v_O = 0.780 \text{ V}$, pero al agregarla en serie con la entrada inversora da $v_O = 0.230 \text{ V}$, encuentre I_B , I_{OS} y V_{OS} . ¿Cuál es la dirección de I_B ?
- 5.27 La figura P5.27 muestra un arreglo de prueba que se usa mucho para caracterizar el amp op denominado *dispositivo bajo prueba* (DBP). El propósito de AO_2 , que se supone ideal, es mantener la salida del DBP cercana a cero, o en el centro de la región lineal. Encuentre V_{OS0} , I_P , I_N , I_B , I_{OS} y la ganancia a para el DBP, dadas las mediciones siguientes: a) $v_2 = -0.75 \text{ V}$ con SW_1 y SW_2 cerrados y $v_1 = 0 \text{ V}$; b) $v_2 = +0.30 \text{ V}$; con SW_1 cerrado, SW_2 abierto, y $v_1 = 0 \text{ V}$; c) $v_2 = -1.70 \text{ V}$ con SW_1 abierto, SW_2 cerrado, y $v_1 = 0 \text{ V}$; d) $v_2 = -0.25 \text{ V}$ con SW_1 y SW_2 cerrados y $v_1 = -10 \text{ V}$.

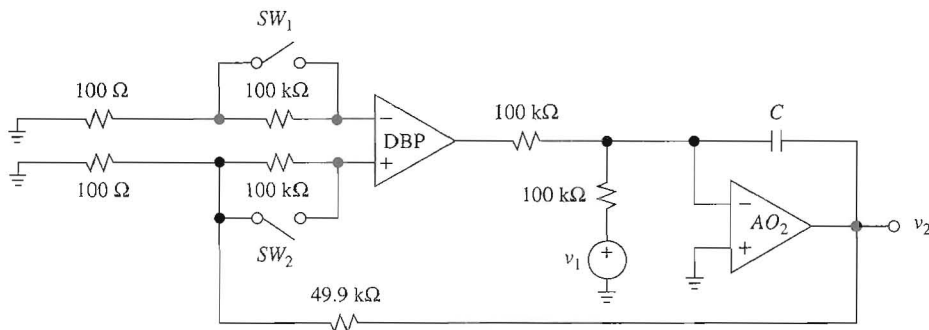


FIGURA P5.27

- 5.28 a) En el circuito de la figura P1.15, obtenga una expresión para el error de salida E_O como función de I_P , I_N y V_{OS} . b) Resuelva de nuevo el inciso anterior, pero para el circuito de la figura P1.16. *Recomendación:* En cada caso establezca la fuente independiente como igual a cero.

- 5.29 Repita el problema 5.28, pero para los circuitos de las figuras P1.18 y P1.19.
- 5.30 En el circuito de la figura P1.60, obtenga una expresión para el error de salida E_O como función de I_P , I_N y V_{OS} . *Recomendación:* Suponga una entrada igual a cero.
- 5.31 a) Encuentre el error de salida E_O para el convertidor I - V de la figura 2.1. b) Repita el inciso anterior si la entrada no inversora se aterriza de nuevo a través de una resistencia $R_p = R$. c) Haga un esquema para la anulación externa de E_O si $R = 1 \text{ M}\Omega$, $I_{OS} = 1 \text{ nA}$ máximo y $V_{OS} = 1 \text{ mV}$ máximo.
- 5.32 ¿Qué tecnología de etapa de entrada elegiría usted para el amp op del convertidor I - V de alta sensibilidad del ejemplo 2.2? ¿Cómo modificaría el circuito para un error de salida E_O mínimo? ¿Cómo tomaría provisiones para la anulación externa de E_O ?
- 5.33 Con el uso del amp op dual OP-227A de precisión ($V_{OS(\text{máx})} = 80 \mu\text{V}$, $I_{B(\text{máx})} = \pm 40 \text{ nA}$, $I_{OS(\text{máx})} = 35 \text{ nA}$ y $\text{CMRR}_{\text{dB}(\text{mín})} = 114 \text{ dB}$), diseñe un IA de amp op dual con ganancia de 100 V/V . Suponga resistencias idénticas, ¿cuál es el error máximo de salida para $v_1 = v_2 = 0$? ¿y para $v_1 = v_2 = 10 \text{ V}$?
- 5.34 Si $R_2 + R_3 = R_1$, el circuito de la figura P2.16 es un convertidor V - I verdadero con $i_O = v_1/R_3$ y $R_o = \infty$. ¿Qué ocurre si los amps op tienen corrientes de polarización y desvío de entrada, y voltajes de desvío, diferentes de cero? ¿Resulta afectada i_O ? ¿Se afecta R_o ? ¿Qué provisiones tomaría para minimizar el error total? ¿Y para anularlo en forma externa?
- 5.35 a) Investigue el efecto de los voltajes de desvío V_{OS1} y V_{OS2} en el rendimiento del amplificador transductor de amp op dual de la figura 2.40 para el caso en que $\delta = 0$. b) Haga un esquema para anular externamente el error de desvío de salida, e ilustre la forma en que funcionaría.
- 5.36 Repita el problema 5.35, pero para el amplificador transductor de la figura P2.54.
- 5.37 Un convertidor I - V con sensibilidad de $1 \text{ V}/\mu\text{A}$ va a diseñarse con el uso de un amp op con $V_{OS(\text{máx})} = 1 \text{ mV}$ e $I_{OS(\text{máx})} = 2 \text{ nA}$. Se están evaluando dos alternativas, que son el circuito de la figura 2.1 con $R = 1 \text{ M}\Omega$, el circuito de la figura 2.2 con $R = 100 \text{ k}\Omega$, $R_1 = 2.26 \text{ k}\Omega$ y $R_2 = 20 \text{ k}\Omega$; ambos circuitos usan una resistencia apropiada R_p para minimizar el error debido a I_B . ¿Cuál circuito es preferible desde el punto de vista de la minimización del error de salida no ajustado? ¿Cuál es la razón principal de ello?
- 5.38 Suponga que el filtro pasa banda de retroalimentación múltiple del ejemplo 3.15 se encuentra en estado estable de cc (todos los transitorios terminaron), investigue el efecto de $I_B = 50 \text{ nA}$, $I_{OS} = 5 \text{ nA}$ y $V_{OS} = 1 \text{ mV}$ sobre el comportamiento del circuito. ¿Cómo se modificaría el circuito a fin de minimizar el error de salida? ¿Y para anularlo? *Recomendación:* Suponga una entrada de cero.
- 5.39 Repita el problema 5.38, pero para el filtro KRC pasa bajas del ejemplo 3.8.
- 5.40 Repita el problema 5.38 pero para los filtros KRC rechaza banda y pasa banda de los ejemplos 3.13 y 3.14.
- 5.41 El filtro bicuad del ejemplo 3.19 está realizado con amps op de entrada FET que tienen voltajes de desvío máximos de 5 mV . Investigue el efecto sobre el comportamiento del circuito y diseñe un método para ajustar el error de salida de cc para la salida pasa bajas.

5.7 Especificaciones máximas

- 5.42 Sea el amplificador inversor en el sistema de fuente de poder única de la figura 1.40 un amp op de riel a riel con ganancia de -2 V/V. a) Dibuje y anote v_I , v_D y v_O si v_I es una onda senoidal de 1 kHz con amplitud pico de 1.5 V. b) Encuentre la expresión para la onda senoidal de entrada que originaría una salida de riel a riel.
- 5.43 Un amp op 741 está conectado como seguidor de voltaje y programado para dar $v_O = 10$ V. Con el uso del circuito simplificado de la figura 5.23 con $R_6 = 27 \Omega$, β_{FS} de 250, y caídas de 0.7 V en la unión base-emisor, encuentre v_{B22} , i_{C14} , i_{C15} , P_{Q14} y v_O si la carga de salida es de a) $R_L = 2$ k Ω y b) $R_L = 200 \Omega$.

REFERENCIAS

1. J. E. Solomon, "The Monolithic Operational Amplifier: A Tutorial Study", *IEEE J. Solid-State Circuits*, vol. SC-9, diciembre de 1974, pp. 314-332.
2. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a. ed., John Wiley & Sons, Nueva York, 1993.
3. G. W. Roberts y A. Sedra, *SPICE*, 2a. ed., Oxford University Press, Nueva York, 1997.
4. J. Buxton, "Analog Circuit Simulation", *Amplifier Applications Guide*, Analog Devices, Norwood, MA, 1992.
5. G. R. Boyle, B. M. Cohn, D. O. Pederson y J. E. Solomon, "Macromodeling of Integrated Circuit Operational Amplifiers", *IEEE J. Solid-State Circuits*, vol. SC-9, diciembre de 1974, pp. 353-363.
6. J. Dostál, *Operational Amplifiers*, 2a ed., Butterworth-Heinemann, Stoneham, MA, 1993.
7. C. C. Enz y G. C. Temes, "Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling and Chopper Stabilization", *IEEE Proceedings*, vol. 84, núm. 11, noviembre de 1996, pp. 1584-1614.
8. J. Williams, "Chopper-Stabilized Monolithic Op Amp Suits Diverse Uses", *EDN*, 21 de febrero de 1985, pp. 305-312, y "Chopper Amplifier Improves Operation of Diverse Circuits", *EDN*, 7 de marzo de 1985, pp. 189-207.
9. J. Bryant, J. Buxton, A. García y J. Wong, "Precision Sensor Signal Conditioning and Transmission", *System Applications Guide*, Analog Devices, Norwood, MA, 1993.

APÉNDICE 5A

HOJAS DE DATOS DEL AMP OP $\mu A741^*$

FAIRCHILD

A Schlumberger Company

Amplificador Operacional $\mu A741$

Amplificadores operacionales de la división lineal

Descripción

El $\mu A741$ es un amplificador operacional monolítico de alto rendimiento construido con el proceso Fairchild Planar Epitaxial. Está diseñado para un rango amplio de aplicaciones analógicas. El alto rango de voltaje de modo común, hacen que el $\mu A741$ sea ideal para usarlo como seguidor de voltaje. La ganancia elevada y el rango amplio de voltaje de operación, proporcionan un rendimiento superior del amplificador integrador sumador, y en aplicaciones generales de retroalimentación.

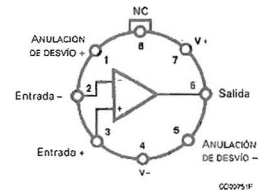
- No se requiere compensación de la frecuencia
- Protección contra cortocircuitos
- Capacidad de desplazamiento de voltaje nulo
- Rangos grandes de modo común y voltaje diferencial
- Consumo bajo de energía
- Sin activación de latch

Especificaciones máximas absolutas

Rango de temperatura de almacenamiento	
Encapsulado DIP metálico y de cerámica	-65°C a +175°C
DIP moldeado y SO-8	-65°C a +150°C
Rango de temperatura de operación	
Extendido ($\mu A741AM$, $\mu A741M$)	-55°C a +125°C
Comercial ($\mu A741EC$, $\mu A741C$)	0°C a +70°C
Temperatura guía	
Encapsulado DIP metálico y de cerámica (soldadura, 60 s)	300°C
Moldeado DIP y SO-8 (soldadura, 10 s)	265°C
Disipación de energía interna ^{1,2}	
Encapsulado metálico 8L	1.00 W
Moldeado DIP 8L	0.93 W
Cerámica DIP 8L	1.30 W
SO-8	0.81 W
Voltaje de alimentación	
$\mu A741A$, $\mu A741$, $\mu A741E$	± 22 V
$\mu A741C$	± 18 V
Voltaje diferencial de entrada	
Voltaje de entrada ³	± 30 V
Duración del cortocircuito en la salida ⁴	
	Indefinido

Notas

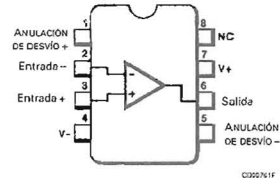
1. $T_{j \text{ máx}} = 150$ °C para el moldeado DIP y SO-8, y 175 °C para el encapsulado DIP metálico y de cerámica.
2. Las especificaciones se aplican a temperatura ambiente de 25 °C. Por arriba de ésta, evalúe el cambio para el encapsulado metálico 8L a 6.7 mW/°C, el DIP moldeado 8L a 7.5 mW/°C, la DIP de cerámica 8L a 8.7 mW/°C, y la SO-8 a 6.5 mW/°C.
3. Para voltajes de alimentación menores que ± 15 V, el voltaje absoluto máximo de entrada es igual al voltaje de alimentación.
4. El cortocircuito puede ser a tierra o a cualquiera de las fuentes de poder. Las especificaciones se aplican a 125 °C de temperatura del empaque o 75 °C de temperatura ambiente.

FIGURA 5A.1
Diagrama de conexión del encapsulado metálico de 8 patitas (vista superior)


La pata 4 se conecta al gabinete.

Información para ordenar

Código del dispositivo	Código del encapsulado	Descripción del encapsulado
$\mu A741HM$	5W	Metal
$\mu A741HC$	5W	Metal
$\mu A741AHM$	5W	Metal
$\mu A741EHC$	5W	Metal

Diagrama de conexiones DIP de 8 patitas y paquete SO-8 (vista superior)

Información para ordenar

Código del dispositivo	Código del encapsulado	Descripción del encapsulado
$\mu A741RM$	6T	Cerámica DIP
$\mu A741RC$	6T	Cerámica DIP
$\mu A741SC$	KC	Montado en superficie moldeada
$\mu A741TC$	9T	Moldeado DIP
$\mu A741ARM$	6T	Cerámica DIP
$\mu A741ERC$	6T	Cerámica DIP
$\mu A741ETC$	9T	Moldeado DIP

Circuito equivalente

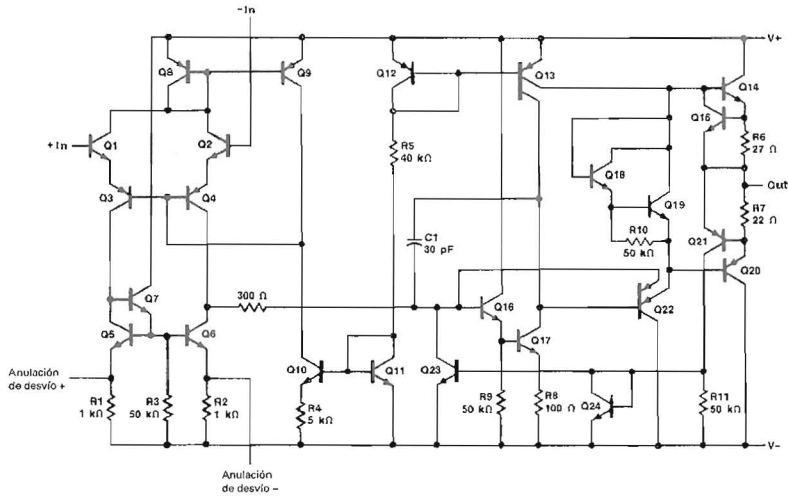


FIGURA 5A.2

Características eléctricas del $\mu A741$ y $\mu A741C$ en el rango de $T_A = 25^\circ C$, $V_{CC} = \pm 15 V$, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	$\mu A741$			$\mu A741C$			Unidad
			Mín	Tipo	Máx	Mín	Tipo	Máx	
V_{IO}	Voltaje de desvío de entrada	$R_S \leq 10 \text{ k}\Omega$		1.0	5.0		2.0	6.0	mV
$V_{IO \text{ adj}}$	Rango de ajuste del voltaje de desvío de entrada			± 15			± 15		mV
I_{IO}	Corriente de polarización de entrada			20	200		20	200	nA
I_{IB}	Corriente de desvío de entrada			80	500		80	500	nA
Z_I	Impedancia de entrada		0.3	2.0		0.3	2.0		M Ω
I_{CC}	Corriente de alimentación			1.7	2.8		1.7	2.8	mA
P_c	Consumo de potencia			50	85		50	85	mW
CMR	Rechazo de modo común		70			70	90		dB
V_{IR}	Rango de voltaje de entrada		± 12	± 13		± 12	± 13		V
PSRR	Razón de rechazo de la fuente de poder			30	150				$\mu V/V$
		$V_{CC} = \pm 5.0 \text{ V to } \pm 18 \text{ V}$					30	150	
I_{OS}	Corriente de salida del cortocircuito			25			25		mA
A_{VS}	Ganancia de voltaje de señal grande	$R_L \geq 2.0 \text{ k}\Omega$, $V_O = \pm 10 \text{ V}$	50	200		20	200		V/mV
V_{CP}	Excursión del voltaje de salida	$R_L = 10 \text{ k}\Omega$	± 12			± 12	± 14		V
		$R_L = 2.0 \text{ k}\Omega$	± 10			± 10	± 13		
TR	Respuesta transitoria	Tiempo de subida Sobretiro $V_I = 20 \text{ mV}$, $R_L = 2.0 \text{ k}\Omega$, $C_L = 100 \text{ pF}$, $A_V = 1.0$		0.3			0.3		μs
				5.0			5.0		%
BW	Ancho de banda			1.0			1.0		MHz
SR	Velocidad de respuesta	$R_L \geq 2.0 \text{ k}\Omega$, $A_V = 1.0$		0.5			0.5		V/ μs

FIGURA 5A.3

Características eléctricas de μA741 y μA741C (Continúa) en el rango de $-55\text{ °C} \leq T_A \leq +125\text{ °C}$ para μA741, $0\text{ °C} \leq T_A \leq +70\text{ °C}$ para μA741C, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	μA741			μA741C			Unidad
			Mín	Tipo	Máx	Mín	Tipo	Máx	
V _{IO}	Voltaje de desvío de entrada							7.5	mV
		R _S ≤ 10 kΩ		1.0	6.0				
V _{IO adj}	Rango de ajuste del voltaje de desvío de entrada			± 15			± 15		mV
I _{IO}	Corriente de polarización de entrada							300	nA
		T _A = +125°C		7.0	200				
		T _A = -55°C		85	500				
I _B	Corriente de desvío de entrada							800	nA
		T _A = +125°C		0.03	0.5				μA
		T _A = -55°C		0.3	1.5				
I _{CC}	Corriente de alimentación	T _A = +125°C		1.5	2.5				mA
		T _A = -55°C		2.0	3.3				
P _c	Consumo de potencia	T _A = +125°C		45	75				mW
		T _A = -55°C		60	100				
CMR	Rechazo de modo común	R _S ≤ 10 kΩ	70	90					dB
V _{IR}	Rango de voltaje de entrada		± 12	± 13					V
PSRR	Razón de rechazo de la fuente de poder			30	150				μV/V
A _{VS}	Ganancia de voltaje de señal grande	R _L ≥ 2.0 kΩ, V _O = ± 10 V	25				15		V/mV
V _{OP}	Excursión del voltaje de salida	R _L = 10 kΩ	± 12	± 14					V
		R _L = 2.0 kΩ	± 10	± 13		± 10	± 13		

FIGURA 5A.4

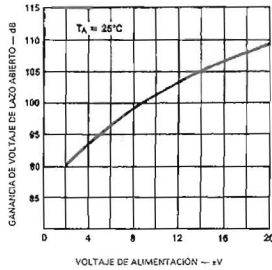
Características eléctricas del $\mu A741$ y $\mu A741E$ $T_A = 25^\circ C$, $V_{CC} = \pm 15 V$, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	Mfn	Tipo	Máx	Unidad
V_{IO}	Voltaje de desvío de entrada	$R_S \leq 50 \Omega$		0.8	3.0	mV
I_{IO}	Corriente de desplazamiento de entrada			3.0	30	nA
I_{IB}	Corriente de polarización de entrada			30	80	nA
Z_i	Impedancia de entrada	$V_{CC} = \pm 20 V$	1.0	6.0		M Ω
P_e	Consumo de potencia	$V_{CC} = \pm 20 V$		80	150	mW
PSRR	Razón de rechazo de la fuente de poder	$V_{CC} = +10 V, -20 V$ to $V_{CC} = +20 V, -10 V,$ $R_S = 50 \Omega$		15	50	$\mu V/V$
I_{OS}	Corriente de salida en cortocircuito		10	25	40	mA
A_{VS}	Ganancia de voltaje de señal grande	$V_{CC} = \pm 20 V, R_L \geq 2.0 k\Omega, V_O = \pm 15 V$	50	200		V/mV
TR	Respuesta transitoria	Tiempo de subida Tiro $A_V = 1.0, V_{CC} = \pm 20 V, V_i = 50 mV,$ $R_L = 2.0 k\Omega, C_L = 100 pF$		0.25	0.8	μs
				6.0	20	%
BW	Ancho de banda		0.437	1.5		MHz
SR	Velocidad de respuesta	$V_i = \pm 10 V, A_V = 1.0$	0.3	0.7		V/ μs
Las especificaciones que siguen se aplican en el intervalo de $-55^\circ C \leq T_A \leq +125^\circ C$ para el $\mu A741A$, y en el de $0^\circ C \leq T_A \leq +70^\circ C$ para el $\mu A741E$.						
V_{IO}	Voltaje de desvío de entrada				4.0	mV
$\Delta V_{IO}/\Delta T$	Sensibilidad a la temperatura del voltaje de desvío de entrada				15	$\mu V/^\circ C$
$V_{IO \text{ adj}}$	Flango de ajuste del voltaje de desvío de entrada	$V_{CC} = \pm 20 V$	10			mV
I_{IO}	Corriente de desvío de entrada				70	nA
$\Delta I_{IO}/\Delta T$	Sensibilidad a la temperatura de la corriente de desvío de entrada				0.5	nA/ $^\circ C$
I_{IB}	Corriente de polarización de entrada				210	nA
Z_i	Impedancia de entrada		0.5			M Ω
P_c	Consumo de potencia	$V_{CC} = \pm 20 V$	$\mu A741A$	-55 $^\circ C$	185	mW
				+125 $^\circ C$	135	
			$\mu A741E$		150	
CMR	Rechazo de modo común	$V_{CC} = \pm 20 V, V_i = \pm 15 V, R_S = 50 \Omega$	80	95		dB
I_{OS}	Corriente de salida en cortocircuito		10		40	mA
A_{VS}	Ganancia de voltaje de señal grande	$V_{CC} = \pm 20 V, R_L \geq 2.0 k\Omega,$ $V_O = \pm 15 V$	32			V/mV
		$V_{CC} = \pm 5.0 V, R_L \geq 2.0 k\Omega,$ $V_O = \pm 2.0 V$	10			
V_{OP}	Excursión del voltaje de salida	$V_{CC} = \pm 20 V$	$R_L = 10 k\Omega$	± 16		V
			$R_L = 2.0 k\Omega$	± 15		

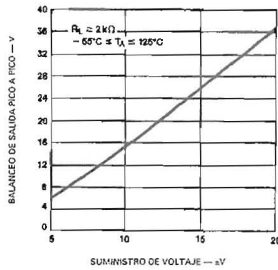
FIGURA 5A.5

Curvas típicas de comportamiento

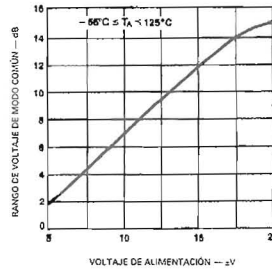
Ganancia de voltaje frente a voltaje de alimentación para el μA741/A



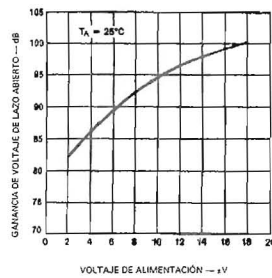
Excursión de voltaje frente a voltaje de alimentación para el μA741/A



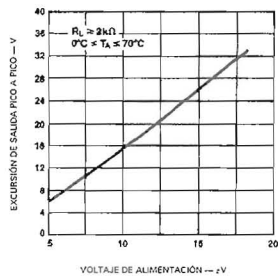
Voltaje de modo común de entrada frente a voltaje de alimentación para el μA741/A



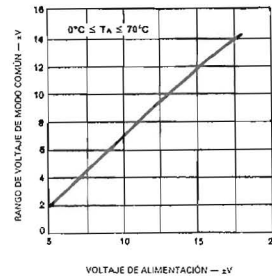
Ganancia de voltaje frente a voltaje de alimentación para el μA741C/E



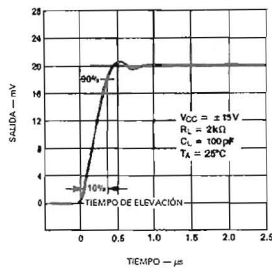
Excursión de voltaje frente a voltaje de alimentación para el μA741C/E



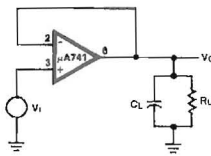
Voltaje de modo común de entrada frente a voltaje de alimentación para el μA741C/E



Respuesta transitoria para el μA741C/E



Respuesta transitoria del circuito de prueba para el μA741C/E



Los números de patitas se muestran sólo para el paquete metálico

Razón de rechazo de modo común frente a la frecuencia para el μA741C/E

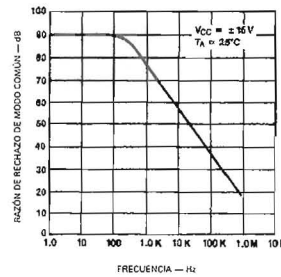
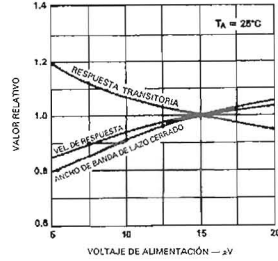


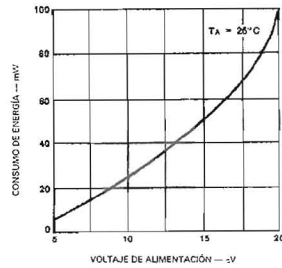
FIGURA 5A.6

Curvas típicas de comportamiento (continuación)

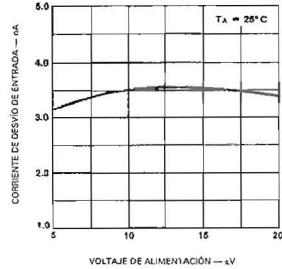
Características de frecuencia frente a voltaje de alimentación para el μ A741C/E



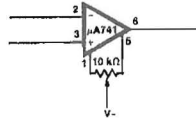
Consumo de energía frente a voltaje de alimentación



Corriente de desvío de entrada frente a voltaje de alimentación

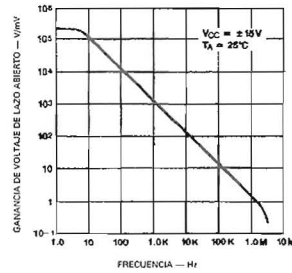


Circuito de anulción de voltaje de desvío para el μ A741C/E

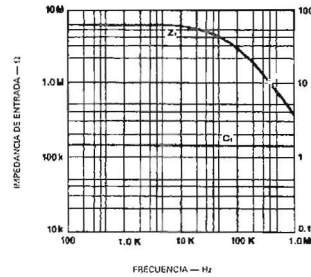


Los números de pata se muestran sólo para el paquete metálico

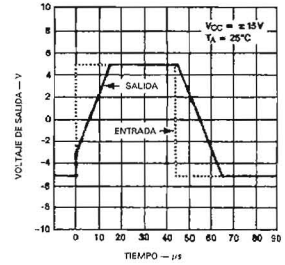
Respuesta a la frecuencia de lazo abierto



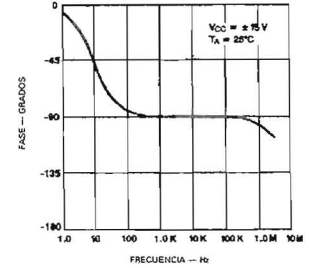
Impedancia de entrada y capacitancia de entrada frente a frecuencia



Respuesta al pulso de señal grande del seguidor de voltaje para el μ A741C/E



Respuesta de fase de lazo abierto frente a frecuencia



Resistencia de salida frente a frecuencia

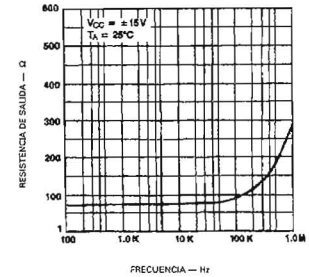
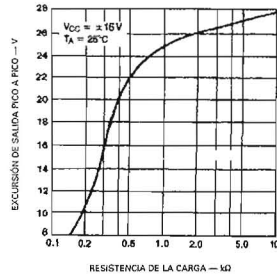


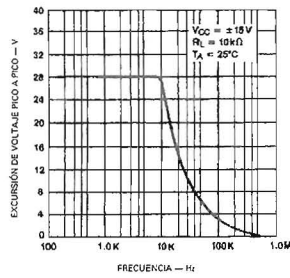
FIGURA 5A.7

Curvas típicas de comportamiento (continuación)

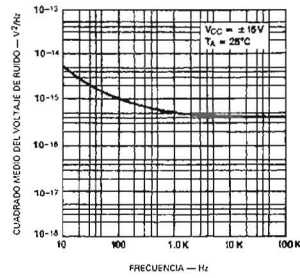
Excursión del voltaje de salida frente a la resistencia de la carga



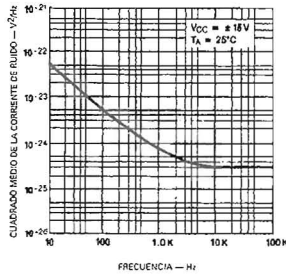
Excursión de voltaje de salida frente a la frecuencia



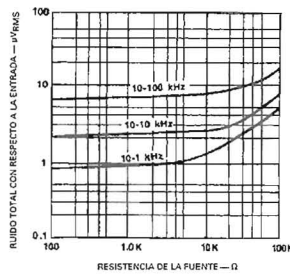
Voltaje del ruido de entrada frente a la frecuencia



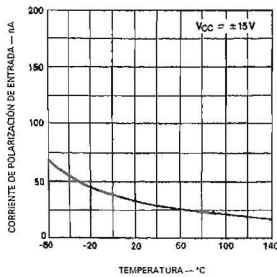
Corriente del ruido de entrada frente a la frecuencia



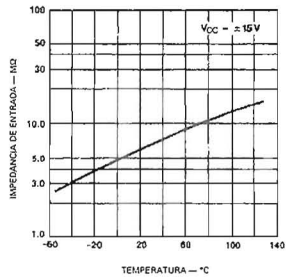
Ruido de banda ancha para diferentes anchos de banda



Corriente de polarización de entrada frente a la temperatura para $\mu A741/A$



Impedancia de entrada frente a la temperatura para el $\mu A741/A$



Corriente de cortocircuito frente a la temperatura para el $\mu A741/A$

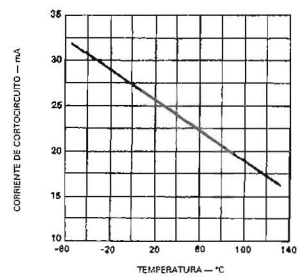
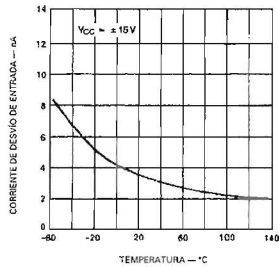


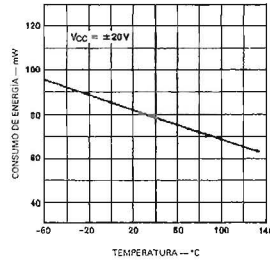
FIGURA 5A.8

Curvas típicas de comportamiento (continuación)

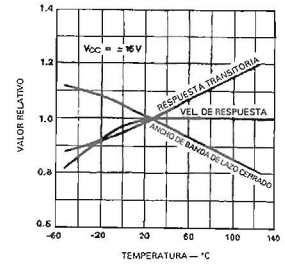
Corriente de desvío de entrada frente a la temperatura para el $\mu A741/A$



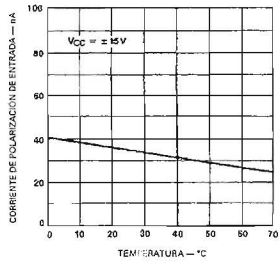
Consumo de energía frente a la temperatura para el $\mu A741/A$



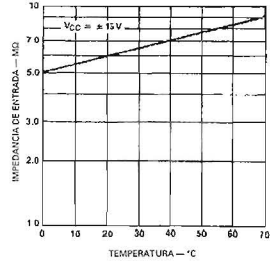
Características de la frecuencia frente a la temperatura para el $\mu A741/A$



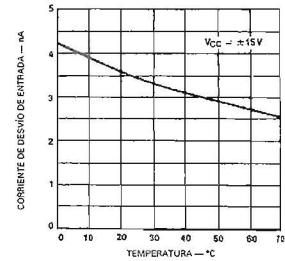
Corriente de polarización de entrada frente a la temperatura para el $\mu A741C/E$



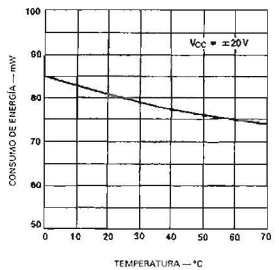
Impedancia de entrada frente a la temperatura para el $\mu A741C/E$



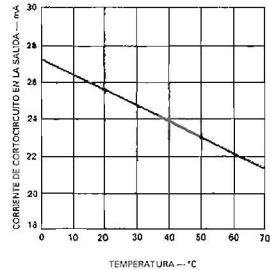
Corriente de desvío de entrada frente a la temperatura para el $\mu A741C/E$



Consumo de energía frente a la temperatura para el $\mu A741C/E$



Corriente de cortocircuito frente a la temperatura para el $\mu A741C/E$



Características de frecuencia frente a la temperatura para el $\mu A741C/E$

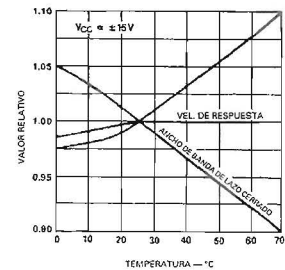


FIGURA 5A.9

- 4.7 Una desventaja de la realización de la figura 4.7 es su dispersión grande de capacitancias, en especial en la etapa de alta Q . Esto se evita con el empleo de una $K > 1$. Rediseñe el filtro de modo que la dispersión de capacitancia se mantenga por debajo de 10 al mismo tiempo que se garantiza una ganancia de cc de 0 dB.
- 4.8 El filtro atenuador de la figura 4.7 es adecuado para cumplir requerimientos moderados de rendimiento. Las aplicaciones de audio de ultra alta fidelidad requieren un rizo pasa banda más bajo e incluso características de corte más estrictas. Para una tasa de muestreo de 40 kHz, estas demandas pueden cumplirse⁹ con un filtro Chebyshev pasa bajas de décimo orden 0.25 dB, que tenga $f_c = 15$ kHz. Un filtro así proporciona $A(20 \text{ kHz}) = 50.5$ dB con frecuencia -3 dB de 15.35 kHz. Los parámetros de las etapas individuales son $f_{01} = 3.972$ kHz, $Q_1 = 0.627$, $f_{02} = 7.526$ kHz, $Q_2 = 1.318$, $f_{03} = 11.080$ kHz, $Q_3 = 2.444$, $f_{04} = 13.744$ kHz, $Q_4 = 4.723$, $f_{05} = 15.158$ kHz y $Q_5 = 15.120$. Diseñe un filtro como el descrito y muestre el circuito final.
- 4.9 Con el uso de secciones KRC de componentes iguales, diseñe un filtro Bessel pasa bajas de quinto orden con $f_c = 1$ kHz y $H_0 = 0$ dB.
- 4.10 Con el empleo de secciones KRC con $C_1 = C_2$ y $R_A = R_B$, diseñe un filtro pasa bajas Butterworth de séptimo orden con $f_c = 1$ kHz y $H_0 = 20$ dB.
- 4.11 Diseñe un filtro pasa altas Chebyshev de quinto orden de 1.0 dB con $f_c = 360$ Hz y ganancia de alta frecuencia H_0 ajustable de 0 a 20 dB. Utilice capacitancias iguales.
- 4.12 Se va a diseñar un filtro pasa banda con frecuencia central $f_0 = 300$ Hz, $A(300 \pm 10 \text{ Hz}) = 3$ dB, $A(300 \pm 40 \text{ Hz}) \geq 25$ dB, y ganancia en resonancia $H_0 = 12$ dB. Estas especificaciones³ pueden cumplirse con un filtro en cascada de sexto orden que tenga los siguientes parámetros para las etapas individuales: $f_{01} = 288.0$ Hz, $Q_1 = 15.60$, $H_{0BP1} = 2.567$ V/V; $f_{02} = 312.5$ Hz, $Q_2 = 15.60$, $H_{0BP2} = 2.567$ V/V; $f_{03} = 300.0$ Hz, $Q_3 = 15.34$, $H_{0BP3} = 1.585$ V/V. Diseñe un filtro como ése por medio de tres etapas de retroalimentación múltiple con sintonía individual.
- 4.13 Termine el diseño del ejemplo 4.7 y muestre el circuito final.
- 4.14 Con el uso del enfoque de diseño en cascada, y también del programa FILDES, diseñe un filtro Chebyshev pasa bajas de 0.5 dB con frecuencia de corte de 10 kHz, frecuencia de la banda de rechazo de 20 kHz, atenuación mínima de la banda de rechazo de 60 dB, y ganancia de cc de 12 dB. Después, haga una simulación del circuito en PSpice, para obtener las gráficas de Bode de la magnitud de las respuestas de cada etapa individual, así como la respuesta total.



4.3 Convertidores generalizados de impedancia

- 4.15 a) Con el filtro PBAD de la figura 4.17b, junto con un amplificador sumador, diseñe un filtro notch de segundo orden con $f_z = 120$ Hz y $Q = 20$. b) Modifique en forma apropiada el circuito del inciso a) para el filtro pasa todo de segundo orden con una ganancia de 20 dB.
- 4.16 Se desea diseñar un filtro pasa banda con $f_0 = 1$ kHz, $A(f_0 \pm 10 \text{ Hz}) = 3$ dB y $A(f_0 \pm 40 \text{ Hz}) \geq 20$ dB. Un filtro como ése³ puede construirse si se ponen en cascada dos etapas pasa banda de segundo orden con $f_{01} = 993.0$ Hz, $f_{02} = 1007$ Hz y $Q_1 = Q_2 = 70.7$. Diseñe una realización con el uso del filtro PBAD de la figura 4.17b. Tome providencias para la sintonía de la frecuencia de las etapas individuales.
- 4.17 a) Demuestre que la ecuación 4.12 también se cumple para el elemento D de la figura 4.16. b) Con el uso de dicho elemento y del prototipo RLC de la figura 4.18a, diseñe un filtro pasa bajas con $f_0 = 800$ Hz y $Q = 4$.

- 4.18 Si se cumple que $R = \sqrt{2L/C}$, el circuito de la figura P4.18 da una respuesta Butterworth pasa altas de tercer orden, con frecuencia de -3 dB $\omega_c = 1/\sqrt{2L/C}$. a) Especifique componentes adecuados para $f_c = 1$ kHz. b) Convierta el circuito en una realización CGI.

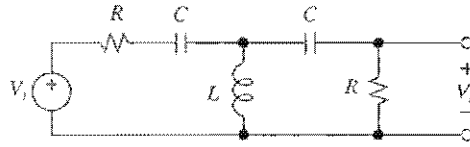


FIGURA P4.18.

- 4.19 Demuestre que el circuito de la figura P4.19 simula una inductancia aterrizada $L = R_1 R_3 R_4 C / R_2$.

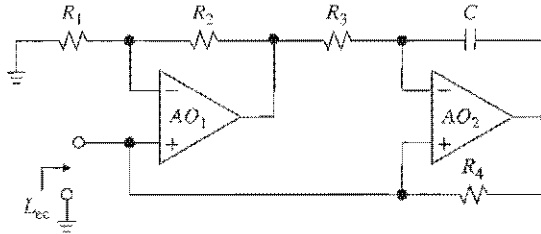


FIGURA P4.19.

- 4.20 El circuito de la figura P4.20 simula una impedancia Z_1 , que es proporcional al recíproco de Z_2 . Se llama *girador* y tiene aplicación como inductancia si se deja que Z_2 sea una capacitancia. a) Demuestre que $Z_1 = R^2/Z_2$. b) Con este circuito, diseñe un filtro pasa banda de segundo orden con $f_0 = 1$ Hz, $Q = 10$, e impedancia de salida igual a cero. ¿Cuál es la ganancia en resonancia del circuito?

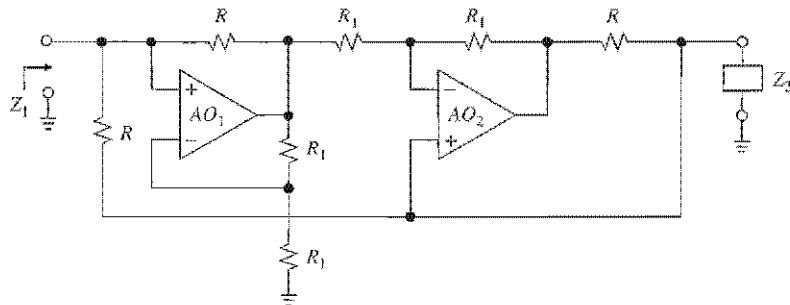


FIGURA P4.20.

4.4 Diseño directo

- 4.21 Se desea diseñar un filtro Chebyshev pasa bajas de séptimo orden de 0.5 dB, con frecuencia -3 dB de 10 kHz. Por medio de la tabla 4.2, se encuentran los valores RLC de los elementos que se muestran en la figura P4.21. Con el uso de dicha escalera como prototipo, diseñe una realización FDNR.

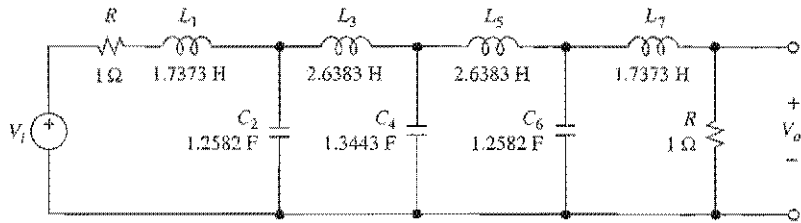


FIGURA P4.21.

- 4.22 Con el uso de CIG y la información de la tabla 4.2, diseñe un filtro pasa altas Chebyshev de séptimo orden de 1 dB, con $f_c = 500$ Hz.

4.5 Capacitores conmutados

- 4.23 Encuentre una relación entre V_o , V_1 y V_2 en los circuitos de la figura P4.23 para $f \ll f_{CK}$, y proporcione los nombres descriptivos del circuito.

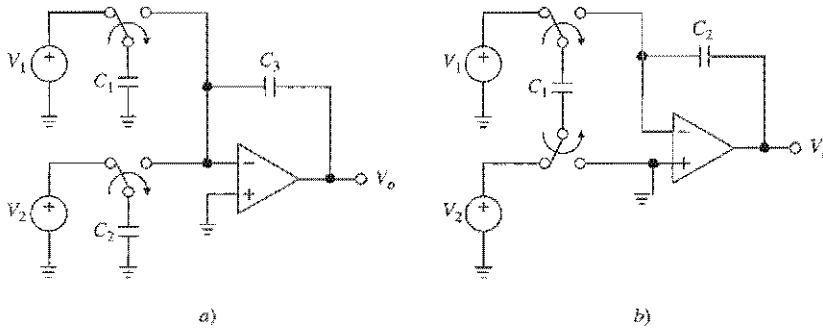


FIGURA P4.23.

- 4.24 Encuentre la función de transferencia de los circuitos de la figura P4.24 para $f \ll f_{CK}$ y dé los nombres descriptivos de ellos.

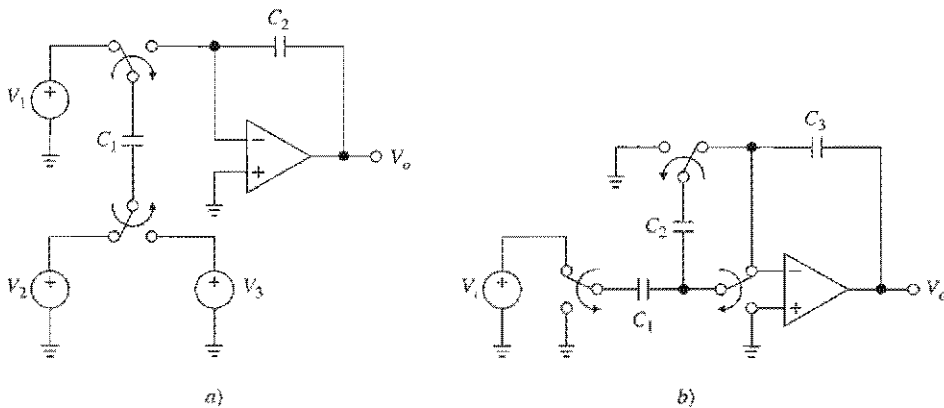


FIGURA P4.24.

- 4.25 a) Si se supone que $f \ll f_{CK}$, demuestre que el circuito de la figura P4.25 proporciona la respuesta notch. b) Con la suposición de que $f_{CK} = 100$ kHz, especifique las capacitancias para una notch de 1 kHz con $Q = 10$.

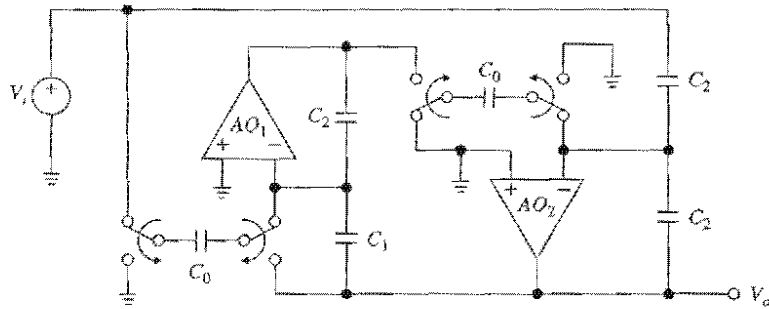


FIGURA P4.25.

4.6 Filtros de capacitor conmutado

- 4.26 a) Con la suposición de que $f_{CK} = 250$ kHz en el circuito de la figura 4.29, especifique las capacitancias para una respuesta pasa banda con $f_0 = 2$ kHz y $BW = 1$ kHz. b) Repita el inciso anterior, pero para un $BW = 100$ Hz. ¿Qué se concluye sobre la dispersión de la capacitancia como función de Q ?
- 4.27 a) Obtenga la ecuación 4.25. b) Suponga que $f_{CK} = 200$ kHz, especifique las capacitancias en el circuito de la figura 4.30 para $f_0 = 1$ kHz y $Q = 10$. c) Repita el inciso anterior, pero para $Q = 100$. Haga comentarios acerca de la dispersión de la capacitancia.
- 4.28 Por medio de la tabla 4.2, pero con C_1, L_2, C_3, \dots como los encabezados de las columnas, diseñe un filtro Chebyshev pasa bajas en escalera SC de 0.1 dB, con $f_c = 3.4$ kHz y $f_{CK} = 128$ kHz.

4.7 Filtros SC universales

- 4.29 Obtenga las ecuaciones 4.34 y 4.35.
- 4.30 Considere el circuito que se obtuvo a partir del que aparece en la figura 4.36 con la eliminación de R_1 , desconectando la terminal S1 de tierra y aplique V_i a S1, de modo que sólo se usen dos resistencias. a) Dibuje el circuito modificado y demuestre que $V_{BP}/V_i = -QH_{BP}$ y $V_{LP}/V_i = -H_{LP}$, con f_0 y Q dadas por la ecuación 4.33a. b) Especifique las resistencias para $f_0 = 500$ Hz y $Q = 10$.
- 4.31 La configuración MF10 de la figura P4.31 proporciona las respuestas notch, pasa banda y pasa bajas, con la frecuencia notch f_z y la frecuencia de resonancia f_0 con sintonía independiente por medio de la razón de resistencia R_2/R_4 . Encuentre expresiones para f_0, f_z, Q , y la ganancia de baja frecuencia.
- 4.32 Si en el circuito de la figura P4.31 se desconecta S1 de tierra y se conecta a V_i , y todo lo demás permanece igual, entonces la salida del amp op que está más a la izquierda cambia de la respuesta notch a la pasa todo, con las Q del numerador y el denominador con ajuste separado. Si se supone que $f \ll f_{CK}$, encuentre f_0 , las Q del numerador y denominador, y la ganancia.

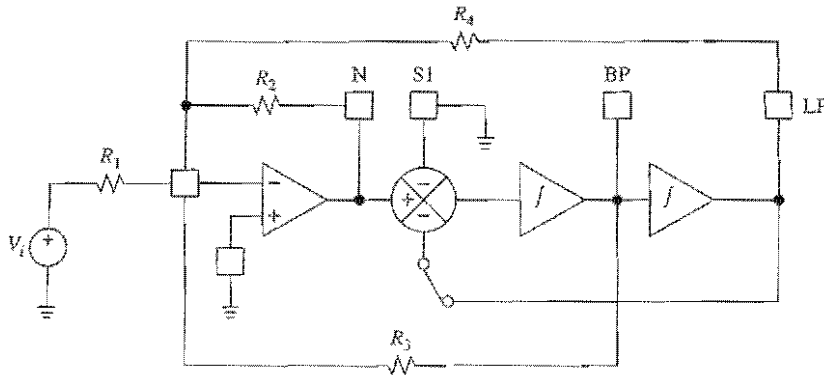


FIGURA P4.31.

- 4.33 Con el uso de un MF10 en la configuración del problema 4.30, diseñe un filtro Butterworth pasa bajas de cuarto orden con un número mínimo de componentes, con $f_c = 1$ kHz y ganancia de cc de 20 dB.
- 4.34 Va a diseñarse un filtro Chebyshev pasa banda de cuarto orden de 0.5 dB, con $f_0 = 2$ kHz y $BW = 1$ kHz. Con el programa FILDES se encuentra que la construcción en cascada requiere los siguientes parámetros para cada etapa individual: $f_{01} = 1554.2$ Hz, $f_{02} = 2473.6$ Hz y $Q_1 = Q_2 = 2.8955$. Diseñe dicho filtro con el uso de un MF10.
- 4.35 Se va a construir un filtro Chebyshev notch de cuarto orden de 1 dB con $f_0 = 1$ kHz, por medio de poner en cascada dos secciones de segundo orden con $f_{01} = 1.0414 f_0$, $f_{02} = 0.9602 f_0$, $f_{z1} = f_{z2} = f_0$, y $Q_1 = Q_2 = 20$. Diseñe el filtro descrito con el empleo de un MF10.
- 4.36 Se desea diseñar un filtro elíptico pasa banda de 0.5 dB con frecuencia central $f_0 = 2$ kHz, una banda de paso de 100 Hz, banda de rechazo de 300 Hz y atenuación mínima de la rechazo de banda de 20 dB. Por medio del programa FILDES se halla que dicho filtro requiere una construcción de cuarto orden con los siguientes parámetros de cada etapa individual: $f_{01} = 1.948$ kHz, $f_{z1} = 1.802$ kHz, $f_{02} = 2.053$ kHz, $f_{z2} = 2.220$ kHz y $Q_1 = Q_2 = 29.48$. Además, la atenuación real en los límites de la banda de rechazo es de 21.5 dB. Diseñe el filtro que se describe con el uso de un MF10 y un amp op externo.
- 4.37 Por medio de dos MF10, diseñe un filtro Chebyshev pasa altas de octavo orden de 0.1 dB, con $f_c = 500$ Hz y ganancia de alta frecuencia de 0 dB.



REFERENCIAS

1. L. P. Huelsman, *Active and Passive Analog Filter Design: An Introduction*, McGraw-Hill, Nueva York, 1993.
2. K. Lacanette, "A Basic Introduction to Filters: Active, Passive and Switched-Capacitor", Application Note AN-779, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
3. A. B. Williams y F. J. Taylor, *Electronic Filter Design Handbook: LC, Active, and Digital Filters*, 2a. ed., McGraw-Hill, Nueva York, 1988.
4. K. Lacanette, ed., *Switched Capacitor Filter Handbook*, National Semiconductor, Santa Clara, CA, 1985.

5. A. S. Sedra y J. L. Espinoza, "Sensitivity and Frequency Limitations of Biquadratic Active Filters", *IEEE Trans. Circuits and Systems*, vol. CAS-22, núm. 2, febrero de 1975.
6. L. T. Bruton y D. Treleaven, "Active Filter Design Using Generalized Impedance Converters", *EDN*, 5 de febrero de 1973, pp. 68-75.
7. L. Weinberg, *Network Analysis and Synthesis*, McGraw-Hill, Nueva York, 1962.
8. D. J. M. Baezlopez, *Sensitivity and Synthesis of Elliptic Functions*, Ph.D. Dissertation, Universidad de Arizona, 1978.
9. H. Chamberlin, *Musical Applications of Microprocessors*, 2a. ed., Hayden Book Company, Hasbrouck Heights, NJ, 1985.
10. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
11. P. E. Allen y E. Sanchez-Sinencio, *Switched Capacitor Circuits*, Van Nostrand Reinhold, Nueva York, 1984.
12. R. Gregorian y G. C. Temes, *Analog MOS Integrated Circuits for Signal Processing*, John Wiley & Sons, Nueva York, 1986.

LIMITACIONES ESTÁTICAS DE AMPS OP

- 5.1 Diagrama simplificado del circuito amp op
- 5.2 Corrientes de polarización y desvío de entrada
- 5.3 Amp op de baja corriente de polarización de entrada
- 5.4 Voltaje de desvío de entrada
- 5.5 Amp op de bajo voltaje de desvío de entrada
- 5.6 Compensación del error de desvío de entrada
- 5.7 Especificaciones máximas
- Problemas
- Referencias
- Apéndice 5A Hojas de datos del amp op $\mu A741$

Si el lector ha tenido la oportunidad de experimentar con los circuitos de amp op estudiados hasta este momento, tal vez ha observado que en tanto los amp op se operen a frecuencias moderadas y ganancias de cc moderadas, por lo general existe una concordancia notable entre su comportamiento real y el que predice el modelo de amp op ideal. Sin embargo, al aumentar la frecuencia o la ganancia, se observa una degradación progresiva del comportamiento debido a varias limitantes que entran en juego. Los objetivos del presente capítulo y de los subsiguientes, son estudiar en forma sistemática dichas limitantes, a fin de predecir el efecto que tienen en el comportamiento del circuito, y encontrar posibles soluciones.

Una de las limitantes más serias es el hecho de que la ganancia de lazo abierto es alta sólo de cc hasta unos cuantos hertz, y de ahí en adelante disminuye con la frecuencia, lo que ocasiona una degradación progresiva del comportamiento a lazo cerrado. Una deficiencia relacionada con lo anterior es el hecho de que hay un límite para la rapidez en que un amp op responde a cambios súbitos en la entrada. En el capítulo 6 se estudiarán las limitantes relacionadas con la frecuencia y el tiempo.

Aun cuando las frecuencias de operación se mantengan apropiadamente bajas, entran en juego otras consideraciones que se denominan *errores relacionados con la entrada*, y son notables en particular en aplicaciones de ganancia cd elevada. Los más comunes son los de *corriente de polarización de entrada*, I_B , de *corriente de desvío de entrada*, I_{OS} , de *voltaje de desvío de entrada* V_{OS} y las *densidades de ruido ac* e_n e i_n . Otros temas que se relacionan son el *corrimiento térmico* $TC(V_{OS})$, las *razones de rechazo del modo común* y del *suministro de corriente*, CMRR y PSRR, y la *no linealidad de la ganancia*. Por lo general, estas características no ideales son refractarias a las propiedades benéficas de la *retroalimentación negativa*, y sus efectos deben contrarrestarse con otras medidas, sobre la base de una por una. Por último, a fin de que un amp op funcione en forma adecuada,

deben respetarse ciertos límites de operación. Éstos incluyen la temperatura máxima de operación, el voltaje del suministro y la disipación de la potencia, el rango del voltaje de entrada de modo común y la corriente de salida del cortocircuito. En este capítulo se estudian las limitaciones mencionadas, excepto el caso del ruido de ca, que se analizará en el capítulo 7.

Por desalentador que parezca todo lo anterior, el lector no debe por ningún motivo retirar su confianza del modelo ideal de amp op, puesto que se trata de una herramienta poderosa para adquirir la comprensión preliminar de la mayoría de los circuitos. Sólo a través de un análisis posterior más refinado, el usuario debería examinar el impacto de las limitaciones prácticas con objeto de identificar los defectos y aplicar medidas correctivas, si fueran necesarias.

Para facilitar el estudio, se hará énfasis en una limitación a la vez, con la suposición de que el amp op es ideal en todo lo demás. En la práctica, todas las limitaciones se presentan en forma simultánea; no obstante, al enfrentar uno por uno los efectos, se está en condiciones de sopesar mejor su importancia relativa e identificar las más críticas para la aplicación en cuestión.

En principio, cada limitación puede estimarse por medio del cálculo o de simulación en computadora, una vez que se conocen el esquema del circuito interno del amp op y los parámetros de proceso. Un enfoque alternativo consiste en ver al dispositivo como caja negra y utilizar la información disponible en las hojas de datos para modelarlo y luego predecir su comportamiento. Si con el comportamiento actual no se alcanzan los objetivos, el diseñador puede cambiar el enfoque del circuito o bien seleccionar un dispositivo distinto, o una combinación de ambos, hasta que se encuentre una solución satisfactoria.

Por lo anterior, la interpretación apropiada de la información en las hojas de datos es una parte integral del proceso de diseño. En las siguientes secciones se ilustrará este procedimiento con el empleo de las hojas de datos del 741 del apéndice 5A como medio. Como el espacio no permite la inclusión de hojas de datos para otros dispositivos, se invita al lector a formar su propia biblioteca de catálogos de productos de línea. Una vez que haya aprendido a interpretar las láminas de datos del 741, podrá extender con facilidad sus habilidades a la interpretación de otros dispositivos.

5.1 DIAGRAMA SIMPLIFICADO DEL CIRCUITO AMP OP

Aun cuando las hojas de datos proporcionan toda la información que el usuario necesita conocer, es importante estudiar el diagrama simplificado¹ de la figura 5.1 con objeto de tener la comprensión intuitiva de cómo se originan las diferentes limitaciones de los amps op. Este diagrama contiene los bloques constituyentes que se encuentran en una gran variedad de amps op IC, incluido el 741, tan popular. Éstos son la *etapa de entrada*, la *segunda etapa o intermedia* y la *etapa de salida*. El análisis que sigue se basa en la teoría del transistor simple, pero el lector que no esté familiarizado con ella puede saltar el resto de esta sección sin perder continuidad.

La etapa de entrada

Esta etapa percibe cualquier desbalance entre el voltaje de entrada inversor y el no inversor v_N y v_P , y lo convierte a una corriente de salida sencilla i_{O1} de acuerdo con la relación

$$i_{O1} = g_{m1}(v_P - v_N) \quad (5.1)$$

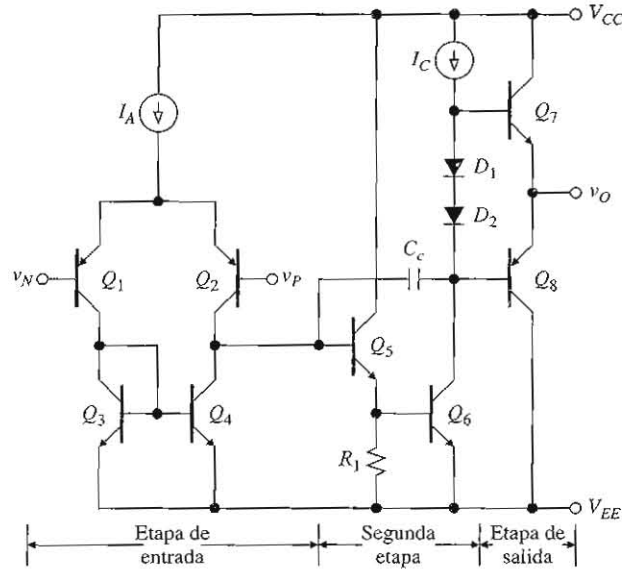


FIGURA 5.1
Diagrama simplificado del circuito del amp op.

donde g_{m1} es la *transconductancia* de la etapa de entrada. Esta etapa está diseñada también para proporcionar alta impedancia de entrada, así como para establecer corrientes de entrada despreciables. Como se observa en la figura 5.2a, la etapa de entrada consiste en dos pares de transistores idénticos, en concreto, el *par diferencial* Q_1 y Q_2 y el espejo de corriente Q_3 y Q_4 .

La corriente de polarización de la etapa de entrada I_A se divide entre Q_1 y Q_2 . Al ignorar las corrientes de base del transistor y aplicar KCL, se obtiene

$$i_{C1} + i_{C2} = I_A \quad (5.2)$$

Para un transistor *npn*, la corriente del colector i_C se relaciona con la caída de voltaje emisor base v_{EB} por medio de la bien conocida ley exponencial,

$$i_C = I_s \exp(v_{EB}/V_T) \quad (5.3)$$

donde I_s es la *corriente de saturación del colector* y V_T es el *voltaje térmico* ($V_T \cong 26$ mV a temperatura ambiente). Si se suponen BJTs idénticos ($I_{s1} = I_{s2}$), se puede escribir

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{EB1} - v_{EB2}}{V_T}\right) = \exp\left(\frac{v_P - v_N}{V_T}\right) \quad (5.4)$$

donde se ha usado $v_{EB1} - v_{EB2} = v_{E1} - v_{B1} - (v_{E2} - v_{B2}) = v_{B2} - v_{B1} = v_P - v_N$.

En respuesta a i_{C1} , Q_3 desarrolla cierta caída de voltaje emisor base v_{BE3} . Como $v_{BE4} = v_{BE3}$, Q_4 se ve forzado a establecer la misma corriente que Q_3 o $i_{C4} = i_{C3}$; de ahí la denominación de espejo de corriente. Pero $i_{C3} = i_{C1}$, por lo que la corriente de salida de la primera etapa es, por medio de KCL, $i_{O1} = i_{C4} - i_{C2} = i_{C1} - i_{C2}$. Al resolver las ecuaciones 5.2 y 5.4 para i_{C1} e i_{C2} , y después de sacar su diferencia, se tiene que

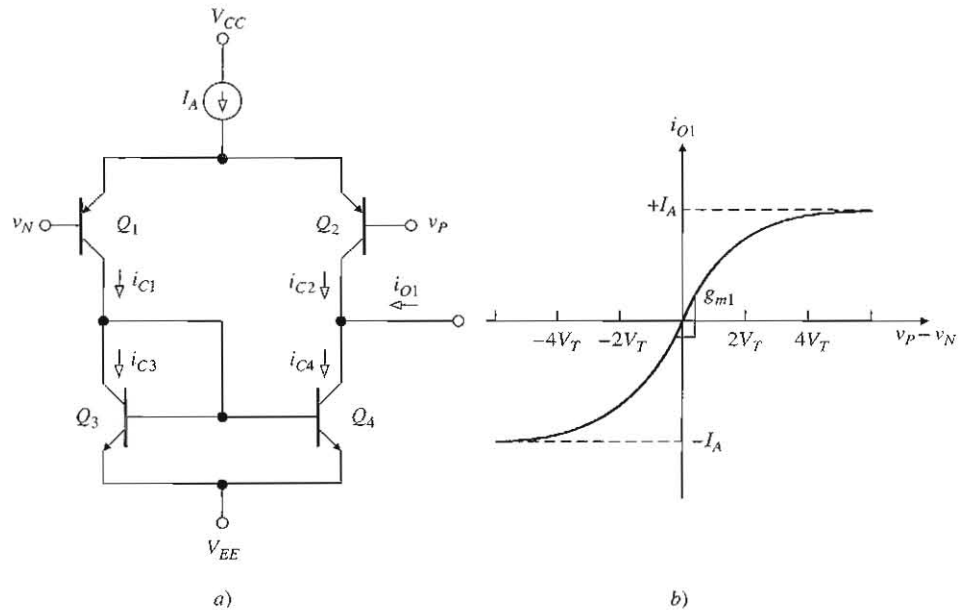


FIGURA 5.2
Etapa de entrada y su característica de transferencia.

$$i_{O1} = I_A \tanh \frac{v_P - v_N}{2V_T} \quad (5.5)$$

La gráfica de esta función aparece en la figura 5.2b.

Se observa que en la condición balanceada, $v_P = v_N$, I_A se divide por igual entre Q_1 y Q_2 , haciendo que $i_{O1} = 0$. Sin embargo, cualquier desbalance entre v_P y v_N hace que una mayor parte de I_A se desvíe a través de Q_1 y menos a través de Q_2 , o viceversa, con lo que se hace que $i_{O1} \neq 0$. Para desbalances suficientemente pequeños, también denominados *condiciones de señal pequeña*, la característica de transferencia se aproxima a lineal y se expresa con la ecuación 5.1. La pendiente que es la transconductancia se encuentra por medio de $g_{m1} = di_{O1}/d(v_P - v_N)|_{v_P = v_N}$. El resultado es

$$g_{m1} = \frac{I_A}{2V_T} \quad (5.6)$$

Al sobrecargar la etapa de entrada eventualmente forzará a toda la I_A a través de Q_1 y nada a través de Q_2 o viceversa, con lo que se causará que i_{O1} se sature a $\pm I_A$. Las condiciones de sobrecarga se denominan como *condiciones de señal grande*. En la figura se observa que el comienzo de la saturación ocurre para $v_P - v_N \cong \pm 4V_T \cong \pm 100$ mV. Como se sabe, un amp op con retroalimentación negativa normalmente fuerza a v_N a seguir de cerca v_P , lo que indica una operación con señal pequeña.

La segunda etapa

Esta etapa se obtiene del par Darlington Q_5 y Q_6 , y de la capacitancia de compensación de frecuencia C_c . El par Darlington está diseñado para brindar ganancia adicional, así como

una excursión más amplia de la señal. La capacitancia está diseñada para estabilizar el amp op contra las oscilaciones no deseadas en aplicaciones de retroalimentación negativa, tema tratado en el capítulo 8. Como C_c está construida en el chip, se dice que el amp op no compensador está *compensado internamente*. En contraste, los amp op no compensados requieren que la malla compensadora sea proporcionada en forma externa por el usuario. El amp op 741 está compensado internamente. Un amp op no compensado que es contemporáneo y popular, es el 301.

La etapa de salida

Esta etapa, que se basa en los emisores seguidores Q_7 y Q_8 , está diseñada para proporcionar impedancia baja de salida. Aunque su ganancia de voltaje es la unidad, sólo en forma aproximada, su ganancia de corriente es muy elevada, lo que indica que esta etapa actúa como con un amplificador de potencia para la salida de la segunda etapa.

Los transistores Q_7 y Q_8 se conocen como *par push-pull* porque en presencia de una carga de salida aterrizada, Q_7 surtirá (o empujará) de corriente a la carga durante las excursiones del voltaje de salida positivo, mientras que Q_8 absorberá (o jalará) corriente de la carga durante la excursión negativa. La función de los diodos D_1 y D_2 consiste en desarrollar un par de caídas de voltaje de uniones *pn*, adecuados para polarizar Q_7 y Q_8 en la región activa y así minimizar la distorsión de cruce en la salida.

Etapas de entrada del amp op 741

La figura 5.3 muestra un diagrama más detallado de la etapa de entrada del 741.² Para disminuir el efecto de la ganancia de corriente notoriamente baja β_F de las *pnp* BJT laterales, se provee la señal de entrada a través de los BJT *nnp* Q_1 y Q_2 , cuyas β_F mucho más grandes aseguran una impedancia de entrada más elevada r_d y corrientes de entrada I_P e I_N más bajas. Estos BJT operan como seguidores de voltaje, y los BJT *pnp* Q_3 y Q_4 forman un par diferencial de base común. La suma de los seguidores de voltaje divide a la mitad la transconductancia g_{m1} , que ahora es

$$g_{m1} = \frac{I_A}{4V_T} \quad (5.7)$$

Es más, la característica de transferencia de señal grande se convierte en

$$i_{O1} = I_A \tanh \frac{v_P - v_N}{4V_T} \quad (5.8)$$

Conforme se avance, se usarán los siguientes valores para el amp op 741: $I_A = 19.6 \mu\text{A}$ y $V_T = 25.9 \text{ mV}$, por lo que $g_{m1} = 189 \mu\text{A/V}$.

Modelos en SPICE

Hay varios niveles a los que puede simularse un amp op. En el diseño de los IC, los amp op se simulan a nivel de transistor,³ también llamado el nivel de *micromodelo*. Una simulación

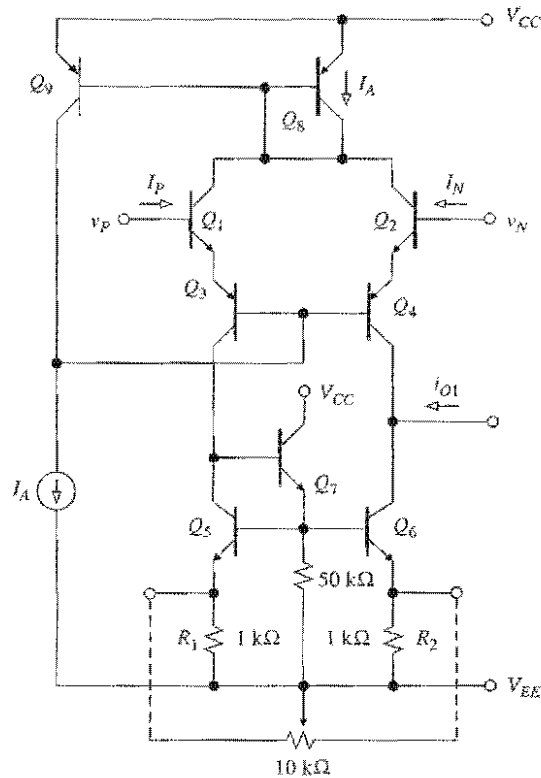


FIGURA 5.3
Diagrama detallado de la etapa de entrada del amp op 741.

como ésa requiere un conocimiento detallado tanto del circuito esquemático como de los parámetros del proceso de fabricación. Sin embargo, esta información es confidencial y no es fácil de conseguir para el usuario. Aun así, el nivel de detalle puede requerir un tiempo excesivo de cálculo o incluso ocasionar problemas de convergencia, en especial con los sistemas de circuitos más complejos.

Para manejar estas dificultades, por lo general, las simulaciones que efectúa el usuario se llevan a cabo a nivel de *macromodelo*.⁴ Un macromodelo usa un conjunto muy reducido de elementos del circuito para aproximarse muy cerca al comportamiento que se mide del dispositivo terminado, al mismo tiempo que se ahorra mucho tiempo de simulación. Como cualquier modelo, un macromodelo tiene limitaciones por lo que el usuario necesita estar alerta de los parámetros que el macromodelo en particular falla en simular. Los macromodelos están disponibles con numerosos fabricantes (Analog Devices, Burr-Brown, Comlinear, Linear Technology, Maxim, National Semiconductor, Texas Instruments), y es usual que puedan cargarse desde la World Wide Web.

El archivo de la librería EVAL.LIB, que viene con la versión estudiantil de Pspice, incluye un macromodelo del amp op 741 basado en el modelo que se denomina de Boyle⁵ que se ilustra en la figura 5.4. Este macromodelo se codificó como un subcircuito llamado $\mu A741$. El usuario no necesita preocuparse por el código del subcircuito real, aunque si lo desea puede imprimirlo. Asimismo, el usuario activa el macromodelo por medio de los comandos siguientes:

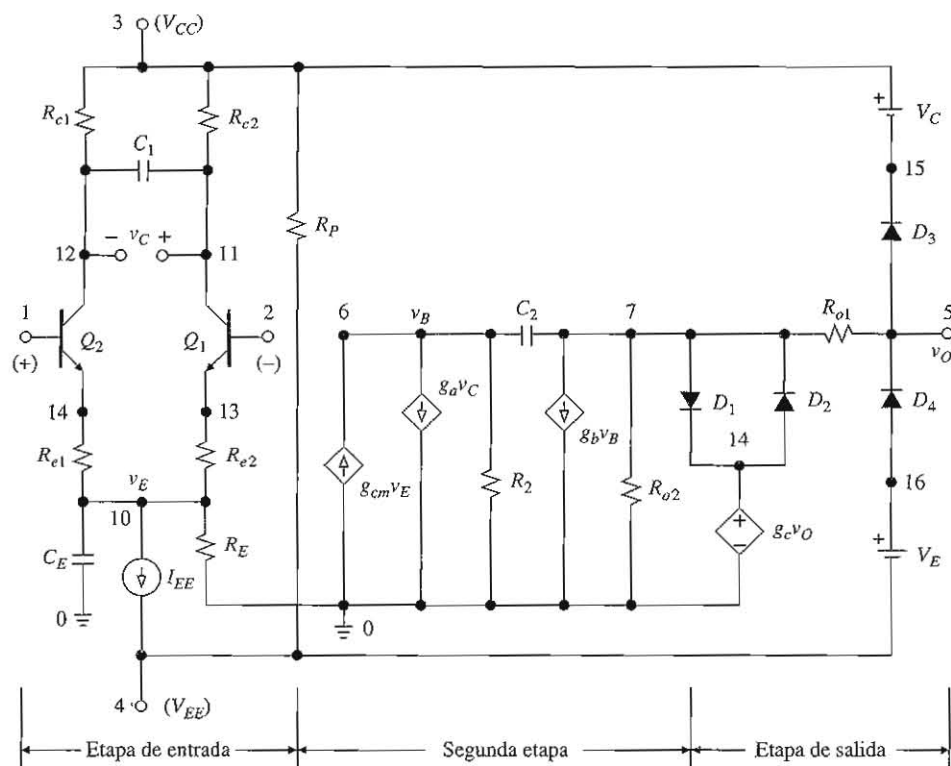


FIGURA 5.4
Macromodelo del amp op 741.

```
.lib eval.lib
XOA vP vN VCC VEE vO uA741
```

El primer comando instruye a PSpice para que inspeccione el subcircuito en el archivo EVAL.LIB, y aparece sólo una vez. El segundo comando activa al subcircuito $\mu A741$.

A veces se desea enfocarse en sólo una característica particular del amp op, y así desarrollar un modelo propio aún más sencillo. Un ejemplo típico lo brinda la respuesta a la frecuencia, que se estudiará en el capítulo 6. Sin importar el modelo que se use, eventualmente un circuito debe armarse y probarse en el laboratorio, donde se evalúa su comportamiento con la presencia de factores parásitos, entre otros, que se relacionan con la construcción del circuito real y en los que la simulación en computadora, a menos que se elabore en forma adecuada, fracasa al no tomarlos en cuenta.

5.2 CORRIENTES DE POLARIZACIÓN Y DESVÍO DE ENTRADA

Los amps op prácticos establecen corrientes pequeñas en sus terminales de entrada. Dichas corrientes ocasionan errores que pueden ser de consideración, dependiendo de la aplicación. La etapa de entrada del 741 que aparece en la figura 5.3 revela que I_P e I_N son las corrientes de base que se necesitan para polarizar Q_1 y Q_2 en la región activa. Q_1 y Q_2 establecen dichas corrientes en forma automática a partir de la circuitería externa. De he-

cho, para que el amp op funcione, debe proveerse a cada terminal de entrada de una trayectoria de cc en serie a través de la cual pueda fluir la corriente (se vio un ejemplo relacionado con el CIG del capítulo 4). En el caso de una terminación puramente capacitiva, la corriente de entrada cargará o descargará el capacitor, haciendo que sea necesaria una reinicialización periódica. Salvo por algunas excepciones que se estudiarán en la sección siguiente, I_P e I_N fluyen *hacia* el amp op si sus transistores de entrada son BJT *nnp* o JFET de canal *p*, y *fuera* del amp op para BJT *pnp* o JFET de canal *n*.

Debido a diferencias inevitables entre las dos mitades de la etapa de entrada, en particular entre las β_{FS} de Q_1 y Q_2 , I_P e I_N serán asimismo diferentes. El promedio de las dos corrientes se denomina la *corriente de polarización de entrada*.

$$I_B = \frac{I_P + I_N}{2} \quad (5.9)$$

y su diferencia se denomina la *corriente de desvío de entrada*,

$$I_{OS} = I_P - I_N \quad (5.10)$$

Por lo general, I_{OS} es un orden de magnitud más pequeña que I_B . Mientras que la polaridad de I_B depende del tipo de los transistores de entrada, la de I_{OS} depende de la dirección del error, por lo que algunas muestras de una familia dada de amps op tendrán $I_{OS} > 0$, y otras $I_{OS} < 0$.

Dependiendo del tipo de amp op, el rango de I_B irá de los nanoamperes a los femtoamperes. Las hojas de datos reportan los valores típicos, así como los máximos. Para el 741C, que es la versión comercial de la familia del 741, los valores a temperatura ambiente son: $I_B = 80$ nA típico, y máximo 500 nA; $I_{OS} = 20$ nA típico, y 200 nA máximo. Para el 741E, que es la versión comercial mejorada, el valor típico de I_B es 30 nA, y el máximo, 80 nA; $I_{OS} = 3$ nA típico, y 30 nA máximo. Tanto I_B como I_{OS} dependen de la temperatura, y sus dependencias se presentan en las figuras 5A.8 y 5A.9, que se encuentran en el apéndice al final de este capítulo. El amp op OP-77 que se mencionó antes, tiene $I_B = 1.2$ nA típico, 2.0 nA máximo; $I_{OS} = 0.3$ nA típico, y 1.5 nA máximo.

Errores ocasionados por I_B e I_{OS}

Una forma directa de evaluar el efecto de las corrientes de entrada es encontrar la salida con todas las señales de entrada a cero. Esto se ilustrará para dos casos representativos, que son los de retroalimentación resistiva y capacitiva que se aprecian en la figura 5.5. Una vez que se entienden dichos casos, pueden generalizarse con facilidad a otros circuitos. Este análisis supone que el amp op, independientemente de I_P e I_N , es ideal.

Existen muchos circuitos que, una vez que sus entradas se hacen cero, se reducen a un circuito equivalente del tipo de la figura 5.5a, incluyendo los amplificadores inversor y no inversor, los amplificadores sumador y de diferencias, convertidores *I-V* y otros. De acuerdo con la ley de Ohm, el voltaje en la entrada no inversora es $V_P = -R_p I_P$. Usando el principio de superposición, se tiene que $v_O = (1 + R_2/R_1)V_P + R_2 I_N = R_2 I_N - (1 + R_2/R_1)R_p I_P$, o bien $v_O = E_O$, donde

$$E_O = \left(1 + \frac{R_2}{R_1}\right) [(R_1 \parallel R_2) I_N - R_p I_P] \quad (5.11)$$

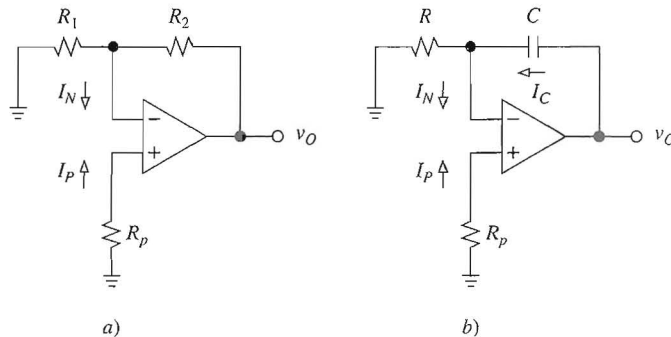


FIGURA 5.5
Estimación del error de salida debido a las corrientes de polarización de entrada para el caso de retroalimentación resistiva y capacitiva.

Esta forma reveladora provoca varias observaciones. En primer lugar, a pesar de la ausencia de cualquier señal de entrada, el circuito origina alguna salida E_O . Se considera a esta salida indeseada como un error o, con más propiedad, como *ruido de cc de salida*. En segundo lugar, el circuito produce E_O al tomar un error de entrada o *ruido de cc de entrada*, y amplificarlo por $(1 + R_2/R_1)$, que en forma adecuada se llama la *ganancia de ruido de cc*. En tercer lugar, este error de entrada consiste en dos términos, la caída de voltaje $-R_p I_P$ debida a I_P que fluye a través de R_p , y la caída de voltaje $(R_1 \parallel R_2)I_N$ debida a I_N que fluye a través de la combinación de $R_1 \parallel R_2$. En cuarto lugar, los dos términos tienden a compensarse uno con otro toda vez que tienen polaridades opuestas.

Dependiendo de la aplicación, el error E_O puede ser inaceptable, por lo que se deben encontrar medios apropiados para reducirlo a un nivel que sea tolerable. Al escribir la ecuación 5.11 en la forma

$$E_O = \left(1 + \frac{R_2}{R_1}\right) \{[(R_1 \parallel R_2) - R_p]I_B - [(R_1 \parallel R_2) + R_p]I_{OS}/2\}$$

se revela que si se instala una resistencia R_p , según se ilustra, y se obliga a que

$$R_p = R_1 \parallel R_2 \quad (5.12)$$

entonces, el término que involucra a I_B se elimina, con lo que queda

$$E_O = \left(1 + \frac{R_2}{R_1}\right) (-R_1 \parallel R_2) I_{OS} \quad (5.13)$$

Ahora, el error es proporcional a I_{OS} , que es típicamente un orden de magnitud más pequeña que cualquiera de I_P o I_N .

Además, E_O puede reducirse aún más si se escalan hacia abajo las resistencias. Por ejemplo, al reducir todas las resistencias en un factor de 10 no afecta la ganancia, pero se ocasionará una reducción de diez en el error de entrada $-(R_1 \parallel R_2)I_{OS}$. Sin embargo, al reducirse las resistencias, se incrementa la disipación de potencia, por lo que deberá llegarse a un compromiso. Si aún así E_O es inaceptable, el paso lógico siguiente es seleccionar un

tipo de amp op con un valor de I_{OS} más bajo. En la sección 5.6 se estudiarán otras técnicas para reducir E_O .

EJEMPLO 5.1. En el circuito que se muestra en la figura 5.5a, sean $R_1 = 22 \text{ k}\Omega$ y $R_2 = 2.2 \text{ m}\Omega$, y sean los valores del amp op $I_B = 80 \text{ nA}$ e $I_{OS} = 20 \text{ nA}$. a) Calcular E_O para el caso en que $R_p = 0$. b) Repetir el inciso anterior, pero con $R_p = R_1 \parallel R_2$. c) Volver a resolver el inciso b), pero con todas las resistencias reducidas en un factor de 10. d) Repetir el inciso c), pero con el amp op reemplazado con otro con $I_{OS} = 3 \text{ nA}$. Comente los resultados.

Solución.

- a) La ganancia de ruido de cc es $1 + R_2/R_1 = 101 \text{ V/V}$; además, $(R_1 \parallel R_2) \cong 22 \text{ k}\Omega$. Con $R_p = 0$, se tiene que $E_O = 101 \times (R_1 \parallel R_2)I_N \cong 101 \times (R_1 \parallel R_2)I_B \cong 101 \times 22 \times 10^3 \times 80 \times 10^{-9} \cong 175 \text{ mV}$.
- b) Al sustituir $R_p = R_1 \parallel R_2 \cong 22 \text{ k}\Omega$, $E_O \cong 101 \times 22 \times 10^3 \times (\pm 20 \times 10^{-9}) = \pm 44 \text{ mV}$, donde se escribe “ \pm ” para reflejar el hecho de que I_{OS} puede ser de cualquier polaridad.
- c) Con $R_1 = 2.2 \text{ k}\Omega$, $R_2 = 220 \text{ k}\Omega$ y $R_p = 2.2 \text{ k}\Omega$, se obtiene $E_O = 101 \times 2.2 \times 10^3 \times (\pm 20 \times 10^{-9}) \cong \pm 4.4 \text{ mV}$.
- d) $E_O = 101 \times 2.2 \times 10^3 \times (\pm 3 \times 10^{-9}) \cong \pm 0.7 \text{ mV}$. En resumen, al sustituir con R_p , E_O se reduce por 4; al escalar las resistencias se reduce E_O en un factor adicional de 10; por último, con el uso de un amp op mejor se reduce más en un factor de 7.

Al estudiar de nuevo el circuito de la figura 5.5b, se observa que aún se tiene $V_N = V_P = -R_p I_P$. Al sumar las corrientes en el nodo de la entrada inversora se llega a $V_N/R + I_N - I_C = 0$. Al eliminar V_N se obtiene

$$I_C = \frac{1}{R}(RI_N - R_p I_P) = \frac{1}{R}[(R - R_p)I_B - (R + R_p)I_{OS}/2] \quad (5.14)$$

Al aplicar la ley de capacitancia $v = (1/C) \int i dt$, se obtiene con facilidad

$$v_O(t) = E_O(t) + v_O(0) \quad (5.15)$$

$$E_O(t) = \frac{1}{RC} \int_0^t [(R - R_p)I_B - (R + R_p)I_{OS}/2] d\xi \quad (5.16)$$

donde $v_O(0)$ es el valor inicial de v_O . En ausencia de cualquier señal de entrada, se espera que el circuito produzca una salida constante, o $v_O(t) = v_O(0)$. En la práctica, además de $v_O(0)$, genera el *error de salida* $E_O(t)$, que es resultado de integrar el *error de entrada* $[(R - R_p)I_B - (R + R_p)I_{OS}/2]$ durante el tiempo. Como I_B e I_{OS} son relativamente constantes, puede escribirse $E_O(t) = [(R - R_p)I_B - (R + R_p)I_{OS}/2]t/RC$. Así, el error es una rampa de voltaje, cuya tendencia es llevar al amp op a la saturación.

Es evidente que instalar una resistencia R_p tal como

$$R_p = R \quad (5.17)$$

reducirá el error a

$$E_O(t) = \frac{1}{RC} \int_0^t -RI_{OS} d\xi \quad (5.18)$$

Este error puede reducirse aún más si se escalan los componentes, o con el uso de un amp op con valor de I_{OS} más bajo.

EJEMPLO 5.2. En el circuito de la figura 5.5b, sea $R = 100 \text{ k}\Omega$, $C = 1 \text{ nF}$, y $v_O(0) = 0 \text{ V}$. Si se supone un amp op con $I_B = 80 \text{ nA}$, $I_{OS} = 20 \text{ nA}$ y $\pm V_{\text{sat}} = \pm 13 \text{ V}$, encuentre cuánto tiempo toma al amp op entrar en saturación si a) $R_p = 0$ y b) $R_p = R$.

Solución.

- a) El error de entrada es $RI_N \cong RI_B = 10^5 \times 80 \times 10^{-9} = 8 \text{ mV}$. De tal manera, $v_O(t) = (RI_N/RC)t = 80t$, lo que representa una rampa positiva de voltaje. Al hacer que $13 = 80t$, se obtiene que $t = 13/80 = 0.1625 \text{ s}$.
- b) Ahora, el error de entrada es $-RI_{OS} = \pm 2 \text{ mV}$, lo que indica que el amp op se satura en el valor de cualquiera de las fuentes de poder. El tiempo que le toma saturarse ahora se extiende en forma proporcional a $0.1625 \times 80/20 = 0.65 \text{ s}$.

En resumen, para minimizar el error debido a I_B e I_{OS} , siempre que sea posible hay que seguir las reglas siguientes: a) modificar el circuito para que las resistencias vistas por I_P e I_N donde todas las fuentes eliminadas son iguales, es decir, hay que obligar a que $R_p = R_1 \parallel R_2$ en la figura 5.5a, y a que $R_p = R$ en la figura 5.5b; b) mantener las resistencias tan bajas como lo permita la aplicación; c) usar amps op con valores de I_{OS} adecuadamente bajos.

5.3 AMP OP DE BAJA CORRIENTE DE POLARIZACIÓN DE ENTRADA

Los diseñadores de amps op tratan de mantener I_B e I_{OS} tan pequeñas como lo permitan las demás restricciones de diseño. A continuación se presentan las técnicas más comunes de lograrlo.

Amp op de entrada superbeta

Una forma de lograr I_B s bajas es con el empleo de BJT de entrada con ganancias de corriente altas en extremo. Conocidos como *transistores superbeta*, estos BJT alcanzan β_{FS} en exceso de 10^3 A/A utilizando regiones de base muy delgada a fin de minimizar el componente² de recombinación de la corriente de base. Esta técnica fue pionera con el amp op LM308 (National Semiconductor), cuya etapa de entrada se muestra en la figura 5.6a. El corazón del circuito es el par diferencial superbeta Q_1 y Q_2 . Estos BJT están conectados en cascado con los BJT de beta estándar Q_3 y Q_4 para formar una estructura compuesta con una ganancia de corriente elevada, así como un voltaje de ruptura alto. Por otro lado, Q_5 y Q_6 realizan la función de polarizar Q_1 y Q_2 a un voltaje colector base sin que importe el voltaje de modo común de entrada. Esto evita las limitaciones de la ruptura baja de los BJT superbeta y también reduce la fuga base-colector. Es típico que los amps op superbeta tengan $I_B \cong 1 \text{ nA}$ o menor.

Cancelación de la corriente de desvío de entrada

Otra técnica popular para alcanzar I_B s bajas es la cancelación de corriente.² En donde, circuitería especial anticipa las corrientes base que son necesarias para polarizar los transistores de entrada, después suministran estas corrientes internamente, haciendo que el amp op aparezca externamente como si fuera capaz de operar sin ninguna corriente de polarización de entrada.

La figura 5.6b muestra el esquema de cancelación que utiliza el amp op OP-07 (Analog Devices). De nuevo, el corazón del circuito es el par diferencial Q_1 y Q_2 . Las corrientes de

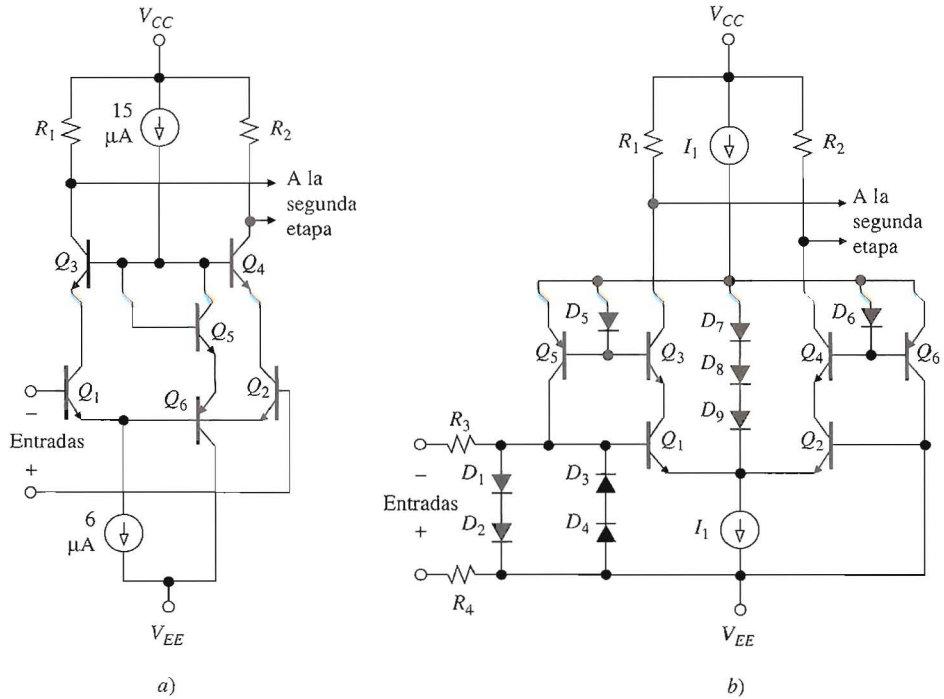


FIGURA 5.6

a) Etapa de entrada superbeta y b) cancelación de la corriente de polarización de entrada.

base de Q_1 y Q_2 se duplican en las bases de los transistores de base común Q_3 y Q_4 , donde son sensadas por los espejos de corriente Q_5 - D_5 y Q_6 - D_6 . Los espejos reflejan dichas corrientes y después las reinyectan a las bases de Q_1 y Q_2 , y así proporcionan la cancelación de la corriente de desvío de entrada.

En la práctica, debido a imperfecciones de los dispositivos, la cancelación no es perfecta, por lo que en las terminales de entrada aún existirán corrientes residuales. Sin embargo, como estas corrientes ahora son el resultado de una imperfección, es típico que sean de un orden de magnitud que es menor que las corrientes de base reales. Se observa que I_P e I_N pueden fluir ya sea hacia adentro o hacia afuera del amp op, dependiendo de la dirección de la imperfección. Además, I_{OS} es del mismo orden de magnitud que I_B , por lo que no hay uso si se instala una resistencia R_p en los amps op con cancelación de corriente de entrada. Los valores del OP-07 son $I_B = \pm 1 \text{ nA}$ e $I_{OS} = 0.4 \text{ nA}$.

Amp op de entrada JFET

Estos dispositivos realizan el par diferencial de la etapa de entrada con transistores de unión de efecto de campo (JFET), y la circuitería restante con BJT convencionales. Ahora I_B es la corriente de la compuerta del JFET, que es la corriente polarizada inversa de la unión pn entre la compuerta y el canal. A temperatura ambiente, es típico que esta corriente sea del orden de unas cuantas decenas de picoamperes o menos.

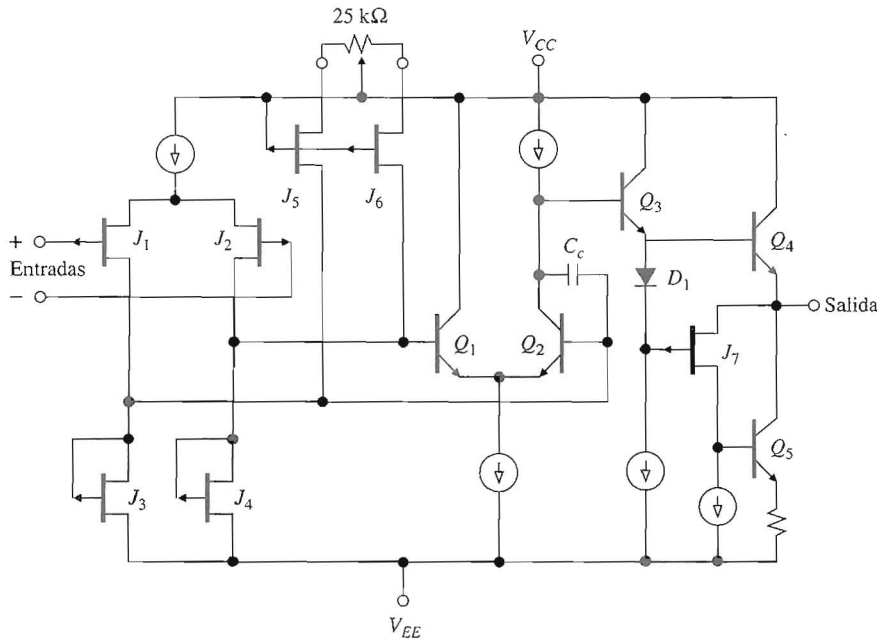


FIGURA 5.7

Diagrama del circuito del amp op LF356 biFET. (Cortesía de National Semiconductor.)

La figura 5.7 muestra un diagrama simplificado del amp op LF356 biFET, cuyos JFET son dispositivos de canal p fabricados usando implantación iónica. Aquí, J_1 y J_2 forman el par diferencial de entrada, J_3 y J_4 las cargas activas, Q_1 y Q_2 la segunda etapa, y Q_3 a Q_5 la etapa de salida. Los valores a temperatura ambiente para el LF356 son $I_B = 30$ pA e $I_{OS} = 3$ pA. Los amps op AD549 (Analog Devices) y OPA129 (Burr-Brown) usan estructuras de JFET especiales y técnicas de aislamiento para lograr que $I_B < 100$ fA. Estos dispositivos tienen aplicación en electrometría, medidores iónicos y amplificadores fotodetectores.

Amp op de entrada MOSFET

Cuando el par diferencial de entrada se implementa con FET metal-óxido-silicio (MOSFET), I_B es la corriente de fuga del capacitor de compuerta-canal. Es típico que esta corriente esté en el rango de unos cuantos picoamperes. En amp op BiMOS, el par de entrada es de tecnología MOS y el resto de la circuitería de bipolar. Sin embargo, los amps op también se encuentran disponibles en tecnología MOSFET por completo, ya sea como dispositivos aislados o como parte de sistemas complejos tales como filtros de capacitores conmutados. Los tipos aislados por lo general se implementan con tecnología MOS complementaria (CMOS).

La figura 5.8 muestra un diagrama simplificado del amp op TLC279 CMOS, que usa transistores de canal p M_1 y M_2 para el par diferencial de entrada, transistores de canal n M_3 y M_4 como cargas activas, M_6 como la segunda etapa, y M_8 y M_9 como la etapa de salida. Los valores típicos a temperatura ambiente son $I_B = 0.7$ pA e $I_{OS} = 0.1$ pA.

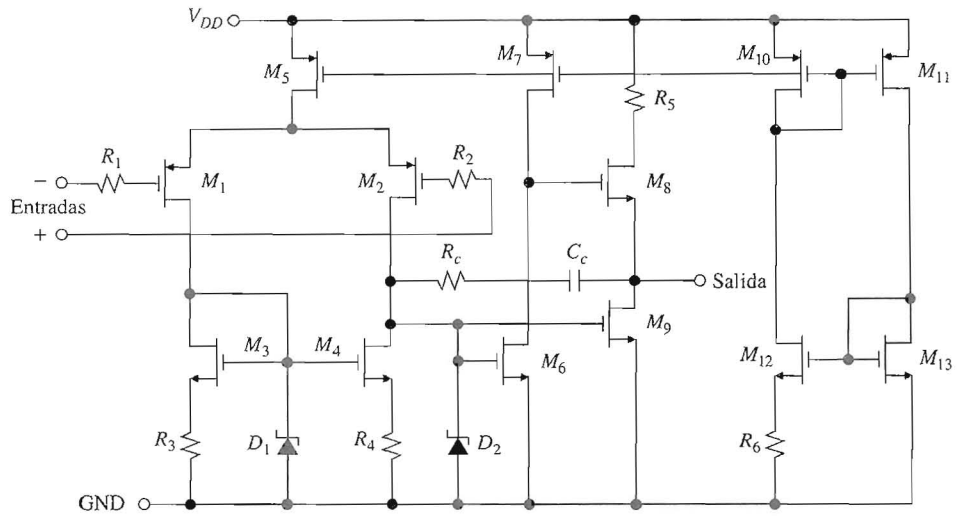


FIGURA 5.8
Diagrama del circuito del amp op CMOS TLC279 (reimpreso con autorización de Texas Instruments).

Corrimiento de la corriente de polarización de entrada

En la figura 5.9 se comparan las características típicas de la corriente de polarización de entrada para diferentes arreglos y tecnologías de la etapa de entrada. Se observa que en los dispositivos BJT de entrada I_B tiende a decrecer con la temperatura, lo que se debe al hecho de que β_F se incrementa con la temperatura. Sin embargo, para dispositivos JFET de entra-

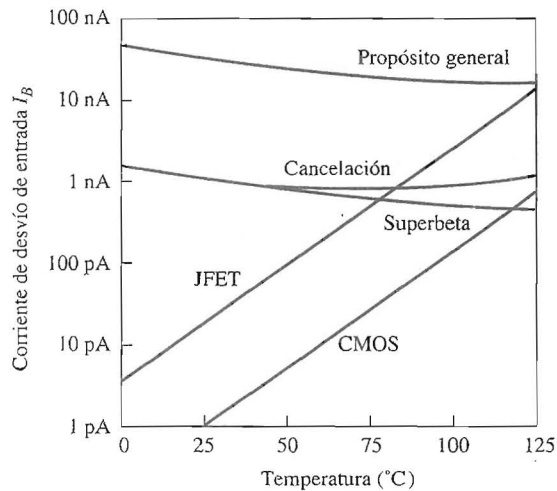


FIGURA 5.9
Características típicas de la corriente de polarización de entrada.

da, I_B se incrementa en forma exponencial con la temperatura. Una regla práctica bien conocida establece que la corriente de polarización inversa de una unión pn , ya sea la de un diodo o de un JFET, *se duplica por cada 10 °C de incremento*. Una vez que se conoce I_B a alguna temperatura T_0 de referencia, puede predecirse a cualquier otra temperatura T con el uso de

$$I_B(T) \cong I_B(T_0) \times 2^{(T-T_0)/10} \quad (5.19)$$

Los amps op de entrada MOSFET están equipados con diodos protectores de entrada para impedir que sufran daños por descargas electrostáticas. En consecuencia, la fuga de estos diodos ocasiona un corrimiento similar I_B también en los amps op de entrada MOSFET, aunque la corriente en la compuerta de un MOSFET es inherentemente mucho menos sensible a la temperatura que la de un JFET. Las ventajas de baja corriente de los amps op de entrada FET sobre sus contrapartes de entrada BJT, tienden a desaparecer a temperaturas elevadas. Un factor importante para la selección del dispositivo óptimo, es conocer el intervalo de temperaturas de operación que se pretende.

EJEMPLO 5.3. Cierta amp op de entrada FET tiene $I_B = 1 \text{ pA}$ a 25 °C. Calcule I_B a 100 °C.

Solución. $I_B(100 \text{ °C}) \cong 10^{-12} \times 2^{(100-25)/10} = 0.18 \text{ nA}$.

Guarda de entrada

Cuando se apliquen amps op con corriente de desvío de entrada ultrabaja, debe ponerse atención especial al alambrado y la construcción del circuito con objeto de aprovechar por completo los alcances de dichos dispositivos. A este respecto, las hojas de datos por lo general brindan lineamientos útiles. Tienen interés especial las corrientes parásitas a través de la tarjeta del circuito impreso. Pueden exceder con facilidad I_B en sí misma y así arruinar lo que se haya alcanzado con dificultad en términos del diseño del circuito.

Los efectos de las fugas pueden reducirse de manera significativa con el uso de anillos de guarda alrededor de las terminales de entrada. Como se ve en la figura 5.10, una guarda consiste en un patrón conductor que se mantiene al mismo potencial que v_P y v_N . Dicho patrón absorberá cualesquiera fugas desde otros puntos de la tarjeta, con lo que impedirá que alcancen las terminales de entrada. Los anillos de guarda también actúan como escudos

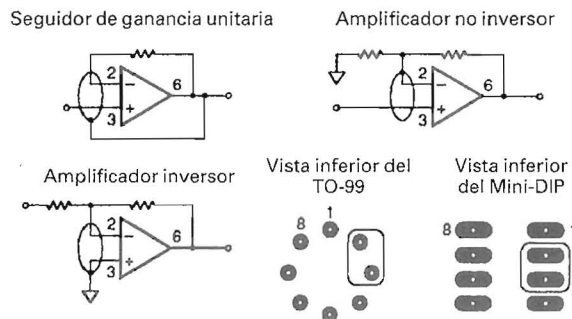


FIGURA 5.10
Plantilla de anillo de guarda y sus conexiones.

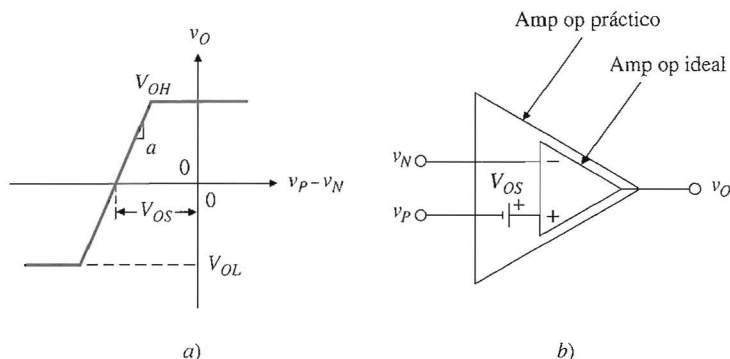


FIGURA 5.11
VTC y modelo de circuito de un amp op con voltaje V_{OS} de desvío de entrada.

contra el ruido. Para obtener resultados mejores, las superficies de la tarjeta deben conservarse limpias y libres de humedad. Cuando se requieren sockets, se obtienen mejores resultados si son de teflón o sin salidas.

5.4 VOLTAJE DE DESVÍO DE ENTRADA

Al poner en corto las entradas de un amp op debe obtenerse $v_O = a(v_P - v_N) = a \times 0 = 0$ V. No obstante, debido a diferencias inherentes entre las mitades de la etapa de entrada que procesan v_P y v_N un amp op práctico por lo general llevará a que $v_O \neq 0$. Para obligar a que v_O sea igual a cero, debe aplicarse una corrección apropiada de voltaje entre las terminales de entrada. Esto es equivalente a decir que el VTC de lazo abierto no pasa por el origen, sino que se desvía a la izquierda o la derecha, dependiendo de la dirección del error. Esta desviación se llama *voltaje de desvío de entrada* V_{OS} . Como se ve en la figura 5.11, puede modelarse un amp op práctico con un amp op ideal o sin desvío que tenga una pequeña fuente de V_{OS} en serie con una de sus entradas. Ahora, el VTC es

$$v_O = a[v_P + V_{OS} - v_N] \quad (5.20)$$

Para llevar la salida a cero, se necesita que $v_P + V_{OS} - v_N = 0$, o bien que

$$v_N = v_P + V_{OS} \quad (5.21)$$

Observe que debido a V_{OS} , ahora se tiene que $v_N \neq v_P$.

Al igual que en el caso de I_{OS} , la magnitud y polaridad de V_{OS} varía entre una muestra y otra de la misma familia de amp op. Dependiendo de la familia, V_{OS} puede variar de milivolt a microvolt. Las hojas de datos para el 741 proporcionan los siguientes valores a temperatura ambiente: para el 741C, $V_{OS} = 2$ mV típico, máximo de 6 mV; y para el 741E, un valor típico de $V_{OS} = 0.8$ mV, y máximo de 3 mV. El amp op OP-77 de voltaje de desvío ultrabajo tiene $V_{OS} = 10 \mu\text{V}$ típico, y $50 \mu\text{V}$ máximo.

Errores ocasionados por V_{OS}

Al igual que en la sección 5.2, se estudiará el efecto de V_{OS} para los casos de retroalimentación resistiva y capacitiva de la figura 5.12. Observe que se omite la resistencia R_P toda vez

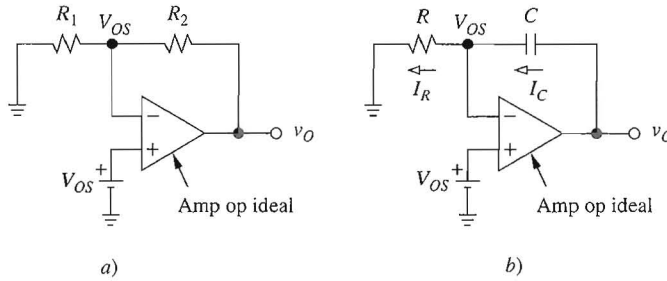


FIGURA 5.12
Estimación del error de salida debido a V_{OS} para el caso
de retroalimentación resistiva y capacitiva.

que el análisis presente ignora en forma deliberada a I_B e I_{OS} para centrarse sólo en V_{OS} . En la sección 5.6 se verá el caso general en el que se presentan I_B , I_{OS} y V_{OS} de manera simultánea.

En la figura 5.12a, el amp op sin desvío actúa como amplificador no inversor con respecto a V_{OS} , por lo que $v_O = E_O$, donde

$$E_O = \left(1 + \frac{R_2}{R_1}\right) V_{OS} \quad (5.22)$$

es el error de salida, y $(1 + R_2/R_1)$ es de nuevo la ganancia de ruido de cc. Es claro que entre más grande sea la ganancia de ruido, más grande será el error. Por ejemplo, con $R_1 = R_2$, un amp op 741C lleva a que $E_O = (1 + 1) \times (\pm 2 \text{ mV}) = \pm 4 \text{ mV}$ típico, $(1 + 1) \times (\pm 6 \text{ mV}) = \pm 12 \text{ mV}$ máximo. Sin embargo, con $R_2 = 10^3 R_1$, se llega a que $E_O = (1 + 10^3) \times (\pm 2 \text{ mV}) \cong \pm 2 \text{ V}$ típico, $\pm 6 \text{ V}$ máximo, un error bastante grande. A la inversa, el circuito real puede usarse para medir V_{OS} . Por ejemplo, sea $R_1 = 10 \Omega$ y $R_2 = 10 \text{ k}\Omega$, de modo que la ganancia de ruido de cc es 1 001 V/V y la combinación $R_1 \parallel R_2$ es suficientemente pequeña para hacer que el efecto de I_N sea despreciable. Suponga que se mide la salida y se encuentra que $E_O = -0.5 \text{ V}$. Entonces, $V_{OS} \cong E_O/1\,001 \cong -0.5 \text{ mV}$, es una desviación negativa para este ejemplo específico.

En el circuito de la figura 5.12b, se observa que como el amp op libre de desvío conserva a $V_N = V_{OS}$, se tiene que $I_C = I_R = V_{OS}/R$. Al usar otra vez la ley de capacitancias, se obtiene $v_O(t) = E_O(t) + v_O(0)$, donde el error de salida ahora es

$$E_O(t) = \frac{1}{RC} \int_0^t V_{OS} d\xi \quad (5.23)$$

o $E_O(t) = (V_{OS}/RC)t$. Esta salida de voltaje, que resulta de la integración de V_{OS} durante el tiempo, tiende, como se sabe, a llevar al amp op a la saturación.

Corrimiento térmico

Al igual que los demás parámetros, V_{OS} es dependiente de la temperatura, característica que se expresa en términos del *coeficiente de temperatura*

$$\text{TC}(V_{OS}) = \frac{\partial V_{OS}}{\partial T} \quad (5.24)$$

donde T es la temperatura absoluta, en grados kelvin, y $TC(V_{OS})$ está en microvolt por grado Celsius. Para amps op de bajo costo y propósito general, tales como el 741, $TC(V_{OS})$ se encuentra típicamente en el orden de $5 \mu\text{V}/^\circ\text{C}$. El corrimiento térmico surge de errores inherentes así como de los gradientes térmicos a través de las dos mitades de la etapa de entrada. Los amps op diseñados específicamente para desvío de entrada baja, también tienden a mostrar corrimientos térmicos más bajos, gracias a que los transistores son casi idénticos y un mejor rastreo térmico en la etapa de entrada. El OP-77 tiene $TC(V_{OS}) = 0.1 \mu\text{V}/^\circ\text{C}$ típico, y $0.3 \mu\text{V}/^\circ\text{C}$ máximo.

Con el uso del valor promedio del coeficiente de temperatura, puede estimarse V_{OS} a temperatura diferente de 25°C , como

$$V_{OS}(T) \cong V_{OS}(25^\circ\text{C}) + TC(V_{OS})_{\text{prom}} \times (T - 25^\circ\text{C}) \quad (5.25)$$

Por ejemplo, un amp op con $V_{OS}(25^\circ\text{C}) = 1 \text{ mV}$ y $TC(V_{OS})_{\text{prom}} = 5 \mu\text{V}/^\circ\text{C}$, tendría $V_{OS}(70^\circ\text{C}) = 1 \text{ mV} + (5 \mu\text{V}) \times (70 - 25) = 1.225 \text{ mV}$.

Razón de rechazo de modo común (CMRR)

En ausencia del desvío de entrada, un amp op sólo respondería a la diferencia de voltaje entre sus entradas, o $v_O = a(v_P - v_N)$. Un amp op también es algo sensible al voltaje de entrada de modo común $v_{CM} = (v_P + v_N)/2$. Así, su característica de transferencia es $v_O = a(v_P - v_N) + a_{cm}v_{CM}$, donde a es la ganancia de modo diferencial y a_{cm} es la ganancia de modo común. Al reescribirse como $v_O = a[v_P - v_N + (a_{cm}/a)v_{CM}]$, y recordando que la razón a/a_{cm} es la razón de rechazo de modo común CMRR, se tiene que

$$v_O = a \left(v_P + \frac{v_{CM}}{\text{CMRR}} - v_N \right)$$

La comparación de ésta con la ecuación 5.20 indica que la sensibilidad a v_{CM} puede modelarse con un término de voltaje de desvío de entrada de valor v_{CM}/CMRR . La sensibilidad del modo común surge del hecho de que un cambio en v_{CM} alterará los puntos de operación de los transistores de la etapa de entrada y ocasionará un cambio en la salida. Es reconfortante saber que un fenómeno tan complejo se refleja en la entrada en forma de un mero error de desvío. Entonces, el CMRR se redefine como

$$\frac{1}{\text{CMRR}} = \frac{\partial V_{OS}}{\partial v_{CM}} \quad (5.26)$$

y se interpretará como el cambio en V_{OS} que se genera por un cambio de 1 V en el v_{CM} . $1/\text{CMRR}$ se expresa en microvolt por volt. Debido a las capacitancias parásitas, el CMRR se deteriora con la frecuencia. Típicamente, se eleva desde cc a unas cuantas decenas o centenas de hertzios, después de lo cual cambia con la frecuencia a una tasa de -20 dB/dec . Las hojas de datos por lo general dan el CMRR en decibeles. Como se sabe, la conversión a microvolts por volt se efectúa con facilidad por medio de

$$\frac{1}{\text{CMRR}} = 10^{-\text{CMRR}_{\text{dB}}/20} \quad (5.27)$$

donde CMRR_{dB} representa el valor en decibeles de CMRR. De la figura 5.4, los valores de cc para el amp op 741 son $\text{CMRR}_{\text{dB}} = 90 \text{ dB}$ típico, 70 dB mínimo, lo que indica que los

cambios de V_{OS} con v_{CM} a razón de $1/CMRR = 10^{-90/20} = 31.6 \mu\text{V}/\text{V}$ típico, y $10^{-70/20} = 316 \mu\text{V}/\text{V}$ máximo. El amp op OP-77 tiene $1/CMRR = 0.1 \mu\text{V}/\text{V}$ típico, $1 \mu\text{V}/\text{V}$ máximo. La figura 5A.6 muestra que el CMRR del 741 comienza a cambiar justo por encima de 100 Hz.

Como los amps op mantienen a v_N muy cerca de v_P , puede escribirse que $v_{CM} \cong v_P$. El CMRR no es motivo de preocupación en aplicaciones inversoras, en las que $v_P = 0$. Sin embargo, puede haber problemas cuando se permite que v_P tenga excursiones, como en un amplificador de instrumentación.

EJEMPLO 5.4. El amplificador de diferencias de la figura 2.13 utiliza un amp op 741 y un conjunto de resistencias perfectamente ajustado con $R_1 = 10 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$. Suponga que las entradas se colocan juntas y se excitan con una señal común v_I . Calcule el cambio típico en v_O si a) v_I cambia despacio de 0 a 10 V, y b) v_I es una onda senoidal de 10 kHz y 10 V de pico a pico.

Solución.

- a) En cc se tiene que $1/CMRR = 10^{-90/20} = 31.6 \mu\text{V}/\text{V}$, típico. El cambio en modo común en las terminales de entrada del amp op es $\Delta v_P = [R_2/(R_1 + R_2)]\Delta v_I = [100/(10 + 100)]10 = 9.09 \text{ V}$. Así, $\Delta V_{OS} = (1/CMRR)\Delta v_P = 31.6 \times 9.09 = 287 \mu\text{V}$. La garantía de ruido de cc es $1 + R_2/R_1 = 11 \text{ V}/\text{V}$. Entonces, $\Delta v_O = 11 \times 287 = 3.16 \text{ mV}$.
- b) De la curva de CMRR de la figura 5A.6 se encuentra que $CMRR_{dB}(10 \text{ kHz}) \cong 57 \text{ dB}$. Por lo tanto, $1/CMRR = 10^{-57/20} = 1.41 \text{ mV}/\text{V}$, $\Delta V_{OS} = 1.41 \times 9.09 = 12.8 \text{ mV}$ (pico a pico), y $\Delta v_O = 11 \times 12.8 = 0.141 \text{ V}$ (pico a pico). El error de salida a 10 kHz es mucho peor que en cc.

Razón de rechazo del suministro de energía (PSRR)

Si uno de los voltajes de las fuentes de poder V_S del amp op cambia en una cantidad dada ΔV_S , los puntos de operación de los transistores internos se alterarán, y por lo general ocasionarán un cambio pequeño en v_O . Por analogía con el CMRR, este fenómeno se modela con un cambio en el voltaje de desvío de entrada, que se expresa en términos de la *razón de rechazo del suministro de energía* (PSRR por sus siglas en inglés) como $(1/PSRR) \times \Delta V_S$.

El parámetro

$$\frac{1}{PSRR} = \frac{\partial V_{OS}}{\partial V_S} \quad (5.28)$$

representa el cambio en V_{OS} ocasionado por un cambio de 1 V en V_S , y se expresa en microvolt por volt. Al igual que el CMRR, la PSRR se deteriora con la frecuencia.

Algunas hojas de datos dan valores separados de la PSRR, uno para los cambios de V_{CC} y otro para los de V_{EE} . Otras especifican la PSRR para V_{CC} y V_{EE} cuando cambian en forma simétrica. Los valores de la $PSRR_{dB}$ de la mayoría de amps op caen en el rango de 80 dB a 120 dB. Los dispositivos de calidad superior por lo general ofrecen las PSRR mayores. De la figura 5A.4, los valores de $1/PSRR$ para el 741C, que se dan para cambios simétricos en el suministro, son de $30 \mu\text{V}/\text{V}$, típico, $150 \mu\text{V}/\text{V}$ máximo. Esto significa que al cambiar, por ejemplo, los voltajes de las fuentes de $\pm 15 \text{ V}$ a $\pm 12 \text{ V}$, se llega a $\Delta V_{OS} = (1/PSRR)\Delta V_S = (30 \mu\text{V})(15 - 12) = \pm 90 \mu\text{V}$ típico, $\pm 450 \mu\text{V}$ máximo. El amp op OP-77 tiene valores de $1/PSRR = 0.7 \mu\text{V}/\text{V}$ típico, y $3 \mu\text{V}/\text{V}$ máximo.

Cuando el amp op se energiza desde fuentes bien reguladas y conectadas en forma apropiada, por lo general el efecto de la PSRR es despreciable. De otro modo, cualquier variación en las líneas de conexión a las fuentes inducirá una variación correspondiente en

el V_{OS} , la que a su vez es amplificada por la ganancia de ruido. Un ejemplo clásico lo ofrecen los preamplificadores de audio, donde el rizo residual de 60 Hz (o 120 Hz) en el suministro puede causar un zumbido intolerable en la salida. Otro caso al respecto es el de las fuentes de poder en modo de conmutación, cuyo rizo de alta frecuencia, por lo general, es rechazado en forma inadecuada por los amps op, lo que indica que dichos suministros no son apropiados para la circuitería analógica de alta precisión.

EJEMPLO 5.5. Un amp op 741 está conectado como en la figura 5.12a, con $R_1 = 100 \Omega$ y $R_2 = 100 \text{ k}\Omega$. Pronostique el rizo típico así como el máximo a la salida, para un rizo de las fuentes de poder de 0.1 V (pico a pico) a 120 Hz.

Solución. Las hojas de datos del 741 no muestran la variación de la PSRR con la frecuencia, por lo que se usarán los valores dados para cc, recordando que los resultados serán optimistas. El rizo inducido a la entrada es $\Delta V_{OS} = (30 \mu\text{V})0.1 = 3 \mu\text{V}$ típico, $15 \mu\text{V}$ máximo (pico a pico). La ganancia de ruido es $1 + R_2/R_1 \cong 1000 \text{ V/V}$, por lo que el rizo de salida es $\Delta v_O = 3 \text{ mV}$ típico, 15 mV máximo (pico a pico).

Cambio de V_{OS} con el balanceo de salida

En un amp op práctico, la ganancia de lazo abierto a es finita, por lo que la diferencia $v_P - v_N$ también cambia con las excursiones de salida Δv_O en la cantidad $\Delta v_O/a$. Este efecto puede ser visto en forma conveniente como un cambio efectivo del voltaje de desvío $\Delta V_{OS} = \Delta v_O/a$. Incluso un amp op con $V_{OS} = 0$ para $v_O = 0$ mostrará algún desvío de entrada para $v_O \neq 0$. Por ejemplo, para sostener $v_O = 10 \text{ V}$ con $a = 10^5 \text{ V/V}$, un amp op así requiere que $V_{OS} = 10/10^5 = 100 \mu\text{V}$. Esto debe tomarse en cuenta si se desea continuar usando el modelo de la figura 5.11b.

Esta sección se sintetizará con la escritura de una expresión general para V_{OS} en términos de los diferentes cambios que tienen lugar y que la afectan,

$$V_{OS} = V_{OS0} + \text{TC}(V_{OS})\Delta T + \frac{\Delta v_P}{\text{CMRR}} + \frac{\Delta V_S}{\text{PSRR}} + \frac{\Delta v_O}{-a} \quad (5.29)$$

donde V_{OS0} , el voltaje inicial de desvío de entrada, es el valor de V_{OS} en algún punto de referencia del puntaje de operación, tal como la temperatura ambiente, los voltajes nominales de fuentes de poder, y v_P y v_O a la mitad entre los voltajes de las fuentes de poder. Este parámetro en sí tiene corrimiento con el tiempo. Por ejemplo, el OP-77 tiene una estabilidad de largo plazo de $0.2 \mu\text{V/mes}$. En el análisis de pronóstico del error, los cambios diferentes de desvío se combinan *en forma aditiva* cuando se desea estimar el cambio en el peor caso, y del modo de *suma de raíz cuadrática (rss)* cuando lo que interesa es el cambio más probable.

EJEMPLO 5.6. Un amp op tiene las especificaciones siguientes: $a = 10^5 \text{ V/V}$ típico, 10^4 V/V mínimo, $\text{TC}(V_{OS})_{\text{prom}} = 3 \mu\text{V}/^\circ\text{C}$, y $\text{CMRR}_{\text{dB}} = \text{PSRR}_{\text{dB}} = 100 \text{ dB}$ típico, 80 dB mínimo. Estime el cambio de V_{OS} en el peor caso, así como en el más probable en el rango de las condiciones de operación: $0^\circ\text{C} \leq T \leq 70^\circ\text{C}$, $V_S = \pm 15 \text{ V} \pm 5\%$, $-1 \text{ V} \leq v_P \leq +1 \text{ V}$, y $-5 \text{ V} \leq v_O \leq +5 \text{ V}$.

Solución. El cambio térmico desde la temperatura ambiente es $\Delta V_{OS1} = (3 \mu\text{V}/^\circ\text{C})(70 - 25)^\circ\text{C} = 135 \mu\text{V}$. Con $1/\text{CMRR} = 1/\text{PSRR} = 10^{-100/20} = 10 \mu\text{V/V}$ típico, $100 \mu\text{V/V}$ máximo, los cambios con v_P y V_S son $\Delta V_{OS2} = (\pm 1 \text{ V})/\text{CMRR} = \pm 10 \mu\text{V}$ típico, $\pm 100 \mu\text{V}$ máximo; $\Delta V_{OS3} = 2 \times (\pm 0.75 \text{ V})/\text{PSRR} = \pm 15 \mu\text{V}$ típico, $\pm 150 \mu\text{V}$ máximo. Por último, el cambio con v_O

es $V_{OS4} = (\pm 5 \text{ V})/a = \pm 50 \mu\text{V}$ típico, $\pm 500 \mu\text{V}$ máximo. El cambio en el peor caso en V_{OS} es $\pm(135 + 100 + 150 + 500) = \pm 885 \mu\text{V}$. El cambio más probable es $\pm(135^2 + 10^2 + 15^2 + 50^2)^{1/2} = \pm 145 \mu\text{V}$.

5.5 AMP OP DE BAJO VOLTAJE DE DESVÍO DE ENTRADA

El voltaje inicial de desvío de entrada V_{OS0} se debe sobre todo a que los dispositivos no son idénticos en la etapa de entrada y a desbalances de polarización en la misma etapa.

Amps op bipolares

Se retomará la etapa de entrada simplificada de la figura 5.2a. Al tomar en cuenta las imperfecciones entre Q_1 y Q_2 , se reescribe la ecuación 5.4 como $i_{C1}/i_{C2} = (I_{s1}/I_{s2}) \exp[(v_P - v_N)/V_T]$, o bien $v_P - v_N = V_T \ln[(i_{C1}/i_{C2})(I_{s2}/I_{s1})]$. En forma similar, $i_{C3}/i_{C4} = I_{s3}/I_{s4}$. A fin de hacer que i_{O1} sea cero, se necesita, por definición, que $v_N = v_P + V_{OS}$. Pero, $v_N = v_P + V_T \ln[(I_{s4}/I_{s3})(I_{s1}/I_{s2})]$, donde se ha usado $i_{C3} = i_{C1}$ e $i_{C4} = i_{C2}$ para hacer que $i_{C1}/i_{C2} = i_{C3}/i_{C4} = I_{s3}/I_{s4}$. Así,

$$V_{OS} = V_T \ln \frac{I_{s1} I_{s4}}{I_{s2} I_{s3}} \quad (5.30)$$

Con $V_T \cong 26 \text{ mV}$ e I_s diferencias en el orden de 5%, V_{OS} típicamente se encuentra en el rango de 1 mV a 2 mV a temperatura ambiente. Más aún, dado que $V_T = kT/q$, donde k es la constante de Boltzmann, q la carga del electrón, y T la temperatura absoluta, se encuentra con facilidad que

$$\text{TC}(V_{OS}) = \frac{V_{OS}}{T} \quad (5.31)$$

Así, a temperatura ambiente ($T \cong 300 \text{ K}$), una etapa de entrada bipolar muestra una $\text{TC}(V_{OS})$ de más o menos $3.3 \mu\text{V}/^\circ\text{C}$ por cada milivolt de voltaje de desvío.

Puede obtenerse más información si se examina la expresión para la corriente de saturación del BJT,²

$$I_s = \frac{q D_B}{N_B} \times n_i^2(T) \times \frac{A_E}{W_B} \quad (5.32)$$

donde D_B y N_B son la constante de difusión de los portadores minoritarios y la concentración de impurezas en la región de la base; $n_i(T)$ es la concentración de portadores intrínsecos, que depende en gran medida de la temperatura; y A_E y W_B son el área unión del emisor y el ancho de la base.

La primera clase de imperfecciones surge de variaciones en el proceso de fabricación, tales como la resolución de las mascarillas, que afecta A_E , y la falta de uniformidad en el proceso de difusión, que afecta N_B y W_B . En el diseño de amp op de desvío bajo, estas imperfecciones se reducen con el incremento de las geometrías y tamaños² de los dispositivos de la etapa de entrada para hacer que los parámetros anteriores sean menos sensibles a la resolución del borde y las irregularidades de difusión. En el caso de los amps op de

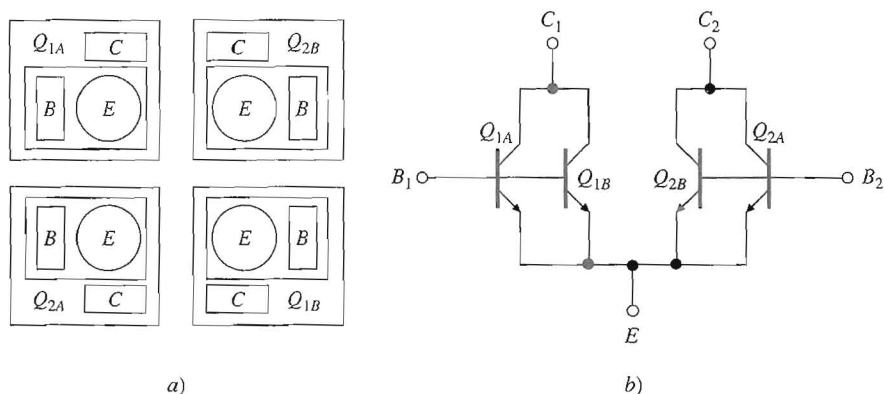


FIGURA 5.13
Topología de centroide común: a) plantilla y b) interconexiones.

entrada MOSFET, los transistores de tamaño grande también mejoran el rendimiento del ruido, tema que se estudiará en el capítulo 7.

La segunda clase de imperfecciones surge de los gradientes térmicos y gradientes relacionados con el proceso a través del chip. Los gradientes térmicos tienden a afectar en particular a $n_i(T)$ en forma significativa. La sensibilidad de la etapa de entrada a los gradientes se reduce en una técnica de colocación simétrica de los dispositivos que se conoce como *plantilla de centroide común*.² Como se ilustra en la figura 5.13 para un par diferencial de entrada, cada transistor está constituido por dos mitades idénticas conectadas en paralelo, pero que están opuestas diagonalmente una a otra. La estructura cuadrática que resulta, proporciona una simetría de pliegues múltiples que tiende a cancelar los efectos de las imperfecciones inducidas del gradiente.

Otro método de reducir el desvío inicial es el *ajuste en el chip*, que se lleva a cabo por medio de un corte con láser, para recortar o abrir, en forma selectiva, ligas apropiadas de ajuste en el circuito. Como se ilustra en la figura 5.14 para un par diferencial con carga resistiva, cada resistor de colector está hecho de una parte fija R_c en serie con una parte ajustable que consiste en una cadena de resistencias de ponderación binaria con $R \ll R_c$, y las ligas de ajuste correspondientes. Durante la etapa de prueba de la oblea, se mide el desvío y después se anula por medio de desbalancear cualquiera de las resistencias de carga a través de hacer cortocircuitos en forma selectiva, lo que también se conoce como *eliminación Zener*, o a través de abrir circuitos en forma selectiva de las ligas de los fusibles apropiadas.² En general, el recorte de V_{OS} también ajusta $TC(V_{OS})$ para amps op de entrada BJT.⁶ En contraste, los amps op de entrada FET requieren ajustes separados para V_{OS} y $TC(V_{OS})$.

La figura 5.15 muestra el diagrama del OP-27 (Analog Devices), un amp op de precisión que es muy popular y combina la plantilla de centroide común con el ajuste en el chip para lograr que, con la versión OP-27E, $V_{OS} = 10 \mu\text{V}$ típico, $25 \mu\text{V}$ máximo; y $TC(V_{OS}) = 0.2 \mu\text{V}/^\circ\text{C}$ típico, $0.6 \mu\text{V}/^\circ\text{C}$ máximo. También se muestra en el diagrama una variación interesante del esquema de cancelación de corriente de polarización de entrada. En el mercado existen numerosos productos bipolares de características comparables.

Amp op de entrada FET

Aunque en el pasado se consideraba que los amps op de entrada FET eran inferiores a sus contrapartes de entrada BJT en términos de realizar etapas idénticas es posible lograr

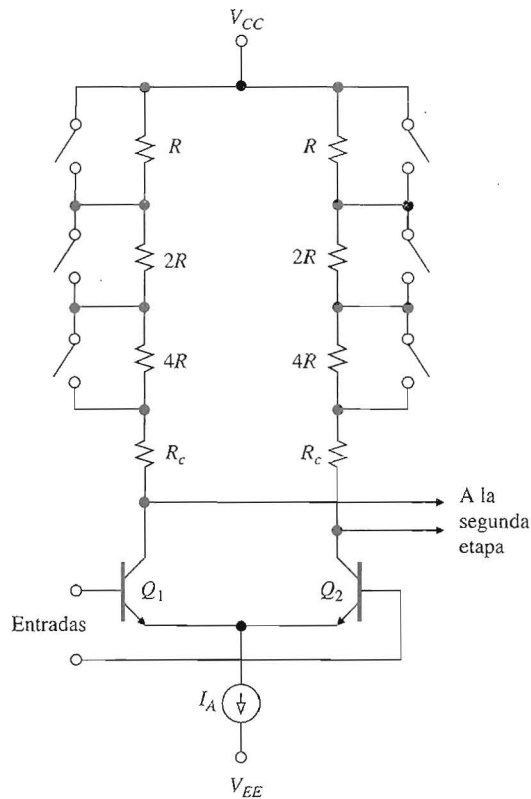


FIGURA 5.14
Ajuste en el chip de V_{OS} , con el uso de ligas
recortables.

un rendimiento aceptable a través de la combinación de diseño, plantilla del CI y ajuste en el chip.

Algunos ejemplos de amps op de precisión de entrada JFET son el AD547 (Analog Devices), con $V_{OS} = 250 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1 \mu\text{V}/^\circ\text{C}$ máximo; el OPA627B (Burr Brown), con $V_{OS} = 40 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.4 \mu\text{V}/^\circ\text{C}$ típico; y el LT1055A (Linear Technology) con $V_{OS} = 50 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1.2 \mu\text{V}/^\circ\text{C}$ típico.

Ejemplos de amps op CMOS de precisión son el LMC6064A (National Semiconductor) con $V_{OS} = 100 \mu\text{V}$ y $\text{TC}(V_{OS}) = 1 \mu\text{V}/^\circ\text{C}$ típico, y el TLC279C (Texas Instruments) con $V_{OS} = 370 \mu\text{V}$ y $\text{TC}(V_{OS}) = 2 \mu\text{V}/^\circ\text{C}$ típico.

Amps op estabilizados por autocero y troceador

El ajuste en el chip anula V_{OS} en condiciones específicas ambientales y de operación. Si estas condiciones cambian, también lo hace V_{OS} . Para lograr los requerimientos estrictos de las aplicaciones de alta precisión, tienen que desarrollarse técnicas especiales para reducir aún más de manera efectiva el desvío de entrada, así como el ruido de baja frecuencia. Dos de tales métodos que son populares son el de *estabilización por autocero (AZ)* y *por troceador*

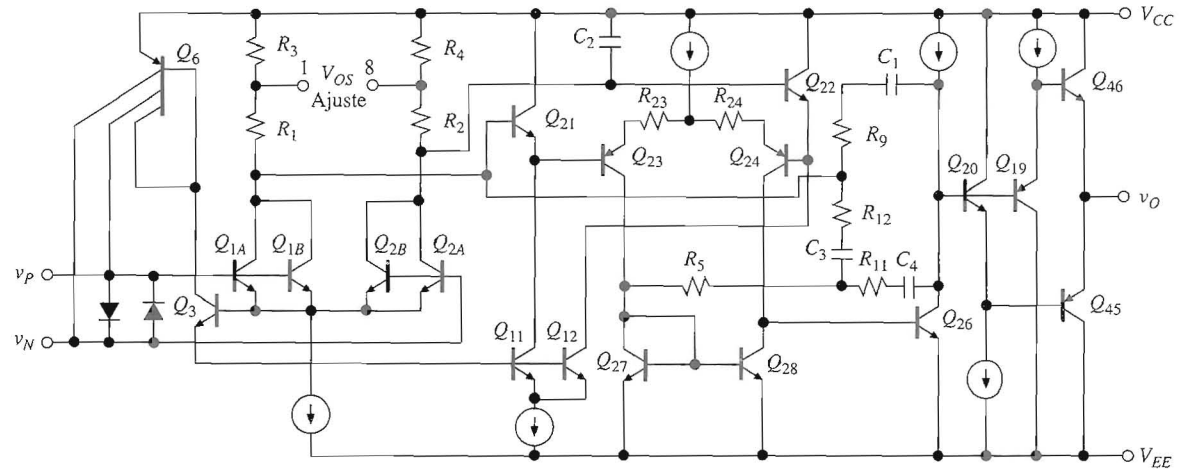


FIGURA 5.15

Diagrama simplificado del circuito del amp op OP-27: R_1 y R_2 se ajustan en la prueba de la oblea para un voltaje de desvío mínimo. (Cortesía de Analog Devices.)

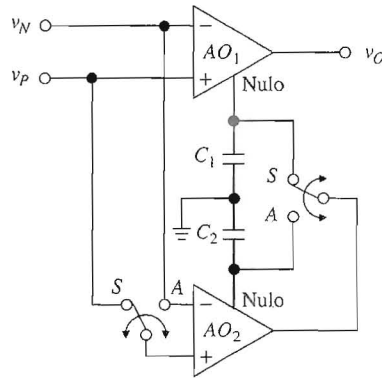


FIGURA 5.16
Amp op estabilizado por troceador
(CSOA)

(*chopper*; *CS*). La técnica *AZ* es una técnica de *muestreo*⁷ del desvío y del ruido de baja frecuencia y luego lo resta de la señal contaminada para dar una apariencia libre de desvío. La técnica *CS* es de *modulación*⁷ de la señal de entrada a una frecuencia más alta, donde no hay desvío de cc o ruido de baja frecuencia, y después demodula la señal amplificada libre de errores de desvío y de baja frecuencia de regreso a la banda base.

La figura 5.16 ilustra el principio *AZ* para el caso del amp op ICL7650S (Harris Semiconductor), el primer amp op popular que utilizó esta técnica en forma monolítica. El corazón del dispositivo es AO_1 , un amplificador convencional de alta velocidad que se denomina *amplificador principal*. Un segundo amplificador, llamado *amplificador anulador* y que se denota como AO_2 , monitorea en forma continua el error de desvío de entrada de AO_1 , V_{OS1} , y lo lleva a cero por medio de aplicar un voltaje de corrección apropiado en la terminal nula AO_1 . Este modo de operación se llama el *modo de muestreo*.

Sin embargo, observe que AO_2 tiene un desvío de entrada V_{OS2} , por lo que se debe corregir su propio error antes de tratar de mejorar el de AO_2 . Esto se logra al desconectar momentáneamente AO_2 del amplificador principal, poniendo en corto entre sí sus entradas y acoplando su salida a su propia terminal nula. Este modo, que se conoce como *modo autocero*, se activa cambiando los interruptores MOS de la posición *S* (muestreo) a la *A* (autocero). Durante el modo autocero, el voltaje de corrección para AO_1 lo almacena por un momento C_1 , que así actúa como una memoria analógica para este voltaje. En forma similar, C_2 almacena el voltaje de corrección para AO_2 durante el modo de muestreo.

La alternancia entre los dos modos tiene lugar a la velocidad típica de unos cuantos cientos de ciclos por segundo, y está controlada por un oscilador construido en el chip, lo que hace que la operación *AZ* sea transparente para el usuario. Los capacitores para manejar el error ($0.1 \mu\text{F}$ para el ICL7650S antes mencionado) los suministra el usuario y son externos al chip. La especificación a temperatura ambiente para el ICL7650S es $V_{OS} = \pm 0.7 \mu\text{V}$.

Al igual que los amps op *AZ*, los *CS* también utilizan un par de capacitores para efectuar la función de modulación y demodulación. En algunos dispositivos, estos capacitores están encapsulados en el paquete del IC mismo para ahorrar espacio. Algunos ejemplos de este tipo de amp op *CS* son el LTC1050 (Linear Technology) con $V_{OS} = 0.5 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.01 \mu\text{V}/^\circ\text{C}$ típico, y el MAX420 (Maxim) con $V_{OS} = 1 \mu\text{V}$ y $\text{TC}(V_{OS}) = 0.02 \mu\text{V}/^\circ\text{C}$.

Sin embargo, las especificaciones impresionantes de cc de los amp op *AZ* y *CS* no se obtienen de forma gratuita. Como el circuito anulador es un sistema de datos muestreados,

surgen problemas relacionados con el ruido del reloj y el apodado de la frecuencia, que deben tomarse en cuenta cuando se seleccione el dispositivo que se adecue mejor a la aplicación.

Los amps op AZ y CS pueden usarse como unidades independientes o como parte de amplificadores compuestos para mejorar las especificaciones existentes de la entrada.^{8,9} Para cumplir por completo dichas especificaciones, debe ponerse mucha atención a la plantilla de la tarjeta del circuito y a su construcción.^{8,9} Tienen importancia particular las corrientes parásitas de entrada y los efectos de termopar que se originan en la unión de metales diferentes. Con ellos es posible degradar demasiado las especificaciones de entrada del dispositivo y arruinar por completo lo que se ha logrado con mucho esfuerzo en términos de diseño del circuito. Para contar con recomendaciones valiosas a este respecto, consulte las hojas de datos.

5.6 COMPENSACIÓN DEL ERROR DE DESVÍO DE ENTRADA

Ahora estamos listos para investigar el efecto de I_{OS} y V_{OS} cuando actúan en forma simultánea. Se comenzará con los amplificadores familiares de la figura 5.17 (de momento, hay que ignorar los potenciómetros de 10 k Ω).

Con el empleo de las ecuaciones 5.13 y 5.22, junto con el principio de superposición, se aprecia con facilidad que ambos circuitos llevan a

$$v_O = A_s v_I + E_O \quad (5.33a)$$

$$E_O = \left(1 + \frac{R_2}{R_1}\right) [V_{OS} - (R_1 \parallel R_2) I_{OS}] = \frac{1}{\beta} E_I \quad (5.33b)$$

donde $A_s = -R_2/R_1$ para el amplificador inversor, y $A_s = 1 + R_2/R_1$ para el no inversor. Se llama A_s a la *ganancia de señal* para distinguirla de la *ganancia de ruido de cc*, que es $1/\beta = 1 + R_2/R_1$ para *ambos* circuitos. Es más, $E_I = V_{OS} - (R_1 \parallel R_2) I_{OS}$ es el *error total de desvío con respecto a la entrada*, y E_O es el *error total de desvío referido a la salida*. El signo negativo no implica necesariamente una tendencia de los dos términos para compensarse el uno al otro, ya que V_{OS} e I_{OS} pueden ser de cualquier polaridad. Un diseñador prudente adoptará un punto de vista conservador y los combinará en forma aditiva.

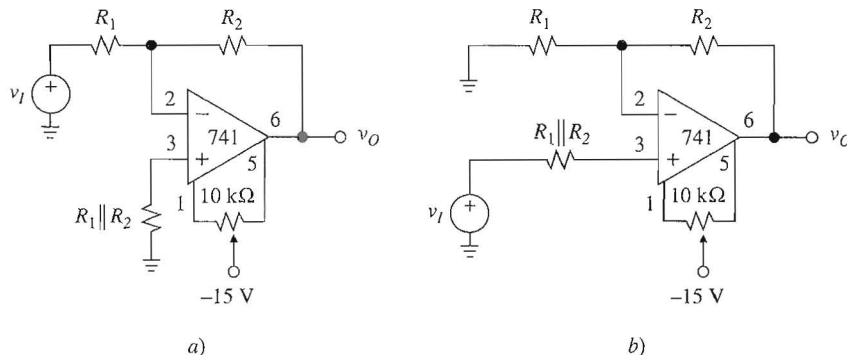


FIGURA 5.17

Amplificadores inversor y no inversor con anulación interna del error de desvío.

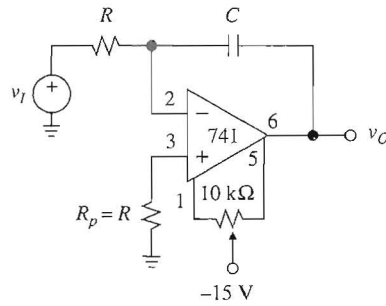


FIGURA 5.18
Integrador con anulación interna
del error de desvío.

La presencia del error de salida E_O puede ser o no una desventaja, lo cual depende de la aplicación. En aplicaciones de audio, en las que los voltajes de cc por lo general se ven bloqueados por el acoplamiento capacitivo, los voltajes de desvío no son importantes. Pero no es así en la detección de señales de bajo nivel, como en amplificación de un termopar o medición de tensión, o en aplicaciones de rango dinámico amplio, tales como la compresión logarítmica y conversión de datos de alta resolución. Aquí, v_I es de magnitud comparable a E_I , por lo que su contenido de información puede destruirse por completo con facilidad. Entonces, surge el problema de reducir E_I por debajo de un nivel tolerable.

A continuación se pasa al integrador de la figura 5.18, y se usan las ecuaciones 5.18 y 5.23, así como el principio de superposición para escribir

$$v_O(t) = -\frac{1}{RC} \int_0^t [v_I(\xi) + E_I] d\xi + v_O(0) \quad (5.34a)$$

$$E_I = RI_{OS} - V_{OS} \quad (5.34b)$$

Ahora, el efecto de V_{OS} e I_{OS} es desviar v_I por un error E_I . Aun si $v_I = 0$, la salida se irá hacia arriba o hacia abajo hasta que se alcance la saturación.

El error referido a la entrada E_I en las ecuaciones 5.33b y 5.34b puede anularse por medio de un ajuste apropiado, como se verá en seguida. Sin embargo, como ya se sabe, los ajustes incrementan los costos de producción y cambian con la temperatura y el tiempo. Un diseñador experimentado trataría de minimizar E_I por medio de una combinación de trucos en el circuito, tales como escalar las resistencias y la selección del amp op. Asimismo, recurriría a los ajustes sólo como último recurso. Las técnicas de anulación del desvío se clasifican en *internas* y *externas*.

Anulación interna del desvío

La anulación interna del desvío se basa en el desbalanceo deliberado de la etapa de entrada para corregir los errores inherentes y hacer que el error sea igual a cero. Este desbalanceo se introduce por medio de un ajustador externo, según se recomiende en las hojas de datos. La figura 5.3 muestra la conexión del ajustador para la anulación interna para el amp op 741. La etapa de entrada consiste en dos mitades idénticas nominalmente: la mitad Q_1 - Q_3 - Q_5 - R_1

para procesar v_P y la mitad $Q_2-Q_4-Q_6-R_2$ para procesar v_N . Al girar la perilla de su posición central se coloca más resistencia en paralelo en un lado y menos en el otro, con lo que el circuito se desbalancea. Para calibrar los amplificadores de la figura 5.17 se hace que $v_I = 0$ y se ajusta la perilla para $v_O = 0$. Para calibrar el integrador de la figura 5.18, se hace que $v_I = 0$ y la perilla se ajusta para que v_O tan estable como sea posible en la vecindad de 0 V.

De las hojas de datos del 741C de la figura 5A.3, se observa que el *rango de ajuste del voltaje de desvío* es típicamente ± 15 mV, lo que indica que para que este esquema compensador tenga éxito se debe tener $|E_I| < 15$ mV. Como el 741C tiene $V_{OS} = 6$ mV máximo, esto deja 9 mV para el término de desvío que se debe a I_{OS} . Si este término excede de 9 mV, se deben escalar hacia abajo las resistencias externas o bien recurrir a la anulación externa, la cual se estudiará después.

EJEMPLO 5.7. Un amp op 741C va a usarse en el circuito de la figura 5.17a para que $A_S = -10$ V/V. Especifique las resistencias apropiadas que maximicen la resistencia de entrada R_i del circuito.

Solución. Como $R_i = R_1$, se necesita maximizar R_1 . Al obligar a que $R_2 = 10R_1$ y $V_{OS(máx)} + (R_1 \parallel R_2)I_{OS(máx)} \leq 15$ mV, se obtiene que $R_1 \parallel R_2 \leq (15 \text{ mV} - 6 \text{ mV}) / (200 \text{ nA}) = 45 \text{ k}\Omega$, o $1/R_1 + 1/10R_1 \geq 1/(45 \text{ k}\Omega)$. Al resolver, se llega a que $R_1 \leq 49.5 \text{ k}\Omega$. Use los valores estándar $R_1 = 47 \text{ k}\Omega$, $R_2 = 470 \text{ k}\Omega$ y $R_p = 43 \text{ k}\Omega$.

La anulación interna puede aplicarse a cualquiera de los circuitos estudiados hasta este momento. En general, el esquema anulador varía de una familia de amps op a otra. Por ejemplo, la figura 5.7 indica que la anulación interna del amp op LF356 se logra con un potenciómetro de 25 k Ω con la perilla en V_{CC} . Para encontrar el esquema de anulación recomendable para un dispositivo dado, consulte las hojas de datos. Se observa que por lo general los paquetes de amp op dual y cuadrático no tienen provisiones para la anulación interna debido a la carencia de terminales disponibles.

Anulación externa del desvío

La anulación externa del desvío se basa en la aplicación al circuito de un voltaje o corriente ajustables para compensar su error de desvío. Este esquema no introduce ningún desbalance adicional en la etapa de entrada, por lo que no hay degradación en el corrimiento, en CMRR o en PSRR.

El punto más conveniente para aplicar la señal correctora depende del circuito en particular. Para configuraciones de tipo inversor como el amplificador e integrador de la figura 5.19, simplemente se desconecta R_p de tierra y se conecta a un voltaje ajustable V_X . Por el principio de superposición, ahora se tiene un error aparente de entrada de $E_I + V_X$, y siempre se puede ajustar V_X para neutralizar E_I . Se obtiene V_X a partir de una fuente dual de referencia, tal como los voltajes de las fuentes de poder si están regulados y filtrados de manera adecuada. En los circuitos que se muestran, se obliga a que $R_B \gg R_C$ para evitar la carga excesiva en la terminal central del pot, y $R_A \ll R_p$ para evitar perturbar los niveles existentes de resistencia. El procedimiento de calibración es similar al de la anulación interna.

EJEMPLO 5.8. Un amp op 741C va a utilizarse en el circuito de la figura 5.19a para hacer que $A_S = -5$ V/V y $R_i = 30 \text{ k}\Omega$. Especifique las resistencias apropiadas.

Solución. $R_1 = 30 \text{ k}\Omega$, $R_2 = 5R_1 = 150 \text{ k}\Omega$ y $R_p = R_1 \parallel R_2 = 25 \text{ k}\Omega$. Use el valor estándar $R_p = 24 \text{ k}\Omega$, y obligue a que $R_A = 1 \text{ k}\Omega$ para eliminar la diferencia. Se tiene que $E_I(máx) = V_{OS(máx)} + (R_1 \parallel R_2)I_{OS(máx)} = 6 \text{ mV} + (25 \text{ k}\Omega) \times (200 \text{ nA}) = 11 \text{ mV}$. Para mayor seguridad, hay que obligar

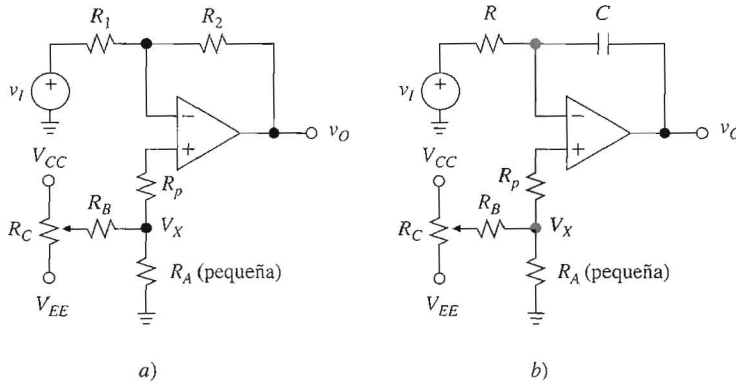


FIGURA 5.19
Anulación externa del error de desvío para el amplificador e integrador inversores.

a que $-15 \text{ mV} \leq V_X \leq 15 \text{ mV}$. Así, con la perilla girada hasta arriba por completo, se desea que $R_A/(R_A + R_B) = (15 \text{ mV})/(15 \text{ V})$, o bien $R_B \cong 10^3 R_A = 1 \text{ M}\Omega$. Por último, se elige $R_C = 100 \text{ k}\Omega$.

En principio, el esquema en estudio puede aplicarse a cualquier circuito que venga con una trayectoria de cc a tierra. En el circuito de la figura 5.20, R_1 se desconectó de la tierra y se conectó al voltaje ajustable V_X . Para evitar perjudicar la ganancia de señal se debe obligar a que $R_{ec} \ll R_1$, donde R_{ec} es la resistencia equivalente del circuito anulador visto desde R_1 (para $R_A \ll R_B$ se tiene que $R_{ec} \cong R_A$). En forma alternativa, se debe disminuir R_1 al valor $R_1 - R_{ec}$.

EJEMPLO 5.9. Si en la figura 5.20 se supone un amp op 741 °C, especifique las resistencias apropiadas para a) $A_s = 5 \text{ V/V}$ y b) $A_s = 100 \text{ V/V}$.

Solución.

a) Se desea que $A_s = 1 + R_2/R_1 = 5$ o $R_2 = 4R_1$. Hacer $R_1 = 25.5 \text{ k}\Omega$, 1% y $R_2 = 102 \text{ k}\Omega$, 1%. Entonces, $R_p \cong 20 \text{ k}\Omega$. Más aún, $E_{O(\text{máx})} = (1/\beta)E_{I(\text{máx})} = 5[6 \text{ mV} + (20 \text{ k}\Omega) \times (200 \text{ nA})] = 50 \text{ mV}$. Para balancear esto se necesita que $V_X = E_{O(\text{máx})}/(-R_2/R_1) = 50/(-4) = -12.5 \text{ mV}$. Elegir un rango de $\pm 15 \text{ mV}$ para mayor seguridad. A fin de evitar alterar A_s , elegir $R_A \ll R_1$,

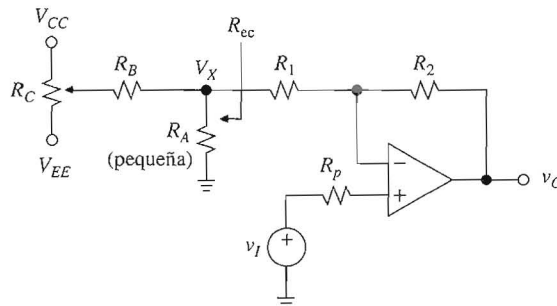


FIGURA 5.20
Anulación externa del error de desvío para el amplificador no inversor.

por ejemplo $R_A = 100 \Omega$. Después, al hacer que $R_A/(R_A + R_B) = (15 \text{ mV})/(15 \text{ V})$ se llega a $R_B \cong 10^3 R_A = 100 \text{ k}\Omega$. Por último, se hace $R_C = 100 \text{ k}\Omega$.

- b) Ahora, $1 + R_2/R_1 = 100$ o $R_2 = 99R_1$. Sea $R_2 = 100 \text{ k}\Omega$, por lo que $R_1 = 1\,010 \Omega$. Si se fuera a usar $R_A = 100 \Omega$ como antes, R_A ya no sería despreciable en comparación con R_1 . Por esto, sea $R_1 = 909 \Omega$, 1%, y $R_A = 1\,010 - 909 = 101 \Omega$ (usar 102Ω , 1%) por lo que $(R_1 + R_A)$ aún asegura que $A_s = 100 \text{ V/V}$. Es más, sea $R_p \cong 1 \text{ k}\Omega$. Entonces, $E_{O(\text{máx})} = 100[6 \text{ mV} + (1 \text{ k}\Omega) \times (200 \text{ nA})] = 620 \text{ mV}$ y $V_X = E_{O(\text{máx})}/(-R_2/R_1) = 620/(-10^5/909) = -5.6 \text{ mV}$. Elegir un rango de $\pm 7.5 \text{ mV}$ para mayor seguridad. Al obligar a que $R_A/(R_A + R_B) = (7.5 \text{ mV})/(15 \text{ V})$ se llega a $R_B \cong 2\,000R_A \cong 200 \text{ k}\Omega$. Por último, sea $R_C = 100 \text{ k}\Omega$.

En circuitos con amps op múltiples, es provechoso buscar formas de anular el error de desvío acumulado por medio de un solo ajuste. Un ejemplo clásico lo ofrece el IA de amp op triple, donde otros parámetros críticos también podrían necesitar ajuste, tales como la ganancia y la CMRR.

En el circuito que aparece en la figura 5.21, el voltaje V_X está aislado por el seguidor de baja impedancia de salida AO_4 para evitar alterar el balance del puente. La CMRR conjunta es el resultado combinado de no tener resistencias idénticas y las CMRR finitas de los amps op individuales. A cc, donde C_1 actúa como circuito abierto y por lo tanto R_9 no tiene ningún efecto, se ajusta R_{10} para optimizar la CMRR en cc. En cierta frecuencia alta, donde C_1 proporciona una trayectoria conductiva desde la terminal central del pot R_9 a tierra, se ajusta R_9 para desbalancear deliberadamente la segunda etapa y optimizar de ese modo la CMRR de ca. El circuito se calibra en la forma siguiente:

1. Con v_1 y v_2 aterrizados, ajustar R_C para $v_O = 0$.
2. Ajustar R_8 para la ganancia deseada de $1\,000 \text{ V/V}$.
3. Con las entradas conectadas juntas a una fuente común v_I , ajustar R_{10} para el cambio mínimo en v_O mientras v_I se conmuta desde -10 V cc a $+10 \text{ V cc}$.

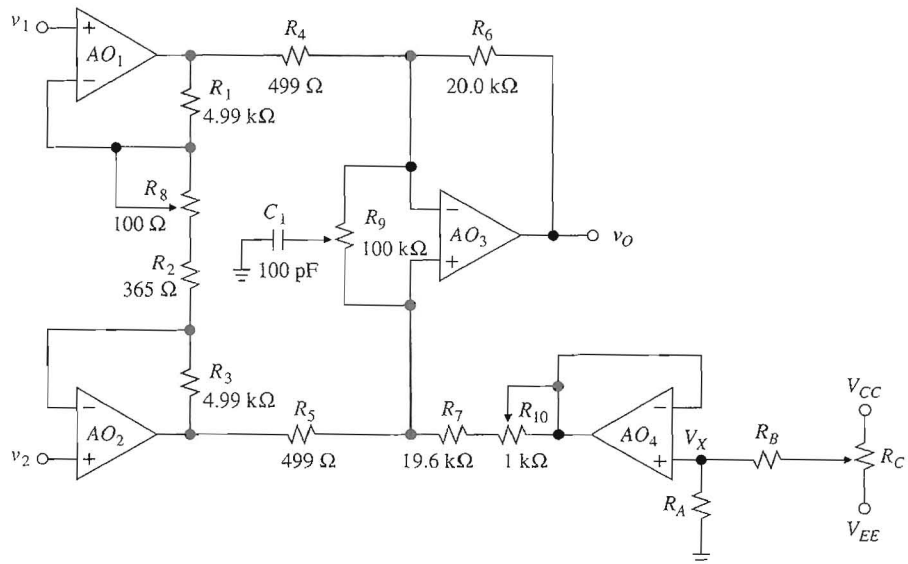


FIGURA 5.21

Amplificador de instrumentación con $A = 1 \text{ V/mV}$. (AO_1 , AO_2 y AO_3 : OP-37C; AO_4 : OP-27; las resistencias fijas son de 0.1%.)

4. Con v_I una onda senoidal de 20 V de pico a pico, a 10 kHz, ajustar R_9 para un componente de ca mínimo en la salida.

Ejemplo 5.10. Especificar R_A , R_B y R_C en la figura 5.21, dadas las especificaciones máximas siguientes para el amp op OP-37C de precisión, alta velocidad y bajo ruido a $T = 25^\circ\text{C}$: $I_B = 75$ nA, $I_{OS} = \pm 80$ nA y $V_{OS} = 100 \mu\text{V}$. Suponga fuentes de poder de ± 15 V.

Solución. $E_{I1} = E_{I2} = V_{OS} + [R_1 \parallel (R_2 + R_8/2)]I_B = 10^{-4} + (5\,000 \parallel 208)75 \times 10^{-9} \cong 115 \mu\text{V}$; $E_{I3} = 10^{-4} + (500 \parallel 20\,000)80 \times 10^{-9} \cong 139 \mu\text{V}$; $E_O = A(E_{I1} + E_{I2}) + (1/\beta_3)E_{I3} = 10^3 \times 2 \times 115 + (1 + 20/0.5)139 \cong 230 \text{ mV} + 5.7 \text{ mV} = 236 \text{ mV}$. De acuerdo con la ecuación 2.40, es necesario que $-236 \text{ mV} \leq V_X \leq +236 \text{ mV}$. Use 300 mV para mayor seguridad. Entonces, $R_A = 2 \text{ k}\Omega$, $R_B = 100 \text{ k}\Omega$, $R_C = 100 \text{ k}\Omega$.

Ya sea interna o externa, la anulación compensa sólo el error de desvío inicial V_{OS0} . Conforme cambian las condiciones de operación, el error resurgirá, y si pasa de un nivel tolerable, debe anularse periódicamente. Entonces, el uso de amps op AZ o CS es la alternativa preferible.

5.7 ESPECIFICACIONES MÁXIMAS

Como todos los dispositivos electrónicos, los amps op requieren que el usuario respete ciertos límites eléctricos y ambientales. Exceder estos límites por lo general resulta en un mal funcionamiento e incluso el daño del dispositivo. Los rangos de temperaturas de operación para los que se dan las especificaciones de los amps op son el *rango comercial* (0°C a $+70^\circ\text{C}$), el *rango industrial* (-25°C a $+85^\circ\text{C}$) y el *rango militar* (-55°C a $+125^\circ\text{C}$).

Especificaciones máximas absolutas

Éstas son las especificaciones que, si se exceden, es probable que ocasionen un daño permanente. Las más importantes de ellas son los *voltajes de las fuentes de poder máximos*, del *modo diferencial máximo* y los *voltajes de entrada de modo común*, y la *disipación interna de potencia máxima*, $P_{\text{máx}}$.

La figura 5A.1 indica que para el 741C, las especificaciones de voltaje máximo son, respectivamente, ± 18 V, ± 30 V y ± 15 V (la especificación tan grande de modo diferencial del 741 es posible por los BJT *pnp* laterales Q_3 y Q_4). Exceder estos límites puede originar fenómenos de ruptura inversa interna y otras formas de tensión eléctrica, cuyas consecuencias por lo general son perjudiciales, tales como la degradación irreversible de la ganancia, las corrientes de polarización de entrada y de desvío, y el ruido o daño permanente en la etapa de entrada. Es responsabilidad del usuario asegurarse de que el dispositivo opera por debajo de sus especificaciones máximas en todas las condiciones posibles del circuito y de señal.

Asimismo, pueden surgir condiciones potencialmente deletéreas durante el encendido y apagado de la energía. Como las diferentes partes de un sistema pueden encender o apagarse en momentos distintos, en especial si están presentes capacitores grandes, los voltajes en las terminales de entrada pueden exceder momentáneamente aquellos de las terminales de las fuentes de poder. Para impedir el daño, debe equiparse a las entradas con contenciones apropiadas de diodos para limitar los voltajes de entrada, y resistencias en serie para limitar la corriente durante el proceso de contención.⁹ Por ejemplo, el amp op de la figura 5.15 tiene contenciones de entrada integradas al chip.

Si se excede la $P_{\text{máx}}$ se llevará la temperatura del chip a niveles intolerables y se ocasionará daño interno al componente. El valor de $P_{\text{máx}}$ depende del tipo de paquete así como de la temperatura ambiente. El tan popular paquete mini DIP tiene $P_{\text{máx}} = 310 \text{ mW}$ hasta 70°C de temperatura ambiente, y varía en forma lineal en $5.6 \text{ mW}/^\circ\text{C}$ más allá de los 70°C .

EJEMPLO 5.11. ¿Cuál es la corriente máxima que puede suministrar un amp op mini DIP 741C a 0 V si $T \leq 70^\circ\text{C}$? ¿Si $T = 100^\circ\text{C}$?

Solución. De la figura 5A.3 se encuentra que la corriente de la fuente de poder es $I_Q = 2.8 \text{ mA}$ máximo. De la sección 1.8 hay que recordar que un amp op que proporciona corriente disipa $P = (V_{CC} - V_{EE})I_Q + (V_{CC} - V_O)I_O = 30 \times 2.8 + (15 - V_O)I_O$. Al obligar a que $P \leq 310 \text{ mW}$ se obtiene $I_O(V_O = 0) \leq (310 - 84)/15 \cong 15 \text{ mA}$ para $T \leq 70^\circ\text{C}$. Para $T = 100^\circ\text{C}$ se tiene que $P_{\text{máx}} = 310 - (100 - 70)5.6 = 142 \text{ mW}$, por lo que ahora $I_O(V_O = 0) = (142 - 84)/15 \cong 3.9 \text{ mA}$.

Rango del voltaje de entrada

Éste es el rango de voltajes de entrada con los que el amp op operará en forma apropiada. De la figura 5A.3 se encuentra que para el 741C dicho rango es típicamente $\pm 13 \text{ V}$. Si el dispositivo se opera fuera de este rango, pero todavía por debajo de la especificación máxima de voltaje de entrada (entre $\pm 13 \text{ V}$ y $\pm 15 \text{ V}$ para el 741C), no necesariamente causa daño; sólo origina un mal funcionamiento, por ejemplo, se causa la saturación de la salida o la inversión de la polaridad de salida.

Aun cuando las hojas de datos proporcionen toda la información que el usuario necesita conocer acerca del rango del voltaje de entrada, es conveniente investigar su origen. Para dispositivos bipolares tales como el amp op 741, éste es el rango de los voltajes de entrada para los que cada BJT aún opera en la región activa (FA), hasta el límite de saturación (EOS). Este tipo de operación se define como $v_{BE} = V_{BE(\text{on})} \cong 0.7 \text{ V}$ y $v_{CE} \geq V_{CE(\text{EOS})} \cong 0.1$ para BJT *npn*, $v_{EB} = V_{EB(\text{on})} \cong 0.7 \text{ V}$ y $v_{EC} \geq V_{EC(\text{EOS})} \cong 0.1 \text{ V}$ para BJT *pnp*.

Con respecto al diagrama del 741 de la figura 5A.2, se observa que para mantener Q_2 y Q_8 en la región FA, se necesita que $v_N \leq V_{CC} - V_{EB8(\text{on})} - V_{CB2(\text{EOS})} \cong V_{CC} - 0.7 - (-0.6) = V_{CC} - 0.1 \text{ V}$; para mantener Q_2 , Q_4 , Q_{16} y Q_{17} en la región FA, es necesario que $v_N \geq V_{EE} + V_{BE17(\text{on})} + V_{BE16(\text{on})} + V_{EC4(\text{EOS})} + V_{BE2(\text{on})} \cong V_{EE} + 0.7 + 0.7 + 0.1 + 0.7 = V_{EE} + 2.2 \text{ V}$. Como v_N sigue a v_P , el rango de entrada permisible es de $V_{EE} + 2.2 \text{ V}$ a $V_{CC} - 0.1 \text{ V}$. Este rango depende de V_{CC} y V_{EE} ; así, entre más altos sean los voltajes de las fuentes de poder, más amplio es el rango. La figura 5A.6 muestra el rango de entrada del 741 como función de los voltajes de las fuentes de poder.

Los amps op específicamente diseñados para un rango de entrada que se extiende hasta V_{EE} se llaman amps op de una fuente de poder debido a que pueden energizarse entre $V_{CC} = V_S$ y $V_{EE} = 0 \text{ V}$, y aun proporcionar una tierra virtual a la entrada inversora. Estos dispositivos tienen aplicación en equipos operados por baterías y sistemas digitales de una sola fuente de poder. Un ejemplo popular es el LM324 (National Semiconductor), cuyo rango de entrada para la operación con una fuente de poder se extiende $(V_S - 1.5 \text{ V})$ todo el rango hacia abajo hasta 0 V .

Excursión del voltaje de salida

Como se sabe, éste es el rango $V_{OL} \leq v_O \leq V_{OH}$, y por lo general está especificado para una carga de salida de $2 \text{ k}\Omega$. De nuevo, es importante estimar este rango directamente del diagrama

del circuito de la figura 5A.2. Así, $V_{OH} = V_{CC} - V_{EC13(\text{sat})} - V_{BE14(\text{on})} - V_{R6} \cong V_{CC} - 0.1 - 0.7 - 0 = V_{CC} - 0.8 \text{ V}$. En forma similar $V_{OL} = V_{EE} + V_{CE17(\text{mín})} + V_{EB22(\text{on})} + V_{EB20(\text{on})} + V_{R7} \cong V_{EE} + 0.7 + 0.7 + 0.7 + 0 = V_{EE} + 2.1 \text{ V}$. Para fuentes de poder de $\pm 15 \text{ V}$ esto da $V_{OH} \cong 14.2 \text{ V}$ y $V_{OL} \cong -12.9 \text{ V}$, en acuerdo razonable con las hojas de datos. Al igual que con el rango de entrada, entre más elevados sean los voltajes de las fuentes de poder más amplio es la excursión de la salida. Esto se ilustra en la figura 5A.6.

Los amps op diseñados específicamente para un rango de salida que se extiende hacia arriba hasta V_{CC} y hacia abajo a V_{EE} se llaman *amps op riel a riel*. Como se sabe, los amps op CMOS pertenecen a esta clase de dispositivos, aunque los amps op riel a riel están disponibles también con tecnología bipolar. El amp op LMC6464 CMOS (National Semiconductor) ofrece capacidades riel a riel tanto en la entrada como en la salida. La figura 5.22 muestra las formas de onda de entrada y salida de un seguidor de voltaje realizado con un amp op que posee dichas capacidades.

Protección contra sobrecarga

Para impedir una disipación excesiva de potencia en caso de sobrecarga de salida, los amps op están equipados con circuitos protectores diseñados para limitar la corriente de salida por debajo de un nivel de seguridad llamado *corriente de salida a cortocircuito* I_{sc} . El 741C tiene típicamente $I_{sc} \cong 25 \text{ mA}$.

En el diagrama del 741 de la figura 5A.2, la protección contra sobrecarga está proporcionada por los BJT de control Q_{15} y Q_{21} y los resistores sensores de corriente R_6 y R_7 . En condiciones normales, estos BJT están apagados. Sin embargo, si se da una condición de sobrecarga de salida, tal como un cortocircuito accidental, la resistencia que sensa la corriente de sobrecarga desarrollará voltaje suficiente para encender el BJT de control que corresponda; esto, a su vez, limitará la corriente a través del BJT correspondiente de la etapa de salida.

Para ilustrar con un ejemplo, suponga que el amp op está diseñado para que salga un voltaje positivo, pero un corto inadvertido en la salida, fuerza a v_O hasta 0 V , como se ilustra en la figura 5.23. En respuesta a dicho corto, la segunda etapa del amp op considerará v_{B22} como positivo en tanto puede hacer el intento inútil de elevar a v_O . En consecuencia, Q_{22} se apagará y permitirá que toda la corriente de desvío de 0.18 mA fluya hacia la base de Q_{14} . Si no fuera por la presencia de Q_{15} y Q_{14} amplificaría esta corriente en β_{14} mientras que mantiene $V_{CE} = V_{CC}$; lo más probable es que la disipación resultante de potencia lo destruya. Sin embargo, con la colocación de Q_{15} , sólo se permite que $i_{B14(\text{máx})} = i_{C14(\text{máx})}/\beta_{14} \cong [V_{BE15(\text{on})}/R_6]/\beta_{14}$ alcance la base de Q_{14} , el resto se deriva al corto en la salida a través de Q_{15} ; así, queda protegida Q_{14} .

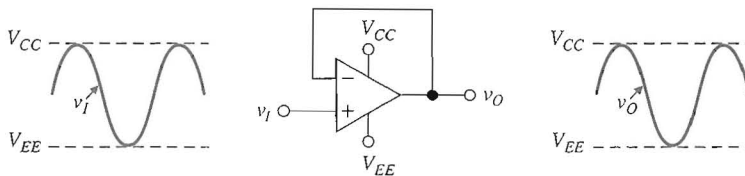


FIGURA 5.22

Formas de onda para un seguidor de voltaje con capacidad de entrada y salida riel a riel.

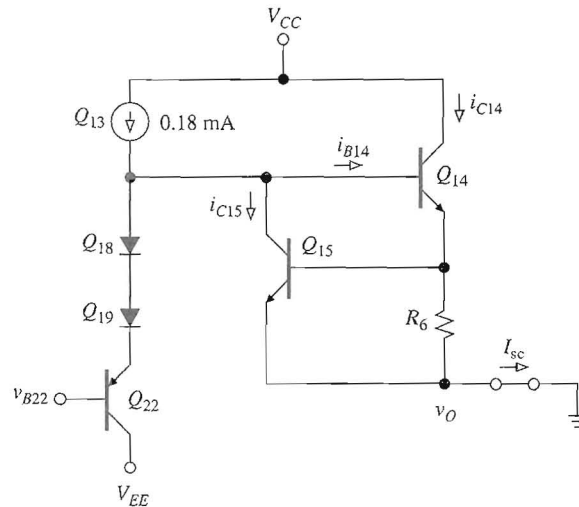


FIGURA 5.23
Ilustración parcial de los circuitos de protección
contra sobrecarga para el amp op 741.

En cuanto a la figura 5A.2, se observa que así como Q_{15} protege a Q_{14} cuando el amp op está *proporcionando* corriente, Q_{21} protege a Q_{20} durante la absorción de corriente. Sin embargo, como la base de Q_{20} es un nodo de baja impedancia debido a que es la salida de un seguidor emisor Q_{22} , la acción de Q_{21} se aplica a través de Q_{23} .

EJEMPLO 5.12. Encuentre todas las corrientes en el circuito de la figura 5.23 si $R_6 = 27 \Omega$, $\beta_{14} = \beta_{15} = 250$ y $V_{BE15(\text{on})} = 0.7 \text{ V}$.

Solución. Q_{14} está limitado a $i_{C14} = \alpha_{14} I_{E14} = \alpha_{14} [I_{R_6} + I_{B15}] \cong I_{R_6} = V_{BE15(\text{on})}/R_6 = 0.7/27 \cong 26 \text{ mA}$. La corriente que alcanza la base de Q_{14} es $I_{B14} = i_{C14}/\beta_{14} = 26/250 \cong 0.104 \text{ mA}$; el resto, $i_{C15} = 0.18 - 0.104 \cong 76 \mu\text{A}$, se deriva hacia el corto. Entonces, $I_{sc} \cong i_{C14} + i_{C15} \cong 26 \text{ mA}$.

Es importante darse cuenta de que durante la sobrecarga el voltaje real de salida no es el que debiera: el circuito de protección impide que el amp op influya de modo apropiado en v_N , por lo que en general durante la sobrecarga $v_N \neq v_p$.

Hay tipos de amps op con capacidades de corriente de salida mucho más elevadas que el 741. Se denominan con propiedad *amp op de potencia*, y son similares a sus contrapartes de potencia baja, excepto por la presencia de etapas de salida más robustas y el empaque apropiado para manejar la mayor disipación de calor. Por lo general, estos amps op requieren montaje de disipadores de calor. Algunos ejemplos de amps op son el PA04 (Apex Microtechnology) y el OPA501 (Burr-Brown), con capacidades de corriente de salida pico de 20 A y 10 A, respectivamente.

PROBLEMAS

5.1 Diagrama simplificado del circuito amp op

- 5.1** Si el amp op 741 se rediseñara con I_A lo doble de grande, ¿cuáles de los parámetros del amp op estudiados en la sección 5.1 se afectarían y cómo?

- 5.2 El circuito de la figura 5.5a se va a usar como amplificador inversor con ganancia de 10 V/V y empleará el amp op $\mu A741C$. Especifique los valores apropiados de los componentes para garantizar un error de salida máximo de 10 mV con disipación mínima de potencia en los resistores.
- 5.3 a) Investigue el efecto de I_B en el comportamiento del amplificador inversor de la figura P1.54 si $I_B = 10$ nA y todas las resistencias son de 100 k Ω . b) ¿Cuál resistencia R_p debe instalarse en serie con la entrada no inversora para minimizar E_O ?
- 5.4 Investigue el efecto de I_B e I_{OS} en el comportamiento del circuito de la figura P1.17 si $I_B = 100$ nA e $I_{OS} = 10$ nA.
- 5.5 El circuito de la figura P5.5 aprovecha las propiedades similares de los amps op para minimizar la corriente total de entrada I_I . a) Encuentre la condición entre R_2 y R_1 que hace que $I_I = 0$ cuando los amps op son perfectamente idénticos. b) ¿Qué sucede si hay un desajuste de 10% entre las I_{BS} de los amps op?

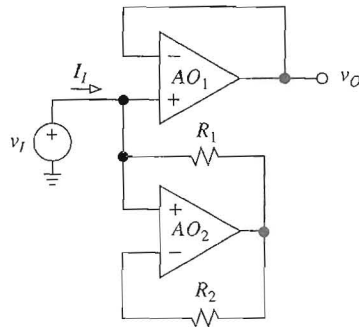


FIGURA P5.6

- 5.6 a) Investigue el efecto que tiene I_{OS} en el rendimiento del integrador de Deboo. b) Suponiendo que $C = 1$ nF y resistencias de 100 k Ω , encuentre $v_O(t)$ si $I_{OS} = \pm 1$ nA y $v_O(0) = 1$ V.
- 5.7 Investigue el efecto de usar un amp op con $I_B = 1$ nA e $I_{OS} = 0.1$ nA en el convertidor de alta sensibilidad I - V del ejemplo 2.2. ¿Cuál es la resistencia R_p que instalaría en serie con la entrada no inversora?
- 5.8 Si $R_4/R_3 = R_2/R_1$, el circuito de la figura P2.14 es un convertidor V - I verdadero con $i_O = (R_2/R_1R_5) \times (v_2 - v_1)$ y $R_o = \infty$. ¿Qué ocurre si los amps op tienen corrientes de polarización de entrada I_{B1} e I_{B2} , y corrientes de desvío de entrada I_{OS1} e I_{OS2} ? ¿Se ve afectada i_O ? ¿Se ve afectada R_o ? ¿Cómo modificaría usted el circuito para optimizar su comportamiento en cc?
- 5.9 Investigue el efecto de I_B e I_{OS} en el amplificador de corriente de la figura 2.11. ¿Cómo modificaría usted el circuito para minimizar su error en cc?
- 5.10 Si se supone que el filtro pasa bajas de retroalimentación múltiple que aparece en la figura 3.32, está en estado estable en cc (todos los transitorios terminaron), investigue el efecto de $I_B = 50$ nA si todas las resistencias son de 100 k Ω . ¿Qué resistor usaría usted para optimizar el rendimiento en cc del circuito? *Recomendación:* Suponga una entrada de cero.

5.3 Amps op de baja corriente de polarización de entrada

- 5.11** La placa inferior de un capacitor de 10 nF cargado de fuga baja está aterrizada, y la placa superior está a 10 V. A continuación, se conecta un seguidor de voltaje a la placa superior y se monitorea la salida seguidora con un voltímetro a fin de observar cómo se descarga al capacitor la corriente de desvío de entrada. *a)* Si se encuentra que la salida disminuye a razón de $1 \text{ m}^2/\text{s}$, ¿qué se concluiría acerca de la tecnología de la etapa de entrada? *b)* Estime el incremento de temperatura que se necesita para una descarga a razón de 0.1 V/s .

5.4 Voltaje de desvío de entrada

- 5.12** Se conecta un amp op de entrada FET como se observa en la figura 5.12a con $R_1 = 100 \Omega$ y $R_2 = 33 \text{ k}\Omega$, y da $v_O = -0.5 \text{ V}$. Luego, el mismo amp op se lleva al circuito de la figura 5.12b con $R = 100 \text{ k}\Omega$ y $C = 1 \text{ nF}$. Suponiendo que $v_O(0) = 0$ y voltajes de saturación simétricos de $\pm 14 \text{ V}$, encuentre el tiempo que toma la salida para saturarse.
- 5.13** Si $R_4/R_3 = R_2/R_1$, el circuito de la figura P2.15 es un convertidor $V-I$ verdadero con $i_O = R_2 v_I / R_1 R_5$ y $R_o = \infty$. ¿Qué ocurre si los amps op tienen voltajes de desvío de entrada V_{OS1} y V_{OS2} , pero en lo demás son ideales? ¿Se afecta a i_O ? ¿Resulta afectada R_o ?
- 5.14** En el circuito de la figura 5.12a sean $R_1 = 10 \Omega$ y $R_2 = 100 \text{ k}\Omega$, y sea que el amp op tiene un corrimiento de desvío de $5 \mu\text{V}/^\circ\text{C}$. *a)* Si el amp op se ajustó para $v_O(25^\circ\text{C}) = 0$, estime $v_O(0^\circ\text{C})$ y $v_O(70^\circ\text{C})$. ¿Cuáles son las polaridades relativas que se esperarían? *b)* Si se lleva el mismo amp op al circuito de la figura 5.12b con $R = 100 \text{ k}\Omega$ y $C = 1 \text{ nF}$, encuentre $v_O(t)$ tanto para 0°C como para 70°C .
- 5.15** Investigue el efecto de usar un amp op con $\text{CMRR}_{\text{dB}} = 100 \text{ dB}$ en la resistencia de salida de una bomba de corriente de Howland constituida por cuatro resistencias de $10 \text{ k}\Omega$ idénticas. Excepto por la CMRR, el amp op es ideal.
- 5.16** Investigue el efecto de emplear un amp op con $V_{OS0} = 100 \mu\text{V}$ y $\text{CMRR}_{\text{dB}} = 100 \text{ dB}$ en un integrador de Deboo que usa cuatro resistencias de $100 \text{ k}\Omega$ idénticas y una capacitancia de 1 nF . El amp op es ideal excepto por V_{OS0} y CMRR.
- 5.17** Suponga resistencias idénticas en el amplificador de diferencias de la figura 2.13a, demuestre que si se define la CMRR del amp op como $1/\text{CMRR}_{\text{AO}} = \partial V_{OS}/\partial v_{\text{CM}(\text{AO})}$ y para el amplificador de diferencia como $1/\text{CMRR}_{\text{AD}} = A_{\text{cm}}/A_{\text{dm}}$, donde $A_{\text{cm}} = \partial v_O/\partial v_{\text{CM}(\text{DA})}$ y $A_{\text{dm}} = R_2/R_1$, entonces se tiene que $\text{CMRR}_{\text{DA}} = \text{CMRR}_{\text{OA}}$.
- 5.18** El amplificador de diferencias del problema 5.17 utiliza un amp op 741 con $R_1 = 1 \text{ k}\Omega$ y $R_2 = 100 \text{ k}\Omega$. Encuentre la CMRR de peor caso del circuito para *a)* resistencias idénticas y *b)* resistencias al 1%. Haga comentarios al respecto.
- 5.19** En el amplificador de diferencias del problema 5.18, las entradas están unidas y conectadas a la fuente $v_{\text{CM}} = 1 \text{ sen } 2\pi ft \text{ V}$. Con el uso de la gráfica de CMRR de la figura 5A.6, pronostique la salida con $f = 1 \text{ Hz}$, 1 kHz y 10 kHz .
- 5.20** *a)* Suponiendo amps op y resistencias idénticas en el amp op dual IA de la figura 2.23, demuestre que si se define la CMRR de cada amp op como $1/\text{CMRR}_{\text{OA}} = \partial V_{OS}/\partial v_{\text{CM}(\text{OA})}$ y la de IA como $1/\text{CMRR}_{\text{IA}} = A_{\text{cm}}/A_{\text{dm}}$, donde $A_{\text{cm}} = \partial v_O/\partial v_{\text{CM}(\text{DA})}$ y $A_{\text{dm}} = 1 + R_2/R_1$, entonces se tiene $\text{CMRR}_{\text{IA}(\text{mín})} = 0.5 \times \text{CMRR}_{\text{OA}(\text{mín})}$. *b)* Si un IA con ganancia de 100 V/V se realiza con resistencias idénticas y un amp op OP-227 dual ($\text{CMRR}_{\text{dB}} = 126 \text{ dB}$ típico, 114 dB mínimo), encuentre el cambio del peor caso en la salida para un cambio en la entrada de modo común de 10 V . ¿Cuál es la A_{cm} correspondiente?

- 5.21** Si se suponen amps op y resistencias idénticos en el amp op triple IA de la figura 2.20, obtenga una relación entre $CMRR_{IA(mín)}$ y $CMRR_{OA(mín)}$, donde $1/CMRR_{OA} = \partial V_{OS}/\partial v_{CM(OA)}$ y $1/CMRR_{IA} = A_{cm}/A_{dm}$.
- 5.22** En el integrador inversor de la figura 1.19, sean $R = 100 \text{ k}\Omega$, $C = 10 \text{ nF}$ y $v_I = 0$, y sea el capacitor inicialmente cargado de modo que $v_O(t=0) = 10 \text{ V}$. El amp op es ideal, excepto por una ganancia de lazo abierto finita de 10^5 V/V . Encuentre $v_O(t > 0)$.
- 5.23** Un amp op con $a_{mín} = 10_4 \text{ V/V}$, $V_{OS0(máx)} = 2 \text{ mV}$ y $CMRR_{dB(mín)} = PSRR_{dB(mín)} = 74 \text{ dB}$ está configurado como seguidor de voltaje. a) Estime la salida del peor caso de v_O desde el ideal para $v_I = 0 \text{ V}$. b) Repita con $v_I = 10 \text{ V}$. c) Repita si los voltajes de las fuentes de poder disminuyen de $\pm 15 \text{ V}$ a $\pm 12 \text{ V}$.

5.5 Amp op de bajo voltaje de polarización de entrada

- 5.24** En relación con el amp op de la figura 5.1, investigue el efecto de a) un desajuste del 10% entre las áreas de los emisores de Q_1 y Q_2 , y b) un gradiente de temperatura de 1°C a través de Q_1 y Q_2 .

5.6 Compensación del error de desvío de entrada

- 5.25** Repita el ejemplo 5.8, pero para el integrador de la figura 5.19b para el caso de $R = 100 \text{ k}\Omega$.
- 5.26** En el amplificador no inversor de la figura 1.14a, sean $R_1 = 10 \text{ }\Omega$, $R_2 = 10 \text{ k}\Omega$ y $v_I = 0$. Se monitorea la salida v_O con un voltímetro y se encuentra que es de 0.480 V . Al conectarse un resistor de $1 \text{ M}\Omega$ en serie con la entrada no inversora da $v_O = 0.780 \text{ V}$, pero al agregarla en serie con la entrada inversora da $v_O = 0.230 \text{ V}$, encuentre I_B , I_{OS} y V_{OS} . ¿Cuál es la dirección de I_B ?
- 5.27** La figura P5.27 muestra un arreglo de prueba que se usa mucho para caracterizar el amp op denominado *dispositivo bajo prueba* (DBP). El propósito de AO_2 , que se supone ideal, es mantener la salida del DBP cercana a cero, o en el centro de la región lineal. Encuentre V_{OS0} , I_P , I_N , I_B , I_{OS} y la ganancia a para el DBP, dadas las mediciones siguientes: a) $v_2 = -0.75 \text{ V}$ con SW_1 y SW_2 cerrados y $v_1 = 0 \text{ V}$; b) $v_2 = +0.30 \text{ V}$; con SW_1 cerrado, SW_2 abierto, y $v_1 = 0 \text{ V}$; c) $v_2 = -1.70 \text{ V}$ con SW_1 abierto, SW_2 cerrado, y $v_1 = 0 \text{ V}$; d) $v_2 = -0.25 \text{ V}$ con SW_1 y SW_2 cerrados y $v_1 = -10 \text{ V}$.

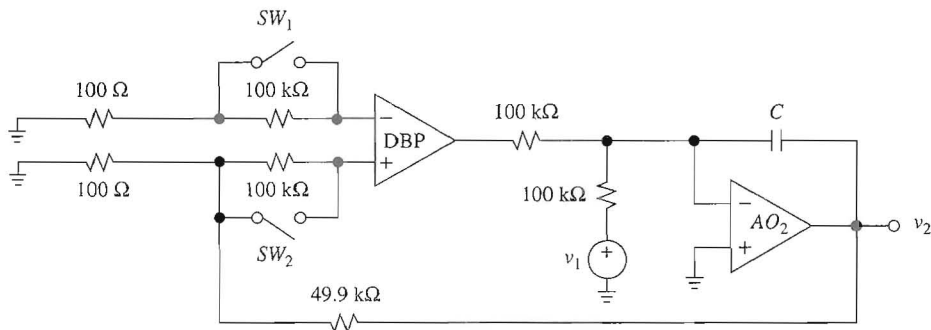


FIGURA P5.27

- 5.28** a) En el circuito de la figura P1.15, obtenga una expresión para el error de salida E_O como función de I_P , I_N y V_{OS} . b) Resuelva de nuevo el inciso anterior, pero para el circuito de la figura P1.16. *Recomendación:* En cada caso establezca la fuente independiente como igual a cero.

- 5.29** Repita el problema 5.28, pero para los circuitos de las figuras P1.18 y P1.19.
- 5.30** En el circuito de la figura P1.60, obtenga una expresión para el error de salida E_O como función de I_P , I_N y V_{OS} . *Recomendación:* Suponga una entrada igual a cero.
- 5.31** a) Encuentre el error de salida E_O para el convertidor I - V de la figura 2.1. b) Repita el inciso anterior si la entrada no inversora se aterriza de nuevo a través de una resistencia $R_p = R$. c) Haga un esquema para la anulación externa de E_O si $R = 1 \text{ M}\Omega$, $I_{OS} = 1 \text{ nA}$ máximo y $V_{OS} = 1 \text{ mV}$ máximo.
- 5.32** ¿Qué tecnología de etapa de entrada elegiría usted para el amp op del convertidor I - V de alta sensibilidad del ejemplo 2.2? ¿Cómo modificaría el circuito para un error de salida E_O mínimo? ¿Cómo tomaría provisiones para la anulación externa de E_O ?
- 5.33** Con el uso del amp op dual OP-227A de precisión ($V_{OS(\text{máx})} = 80 \mu\text{V}$, $I_{B(\text{máx})} = \pm 40 \text{ nA}$, $I_{OS(\text{máx})} = 35 \text{ nA}$ y $\text{CMRR}_{\text{dB}(\text{mín})} = 114 \text{ dB}$), diseñe un IA de amp op dual con ganancia de 100 V/V . Suponga resistencias idénticas, ¿cuál es el error máximo de salida para $v_1 = v_2 = 0$? ¿y para $v_1 = v_2 = 10 \text{ V}$?
- 5.34** Si $R_2 + R_3 = R_1$, el circuito de la figura P2.16 es un convertidor V - I verdadero con $i_O = v_I/R_3$ y $R_o = \infty$. ¿Qué ocurre si los amps op tienen corrientes de polarización y desvío de entrada, y voltajes de desvío, diferentes de cero? ¿Resulta afectada i_O ? ¿Se afecta R_o ? ¿Qué provisiones tomaría para minimizar el error total? ¿Y para anularlo en forma externa?
- 5.35** a) Investigue el efecto de los voltajes de desvío V_{OS1} y V_{OS2} en el rendimiento del amplificador transductor de amp op dual de la figura 2.40 para el caso en que $\delta = 0$. b) Haga un esquema para anular externamente el error de desvío de salida, e ilustre la forma en que funcionaría.
- 5.36** Repita el problema 5.35, pero para el amplificador transductor de la figura P2.54.
- 5.37** Un convertidor I - V con sensibilidad de $1 \text{ V}/\mu\text{A}$ va a diseñarse con el uso de un amp op con $V_{OS(\text{máx})} = 1 \text{ mV}$ e $I_{OS(\text{máx})} = 2 \text{ nA}$. Se están evaluando dos alternativas, que son el circuito de la figura 2.1 con $R = 1 \text{ M}\Omega$, el circuito de la figura 2.2 con $R = 100 \text{ k}\Omega$, $R_1 = 2.26 \text{ k}\Omega$ y $R_2 = 20 \text{ k}\Omega$; ambos circuitos usan una resistencia apropiada R_p para minimizar el error debido a I_B . ¿Cuál circuito es preferible desde el punto de vista de la minimización del error de salida no ajustado? ¿Cuál es la razón principal de ello?
- 5.38** Suponga que el filtro pasa banda de retroalimentación múltiple del ejemplo 3.15 se encuentra en estado estable de cc (todos los transitorios terminaron), investigue el efecto de $I_B = 50 \text{ nA}$, $I_{OS} = 5 \text{ nA}$ y $V_{OS} = 1 \text{ mV}$ sobre el comportamiento del circuito. ¿Cómo se modificaría el circuito a fin de minimizar el error de salida? ¿Y para anularlo? *Recomendación:* Suponga una entrada de cero.
- 5.39** Repita el problema 5.38, pero para el filtro KRC pasa bajas del ejemplo 3.8.
- 5.40** Repita el problema 5.38 pero para los filtros KRC rechaza banda y pasa banda de los ejemplos 3.13 y 3.14.
- 5.41** El filtro bicuad del ejemplo 3.19 está realizado con amps op de entrada FET que tienen voltajes de desvío máximos de 5 mV . Investigue el efecto sobre el comportamiento del circuito y diseñe un método para ajustar el error de salida de cc para la salida pasa bajas.

5.7 Especificaciones máximas

- 5.42 Sea el amplificador inversor en el sistema de fuente de poder única de la figura 1.40 un amp op de riel a riel con ganancia de -2 V/V . a) Dibuje y anote v_I , v_D y v_O si v_I es una onda senoidal de 1 kHz con amplitud pico de 1.5 V. b) Encuentre la expresión para la onda senoidal de entrada que originaría una salida de riel a riel.
- 5.43 Un amp op 741 está conectado como seguidor de voltaje y programado para dar $v_O = 10 \text{ V}$. Con el uso del circuito simplificado de la figura 5.23 con $R_6 = 27 \Omega$, β_{FS} de 250, y caídas de 0.7 V en la unión base-emisor, encuentre v_{B22} , i_{C14} , i_{C15} , P_{Q14} y v_O si la carga de salida es de a) $R_L = 2 \text{ k}\Omega$ y b) $R_L = 200 \Omega$.

REFERENCIAS

1. J. E. Solomon, "The Monolithic Operational Amplifier: A Tutorial Study", *IEEE J. Solid-State Circuits*, vol. SC-9, diciembre de 1974, pp. 314-332.
2. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a. ed., John Wiley & Sons, Nueva York, 1993.
3. G. W. Roberts y A. Sedra, *SPICE*, 2a. ed., Oxford University Press, Nueva York, 1997.
4. J. Buxton, "Analog Circuit Simulation", *Amplifier Applications Guide*, Analog Devices, Norwood, MA, 1992.
5. G. R. Boyle, B. M. Cohn, D. O. Pederson y J. E. Solomon, "Macromodeling of Integrated Circuit Operational Amplifiers", *IEEE J. Solid-State Circuits*, vol. SC-9, diciembre de 1974, pp. 353-363.
6. J. Dostál, *Operational Amplifiers*, 2a ed., Butterworth-Heinemann, Stoneham, MA, 1993.
7. C. C. Enz y G. C. Temes, "Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling and Chopper Stabilization", *IEEE Proceedings*, vol. 84, núm. 11, noviembre de 1996, pp. 1584-1614.
8. J. Williams, "Chopper-Stabilized Monolithic Op Amp Suits Diverse Uses", *EDN*, 21 de febrero de 1985, pp. 305-312, y "Chopper Amplifier Improves Operation of Diverse Circuits", *EDN*, 7 de marzo de 1985, pp. 189-207.
9. J. Bryant, J. Buxton, A. García y J. Wong, "Precision Sensor Signal Conditioning and Transmission", *System Applications Guide*, Analog Devices, Norwood, MA, 1993.

APÉNDICE 5A HOJAS DE DATOS DEL AMP OP $\mu A741^*$

FAIRCHILD

A Schlumberger Company

Amplificador Operacional $\mu A741$

Amplificadores operacionales de la división lineal

Descripción

El $\mu A741$ es un amplificador operacional monolítico de alto rendimiento construido con el proceso Fairchild Planar Epitaxial. Está diseñado para un rango amplio de aplicaciones analógicas. El alto rango de voltaje de modo común, hacen que el $\mu A741$ sea ideal para usarlo como seguidor de voltaje. La ganancia elevada y el rango amplio de voltaje de operación, proporcionan un rendimiento superior del amplificador integrador sumador, y en aplicaciones generales de retroalimentación.

- No se requiere compensación de la frecuencia
- Protección contra cortocircuitos
- Capacidad de desplazamiento de voltaje nulo
- Rangos grandes de modo común y voltaje diferencial
- Consumo bajo de energía
- Sin activación de latch

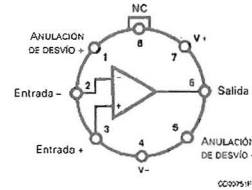
Especificaciones máximas absolutas

Rango de temperatura de almacenamiento	
Encapsulado DIP metálico y de cerámica	-65°C a +175°C
DIP moldeado y SO-8	-65°C a +150°C
Rango de temperatura de operación	
Extendido ($\mu A741AM$, $\mu A741M$)	-55°C a +125°C
Comercial ($\mu A741EC$, $\mu A741C$)	0°C a +70°C
Temperatura guía	
Encapsulado DIP metálico y de cerámica (soldadura, 60 s)	300°C
Moldeado DIP y SO-8 (soldadura, 10 s)	265°C
Disipación de energía interna ^{1,2}	
Encapsulado metálico 8L	1.00 W
Moldeado DIP 8L	0.93 W
Cerámica DIP 8L	1.30 W
SO-8	0.81 W
Voltaje de alimentación	
$\mu A741A$, $\mu A741$, $\mu A741E$	± 22 V
$\mu A741C$	± 18 V
Voltaje diferencial de entrada	
Voltaje de entrada ³	± 30 V
Voltaje de entrada ³	± 15 V
Duración del cortocircuito en la salida ⁴	
	Indefinido

Notas

1. $T_{J\text{máx}}$ = 150 °C para el moldeado DIP y SO-8, y 175 °C para el encapsulado DIP metálico y de cerámica.
2. Las especificaciones se aplican a temperatura ambiente de 25 °C. Por arriba de ésta, evalúe el cambio para el encapsulado metálico 8L a 6.7 mW/°C, el DIP moldeado 8L a 7.5 mW/°C, la DIP de cerámica 8L a 8.7 mW/°C, y la SO-8 a 6.5 mW/°C.
3. Para voltajes de alimentación menores que ± 15 V, el voltaje absoluto máximo de entrada es igual al voltaje de alimentación.
4. El cortocircuito puede ser a tierra o a cualquiera de las fuentes de poder. Las especificaciones se aplican a 125 °C de temperatura del empaque o 75 °C de temperatura ambiente.

Diagrama de conexión del encapsulado metálico de 8 patitas (vista superior)



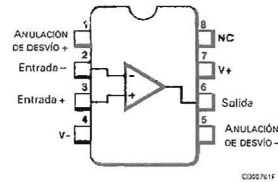
La pata 4 se conecta al gabinete.

Información para ordenar

Código del dispositivo	Código del encapsulado	Descripción del encapsulado
$\mu A741HM$	5W	Metal
$\mu A741HC$	5W	Metal
$\mu A741AHM$	5W	Metal
$\mu A741EHC$	5W	Metal

Diagrama de conexiones

DIP de 8 patitas y paquete SO-8 (vista superior)



Información para ordenar

Código del dispositivo	Código del encapsulado	Descripción del encapsulado
$\mu A741RM$	6T	Cerámica DIP
$\mu A741RC$	6T	Cerámica DIP
$\mu A741SC$	KC	Montado en superficie moldeada
$\mu A741TC$	9T	Moldeado DIP
$\mu A741ARM$	6T	Cerámica DIP
$\mu A741ERC$	6T	Cerámica DIP
$\mu A741ETC$	9T	Moldeado DIP

FIGURA 5A.1

*Copyright, Fairchild Semiconductor Corporation, 1987. Usada con permiso.

Circuito equivalente

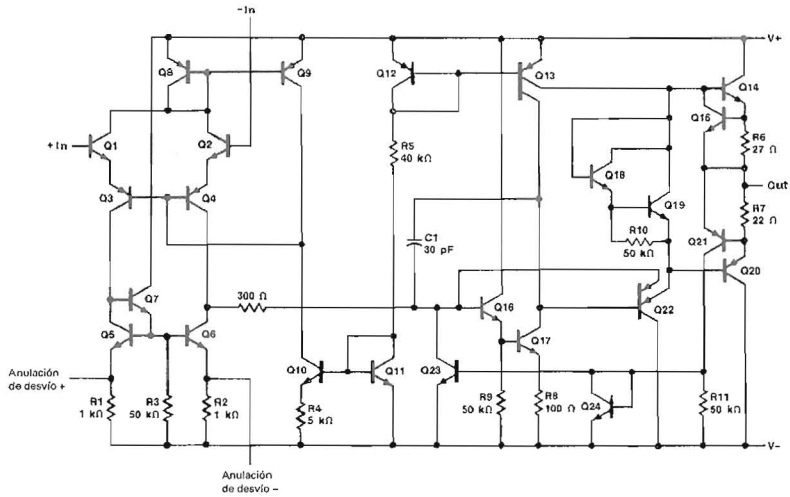


FIGURA 5A.2

Características eléctricas del $\mu A741$ y $\mu A741C$ en el rango de $T_A = 25^\circ C$, $V_{CC} = \pm 15 V$, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	$\mu A741$			$\mu A741C$			Unidad
			Mín	Tipo	Máx	Mín	Tipo	Máx	
V_{IO}	Voltaje de desvío de entrada	$R_S \leq 10 \text{ k}\Omega$		1.0	5.0		2.0	6.0	mV
$V_{IO \text{ adj}}$	Rango de ajuste del voltaje de desvío de entrada			± 15			± 15		mV
I_{IO}	Corriente de polarización de entrada			20	200		20	200	nA
I_{IB}	Corriente de desvío de entrada			80	500		80	500	nA
Z_i	Impedancia de entrada		0.3	2.0		0.3	2.0		M Ω
I_{CC}	Corriente de alimentación			1.7	2.8		1.7	2.8	mA
P_c	Consumo de potencia			50	85		50	85	mW
CMR	Rechazo de modo común		70			70	90		dB
V_{IR}	Rango de voltaje de entrada		± 12	± 13		± 12	± 13		V
PSRR	Razón de rechazo de la fuente de poder			30	150				$\mu V/V$
		$V_{CC} = \pm 5.0 \text{ V to } \pm 18 \text{ V}$					30	150	
I_{OS}	Corriente de salida del cortocircuito			25			25		mA
A_{VS}	Ganancia de voltaje de señal grande	$R_L \geq 2.0 \text{ k}\Omega$, $V_O = \pm 10 \text{ V}$	50	200		20	200		V/mV
V_{OP}	Excursión del voltaje de salida	$R_L = 10 \text{ k}\Omega$	± 12			± 12	± 14		V
		$R_L = 2.0 \text{ k}\Omega$	± 10			± 10	± 13		
TR	Respuesta transitoria	Tiempo de subida Sobretiro		0.3			0.3		μs
									5.0
BW	Ancho de banda			1.0			1.0		MHz
SR	Velocidad de respuesta	$R_L \geq 2.0 \text{ k}\Omega$, $A_V = 1.0$		0.5			0.5		V/ μs

FIGURA 5A.3

Características eléctricas de μA741 y μA741C (Continúa) en el rango de $-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ para μA741, $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ para μA741C, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	μA741			μA741C			Unidad
			Mín	Tipo	Máx	Mín	Tipo	Máx	
V _{IO}	Voltaje de desvío de entrada							7.5	mV
		R _S ≤ 10 kΩ		1.0	6.0				
V _{IO adj}	Rango de ajuste del voltaje de desvío de entrada			± 15			± 15		mV
I _{IO}	Corriente de polarización de entrada							300	nA
		T _A = +125°C		7.0	200				
		T _A = -55°C		85	500				
I _B	Corriente de desvío de entrada							800	nA
		T _A = +125°C		0.03	0.5				μA
		T _A = -55°C		0.3	1.5				
I _{CC}	Corriente de alimentación	T _A = +125°C		1.5	2.5				mA
		T _A = -55°C		2.0	3.3				
P _c	Consumo de potencia	T _A = +125°C		45	75				mW
		T _A = -55°C		60	100				
CMR	Rechazo de modo común	R _S ≤ 10 kΩ	70	90					dB
V _{IR}	Rango de voltaje de entrada		± 12	± 13					V
PSRR	Razón de rechazo de la fuente de poder			30	150				μV/V
A _{VS}	Ganancia de voltaje de señal grande	R _L ≥ 2.0 kΩ, V _O = ± 10 V	25			15			V/mV
V _{OP}	Excursión del voltaje de salida	R _L = 10 kΩ	± 12	± 14					V
		R _L = 2.0 kΩ	± 10	± 13		± 10	± 13		

FIGURA 5A.4

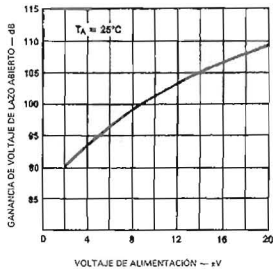
Características eléctricas del $\mu A741$ y $\mu A741E$ $T_A = 25^\circ C$, $V_{CC} = \pm 15 V$, a menos que se especifique algo diferente.

Símbolo	Característica	Condición	Mín	Tipo	Máx	Unidad	
V_{IO}	Voltaje de desvío de entrada	$R_S \leq 50 \Omega$		0.8	3.0	mV	
I_{IO}	Corriente de desplazamiento de entrada			3.0	30	nA	
I_{IB}	Corriente de polarización de entrada			30	80	nA	
Z_i	Impedancia de entrada	$V_{CC} = \pm 20 V$	1.0	6.0		M Ω	
P_c	Consumo de potencia	$V_{CC} = \pm 20 V$		80	150	mW	
PSRR	Razón de rechazo de la fuente de poder	$V_{CC} = +10 V, -20 V$ to $V_{CC} = +20 V, -10 V,$ $R_S = 50 \Omega$		15	50	$\mu V/V$	
I_{OS}	Corriente de salida en cortocircuito		10	25	40	mA	
A_{VS}	Ganancia de voltaje de señal grande	$V_{CC} = \pm 20 V, R_L \geq 2.0 k\Omega, V_O = \pm 15 V$	50	200		V/mV	
TR	Respuesta transitoria	Tiempo de subida Tiro				$A_V = 1.0, V_{CC} = \pm 20 V, V_i = 50 mV,$ $R_L = 2.0 k\Omega, C_L = 100 pF$	
							0.25
					6.0	20	%
BW	Ancho de banda		0.437	1.5		MHz	
SR	Velocidad de respuesta	$V_i = \pm 10 V, A_V = 1.0$	0.9	0.7		V/ μs	
Las especificaciones que siguen se aplican en el intervalo de $-55^\circ C \leq T_A \leq +125^\circ C$ para el $\mu A741A$, y en el de $0^\circ C \leq T_A \leq +70^\circ C$ para el $\mu A741E$.							
V_{IO}	Voltaje de desvío de entrada				4.0	mV	
$\Delta V_{IO}/\Delta T$	Sensibilidad a la temperatura del voltaje de desvío de entrada				15	$\mu V/^\circ C$	
$V_{IO \text{ adj}}$	Rango de ajuste del voltaje de desvío de entrada	$V_{CC} = \pm 20 V$	10			mV	
I_{IO}	Corriente de desvío de entrada				70	nA	
$\Delta I_{IO}/\Delta T$	Sensibilidad a la temperatura de la corriente de desvío de entrada				0.5	nA/ $^\circ C$	
I_{IB}	Corriente de polarización de entrada				210	nA	
Z_i	Impedancia de entrada		0.5			M Ω	
P_c	Consumo de potencia	$V_{CC} = \pm 20 V$	$\mu A741A$	-55 $^\circ C$		165	mW
				+125 $^\circ C$		135	
				$\mu A741E$			
CMR	Rechazo de modo común	$V_{CC} = \pm 20 V, V_i = \pm 15 V, R_S = 50 \Omega$	80	95		dB	
I_{OS}	Corriente de salida en cortocircuito		10		40	mA	
A_{VS}	Ganancia de voltaje de señal grande	$V_{CC} = \pm 20 V, R_L \geq 2.0 k\Omega,$ $V_O = \pm 15 V$		32		V/mV	
			$V_{CC} = \pm 5.0 V, R_L \geq 2.0 k\Omega,$ $V_O = \pm 2.0 V$	10			
V_{OP}	Excursión del voltaje de salida	$V_{CC} = \pm 20 V$	$R_L = 10 k\Omega$	± 16		V	
			$R_L = 2.0 k\Omega$	± 15			

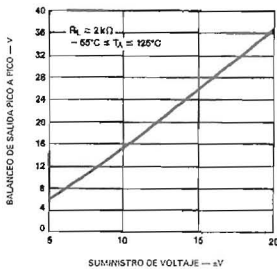
FIGURA 5A.5

Curvas típicas de comportamiento

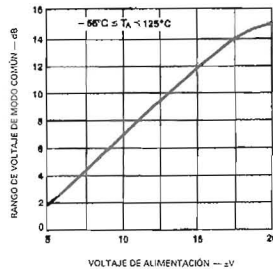
Ganancia de voltaje frente a voltaje de alimentación para el μA741/A



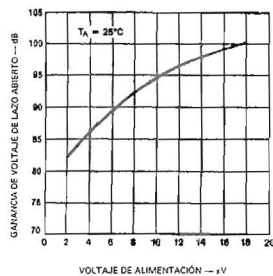
Excursión de voltaje frente a voltaje de alimentación para el μA741/A



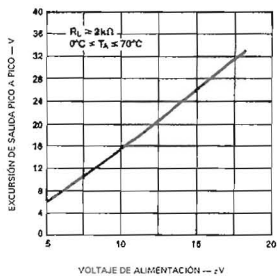
Voltaje de modo común de entrada frente a voltaje de alimentación para el μA741/A



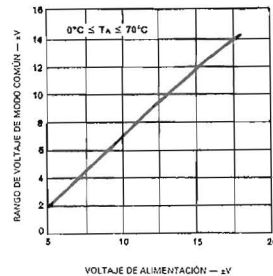
Ganancia de voltaje frente a voltaje de alimentación para el μA741C/E



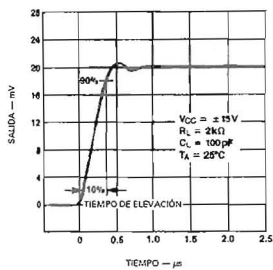
Excursión de voltaje frente a voltaje de alimentación para el μA741C/E



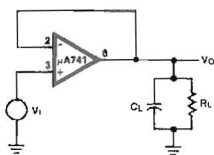
Voltaje de modo común de entrada frente a voltaje de alimentación para el μA741C/E



Respuesta transitoria para el μA741C/E



Respuesta transitoria del circuito de prueba para el μA741C/E



Los números de patitas se muestran sólo para el paquete metálico

Razón de rechazo de modo común frente a la frecuencia para el μA741C/E

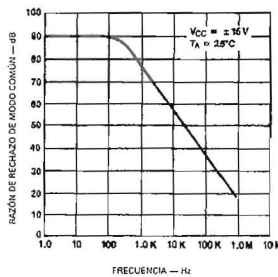
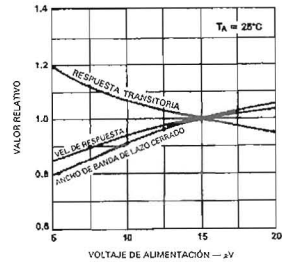


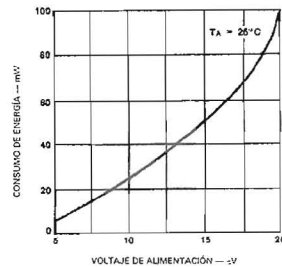
FIGURA 5A.6

Curvas típicas de comportamiento (continuación)

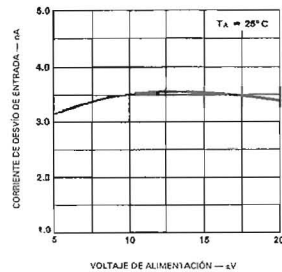
Características de frecuencia frente a voltaje de alimentación para el $\mu A741C/E$



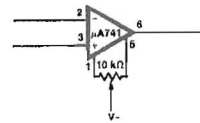
Consumo de energía frente a voltaje de alimentación



Corriente de desvío de entrada frente a voltaje de alimentación

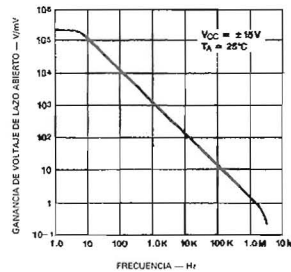


Circuito de anulación de voltaje de desvío para el $\mu A741C/E$

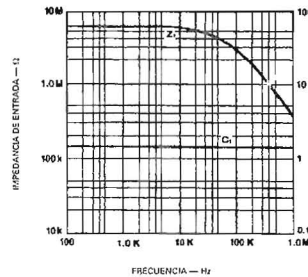


Los números de patita se muestran sólo para el paquete metálico

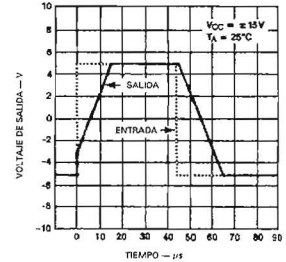
Respuesta a la frecuencia de lazo abierto



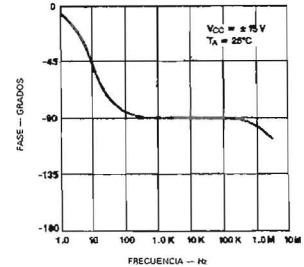
Impedancia de entrada y capacitancia de entrada frente a frecuencia



Respuesta al pulso de señal grande del seguidor de voltaje para el $\mu A741C/E$



Respuesta de fase de lazo abierto frente a frecuencia



Resistencia de salida frente a frecuencia

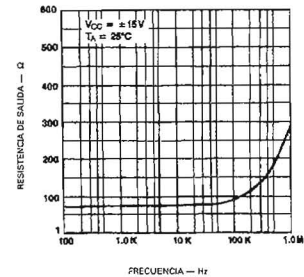
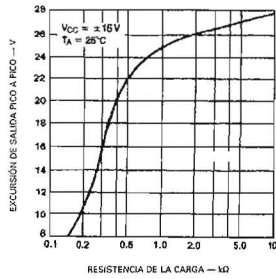


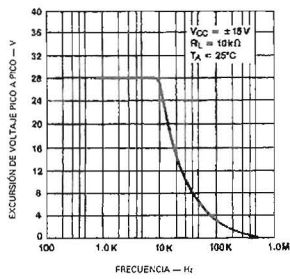
FIGURA 5A.7

Curvas típicas de comportamiento (continuación)

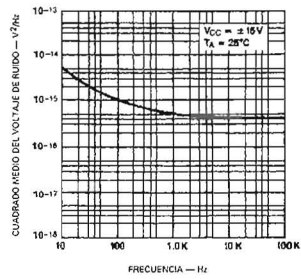
Excursión del voltaje de salida frente a la resistencia de la carga



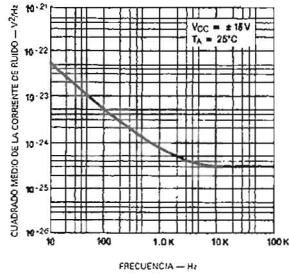
Excursión de voltaje de salida frente a la frecuencia



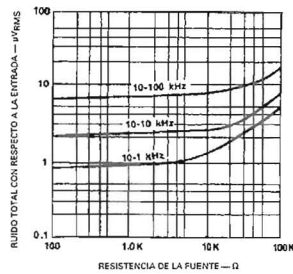
Voltaje del ruido de entrada frente a la frecuencia



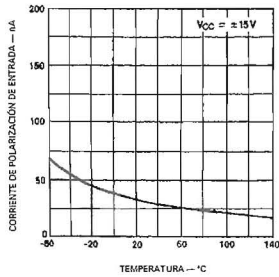
Corriente del ruido de entrada frente a la frecuencia



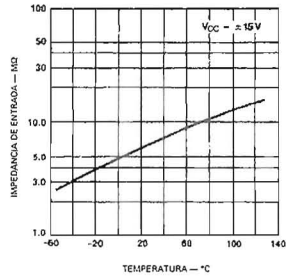
Ruido de banda ancha para diferentes anchos de banda



Corriente de polarización de entrada frente a la temperatura para $\mu A741/A$



Impedancia de entrada frente a la temperatura para el $\mu A741/A$



Corriente de cortocircuito frente a la temperatura para el $\mu A741/A$

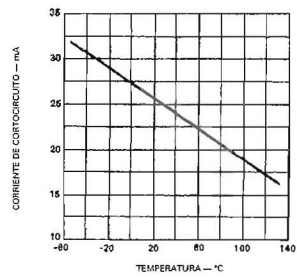
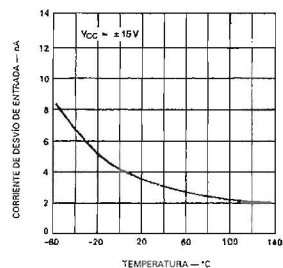


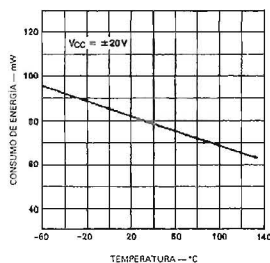
FIGURA 5A.8

Curvas típicas de comportamiento (continuación)

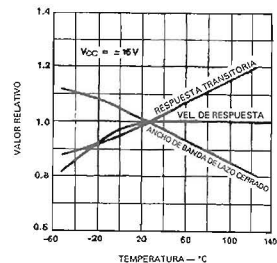
Corriente de desvío de entrada frente a la temperatura para el μ A741/A



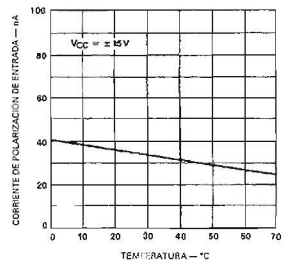
Consumo de energía frente a la temperatura para el μ A741/A



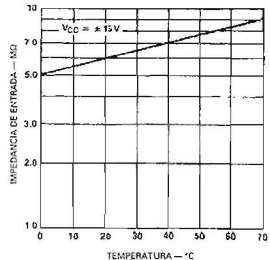
Características de la frecuencia frente a la temperatura para el μ A741/A



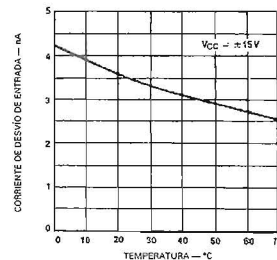
Corriente de polarización de entrada frente a la temperatura para el μ A741C/E



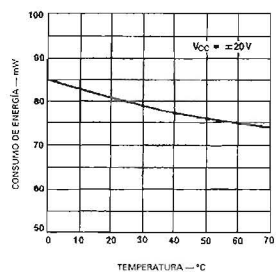
Impedancia de entrada frente a la temperatura para el μ A741C/E



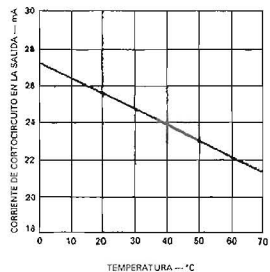
Corriente de desvío de entrada frente a la temperatura para el μ A741C/E



Consumo de energía frente a la temperatura para el μ A741C/E



Corriente de cortocircuito frente a la temperatura para el μ A741C/E



Características de frecuencia frente a la temperatura para el μ A741C/E

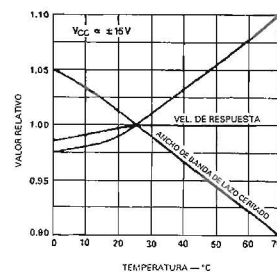


FIGURA 5A.9

LIMITACIONES DINÁMICAS DE LOS AMPS OP

- 6.1 Respuesta de lazo abierto
 - 6.2 Respuesta de lazo cerrado
 - 6.3 Impedancias de entrada y salida
 - 6.4 Respuesta transitoria
 - 6.5 Efecto del GBP finito sobre los circuitos integradores
 - 6.6 Efecto del GBP finito sobre los filtros
 - 6.7 Amplificadores de retroalimentación de corriente
- Problemas
- Referencias

Hasta este momento se ha supuesto un amp op con ganancias de lazo abierto elevadas en extremo, sin que importe la frecuencia. Un amp op práctico proporciona ganancia elevada sólo de cc hasta una frecuencia dada, más allá de lo cual la ganancia decrece con la frecuencia y la salida también se retrasa con respecto a la entrada. Estas limitaciones tienen un impacto profundo sobre las características de lazo cerrado de un circuito, ya que afectan tanto su frecuencia y respuesta transitoria, como sus impedancias de entrada y salida. En este capítulo se estudiará la *frecuencia de ganancia unitaria* f_i , el *producto ganancia por ancho de banda* (GBP), el *ancho de banda de lazo cerrado* f_B , el *ancho de banda de potencia completa* (FPB), el *tiempo de ascenso* t_R , la *velocidad de respuesta* (SR slew rate), y el *tiempo de estabilización* t_S , así como el impacto sobre las respuestas y las impedancias terminales de circuitos familiares, tales como los cuatro tipos de amplificadores y los filtros. También habrá oportunidad de analizar los *amplificadores de retroalimentación de corriente* (CFA), que son una clase de amp op diseñada específicamente para aplicaciones de alta velocidad.

Como las hojas de datos muestran las respuestas de la frecuencia en términos de la *frecuencia cíclica* f , se debe trabajar con esta frecuencia en lugar de con la *frecuencia angular* ω . Es posible convertir una frecuencia en la otra con facilidad por medio de $\omega \Leftrightarrow 2\pi f$. Es más, una respuesta en frecuencia $H(jf)$ se convierte fácilmente al dominio s si se hace que $jf \rightarrow s/2\pi$.

La respuesta de lazo abierto $a(jf)$ de un amp op puede ser muy compleja, por lo que se investigará en términos generales en el capítulo 8. El presente capítulo se limitará al caso particular, pero más común de los *amps op compensados internamente*, es decir, aquellos que incorporan componentes en un chip para estabilizar su comportamiento contra oscilaciones no deseadas. La mayoría de amps op están compensados de modo que $a(jf)$ está dominada por un solo polo de baja frecuencia.

6.1 RESPUESTA DE LAZO ABIERTO

La respuesta de lazo abierto más común es la *respuesta del polo dominante*, llamada así porque su perfil de frecuencia está controlado en primer lugar por un solo polo. Para comprender su origen consulte la figura 6.1, que presenta un diagrama de bloques del circuito de un amp op de tres etapas de la figura 5.1. Aquí, g_{m1} es la ganancia de transconductancia de la primera etapa, y $-a_2$ es la ganancia de voltaje de la segunda etapa, que es una etapa inversora. Es más, R_{eq} y C_{eq} representan la resistencia y la capacitancia equivalente neta entre el nodo común a la primera y segunda etapas y tierra.

A frecuencias bajas, donde C_c actúa como circuito abierto, se tiene que $v_O = 1 \times (-a_2) \times (-R_{eq}i_{O1}) = g_{m1}R_{eq}a_2(v_P - v_N)$. La ganancia a baja frecuencia, llamada *ganancia de cc*, y que se denota como a_0 , entonces es

$$a_0 = g_{m1}R_{eq}a_2 \quad (6.1)$$

Como se sabe, éste es un número muy grande. Para el amp op 741 se deben suponer los siguientes valores de trabajo: $g_{m1} = 189 \mu\text{A/V}$, $R_{eq} = 1.95 \text{ M}\Omega$ y $a_2 = 544 \text{ V/V}$. Al sustituirlos en la ecuación 6.1 se llega al valor típico familiar de $a_0 = 200 \text{ V/mV}$, o 106 dB.

Al aumentar la frecuencia de operación entrará en juego la impedancia de C_{eq} , que ocasiona que la ganancia varíe con la frecuencia debido a la acción del filtro pasa bajas proporcionada por R_{eq} y C_{eq} . La ganancia comienza a variar a la frecuencia f_b que hace que $|ZC_{eq}| = R_{eq}$ o $1/2\pi f_b C_{eq} = R_{eq}$. Esta frecuencia, llamada *frecuencia del polo dominante*, entonces es

$$f_b = \frac{1}{2\pi R_{eq}C_{eq}} \quad (6.2)$$

De las hojas de datos se encuentra que el amp op 741 típicamente tiene $f_b = 5 \text{ Hz}$, lo que indica un polo dominante en $s = -2\pi f_b = -10\pi \text{ Np/s}$. Un polo de baja frecuencia como éste requiere que para una R_{eq} , C_{eq} sea suficientemente grande. Para el amp op 741, $C_{eq} = 1/2\pi f_b R_{eq} = 1/(2\pi \times 5 \times 1.95 \times 10^6) = 16.3 \text{ nF}$. La fabricación en el chip de una capacitancia tan grande sería prohibitiva en términos del área que se necesita en el chip. Esta desventaja se evita con ingenio si se comienza con un valor aceptable de C_c , y después se explota la propiedad multiplicativa del efecto Miller a fin de incrementar su valor efectivo a $C_{eq} = (1 + a_2)C_c$. El 741 utiliza $C_c = 30 \text{ pF}$ para lograr que $C_{eq} = (1 + 544)30 = 16.3 \text{ nF}$.

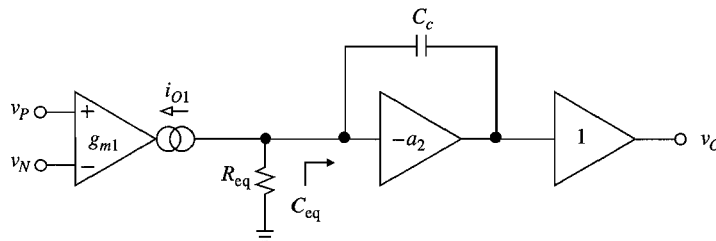


FIGURA 6.1
Diagrama de bloques simplificado de un amp op.

Además del polo dominante creado por R_{eq} y C_{eq} , la respuesta de lazo abierto por lo general incluirá raíces y polos de orden superior debido a los transistores que establecen las diferentes etapas. La frecuencia del polo dominante se escoge baja en forma deliberada (5 Hz para el 741) para asegurar que la ganancia caiga muy por debajo de la unidad a las frecuencias de las raíces de orden superior, y por ello pueden ignorarse sus efectos. Con esto en mente, la respuesta de lazo abierto de un amp op compensado internamente puede aproximarse como

$$a(jf) = \frac{a_0}{1 + jf/f_b} \quad (6.3)$$

donde j es la unidad imaginaria ($j^2 = -1$), a_0 es la ganancia de cc de lazo abierto, y f_b es la frecuencia de -3 dB de lazo abierto, también llamada ancho de banda de lazo abierto. La magnitud y la fase se calculan como

$$|a(jf)| = \frac{a_0}{\sqrt{1 + (f/f_b)^2}} \quad \angle a(jf) = -\tan^{-1}(f/f_b) \quad (6.4)$$

y sus gráficas se muestran en la figura 6.2. Se observa que la ganancia es elevada y aproximadamente constante sólo de cc hasta f_b . Una vez que rebasa f_b cae aproximadamente a la tasa constante de -20 dB/dec, hasta que llega a 0 dB (o 1 V/V) para $f=f_t$. Esta frecuencia se

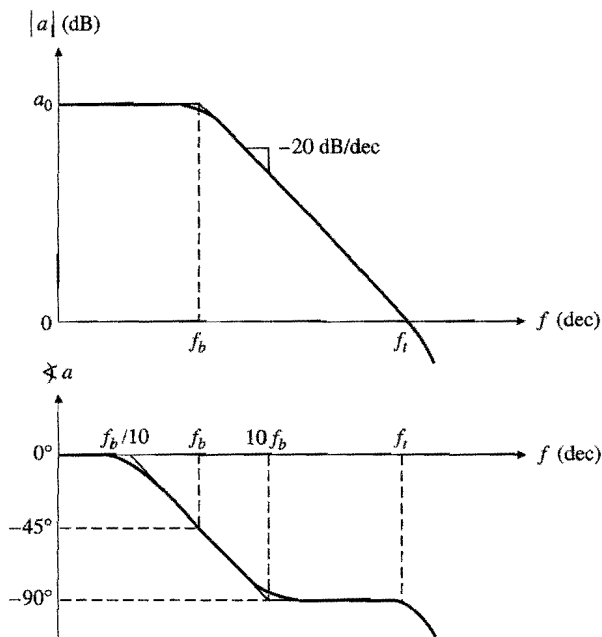


FIGURA 6.2

Respuesta típica de lazo abierto de un amp op compensado internamente (es típico que el amp op 741 tenga $a_0 = 200$ V/mV, $f_b = 5$ Hz y $f_t = 1$ MHz).

llama *frecuencia de ganancia unitaria*, o también *frecuencia de transición*, porque marca la transición de la amplificación (decibeles positivos) a la atenuación (decibeles negativos). Al obligar a que en la ecuación 6.4 $1 = a_0/\sqrt{1 + (f_i/f_b)^2}$, y con el uso de que $f_i \gg f_b$, se obtiene

$$f_i = a_0 f_b \quad (6.5)$$

El amp op 741 es típico que tenga $f_i = 200\,000 \times 5 = 1\text{ MHz}$. Se desea hacer énfasis en los siguientes casos especiales:

$$a(jf)|_{f \ll f_b} \rightarrow a_0 \angle 0^\circ \quad (6.6a)$$

$$a(jf)|_{f=f_b} = \frac{a_0}{\sqrt{2}} \angle -45^\circ \quad (6.6b)$$

$$a(jf)|_{f \gg f_b} \rightarrow \frac{f_i}{f} \angle -90^\circ \quad (6.6c)$$

Se observa que a lo largo de la región donde la frecuencia $f \gg f_b$, el amp op se comporta como un integrador, y que su *producto ganancia-ancho de banda*, que se define como $\text{GBP} = |a(jf)| \times f$, es constante

$$\text{GBP} = f_i \quad (6.7)$$

Por esta razón, los amps op que tienen compensación de polo dominante también se conocen como *amps op de GBP constante*: al aumentar (o disminuir) f en una cantidad dada en la región de comportamiento de integrador, se aumentará (o disminuirá) $|a|$ en la misma cantidad. Esto puede aprovecharse para estimar la ganancia a cualquier frecuencia por encima de f_b . Así, a $f = 100\text{ Hz}$, el 741 tiene $|a| = f_i/f = 10^6/10^2 = 10\,000\text{ V/V}$; a $f = 1\text{ kHz}$, tiene $|a| = 1\,000\text{ V/V}$; a $f = 10\text{ kHz}$, tiene $|a| = 100\text{ V/V}$; a $f = 100\text{ kHz}$, tiene $|a| = 10\text{ V/V}$, y así sucesivamente. La búsqueda en manuales de datos lineales revelará muy pocas familias de amps op con respuesta de ganancia del tipo que se muestra en la figura 6.2. Los tipos de propósito más general tienden a tener GBP entre 500 kHz y 20 MHz, y uno de los valores más frecuentes es 1 MHz. Sin embargo, para aplicaciones de banda ancha se dispone de tipos de amps op con GBP mucho más elevados. Un ejemplo de lo anterior son los amplificadores de retroalimentación de corriente que se estudiarán en la sección 6.7.

Aunque a_0 y f_b pueden ser útiles para manipulaciones matemáticas, en la práctica son parámetros que están muy mal definidos y también lo están R_{eq} y a_2 , debido a las variaciones en el proceso de manufactura. En lugar de ello, se debe centrar la atención en la frecuencia de ganancia unitaria f_b , que es un parámetro más predecible. Para justificar esta aseveración se observa que, a frecuencias elevadas, el circuito de la figura 6.1 produce $V_o \cong 1 \times Z_{C_c} I_{o1} = (1/j2\pi f C_c) g_{m1} \times (V_p - V_n)$, o $a = g_{m1}/j2\pi f C_c$. Al compararse con la ecuación 6.6c, se obtiene

$$f_i = \frac{g_{m1}}{2\pi C_c} \quad (6.8)$$

Según la ecuación 5.7, $g_{m1} = I_A/4V_T$. Al sustituirse en la ecuación 6.8, para el amp op 741 se obtiene

$$f_i = \frac{I_A}{8\pi V_T C_c} \quad (6.9)$$

Es posible hacer un diseño para valores razonablemente estables y predecibles de I_A y C_c , lo que resulta en un valor que depende de f_i . Para el 741, $f_i = (19.6 \times 10^{-6}) / (8\pi \times 0.026 \times 30 \times 10^{-12}) = 1$ MHz.

Visualización gráfica de la ganancia de lazo T

Se tiene conciencia del papel central que juega la ganancia de lazo $T = a\beta$ en la retroalimentación negativa. Como ambos a y β por lo general dependen de la frecuencia, al igual que T , se busca un medio rápido para visualizar esta dependencia. El hacer $T = a\beta = a/(1/\beta)$ permite escribir $|T|_{dB} = 20 \log_{10} |T| = 20 \log_{10} |a| - 20 \log_{10}(1/\beta)$, o bien

$$|T|_{dB} = |a|_{dB} - |1/\beta|_{dB} \quad (6.10a)$$

$$\angle T = \angle a - \angle(1/\beta) \quad (6.10b)$$

lo cual indica que las gráficas de Bode de T representan la *diferencia* entre las gráficas individuales de a y $1/\beta$.

La figura 6.3 ilustra la gráfica de la magnitud. Para construirla, primero se obtiene la curva de lazo abierto a partir de las hojas de datos. A continuación, se encuentra β usando las técnicas de la sección 1.7, se toma su recíproco $1/\beta$, y después se grafica $|1/\beta|$. Como por lo general $|\beta| \leq 1$ V/V o $|\beta| \leq 0$ dB, se deduce que $|1/\beta| \geq 1$ V/V, o que $|1/\beta| \geq 0$ dB; es decir, la curva $|1/\beta|$ se extiende por arriba del eje de 0 dB. Por lo general esta curva tendrá algunos puntos de inflexión, aunque en muchos casos es plana. Como se muestra, sus asíntotas de baja y alta frecuencia se denotan como $|1/\beta_0|$ y $|1/\beta_\infty|$. Por último, se visualiza $|T|$ como la *diferencia* entre las curvas $|a|$ y $|1/\beta|$. La curva $|T|$ se muestra en forma explícita en la parte inferior; no obstante, el lector debe aprender a visualizarla directamente a partir del diagrama superior.

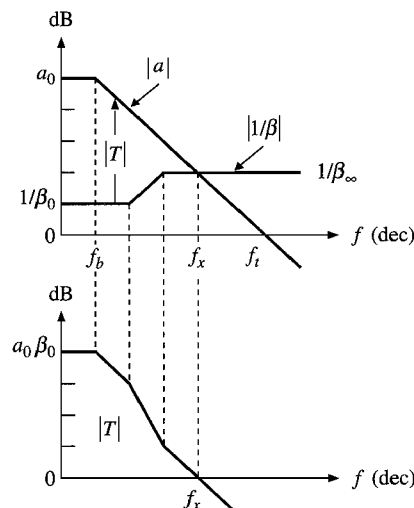


FIGURA 6.3

En una gráfica de Bode, la ganancia de lazo $|T|$ es la diferencia entre las curvas $|a|$ y $|1/\beta|$.

La frecuencia f_x a la que se intersectan las dos curvas se llama *frecuencia de cruce*. Es claro que $|T(jf_x)|_{dB} = 0$ dB, o $|T(jf_x)| = 1$. En el ejemplo que se presenta, para $f \ll f_x$ se tiene que $|T| \gg 1$, lo que indica un comportamiento de lazo cerrado casi ideal. Sin embargo, para $f > f_x$ se tiene que $|T|_{dB} < 0$ dB o que $|T| < 1$, lo que indica un alejamiento significativo del ideal. Así, el rango de frecuencias útil para el circuito del amp op se encuentra a la izquierda de f_x . En el capítulo 8 se verá que $\angle T(jf_x)$, el ángulo de fase de T a f_x , determina si el circuito es estable o, por el contrario, es oscilatorio.

Modelo PSpice del polo dominante

Aunque un amp op puede simularse a nivel de transistor o de macromodelo, a veces es deseable usar un modelo aún más sencillo para centrarse en sólo una característica, tal como el efecto del polo dominante. El circuito de la figura 6.4 usa R_{eq} y C_{eq} para crear una frecuencia del polo en $f_b = 1/2\pi R_{eq}C_{eq}$. El siguiente archivo de subcircuito refleja los parámetros típicos del 741:

```
*Amp op simple de un polo: a0 = 200V/mV, fb = 5Hz:
.subckt OA1 vP vN vO
rd vP vN 2Meg           ;resistencia de entrada
ea0 1 0 vP vN 200k      ;ganancia de cc
Req 1 2 1.95Meg         ;con Ceq se fija fb en
Ceq 2 0 16.32nF         ;fb=1/2*pi*Req*Ceq
ebuf 3 0 2 0 1         ;buffer de salida
ro 3 vO 75              ;resistencia de salida
.ends OA1
```

Conforme se avance, se hará uso frecuente de este subcircuito.

6.2 RESPUESTA DE LAZO CERRADO

El hecho de que la ganancia de lazo T es dependiente de la frecuencia, hará que la respuesta de lazo cerrado A dependa de la frecuencia aun cuando A_{ideal} esté diseñada para ser independiente de la frecuencia, como en el caso de la retroalimentación puramente resistiva. Para remarcar este hecho, se escribe

$$A(jf) = A_{ideal} \times \frac{1}{1 + 1/T(jf)} \quad (6.11)$$

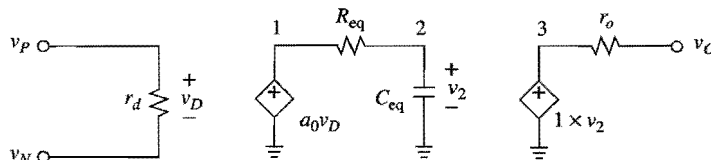


FIGURA 6.4
 Modelo simple de PSpice para un amp op con un solo polo.

La desviación de la función de error $1/(1 + 1/T)$ de $1/0^\circ$ ahora está especificada en términos de dos parámetros, los cuales son el *error de magnitud*

$$\epsilon_m = \left| \frac{1}{1 + 1/T(jf)} \right| - 1 \quad (6.12a)$$

y el *error de fase*

$$\epsilon_\phi = -\angle[1 + 1/T(jf)] \quad (6.12b)$$

El amplificador no inversor

La respuesta de lazo cerrado del amplificador no inversor que se muestra en la figura 6.5a está dada en la ecuación 1.12. Al sustituir $a = a_0/(1 + jf/f_b)$,

$$A(jf) = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)(1 + jf/f_b)/a_0}$$

Con el uso de álgebra sencilla, lo anterior puede escribirse en la forma $A(jf) = A_0/(1 + jf/f_B)$, donde

$$A_0 = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)/a_0} \quad f_B = f_b \left(1 + a_0 \frac{R_1}{R_1 + R_2} \right)$$

Observe de nuevo el uso de letras minúsculas para los parámetros de lazo abierto, y mayúsculas para los de lazo cerrado. Si se aprovecha el hecho de que $a_0 \gg 1 + R_2/R_1$, puede escribirse

$$A(jf) = A_0 \times \frac{1}{1 + jf/f_B} \quad (6.13a)$$

$$A_0 \cong 1 + \frac{R_2}{R_1} \quad f_B \cong \beta f_i \quad (6.13b)$$

donde $\beta = R_1/(R_1 + R_2)$ es el conocido *factor de retroalimentación* y $f_i = a_0 f_b$ es la *frecuencia de ganancia unitaria*. Se observa que la función de error es la función pasa bajas $1/(1 + jf/f_B)$.

Como se ilustra en la figura 6.5b, la ganancia de lazo cerrado $A(jf)$ tiene A_0 como ganancia de cc, y f_B como la frecuencia de -3 dB, también llamada *ancho de banda de lazo cerrado*. Se observa lo siguiente:

1. A frecuencias bajas, en las que $|T| \gg 1$, la ecuación 6.11 predice que $A \rightarrow A_{\text{ideal}} = 1 + R_2/R_1$.
2. A la frecuencia de cruce, donde $|T| = 1$, se tiene que $\angle T = \angle a - \angle(1/\beta) \cong -90^\circ - 0^\circ = -90^\circ$, o bien $T = 1 \angle -90^\circ = -j$. Según la ecuación 6.11, $A = A_{\text{ideal}}/(1 + j1) = (A_{\text{ideal}}/\sqrt{2}) \angle -45^\circ$. Es claro que ésta es la frecuencia de -3 dB, f_B , y puede observarse si se grafica $|1/\beta|$ sobre la gráfica de la hoja de datos de $|a|$, y después se localiza la frecuencia a la que se intersectan las dos curvas.

La desviación de la función de error $1/(1 + 1/T)$ de $1/0^\circ$ ahora está especificada en términos de dos parámetros, los cuales son el *error de magnitud*

$$\epsilon_m = \left| \frac{1}{1 + 1/T(jf)} \right| - 1 \quad (6.12a)$$

y el *error de fase*

$$\epsilon_\phi = -\angle[1 + 1/T(jf)] \quad (6.12b)$$

El amplificador no inversor

La respuesta de lazo cerrado del amplificador no inversor que se muestra en la figura 6.5a está dada en la ecuación 1.12. Al sustituir $a = a_0/(1 + jf/f_b)$,

$$A(jf) = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)(1 + jf/f_b)/a_0}$$

Con el uso de álgebra sencilla, lo anterior puede escribirse en la forma $A(jf) = A_0/(1 + jf/f_B)$, donde

$$A_0 = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + (1 + R_2/R_1)/a_0} \quad f_B = f_b \left(1 + a_0 \frac{R_1}{R_1 + R_2} \right)$$

Observe de nuevo el uso de letras minúsculas para los parámetros de lazo abierto, y mayúsculas para los de lazo cerrado. Si se aprovecha el hecho de que $a_0 \gg 1 + R_2/R_1$, puede escribirse

$$A(jf) = A_0 \times \frac{1}{1 + jf/f_B} \quad (6.13a)$$

$$A_0 \cong 1 + \frac{R_2}{R_1} \quad f_B \cong \beta f_i \quad (6.13b)$$

donde $\beta = R_1/(R_1 + R_2)$ es el conocido *factor de retroalimentación* y $f_i = a_0 f_b$ es la *frecuencia de ganancia unitaria*. Se observa que la función de error es la función pasa bajas $1/(1 + jf/f_B)$.

Como se ilustra en la figura 6.5b, la ganancia de lazo cerrado $A(jf)$ tiene A_0 como ganancia de cc, y f_B como la frecuencia de -3 dB, también llamada *ancho de banda de lazo cerrado*. Se observa lo siguiente:

1. A frecuencias bajas, en las que $|T| \gg 1$, la ecuación 6.11 predice que $A \rightarrow A_{\text{ideal}} = 1 + R_2/R_1$.
2. A la frecuencia de cruce, donde $|T| = 1$, se tiene que $\angle T = \angle a - \angle(1/\beta) \cong -90^\circ - 0^\circ = -90^\circ$, o bien $T = 1 \angle -90^\circ = -j$. Según la ecuación 6.11, $A = A_{\text{ideal}}/(1 + j1) = (A_{\text{ideal}}/\sqrt{2}) \angle -45^\circ$. Es claro que ésta es la frecuencia de -3 dB, f_B , y puede observarse si se grafica $|1/\beta|$ sobre la gráfica de la hoja de datos de $|a|$, y después se localiza la frecuencia a la que se intersectan las dos curvas.

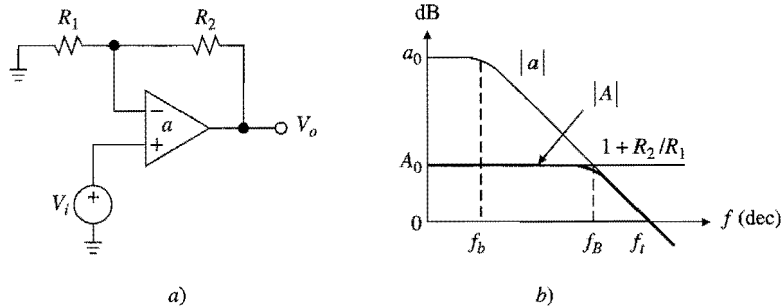


FIGURA 6.5

El amplificador no inversor y su respuesta en frecuencia $|A|$.

3. A frecuencias altas, en las que $|T| \ll 1$, la ecuación 6.11 predice que $A \rightarrow A_{\text{ideal}} \times T = (1 + R_2/R_1) \times a \times R_1/(R_1 + R_2) = a$, lo que indica que $|A|$ caerá con $|a|$ ahí.

Es evidente que la retroalimentación negativa reduce la ganancia de a_0 a A_0 ($A_0 \ll a_0$), pero amplía el ancho de banda de f_b a f_B ($f_B \gg f_b$). Esta propiedad correctora, que se denomina *ensanchamiento de banda*, constituye otra ventaja importante de la retroalimentación negativa. También es de beneficio para la fase, puesto que $\angle a = -45^\circ$ a f_b , pero como $\angle A = -45^\circ$ a f_B , $f_B \gg f_b$.

EJEMPLO 6.1. Un amp op 741 está configurado como amplificador no inversor con $R_1 = 2 \text{ k}\Omega$ y $R_2 = 18 \text{ k}\Omega$. Encuentre los anchos de banda a) el error de magnitud de 1%, y b) el error de fase de 5° , definidos, respectivamente, como los rangos de frecuencia en los que $|\epsilon_m| \leq 0.01$ y $|\epsilon_\phi| \leq 5^\circ$.

Solución.

- a) Se tiene que $\beta = 0.1 \text{ V/V}$, por lo que $f_B = \beta f_t = 100 \text{ kHz}$. Según la ecuación 6.12a, $\epsilon_m = 1/\sqrt{1 + (f/f_B)^2} - 1$. Al obligar a que $|\epsilon_m| \leq 0.01$ se llega a $1/\sqrt{1 + (f/10^5)^2} = 0.99$, o bien $f \leq 14.2 \text{ kHz}$.
- b) Según la ecuación 6.12b, $\epsilon_\phi = -\tan^{-1}(f/f_B)$. Si se hace que $|\epsilon_\phi| \leq 5^\circ$ se llega a que $\tan^{-1}(f/10^5) \leq 5^\circ$, o que $f \leq 8.75 \text{ kHz}$.

Negociación entre la ganancia y el ancho de banda

Según la ecuación 6.13, el producto ganancia-ancho de banda del amplificador no inversor es

$$\text{GBP} = A_0 f_B = f_t \quad (6.14)$$

lo que indica una *negociación entre la ganancia y el ancho de banda*. Por ejemplo, un amp op configurado para $A_0 = 1\,000 \text{ V/V}$ tendrá $f_B = f_t/A_0 = 10^6/10^3 = 1 \text{ kHz}$. La reducción de A_0 en una década, a 100 V/V , aumentará a f_B también en una década, a 10 kHz . El amplificador con la ganancia más pequeña también es el que tiene el mayor ancho de banda: éste es el seguidor de voltaje para el que $A_0 = 1 \text{ V/V}$ y $f_B = f_t = 1 \text{ MHz}$. Es evidente que f_t representa una ventaja para los amps op. La negociación entre la ganancia y el ancho de banda puede aprovecharse para alcanzar requerimientos específicos de ancho de banda, según se ilustra en el siguiente ejemplo.

EJEMPLO 6.2. a) Con el uso de amp op 741, diseñe un amplificador de audio con ganancia de 60 dB. b) Dibuje su gráfica de magnitud. c) Encuentre su ancho de banda real.

Solución.

- a) Como $10^{60/20} = 10^3$, el diseño requiere un amplificador con $A_0 = 10^3$ V/V y $f_B > 20$ kHz. Un solo amplificador 741 no lo hará, porque tendría $f_B = 10^6/10^3 = 1$ kHz. Se intentará conectar dos etapas no inversoras en cascada con ganancias individuales menores, pero anchos de banda más amplios, como se ilustra en la figura 6.6a. Si se denotan las ganancias individuales como A_1 y A_2 , entonces la ganancia conjunta es $A = A_1 \times A_2$. Puede probarse con facilidad que el ancho de banda más amplio para A se logra cuando A_1 y A_2 son iguales, o $A_{10} = A_{20} = \sqrt{1000} = 31.62$ V/V, o 30 dB. Entonces, $f_{B1} = f_{B2} = 10^6/31.62 = 31.62$ kHz.
- b) Para construir la gráfica de magnitud se observa que como $A = A_1^2$, se tiene que $|A|_{dB} = 2|A_1|_{dB}$, lo que indica que la gráfica de magnitud de A se obtiene con la multiplicación de A_1 por 2, punto por punto. La gráfica de $|A_1|$ a su vez se obtiene por medio de la técnica gráfica de la figura 6.5b. El resultado final se muestra en la figura 6.6b.
- c) Observe que a 31.62 kHz tanto $|A_1|$ y $|A_2|$ están 3 dB por debajo de sus valores de cc, lo que a su vez hace que $|A|$ esté 6 dB por debajo de su valor de cc. La frecuencia de -3 dB f_B

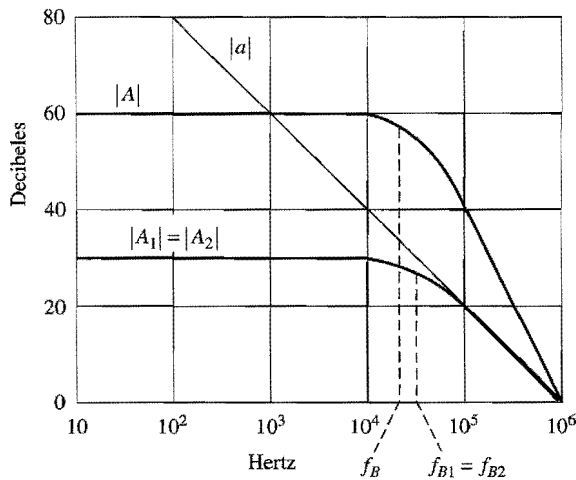
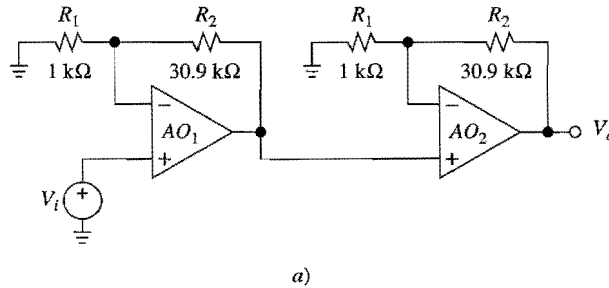


FIGURA 6.6
Cascada con dos amplificadores y la respuesta
en frecuencia resultante $|A|$.

es tal que $|A(jf_B)| = 10^3/\sqrt{2}$. Pero, $|A(jf)| = |A_1(jf)|^2 = 31.62^2/[1 + (f/f_B)^2]$. Entonces, se obliga a que

$$\frac{10^3}{\sqrt{2}} = \frac{31.62^2}{1 + [f_B/(31.62 \times 10^3)]^2}$$

para obtener $f_B = 31.62\sqrt{\sqrt{2} - 1} = 20.35$ kHz, lo cual ya satisface el requerimiento de ancho de banda del audio.

El amplificador inversor

Con la aplicación de un razonamiento similar al amplificador inversor de la figura 6.7a, cuya ganancia se obtuvo en la ecuación 1.19, se obtiene

$$A(jf) = A_0 \times \frac{1}{1 + jf/f_B} \quad (6.15a)$$

$$A_0 \cong -\frac{R_2}{R_1} \quad f_B \cong \beta f_t \quad (6.15b)$$

donde el factor de retroalimentación es de nuevo $\beta = R_1/(R_1 + R_2)$. Como antes, estas expresiones se cumplen en tanto $a_0 \gg 1 + R_2/R_1$. Se observa que el ancho de banda f_B es el mismo que para el amplificador no inversor; esto no es sorprendente, puesto que f_B depende de T , que a su vez depende del amp op y su circuito de retroalimentación, sin importar el punto de aplicación de la señal externa. Como se aprecia en la figura 6.7b, todavía es posible encontrar f_B en forma gráfica como la frecuencia de cruce. Sin embargo, ya que ahora se tiene $|A_0| = R_2/R_1 < (1 + R_2/R_1)$, la gráfica de $|A|$ estará corrida hacia abajo.

El producto ganancia-ancho de banda del amplificador inversor es $GBP = |A_0| \times f_B = (R_2/R_1) \times f_t R_1/(R_1 + R_2)$, o bien

$$GBP = \frac{R_2}{R_1 + R_2} f_t = (1 - \beta) f_t \quad (6.16)$$

Esto es menos que el GBP de su contraparte no inversora, que coincide con f_t . La diferencia es más notable a ganancias de cc bajas. Por ejemplo, un amplificador no inversor de ganancia

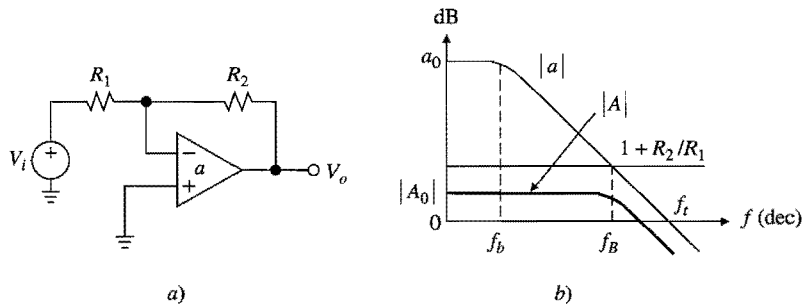


FIGURA 6.7
El amplificador inversor y su respuesta en frecuencia $|A|$.

cia unitaria ($R_1 = \infty$, $R_2 = 0$) tiene $GBP = f_t$, mientras que un amplificador inversor de ganancia unitaria ($R_1 = R_2$) tiene $GBP = 0.5 f_t$. Desde el punto de vista de maximizar el ancho de banda, es obvio que es preferible el primero.

Si se observa y grafica $|A|$ de forma experimental, es probable que se encuentre una desviación en alta frecuencia de la curva que predice la ecuación 6.15. El valor asintótico de alta frecuencia de A es la ganancia de la ecuación 1.65, que se reescribe como

$$\lim_{a \rightarrow 0} A = \frac{z_o}{R_1 + (R_2 + z_o)(1 + R_1/z_d)} \quad (6.17)$$

para tomar en cuenta el hecho de que a frecuencias altas las impedancias de entrada y salida, z_d y z_o , por lo general ya no son resistivas. Esta separación asintótica puede ser preocupante, dependiendo del amp op y su circuito de retroalimentación, así como de la aplicación de que se trate.

EJEMPLO 6.3. Con el uso de PSpice, investigue el comportamiento de alta frecuencia de un amplificador inversor 741 con $R_1 = R_2 = 1 \text{ k}\Omega$.

Solución. Como se muestra en la figura 6.8, se usa la fuente de prueba V_i para excitar tanto al circuito que se muestra a la derecha, como a una réplica de su circuito de retroalimentación que se aprecia a la izquierda y se identifica con los subíndices f . Con el uso del subcircuito AOI que se analizó al final de la sección 6.1, se escribe el siguiente archivo de circuito:

```

Graficar a, 1/beta y A para amp inversor:
Vi 1 0 ac 1V
*Circuito para graficar A:
R1 1 2 1k
R2 2 3 1k
X1 0 2 3 OA1
*Circuito para graficar 1/beta:
rof 1 33 75
R2f 33 22 1k
R1f 22 0 1k
rdf 22 0 2Meg
*Circuito para graficar a:
X2 1 0 6 OA1
RL 6 0 2k ;evitar nodos flotantes
.ac dec 10 1Hz 100MegHz
.probe ;a=V(6)/V(1), 1/beta=V(1)/V(22), A=V(3)/V(1)
.end

```

La gráfica de la figura 6.9 confirma que $A|_{f \rightarrow \infty} \cong 75/(10^3 + 10^3 + 75) = 36.14 \text{ mV/V} = -28.8 \text{ dB}$. Este valor resulta afectado por la selección de R_1 y R_2 . Por ejemplo, al incrementarlas a $R_1 = R_2 =$

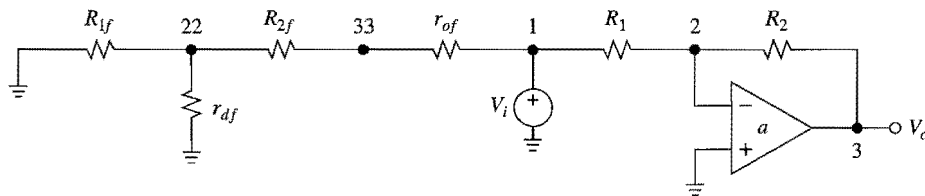


FIGURA 6.8
Circuito PSpice del ejemplo 6.3.

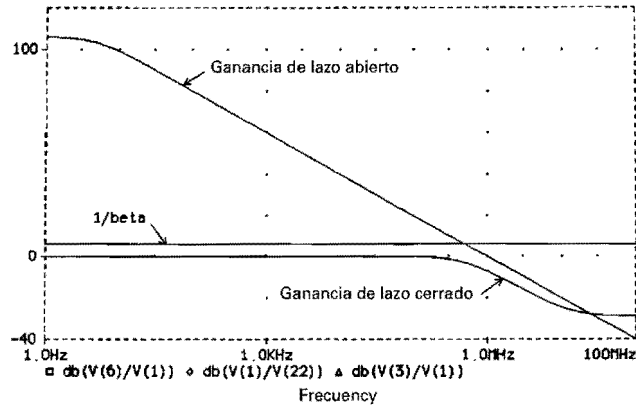


FIGURA 6.9
Gráficas de frecuencia para el circuito de la figura 6.8.

$R_2 = 10 \text{ k}\Omega$ se llevará a la asíntota de alta frecuencia aún más abajo, a -48.6 dB . La ganancia es menos preocupante en la configuración no inversora porque la señal tiene que propagarse a través de z_d , que usualmente es muy grande y por ello ocasiona una mayor cantidad de atenuación.

6.3 IMPEDANCIAS DE ENTRADA Y SALIDA

La figura 5A.7 indica que a frecuencias altas la *impedancia de entrada diferencial* z_d y la *impedancia de salida* z_o del amp op 741 se vuelven, respectivamente, capacitiva e inductiva. Este comportamiento es típico de la mayoría de amps op, y se debe en primer lugar a las capacitancias parásitas de los transistores de entrada y las limitaciones de frecuencia de los transistores de salida. Es más, si las entradas de un amp op práctico se enlazan juntas y se mide la impedancia a tierra, el resultado es una *impedancia de entrada de modo común* z_c . En el modelo de amp op de la figura 6.10, z_c se ha dividido igualmente entre las dos entradas a fin de hacer que $(2z_c) \parallel (2z_c) = z_c$ cuando se consideran juntas.

Es usual que las hojas de datos sólo especifiquen la porción resistiva de estas impedancias, es decir, r_d , r_c y r_o . Para amps op de entrada BJT, r_d y r_c es típico que estén en el rango de megaohms y gigaohms, respectivamente. Como $r_c \gg r_d$, la especificación de r_c se omite con frecuencia, y sólo está dada r_d . Para dispositivos de entrada FET, r_d y r_c son del mismo orden de magnitud y están en el rango de $100 \text{ G}\Omega$ o más alto.

Unos cuantos fabricantes especifican las porciones reactivas de z_d y z_c , es decir, de la *capacitancia de entrada diferencial* C_d , y la *capacitancia de entrada de modo común* C_c . Por ejemplo, el amp op AD705 (Analog Devices) tiene típicamente $z_d = r_d \parallel C_d = (40 \text{ M}\Omega) \parallel (2 \text{ pF})$ y $z_c = r_c \parallel C_c = (300 \text{ G}\Omega) \parallel (2 \text{ pF})$. En general, es seguro suponer valores del orden de algunos picofaradios tanto para C_d como para C_c . Aunque es irrelevante a bajas frecuencias, estas capacitancias causan una degradación significativa a frecuencias altas. Por ejemplo, en cc, el amp op AD705 tiene $z_c = r_c = 300 \text{ G}\Omega$; sin embargo, a 1 kHz , donde $Z_{C_c} = 1/(j2\pi \times 10^3 \times 2 \times 10^{-12}) \cong -j80 \text{ M}\Omega$, tiene $z_c = (300 \text{ G}\Omega) \parallel (-j80 \text{ M}\Omega) \cong -j80 \text{ M}\Omega$, magnitud que se redujo en forma drástica.

Ahora se investigará cómo afecta la caída de la ganancia de lazo abierto a las impedancias. Como se sabe, es frecuente que una impedancia Z de lazo cerrado pueda expresarse en términos de su contraparte de lazo abierto z como

$$Z \cong z(1 + T)^{\pm 1} \quad (6.18)$$

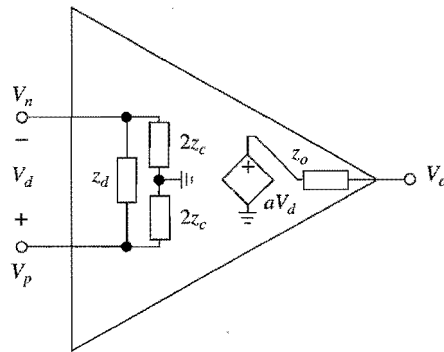


FIGURA 6.10 Modelado de las impedancias de entrada y salida de un amp op práctico.

ganancia de lazo
T = aβ
T = βx_o

donde se usa +1 para topologías *en serie* y -1 para topologías *en paralelo*. Dado que $|T|$ disminuye con la frecuencia, se espera que la impedancia de una topología *en serie* decrezca con la frecuencia y así sea *capacitiva*, y que una topología *en paralelo* se incremente con la frecuencia y así sea *inductiva*. Para simplificar estos cálculos, se supone que las impedancias de lazo abierto son puramente resistivas.

Impedancias en serie

De acuerdo con la ecuación 1.59, la retroalimentación negativa sube de z_d $Z_d \cong z_d(1+a\beta)$ donde $\beta \cong R_1/(R_1 + R_2)$. Al sustituir $a = a_0/(1 + jf/f_b)$ y hacer $z_d \cong r_d$, se obtiene

$$Z_d \cong R_d \frac{1 + jf/f_B}{1 + jf/f_b} \tag{6.19}$$

donde $R_d = r_d(1 + a_0\beta)$ es la resistencia de entrada diferencial de lazo cerrado, y $f_B = \beta f_i$. La gráfica logarítmica de $|Z_d|$ se muestra como una curva punteada en la figura 6.11b. Físicamente, se justifica como sigue.

A frecuencias bajas, en las que $T \gg 1$, la retroalimentación negativa eleva la impedancia en forma significativa, por lo que $Z_d \rightarrow r_d(1 + a_0\beta)$. A frecuencias altas, en las que $T \rightarrow 0$, la retroalimentación ya no tiene ningún efecto, por lo que $Z_d \rightarrow r_d + [R_1 \parallel (R_2 + r_o)] \cong r_d$. La gráfica tiene dos puntos de inflexión: uno en f_b , donde $|T|$ comienza a caer con la frecuencia, y el otro en f_B , donde $|T|$ cae por debajo de la unidad. Es más, f_B puede encontrarse por medio del método gráfico que se presentó en la figura 6.5b. Es claro que $Z_d(s)$ tiene un polo en $s = -2\pi f_b$ y un cero en $s = -2\pi f_B$.

La impedancia conjunta Z_i de la topología de entrada en serie de la figura 6.11a es

$$Z_i = (2z_c) \parallel Z_d \tag{6.20}$$

donde $2z_c$ es el componente de la impedancia de modo común de la entrada no inversora. Este componente es inmune a las propiedades correctivas de la retroalimentación negativa debido a que está por fuera del lazo. Su efecto consiste en reducir el valor asintótico a baja frecuencia, como se indica en la curva de trazo continuo que aparece en la figura 6.11b.

β = ...
f_B = ...
f_b = ...

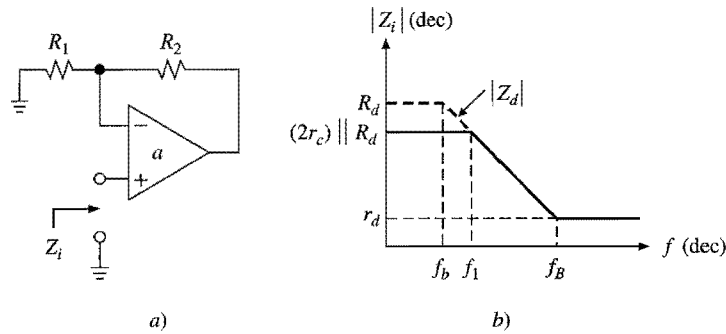


FIGURA 6.11
 Z_i para la topología de entrada en serie.

Como Z_i es capacitiva, puede modelarse como en la figura 6.12. Para encontrar sus elementos, es necesario ajustar sus valores a aquellos asíntóticos de la gráfica, como sigue: a frecuencias bajas, en las que C_{eq} actúa como circuito abierto, se hace que $R_p = (2r_c) \parallel R_d \cong (2r_c) \parallel [r_d (1 + a_0\beta)]$. A frecuencias elevadas, en las que C_{eq} actúa como un corto, se obliga a que $R_p \parallel R_s = r_d$; pero, $R_p \gg r_d$, por lo que $R_s \cong r_d$. Por último, puede calcularse C_{eq} en f_B si se hace que $|ZC_{eq}(jf_B)| = r_d$, o bien $C_{eq} = 1/2\pi f_B r_d$. Para tener un panorama más realista, debe tenerse en cuenta también a C_d y C_c , en especial a frecuencias altas. Es claro que la ecuación 6.20 proporciona sólo un punto de inicio, el cual puede refinarse por medio de una simulación apropiada en computadora.

EJEMPLO 6.4. Cierta amp op tiene $r_d = 1 \text{ M}\Omega$, $r_c = 1 \text{ G}\Omega$, $a_0 = 10^5 \text{ V/V}$, $r_o = 100 \Omega$ y $f_t = 1 \text{ MHz}$. Si se usó en el circuito de la figura 6.11 con $R_1 = 2 \text{ k}\Omega$ y $R_2 = 18 \text{ k}\Omega$, encuentre los valores de los elementos en el circuito equivalente de Z_i , así como las frecuencias de su gráfica de magnitud en los puntos de inflexión.

Solución. Se tiene que $\beta = 1/10$, $f_B = \beta f_t = 100 \text{ kHz}$, $R_s = r_d = 1 \text{ M}\Omega$, $R_d = 10^6(1 + 10^5/10) \cong 10 \text{ G}\Omega$, $R_p = (2r_c) \parallel R_d = 2 \parallel 10 = 1.67 \text{ G}\Omega$ y $C_{eq} = 1/(2\pi 10^5 \times 10^6) = 1.59 \text{ pF}$. Al aprovechar la constancia del producto magnitud-frecuencia, se escribe $R_p f_1 = R_s f_B$, por lo que $f_1 = (R_s/R_p)f_B = 60 \text{ Hz}$.

La impedancia de la topología de la salida en serie de la figura 6.13a es, según la ecuación 2.7, $Z_o \cong R(1 + a)$. Al sustituir esta expresión para $a(jf)$, queda

$$Z_o \cong R_o \frac{1 + jf/f_t}{1 + jf/f_b} \quad (6.21)$$

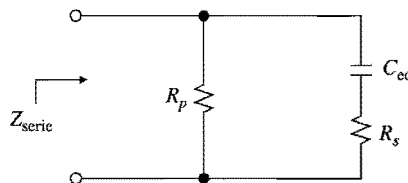


FIGURA 6.12
Circuito equivalente de una impedancia con topología en serie.

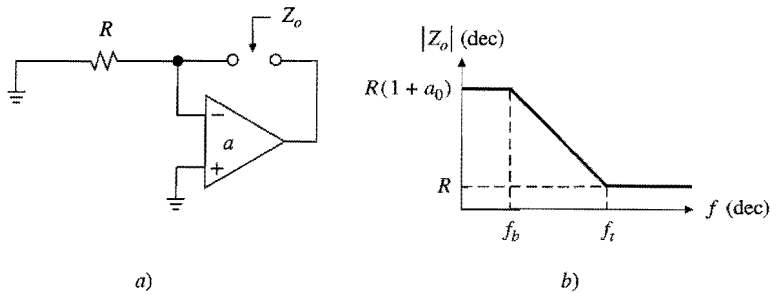


FIGURA 6.13
 Z_o para la topología de salida en serie.

donde $R_o \cong R(1 + a_0)$. Su gráfica logarítmica, que se muestra en la figura 6.13b, puede justificarse con facilidad por medio de una perspectiva física. Es más, Z_o puede modelarse como se aprecia en la figura 6.12 con $R_p \cong R(1 + a_0)$, $R_s \cong R$ y $C_{eq} = 1/2\pi f_t R$.

Impedancias en paralelo

La impedancia de la topología de salida en paralelo de la figura 6.14a, según la ecuación 1.61, es $Z_o \cong r_o/(1 + a\beta)$, donde $\beta \cong R_1/(R_1 + R_2)$. Al proceder de la manera habitual, se obtiene

$$Z_o \cong R_o \frac{1 + jf/f_b}{1 + jf/f_B} \quad (6.22)$$

donde $R_o = r_o/(1 + a_0\beta)$. Es claro que $Z_o(s)$ tiene un cero en $s = -2\pi f_b$, y un polo en $s = -2\pi f_B$. Al observar su gráfica en la figura 6.14b, se nota que los beneficios de la retroalimentación negativa se alcanzan sólo a frecuencias bajas, en las que T es muy grande.

Esta impedancia inductiva puede modelarse como se aprecia en la figura 6.15. A frecuencias altas, en las que L_{eq} actúa abierta, se hace que $R_p = r_o$. A frecuencias bajas, en las que L_{eq} actúa como un corto, se hace que $R_p \parallel R_s \cong R_s = r_o/(1 + a_0\beta)$. Por último, a f_B se obliga a que $|Z_{Leq}(j f_B)| = r_o$, o $L_{eq} \cong r_o/2\pi f_B$. Observe que la ecuación 6.22 ignora el comportamiento inductivo de Z_o . Puede obtenerse un panorama más realista por medio de

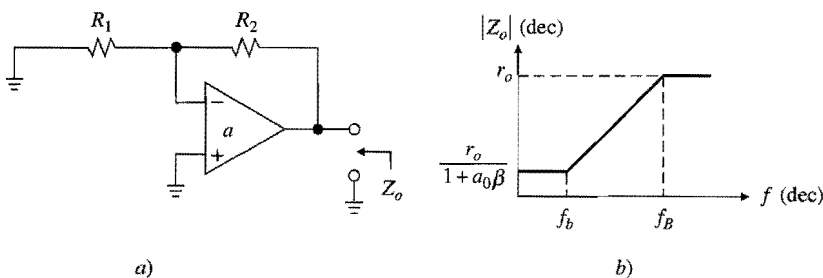


FIGURA 6.14
 Z_o para la topología de salida en paralelo.

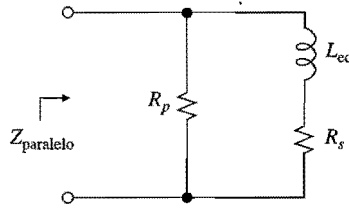


FIGURA 6.15
Circuito equivalente de una impedancia con topología en paralelo.

la simulación en computadora, una vez que se demuestra que el macromodelo que se usó en forma correcta refleja con frecuencia el comportamiento real de z_o .

EJEMPLO 6.5. Repita el ejemplo 6.4, pero para la impedancia de salida Z_o .

Solución. Los puntos de frecuencia de inflexión son $f_b = f_t/a_0 = 10$ Hz y $f_B = \beta f_t = 100$ kHz. Los valores de los elementos son $R_p = 100 \Omega$, $R_s = 100/(1 + 10^4) \cong 10$ m Ω y $L_{eq} = 100/2\pi 10^5 = 159 \mu$ H.

La impedancia de la topología de entrada en paralelo de la figura 6.16a es, de acuerdo con la ecuación 1.67, $Z_i \cong R/(1 + a)$. Ésta se convierte ahora en

$$Z_i \cong R_i \frac{1 + jf/f_b}{1 + jf/f_t} \tag{6.23}$$

donde $R_i \cong R/(1 + a_0)$. En la figura 6.16b aparece su gráfica. El equivalente inductivo de la figura 6.15 tiene ahora $R_p \cong R$, $R_s \cong R/(1 + a_0)$ y $L_{eq} = R/2\pi f_t$. Es evidente que el concepto de tierra virtual se cumple razonablemente bien sólo mientras $|T| \gg 1$. Conforme se incrementa la frecuencia, su impedancia se deteriora, lo cual lleva a un incremento del voltaje de la entrada inversora V_n .

Dada la tendencia de las topologías en paralelo para ser inductivas, su terminación con cargas capacitivas puede ocasionar inestabilidad. La capacitancia de la carga tiende a formar un circuito resonante con la inductancia equivalente presentada por la topología en paralelo, y esto puede causar picos y oscilaciones indeseadas, a menos que se amortigüe la

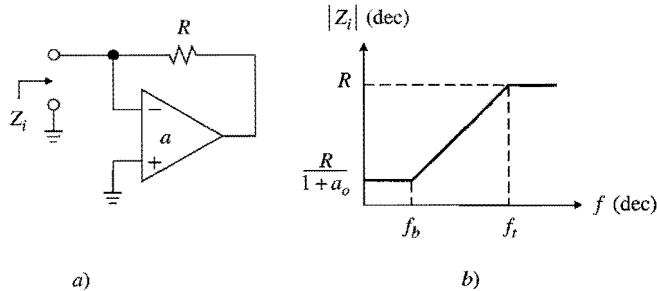


FIGURA 6.16
 Z_i para la topología de entrada en paralelo.

Handwritten notes:
Como se ve en el ejemplo 6.5, la impedancia de salida de un amplificador operacional puede ser inductiva.
7

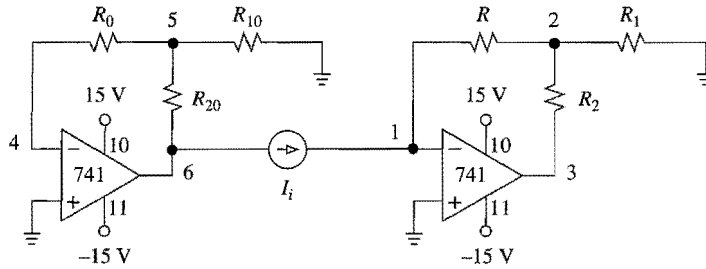


FIGURA 6.17
Circuito PSpice del ejemplo 6.6.

terminación en forma apropiada. Algunos ejemplos de terminación capacitiva son la capacitancia parásita de la terminal de la entrada inversora y la capacitancia de la carga cuando la salida del amp op se conecta a un cable largo. Estos temas se estudiarán en el capítulo 8.

EJEMPLO 6.6. a) Calcule $A(jf)$, $Z_i(jf)$ y $Z_o(jf)$ para el convertidor I - V de sensibilidad elevada de la figura 2.2, si se realiza con $R = 100 \text{ k}\Omega$, $R_1 = 2 \text{ k}\Omega$, $R_2 = 18 \text{ k}\Omega$, y un amp op 741. b) Compare con PSpice usando el subcircuito mA741 del archivo llamado EVAL.LIB.

Solución. Como $r_d \gg R$ y $r_o \ll R_2$, puede escribirse $\beta \cong R_1/(R_1 + R_2) = 0.1 \text{ V/V}$. Entonces, $A_0 \cong -(1 + R_2/R_1)R = -1 \text{ V/mA}$, $a_0\beta = 20 \times 10^3$, $f_B = \beta f_i = 100 \text{ kHz}$, $R_i \cong [R + (R_1 \parallel R_2)]/(1 + a_0\beta) \cong 5 \Omega$ y $R_o \cong r_o/(1 + a_0\beta) = 3.75 \text{ m}\Omega$. Con base en las aproximaciones anteriores, se estima

$$A(jf) \cong \frac{10^6 \text{ V/A}}{1 + jf/10^5}$$

$$Z_i(jf) \cong 5 \frac{1 + jf/5}{1 + jf/10^5} \Omega \quad Z_o(jf) \cong 3.75 \frac{1 + jf/5}{1 + jf/10^5} \text{ m}\Omega$$

En relación con la figura 6.17, se escribe el siguiente archivo para el circuito, usando la misma fuente de prueba tanto para la entrada como para la salida:

Convertidor I - V de alta sensibilidad:

*Encontrar A , Z_i y Z_o por medio de subckt uA741 de la biblioteca:

.lib eval.lib

VCC 10 0 dc 15V

VEE 11 0 dc -15V

Ii 6 1 ac 100nA

*Circuito para encontrar A y Z_i :

R 1 2 100k

R1 2 0 2k

R2 2 3 18k

XOA1 0 1 10 11 3 uA741

*Circuito para encontrar Z_o :

R0 4 5 100k

R10 5 0 2k

R20 5 6 18k

XOA2 0 4 10 11 6 uA741

.ac dec 10 1Hz 10MegHz

.probe ;A=Vm(3)/Ii, Zi=Vm(1)/Ii, Zo=Vm(6)/Ii

.end



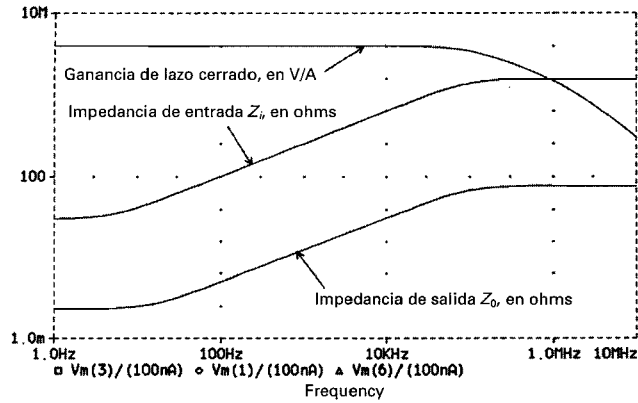


FIGURA 6.18
Gráficas de frecuencia para el convertidor I-V de la figura 6.17.

Los resultados de la simulación que se presentan en la figura 6.18, están en concordancia razonable con las predicciones. Las discrepancias menores se deben a las diferencias entre el modelo simplificado que se usó en los cálculos y el modelo de Boyle que usa PSpice.

6.4 RESPUESTA TRANSITORIA

Hasta este momento se ha investigado el efecto del polo dominante de lazo abierto en el dominio de la frecuencia. Ahora, se abordará el dominio del tiempo con el estudio de la respuesta transitoria, es decir, la respuesta a un escalón de entrada como función del tiempo. Esta respuesta, al igual que su contraparte en el dominio de la frecuencia, varía con la cantidad de retroalimentación que se aplique. En las hojas de datos son usuales las especificaciones para la retroalimentación unitaria, es decir, para la configuración del seguidor de voltaje; sin embargo, los resultados pueden generalizarse con facilidad para otros factores de la retroalimentación.

El tiempo de ascenso t_R

Como se sabe, el ancho de banda de señal pequeña del seguidor de voltaje es f_b , por lo que la respuesta a la frecuencia puede escribirse como

$$A(jf) = \frac{1}{1 + jf/f_t} \quad (6.24)$$

lo que indica un polo en $s = -2\pi f_t$. La aplicación al seguidor de voltaje de la figura 6.19a a un escalón de voltaje de entrada de amplitud suficientemente pequeña V_m dará origen a la bien conocida respuesta exponencial

$$v_o(t) = V_m(1 - e^{-t/\tau}) \quad (6.25a)$$

$$\tau = \frac{1}{2\pi f_t} \quad (6.25b)$$

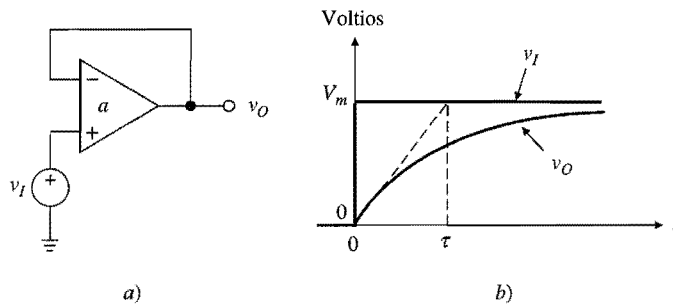


FIGURA 6.19
Seguidor de voltaje y su respuesta de señal pequeña al escalón.

El tiempo t_R que toma a v_O pasar de 10% a 90% de V_m se llama *tiempo de ascenso*, y proporciona una indicación de qué tan rápido es la variación exponencial. Es fácil encontrar que $t_R = \tau(\ln 0.9 - \ln 0.1)$, o

$$t_R = \frac{0.35}{f_t} \quad (6.26)$$

Esto proporciona un vínculo entre el parámetro del dominio de la frecuencia f_t y el del dominio del tiempo t_R ; es claro que entre más alta sea f_t , más bajo será t_R .

El amp op 741 tiene $\tau = 1/(2\pi \times 10^6) \cong 159$ ns y $t_R \cong 350$ ns. Una mirada con más detalle a su respuesta de señal pequeña al escalón de la figura 5A.6 indica una pequeña cantidad de oscilaciones. Esto se debe a los pares de polos complejos de orden superior, los cuales fueron ignorados en la aproximación del polo dominante.

Limitación de la velocidad de respuesta (Slew-Rate)

La velocidad a la que cambia v_O con el tiempo, es la más elevada al comienzo de la transición exponencial. Con el uso de la ecuación 6.25a, se encuentra que $dv_O/dt|_{t=0} = V_m/\tau$, que también se ilustra en la figura 6.19b. Si se incrementa V_m , la tasa a la que la salida responde tendrá que incrementarse en concordancia, a fin de terminar la transición del 10% al 90% dentro del tiempo t_R . En la práctica se observa que por arriba de cierto escalón de amplitud, la pendiente de salida se satura a un valor constante llamado *velocidad de respuesta* (SR, Slew-Rate). Ahora, la forma de la onda de salida es una rampa, en vez de ser una curva exponencial. La figura 6.20a muestra la respuesta a un pulso limitada por la velocidad de respuesta. Como se verá con más detalle en breve, la limitación de la velocidad de respuesta es un efecto no lineal que surge de la capacidad limitada de la circuitería interna para cargar o descargar la capacitancia de la compensación en frecuencia C_c .

La SR se expresa en volts por microsegundo. Las hojas de datos dan $SR = 0.5$ V/ μ s para la versión 741C de amp op, y $SR = 0.7$ V/ μ s para la versión 741E. Esto significa que completar una excursión de salida de 10 V, le toma aproximadamente $(10 \text{ V})/(0.5 \text{ V}/\mu\text{s}) = 20 \mu\text{s}$ a un seguidor de voltaje 741C.

Cuando se opera un amp op en el modo inversor, la velocidad de respuesta durante una excursión positiva, usualmente es la misma que hay durante la excursión negativa. Sin

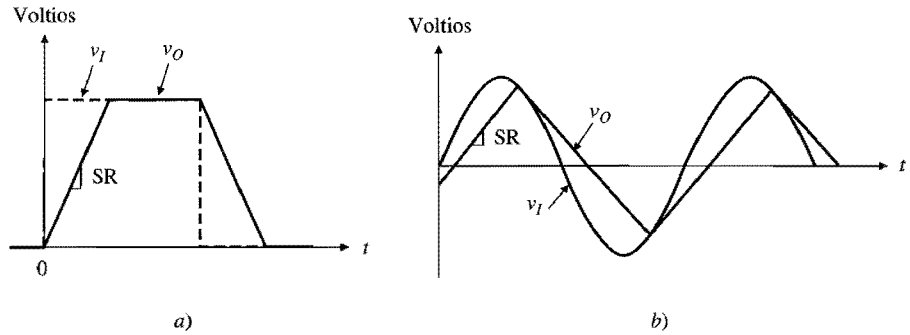


FIGURA 6.20

Efecto de la limitación de la velocidad de respuesta para a) entrada de pulso y b) entrada de onda senoidal.

embargo, cuando la operación sucede en el modo no inversor, la excursión de entrada de modo común hace que entren en juego capacitancias parásitas adicionales, que resultan en valores de SR asimétricos, así como en otros efectos de segundo orden tales como las discontinuidades en el arranque del escalón.¹ Esto se muestra en la figura 5A.7 para el amp op 741. A menos que se diga lo contrario, por sencillez se supondrán valores simétricos de SR.

Se hace hincapié en que SR es un parámetro no lineal de señal grande, mientras que t_R es lineal de señal pequeña. La magnitud crítica del escalón de salida correspondiente al principio de la velocidad de respuesta es tal que $V_{om(crit)}/\tau = SR$. Con el uso de la ecuación 6.25b, esto produce

$$V_{om(crit)} = \frac{SR}{2\pi f_i} \quad (6.27)$$

Para el 741C, $V_{om(crit)} = 0.5 \times 10^6 / (2\pi \times 10^6) = 80$ mV. Esto significa que en tanto el escalón de entrada sea menor que 80 mV, un seguidor de voltaje 741C responde con una transición exponencial gobernada por $\tau = 159$ ns. Sin embargo, para un escalón de entrada más grande, la salida ocurre a una tasa constante de 0.5 V/ μ s hasta que llega a 80 mV del valor final, después de lo cual se lleva a cabo el resto de la transición en forma exponencial. Los resultados anteriores pueden generalizarse a circuitos con $\beta < 1$ si se reemplaza f_i por βf_i .

EJEMPLO 6.7. Con una corriente de polarización de la etapa de entrada I_A de 19.6μ A y una capacitancia de compensación C_c de 30 pF, un amp op del tipo 741 produce $SR = 0.633$ V/ μ s. a) Si dicho amp op está configurado como en la figura 6.21, encuentre su respuesta $v_O(t)$ a un escalón de entrada de -0.5 V. b) Verifique lo anterior con PSpice.

Solución.

a) Por inspección, $A_0 = -4$ V/V y $\beta = 0.2$ V/V. De modo que $\tau = 1/2\pi\beta f_i = 1/(2\pi \times 0.2 \times 10^6) = 796$ ns y $V_{om(crit)} = SR \times \tau = 0.504$ V. Una vez que ha terminado la transición, se tiene que $v_O(\infty) = A_0 V_{im} = -4(-0.5) = 2$ V. Como esto es mayor que 0.504 V, $v_O(t)$ será una rampa de velocidad de respuesta limitada hasta que alcance $2 - 0.504 = 1.496$ V y sea una transición exponencial de ahí en adelante.

Sea $v_i(t) = -0.5u(t)$ V, donde $u(t)$ es la función de escalón unitario. En tanto $v_O < 1.496$ V se tiene que $v_O(t) = SR \times t = 0.633 \times 10^6 t$ V. El instante en el que v_O alcanza 1.496 V es $t_1 = 1.496 / (0.633 \times 10^6) = 2.36 \mu$ s. Para $t > t_1$ puede escribirse $v_O(t) = v_O(\infty) + [v_O(t_1) - v_O(\infty)] \exp[-(t - t_1)/\tau] = 2 - 9.81 \times \exp[-t/(796 \text{ ns})]$ V.

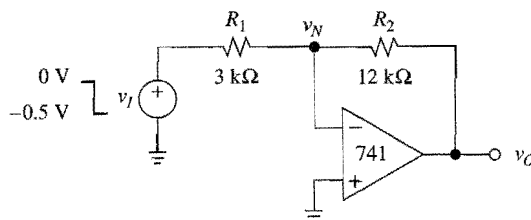


FIGURA 6.21
Circuito del ejemplo 6.7.

b) El archivo de entrada del circuito es el siguiente.

```

Repuesto al escalón de señal grande:
vI 1 0 pulse (0 -0.5 1us 10ns 10ns 6us 12us)
R1 1 2 3k
R2 2 3 12k
*Etapa de entrada: iO1 = IA*tanh [vD/(4*VT)]:
gm1 4 0 value = {19.6E-6*((exp(19.3*v(0,2))-1)/(exp(19.3*v(0,2))+1))}
Req 4 0 1.95Meg
*Segunda etapa: a2 = -544 V/V
ea2 3 0 4 0 -544
Cc 4 3 30pF
.tran 10ns 6us
.probe ;vI=v(1), vO=v(3), vN=v(2)
.end

```



Los resultados de la simulación se muestran en la figura 6.22, que se estudiará con más profundidad en la subsección acerca de las causas de la limitación de la velocidad de respuesta y sus soluciones.

Ancho de banda a potencia completa

El efecto de limitar la velocidad de respuesta distorsiona la señal de salida siempre que se hace un intento de exceder las capacidades de SR del amp op. Esto se ilustra en la figura

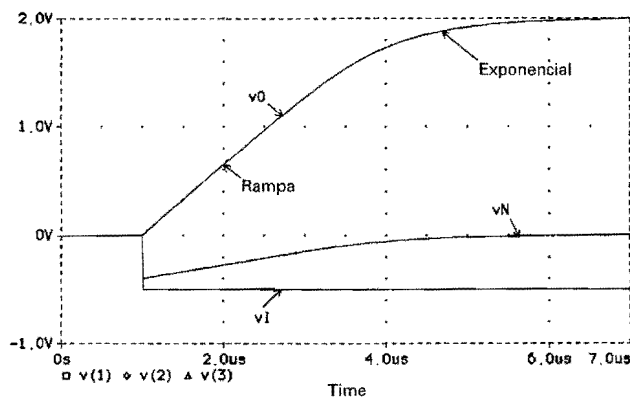


FIGURA 6.22
Respuesta al escalón del circuito de la figura 6.21.

6.20b para una señal senoidal. En ausencia de limitación de la velocidad de respuesta, la salida sería $v_O = V_{om} \sin 2\pi ft$. Su tasa de cambio es $dv_O/dt = 2\pi f V_{om} \cos 2\pi ft$, cuyo máximo es $2\pi f V_{om}$. Para impedir la distorsión, se requiere que $(dv_O/dt)_{\text{máx}} \leq \text{SR}$, o

$$f V_{om} \leq \text{SR}/2\pi \quad (6.28)$$

lo cual indica un compromiso entre la frecuencia y la amplitud. Si se desea operar a frecuencias elevadas, entonces debe mantenerse a V_{om} apropiadamente pequeña para evitar la distorsión de la velocidad de respuesta. En particular, si se desea aprovechar todo el ancho de banda de la señal pequeña f_i de un seguidor de voltaje 741C, entonces se debe conservar $V_{om} \leq \text{SR}/2\pi f_i \cong 80 \text{ mV}$. A la inversa, si se desea asegurar una salida no distorsionada con $V_{om} > V_{om(\text{crit})}$, entonces debe mantenerse $f \leq \text{SR}/2\pi V_{om}$. Por ejemplo, para una salida de ca no distorsionada con $V_{om} = 1 \text{ V}$, un seguidor 741C debe operar por debajo de $0.5 \times 10^6/2\pi 1 = 80 \text{ kHz}$, lo que está muy por debajo de $f_i = 1 \text{ MHz}$.

El ancho de banda de potencia completa (FPB) es la frecuencia máxima a la que el amp op producirá una salida de ca no distorsionada con la amplitud más grande posible. Dicha amplitud depende del amp op en particular, así como de sus fuentes de poder. Si se suponen valores de saturación de salida simétricos $\pm V_{\text{sat}}$, puede escribirse

$$\text{FPB} = \frac{\text{SR}}{2\pi V_{\text{sat}}} \quad (6.29)$$

Así, un 741C con $V_{\text{sat}} = 13 \text{ V}$ tiene $\text{FPB} = 0.5 \times 10^6/2\pi 13 = 6.1 \text{ kHz}$. Si se excede esta frecuencia se producirá una salida tanto distorsionada como reducida. Al usarse un amp op se debe asegurar que no se excede ni su límite de velocidad de respuesta SR ni su frecuencia de $-3 \text{ dB } f_B$.

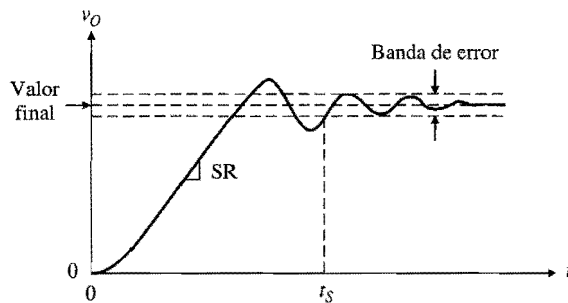
EJEMPLO 6.8. Un amp op 741C con fuentes de poder de $\pm 15 \text{ V}$ está configurado como amplificador no inversor con una ganancia de 10 V/V . a) Si la amplitud de entrada de ca es $V_{im} = 0.5 \text{ V}$, ¿cuál es la frecuencia máxima antes de que la salida se distorsione? b) Si $f = 10 \text{ kHz}$, ¿cuál es el valor máximo de V_{im} antes de que la salida se distorsione? c) Si $V_{im} = 40 \text{ mV}$, ¿cuál es el rango útil de frecuencia de operación? d) Si $f = 2 \text{ kHz}$, ¿cuál es el rango útil de amplitud de operación?

Solución.

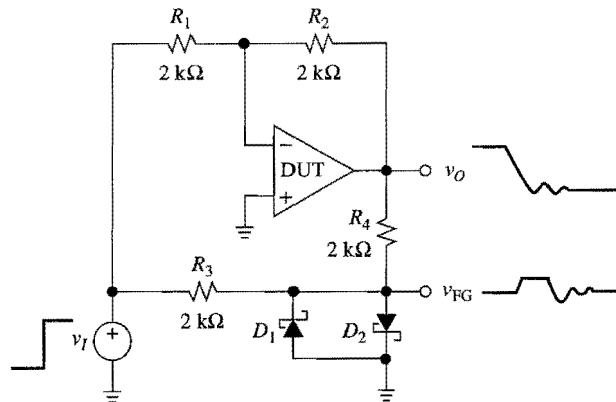
- a) $V_{om} = AV_{im} = 10 \times 0.5 = 5 \text{ V}$; $f_{\text{máx}} = \text{SR}/2\pi V_{om} = 0.5 \times 10^6/2\pi 5 \cong 16 \text{ kHz}$.
- b) $V_{om(\text{máx})} = \text{SR}/2\pi f = 0.5 \times 10^6/2\pi 10^4 = 7.96 \text{ V}$; $V_{im(\text{máx})} = V_{om(\text{máx})}/A = 7.96/10 = 0.796 \text{ V}$.
- c) Para evitar la limitación de la velocidad de respuesta, hay que mantener $f \leq 0.5 \times 10^6/(2\pi \times 10 \times 40 \times 10^{-3}) \cong 200 \text{ kHz}$. Sin embargo, observe que $f_B = f_i/A_0 = 10^6/10 = 100 \text{ kHz}$. Así, el rango útil $f \leq 100 \text{ kHz}$ está dictado por consideraciones de señal pequeña, en lugar de la limitación de velocidad de respuesta.
- d) $V_{om(\text{máx})} = 0.5 \times 10^6/(2\pi \times 2 \times 10^3) = 39.8 \text{ V}$. Como ésta es mayor que la V_{sat} , o 13 V , en este caso, el factor limitante es la saturación de salida. Así, el rango útil de amplitud de entrada es $V_{im} \leq V_{\text{sat}}/A = 13/10 = 1.3 \text{ V}$.

El tiempo de estabilización t_s

El tiempo de ascenso t_R y la velocidad de respuesta dan un indicio de qué tan rápido cambia la salida en condiciones de señal pequeña y grande, respectivamente. El parámetro de má-



a)



b)

FIGURA 6.23

Tiempo de estabilización t_S , y circuito para medirlo t_S . (D_1 y D_2 son diodos Schottky HP2835.)

por preocupación en muchas aplicaciones es el *tiempo de estabilización* t_S , que se define como el tiempo que toma a la respuesta a un escalón de entrada grande estabilizarse y permanecer dentro de una banda especificada de error, que por lo general es simétrica alrededor de su valor final. Los tiempos de estabilización comúnmente se especifican para exactitudes de 0.1% y 0.01% de un escalón de entrada de 10 V. Por ejemplo, el amp op AD843 (Analog Devices) tiene típicamente de $t_S = 135$ ns a 0.01% de un escalón de 10 V.

Como se aprecia en la figura 6.23a, t_S está comprendida de un retraso de propagación inicial debido a los polos de orden superior, seguido de una transición de SR limitada a la vecindad del valor final, seguido de un periodo de recuperación de la condición de sobrecarga asociada con la SR, y por último estabilizarse hacia el valor de equilibrio final. El tiempo de estabilización depende tanto de factores lineales como no lineales, y por lo general se trata de un fenómeno complejo^{3,4}. Un t_R rápido, o una SR elevada no garantizan necesariamente un t_S rápido. Por ejemplo, un amp op puede estabilizarse con rapidez dentro del 0.1%, pero le tomaría mucho más tiempo estabilizarse dentro del 0.01% debido a que la oscilación es excesivamente larga.

La figura 6.23b muestra un circuito de prueba popular⁵ para la medición de t_S . El dispositivo en prueba (DUT) está configurado como amplificador inversor de ganancia

unitaria, mientras que los resistores de valores iguales R_3 y R_4 sintetizan lo que se denomina comúnmente como *tierra falsa*. Como $v_{FG} = \frac{1}{2}(v_I + v_O)$, con $v_O = -v_I$, se espera que $v_{FG} = 0$ V. En la práctica, el transitorio debido al amp op, v_{FG} se desvía en forma momentánea de cero y es posible observar esta desviación para medir t_S . Para una banda de error de $\pm 0.01\%$ de un escalón de 10 V, v_{FG} tendrá que estabilizarse dentro de ± 0.5 mV de su valor final. El propósito de los diodos Schottky es impedir la sobrecarga del amplificador de entrada del osciloscopio. Para evitar la carga de la capacitancia parásita de la punta de prueba, v_{FG} puede amortiguarse por medio de un seguidor de fuente con JFET. Consulte las hojas de datos para el circuito de prueba que es recomendable para medir t_S .

A fin de aprovechar por completo las capacidades de estabilización del tiempo del amp op, se debe prestar la atención debida a la selección y distribución de los componentes y las tierras; de otro modo, puede arruinarse con facilidad el difícil proceso de diseño con amplificadores.⁵ Esto incluye mantener corta en extremo la tolerancia de los componentes, mediante el uso de resistores de película metálica, la orientación de los componentes de modo que se minimicen las capacitancias parásitas e inductancias de conexión, el desvío apropiado de las fuentes de poder, y los retornos a tierra separados para la entrada, la carga y el circuito de retroalimentación. Los tiempos de estabilización rápidos son deseables en particular en convertidores D-A de alta velocidad y muy exactos, así como en amplificadores de muestreo y retención, y en amplificadores multiplexores.

Limitación de la velocidad de respuesta: causas y soluciones

Es conveniente investigar las causas de la limitación de la velocidad de respuesta, puesto que una comprensión de ésta al menos cualitativa, ayuda al usuario en el proceso de selección del amp op. En relación con el diagrama de bloques¹ de la figura 6.24, se observa que mientras la amplitud del escalón de entrada V_m sea suficientemente pequeña, la etapa de entrada responderá en forma proporcional y producirá $i_{O1} = g_{m1}V_m$. Según la ley de capacitancia, $dv_O/dt = i_{O1}/C_c = g_{m1}V_m/C_c$, lo que confirma que la tasa de cambio de la salida también es proporcional a V_m . Sin embargo, si se sobrecarga la etapa de entrada, i_{O1} se saturará a $\pm I_A$, como se ilustra en la figura 5.2b. El capacitor C_c se volverá hambriento de corriente y $(dv_O/dt)_{\text{máx}} = I_A/C_c$. Ésta es precisamente la velocidad de respuesta.

$$SR = \frac{I_A}{C_c} \quad (6.30)$$

Con el uso de los valores de trabajo del amp op 741 de la sección 5.1, es decir, $I_A = 19.6 \mu\text{A}$ y $C_c = 30$ pF, se estima la $SR = 0.653$ V/ μs , que está en concordancia razonable con las hojas de datos.

Es importante darse cuenta de que durante la limitación de la velocidad de respuesta v_N puede alejarse de v_P en forma significativa debido a la caída drástica de la ganancia de lazo abierto que conlleva la saturación de la etapa de entrada. Durante la limitación, el circuito es insensible a cualquier componente de alta frecuencia en la entrada. En particular, la condición de tierra virtual de la configuración inversora no se mantiene durante la limitación. Esto se confirma por la forma de v_N en la figura 6.22.

Es posible tener una perspectiva más amplia si se relaciona el comportamiento de la señal grande con el de la pequeña^{1,6}. En la ecuación 6.8 se encontró que $f_t = g_{m1}/2\pi C_c$. Al resolver para C_c y sustituir en la ecuación 6.30 se obtiene

$$SR = \frac{2\pi I_A f_t}{g_{m1}} \quad (6.31)$$

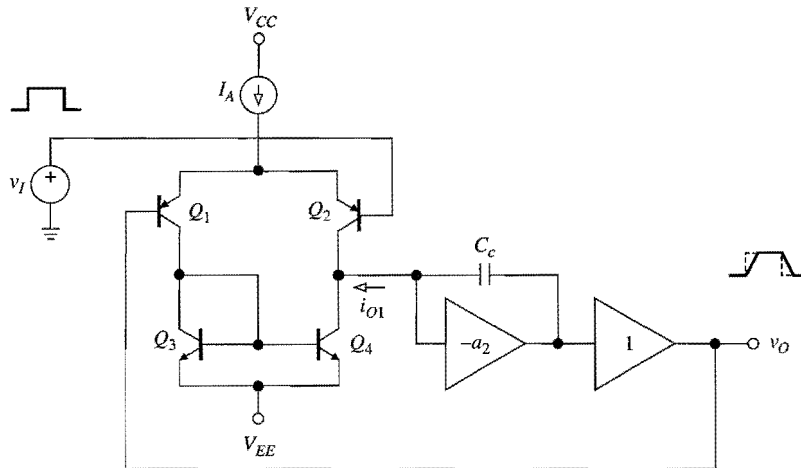


FIGURA 6.24

Modelo de amp op para investigar la limitación de la velocidad de respuesta.

Esta expresión indica tres formas diferentes de incrementar la SR, que son: a) con el incremento de f_i , b) con la reducción de g_{m1} , o c) con el aumento de I_A .

En general, un amp op con f_i alta también tiende a mostrar una SR alta. Según la ecuación 6.8, puede incrementarse f_i con la reducción de C_c . Esto tiene utilidad especial en el caso de amps op no compensados, para los que el usuario puede especificar circuito de compensación que también maximizará la SR. Un ejemplo popular lo constituyen los amps op 301 y 748, los cuales, cuando se usan en configuraciones de ganancia elevada, pueden compensarse con un valor de C_c más pequeño para lograr una f_i más alta, así como una SR mayor. Aun en aplicaciones de ganancia baja, son posibles otros esquemas de compensación de frecuencia, distintos del polo dominante, que pueden mejorar la SR en forma significativa. Algunos ejemplos populares son los métodos de compensación denominados de *compensación de atraso de la entrada* y *compensación de retroalimentación adelantada*, que se estudiarán en el capítulo 8. Por ejemplo, con la compensación del polo dominante, el amp op 301 ofrece características dinámicas similares a las del 741; no obstante, con la compensación de retroalimentación adelantada alcanza $f_i = 10$ MHz y $SR = 10$ V/ μ s.

El segundo método de incrementar la SR consiste en reducir la transconductancia de la etapa de entrada g_{m1} . Para las etapas de entrada BJT, puede reducirse g_{m1} por medio de la *degeneración del emisor*, que se obtiene al incluir resistencias apropiadas en serie con los emisores en el par de entrada diferencial para reducir, o degenerar, en forma deliberada, la transconductancia. El amp op LM318 (National Semiconductor) utiliza esta técnica para hacer que $SR = 70$ V/ μ s con $f_i = 15$ MHz. En forma alternativa, puede reducirse g_{m1} con la realización del par de entrada diferencial con FET, cuya transconductancia es notoriamente más baja que las de los BJT para condiciones de desvío similares. Por ejemplo, el amp op TL080 (Texas Instruments), que es similar al 741 excepto por el reemplazo del par de entrada BJT con un par JFET, ofrece una $SR = 13$ V/ μ s a $f_i = 3$ MHz. Ahora existe la posibilidad de apreciar dos razones buenas para tener una etapa de entrada JFET: la primera es para lograr un desvío y corrientes de polarización de entrada muy bajas, y la otra es para mejorar la velocidad de respuesta.

El tercer método para incrementar la SR es con el aumento de I_A . Éste es especialmente importante en el caso de *amps op programables*, llamados así porque sus corrientes internas de operación pueden ser programadas por el usuario a través de una corriente externa I_{SET} . Es usual que esta corriente se establezca con la conexión de un resistor externo apropiado, según se especifica en las hojas de datos. Las corrientes internas, que incluyen la corriente de polarización I_Q y la corriente de polarización de la etapa de entrada I_A , están relacionadas con I_{SET} en un modo de espejo de corriente, y por ello son programables en un rango amplio de valores. Según las ecuaciones 6.9 y 6.30, tanto f_t como SR son proporcionales a I_A , que a su vez es proporcional a I_{SET} , lo cual indica que la dinámica del amp op también es programable. Por ejemplo, al variar I_{SET} de $0.1 \mu\text{A}$ a $100 \mu\text{A}$ para el amp op programable HA-2725 (Harris), la SR varía de $0.06 \text{ V}/\mu\text{s}$ a $6 \text{ V}/\mu\text{s}$, y f_t de 5 kHz a 10 MHz , lo que brinda al usuario la capacidad de adecuar la dinámica a una amplia variedad de situaciones.

6.5 EFECTO DEL GBP FINITO SOBRE LOS CIRCUITOS INTEGRADORES

Como sabemos, el integrador de la figura 6.25a produce

$$H_{\text{ideal}}(jf) = -\frac{1}{jf/f_0} \quad (6.32)$$

donde $f_0 = 1/2\pi RC$ es la frecuencia de ganancia unitaria. Para investigar el efecto de la caída de la ganancia de lazo abierto, se calcula el factor de retroalimentación $\beta = R/(R + 1/j2\pi fC)$. Al expandir se obtiene

$$\frac{1}{\beta} = \frac{1 + jf/f_0}{jf/f_0}$$

Como se ve en la figura 6.25b, $|1/\beta|$ tiene las asíntotas de baja y alta frecuencia $|1/\beta_0| = 1/(f/f_0)$ y $|1/\beta_\infty| = 1 \text{ V/V} = 0 \text{ dB}$, e intersecta la curva $|a|$ en $f = f_0/a_0$ y en $f = f_t$.

La región de frecuencia de comportamiento casi ideal es $f_0/a_0 \ll f \ll f_t$, donde $|T| \gg 1$. Por debajo de f_0/a_0 , C actúa como circuito abierto en comparación con R , por lo que el circuito se amplifica ahí con la ganancia total de lazo abierto, y da $H = -a_0$. Por arriba de f_t , $|T|$ cae por debajo de la unidad y da $H \cong H_{\text{ideal}} \times T$ ahí, lo que indica una pendiente de -40 dB/dec . Es evidente que para un amp op de polo simple, $H(s)$ tiene $-a_0$ como ganancia de cc y dos polos reales en $s = -2\pi f_0/a_0$ y en $s = -2\pi f_t$, por lo que se escribe

$$H(jf) \cong \frac{-a_0}{[1 + jf/(f_0/a_0)][1 + jf/f_t]} \quad (6.33)$$

En comparación con la ecuación 6.32, la respuesta real es de segundo orden debido a la presencia de dos elementos reactivos, que son la capacitancia externa C , y la capacitancia de compensación interna, C_c .

Según la ecuación 6.32, el integrador debe proporcionar un cambio de fase de 90° . En la práctica, debido a los dos puntos de inflexión, el cambio se alejará de los 90° tanto en el extremo bajo como en el alto del espectro de frecuencia. Pronto se verá que el último de estos extremos es una fuente de preocupación en los filtros basados en integradores, tales

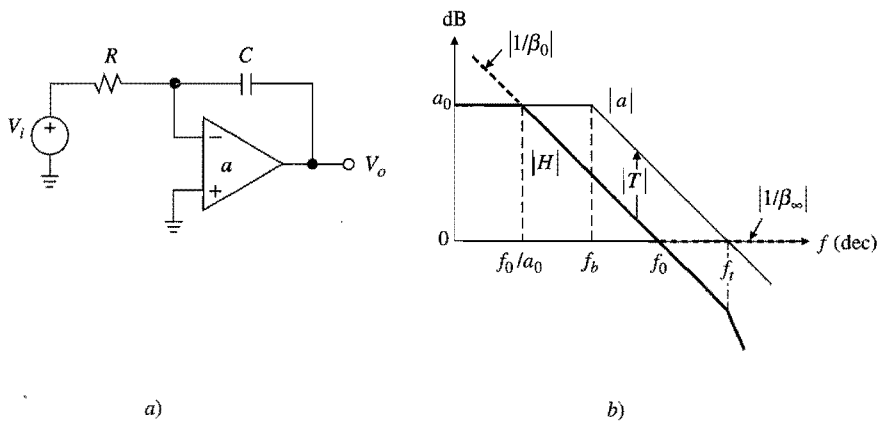


FIGURA 6.25
El integrador inversor y su función de transferencia $|H|$.

como los lazos de dos integradores. A frecuencias altas, la ecuación 6.33 se simplifica y queda como

$$H(jf) = -\frac{1}{jf/f_0} \times \frac{1}{1 + jf/f_t} \quad (6.34)$$

lo que indica que la función de error es la función pasa bajas usual $1/(1 + jf/f_t)$. Como se sabe por la ecuación 6.12b, el error de fase correspondiente es $\epsilon_\phi = -\tan^{-1}(f/f_t)$. Se tiene particular interés en ϵ_ϕ en la vecindad de f_0 . Como un integrador bien diseñado tiene $f_0 \ll f_t$, se puede aproximar para $f \ll f_t$,

$$\epsilon_\phi \cong -f/f_t$$

Es posible reducir ϵ_ϕ con la introducción de una cantidad apropiada de adelanto de fase para contrarrestar el atraso de fase debido a la frecuencia del polo f_t . Este proceso se llama *compensación del error de fase*.

Compensación pasiva de integradores

El integrador de la figura 6.26a está compensado por medio de una capacitancia de entrada en paralelo C_c . Si se especifica su valor de modo que $|Z_{C_c}(jf)| = R$ o $1/2\pi f_t C_c = R$, entonces el adelanto de fase debido a la acción pasa altas de C_c compensará el retraso de fase debido al término pasa bajas $1/(1 + jf/f_t)$, con lo que se expandirá el rango de frecuencia del error de fase despreciable. Esta técnica, también conocida como *cancelación del polo-cero*, requiere que

$$C_c = 1/2\pi R f_t \quad (6.36)$$

El esquema de la figura 6.26b alcanza un resultado similar, pero utiliza una resistencia de retroalimentación en serie R_c y disminuye la resistencia de entrada de R a $R - R_c$. Este método ofrece mejores capacidades de ajuste que la compensación capacitiva. Puede demostrarse (véase el problema 6.45) que si se hace

$$R_c = 1/2\pi C f_t \quad (6.37)$$

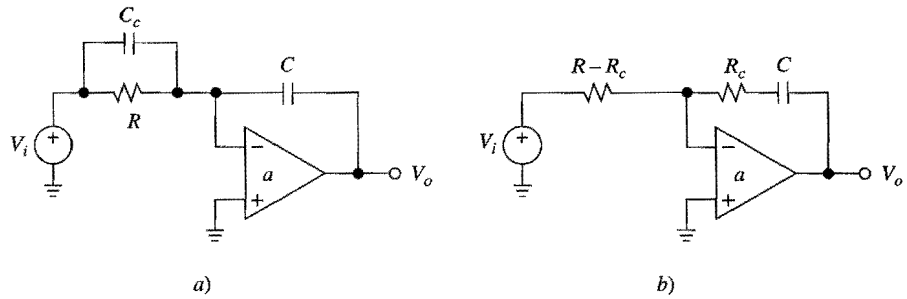


FIGURA 6.26
Compensación pasiva del integrador: a) capacitiva y b) resistiva.

se hará $H(jf) = H_{ideal}$, siempre que los componentes estén a escala de modo que la impedancia de salida de lazo abierto z_o sea despreciable en comparación con R_c .

Debido a las variaciones en el proceso de manufactura, el valor de f_t no se conoce con precisión, por lo que C_c o R_c debe ajustarse para cada amp op individual. Aun así, la compensación es difícil de mantener debido a que f_t es sensible a la temperatura y a las variaciones en las fuentes de poder.

Compensación activa de integradores X

Las desventajas de la compensación pasiva se evitan con ingenio por medio de la compensación activa,⁷ llamada así debido a que aprovecha la igualdad y el rastreo de las propiedades de los amps op duales para compensar las limitaciones de la frecuencia de un dispositivo usando las mismas limitaciones del otro. Aunque esta técnica es general y se abordará nuevamente en la sección 8.6, en este momento se fijará la atención en la compensación de los integradores.

Al aplicar el principio de superposición al circuito de la figura 6.27a, se puede escribir

$$V_o = -a_1 \left(\frac{1}{1 + jf/f_0} V_i + \frac{jf/f_0}{1 + jf/f_0} A_2 V_o \right) \quad A_2 = \frac{1}{1 + jf/f_{t2}}$$

donde $f_0 = 1/2\pi RC$. Para encontrar $H = V_o/V_i$, se elimina A_2 , se sustituye $a_1 \cong f_{t1}/jf$ y se hace $f_{t2} = f_{t1} = f_t$ para reflejar la igualdad. Esto da $H(jf) = H_{ideal} \times 1/(1 + 1/T)$, donde la función del error ahora es

$$\frac{1}{1 + 1/T} = \frac{1 + jf/f_t}{1 + jf/f_t - (f/f_t)^2} = \frac{1 - j(f/f_t)^3}{1 - (f/f_t)^2 + (f/f_t)^4} \quad (6.38)$$

El último paso revela una propiedad interesante: el proceso de racionalización lleva a la cancelación mutua de los términos de primer y segundo orden en f/f_t en el numerador, y sólo deja el de tercer orden. Entonces, se aproxima para $f \ll f_t$,

$$\epsilon_\phi \cong -(f/f_t)^3 \quad (6.39)$$

lo que indica un error mucho más pequeño que el de la ecuación 6.35.

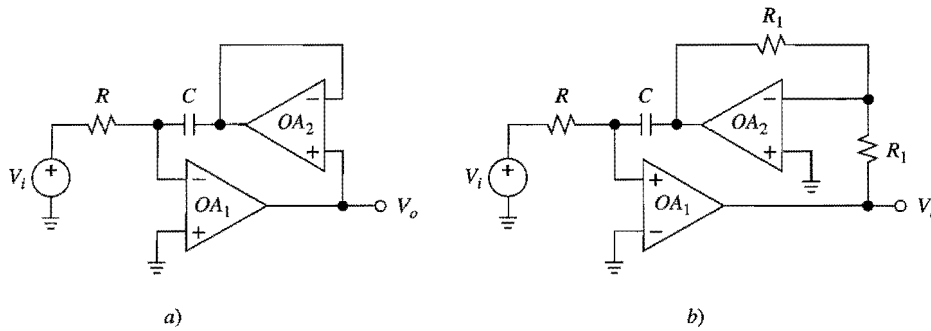


FIGURA 6.27

Compensación activa del integrador: a) $\epsilon_\phi = -(f/f_t)^2$ y b) $\epsilon_\phi = +f/f_t$.

En la figura 6.27b, OA_1 contiene el amp op inversor OA_2 en su trayectoria de retroalimentación, por lo que sus polaridades de entrada se han intercambiado para conservar negativa a la retroalimentación. Es posible demostrar (véase el problema 6.46) que

$$\frac{1}{1 + 1/T} = \frac{1 + jf/0.5f_t}{1 - jf/f_t - (f/0.5f_t)^2} \cong \frac{1 + jf/f_t}{1 - 3(f/f_t)^2}$$

donde se han ignorado los términos de tercer orden en ff/f_t . Ahora se tiene

$$\epsilon_\phi \cong +f/f_t \quad (6.40)$$

Aunque no es tan pequeño como el de la ecuación 6.39, este error de fase tiene la ventaja de ser positivo, característica que se aprovechará en breve.

Compensación por el crecimiento de Q

Se ha encontrado que el efecto de los amps op no ideales sobre los filtros del lazo de dos integradores, tales como los variables de estado y los bicuadráticos (*biquad*), es elevar el valor real de Q por arriba del valor de diseño predicho al suponer amps op ideales. Este efecto, denominado con propiedad como *crecimiento de Q* , ha sido analizado⁸ para el caso de la configuración bicuadrática en términos de los errores de fase introducidos por los dos integradores y el tercer amplificador. El resultado es

$$Q_{\text{actual}} \cong \frac{Q}{1 - 4Qf_0/f_t} \quad (6.41)$$

donde f_0 es la frecuencia de ganancia unitaria del integrador, f_t es la frecuencia del amp op de transición y Q es el factor de calidad en el límite del amp op ideal $f_t \rightarrow \infty$. Como se ilustra en la figura 6.28, para un valor de diseño de $Q = 25$ y amps op con $f_t = 1$ MHz, Q_{actual} , se incrementa con f_0 hasta que se vuelve infinito para $f_0 \cong f_t/4Q = 10^6/100 = 10$ kHz. En este punto, el circuito se vuelve oscilatorio.

Además del crecimiento de Q , el GBP finito de los amps op también ocasiona un cambio en la frecuencia característica f_0 del filtro,⁹

$$\frac{\Delta f_0}{f_0} \cong -(f_0/f_t) \quad (6.42a)$$

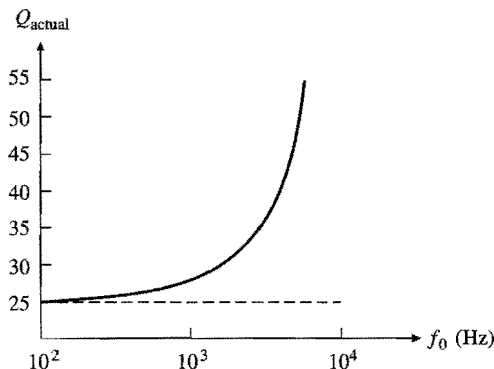


FIGURA 6.28
Crecimiento de Q .

Para desviaciones pequeñas de Q , la ecuación 6.41 da

$$\frac{\Delta Q}{Q} \cong 4Q f_0 / f_t \quad (6.42b)$$

Juntas, estas ecuaciones indican la GBP que es necesaria para mantener $\Delta f_0/f_0$ y $\Delta Q/Q$ dentro de los límites especificados.

EJEMPLO 6.9. Especifique los componentes más apropiados en el filtro bicuadrático (*biquad*) de la figura 3.36 para lograr $f_0 = 10$ kHz, $Q = 25$ y $H_{0BP} = 0$ dB, con la restricción de que las desviaciones de f_0 y Q de sus valores de diseño estén dentro del 1%, debido a los GBP finitos.

Solución. Utilice $R_1 = R_2 = R_5 = R_6 = 10$ k Ω , $R_3 = R_4 = 250$ k Ω , $C_1 = C_2 = 5/\pi$ nF. Para alcanzar las especificaciones de f_0 y de Q , es necesario, respectivamente, que $f_t \geq f_0/(\Delta f_0/f_0) = 10^4/0.01 = 1$ MHz y $f_t \geq 4 \times 25 \times 10^4/0.01 = 100$ MHz. La especificación de Q es la más exigente, por lo que se necesita que GBP ≥ 100 MHz.

Los requerimientos onerosos de GBP que impone la especificación de Q , pueden relajarse mucho si se usa la compensación del error de fase para eliminar el efecto del crecimiento de Q . La figura 6.29a muestra una compensación pasiva del filtro del ejemplo 6.9, pero usa amp op de 1 MHz. Para compensar los errores de fase de los integradores, así como del amplificador inversor, cuya frecuencia de polo f_B es la mitad de la frecuencia del polo f_t de cada integrador, se usa una sola capacitancia, pero cuatro veces mayor que la que predice la ecuación 6.36, o $C_c = 2/(\pi R f_t) \cong 64$ pF.

La figura 6.29b elimina el efecto del crecimiento de Q con el empleo del esquema de compensación activa de la figura 6.27b. En este caso, el error de fase del amplificador inversor se utiliza para cambiar de negativo a positivo el error del integrador ubicado más a la derecha, y así cancelar el error negativo del integrador más a la izquierda. Resulta intrigante que con tan poco de arreglo pueda alcanzarse tanto.

Ya sea que la compensación sea activa o pasiva, el filtro aún muestra el cambio de frecuencia de la ecuación 6.42a. Éste se elimina con la alteración de los valores de diseño, de modo que los valores reales coincidan con los deseados, una técnica que se denomina *predistorsión*.

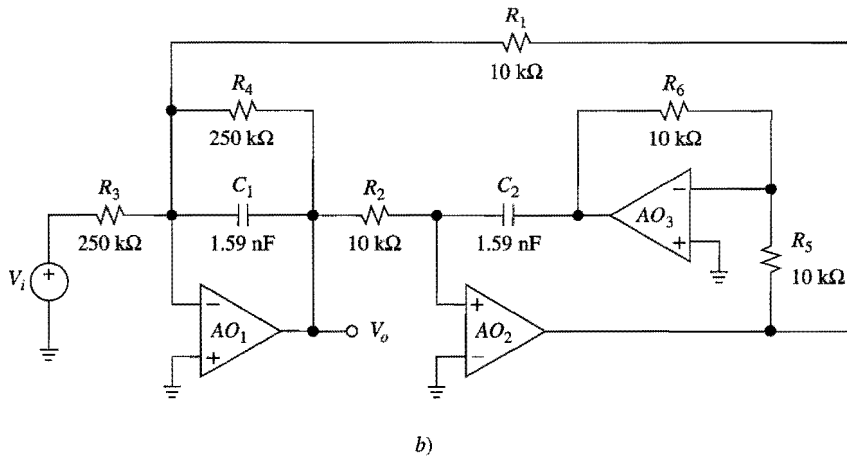
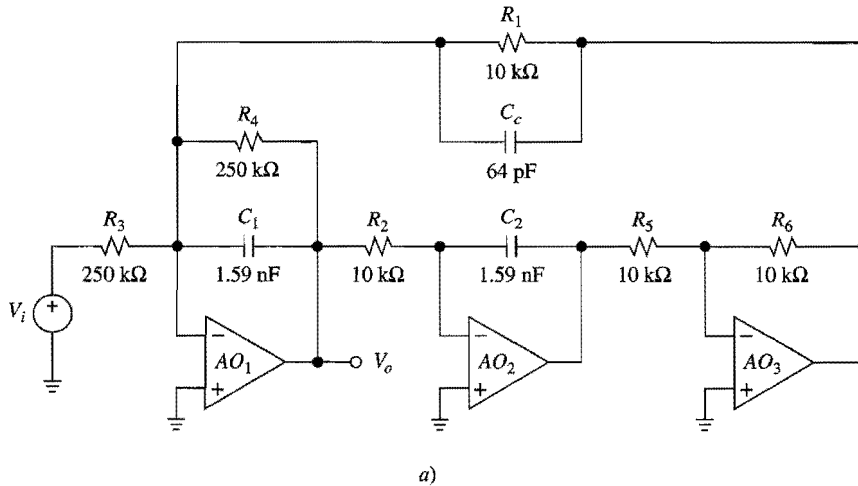


FIGURA 6.29
Filtro bicuadrático (*bicuad*) con compensación a) pasiva y b) activa.

EJEMPLO 6.10. a) Verifique los circuitos de la figura 6.29 con PSpice. b) Predistorsione los valores de los componentes de modo que $f_0 = 10$ kHz.

Solución.

a) Se enumeran los nodos en forma secuencial de izquierda a derecha, y se hace $a_0 = 1$ V/ μ V y $f_b = 1$ Hz. El siguiente archivo del circuito usa la herramienta LAPLACE de PSpice como método alternativo para simular $a(jf)$.

```
Filtro bicuadrático con f0 = 10 kHz, Q = 25, H0BP = 0 dB:
Vi 1 0 ac 1V
R3 1 2 250k
R4 2 3 250k
C1 2 3 1.5915nF
eOA1 3 0 Laplace {V(0,2)}={1E6/(1+s/6.283)}
R2 3 4 10k
```



```
C2 4 5 1.5915nF
eOA2 5 0 Laplace {V(0,4)}={1E6/(1+s/6.283)}
R5 5 6 10k
R6 6 7 10k
eOA3 7 0 Laplace {V(0,6)}={1E6/(1+s/6.283)}
R1 7 2 10k
.ac lin 100 9.1kHz 11kHz
.probe ;H = V(3)/V(1)
.end
```

Los resultados de la simulación que se muestran en la figura 6.30 (parte superior) revelan un crecimiento intolerable de Q . Para brindar compensación pasiva, simplemente se agrega el enunciado

```
Cc 2 7 64pF
```

mientras que para proporcionar compensación activa, se cambian las conexiones de los nodos para C_2 , OA_2 y R_1 así

```
C2 4 7 1.5915nF
eOA2 5 0 Laplace {V(4,0)}={1E6/(1+s/6.283)}
R1 5 2 10k
```

todo lo demás permanece igual. La gráfica muestra que la compensación, activa o pasiva, elimina el crecimiento de Q . Sin embargo, según la ecuación 6.42a, aún se tiene un cambio hacia abajo de la frecuencia, en comparación con la respuesta ideal. La respuesta ideal se obtuvo con el cambio del valor de cada fuente de Laplace, de $1E6$ a $1E9$.

- b) Para obtener $f_0 = 10$ kHz, se reduce ya sea todas las capacitancias o todas las resistencias en la cantidad de $f_0/f_i = 10^4/10^6 = 0.01$, o 1%. Por ejemplo, al cambiar ambas capacitancias de 1.5915 nF a 1.5756 nF en el circuito de la figura 6.29b, se obtiene una respuesta que es difícil distinguir de la ideal, como puede verse en la figura 6.30 (parte inferior).

Antes de concluir, es deseable puntualizar que los resultados obtenidos con anterioridad para los esquemas de compensación activa, se basan en una respuesta de polo simple de lazo abierto. Los amps op prácticos muestran raíces adicionales de orden superior, cuyo efecto es el de aumentar la cantidad de retraso de fase en f_i , a veces muy por encima del que está asociado con un solo polo. También se introduce un retraso adicional con las parásitas de la entrada inversora, tema que se abordará en la sección 8.2. En consecuencia, un circuito práctico de filtro puede mostrar oscilaciones localizadas, con lo que requerirá medidas adicionales de compensación a fin de funcionar en forma apropiada.

6.6 EFECTO DEL GBP FINITO SOBRE LOS FILTROS

Para evaluar el efecto de los GBPs finitos sobre el rendimiento del filtro, debe tomarse en cuenta la ganancia de lazo abierto $a(jf)$ cuando se obtengan las funciones de transferencia. Es justo decir que debido al elemento reactivo adicional proporcionado por la capacitancia de compensación interna C_c , el orden de la función de transferencia por lo general se incrementará en el número de amps op que estén presentes. La cantidad de álgebra involucrada aún es manejable para el caso de los filtros de primer orden, pero se vuelve prohibitiva conforme aumentan el orden y la complejidad del filtro.

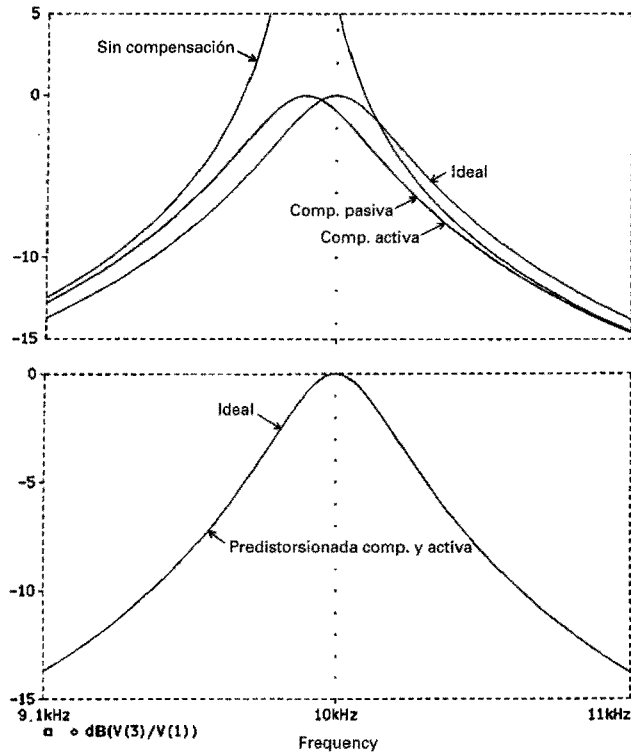


FIGURA 6.30
Gráficas de frecuencia para el circuito del ejemplo 6.10.

Filtros de primer orden

Los filtros de primer orden pueden resolverse en forma analítica, como se ejemplificó en la sección precedente para los integradores. Se presenta un ejemplo adicional en el filtro pasa altas de la figura 6.31a. Idealmente, este filtro tiene la frecuencia de corte de $f_0 = 1/2\pi R_1 C$ y la ganancia de alta frecuencia $H_0 = -R_2/R_1$. Para investigar el efecto del GBP, primero se encuentra $1/\beta = 1 + R_2/(R_1 + 1/j2\pi f C)$, o bien

$$\frac{1}{\beta} = \frac{1 + jf/f_z}{1 + jf/f_p} \quad f_p = \frac{1}{2\pi R_1 C} \quad f_z = \frac{f_p}{1 + R_2/R_1}$$

Esta función tiene la asíntota de alta frecuencia $1/\beta_\infty = 1 + R_2/R_1$, por lo que intersecta la curva $|a|$ en

$$f_x = \beta_\infty f_i = f_i / (1 + R_2/R_1) \quad (6.43)$$

La función de transferencia real $H = H_{\text{ideal}} \times 1/(1 + 1/T)$ entonces es

$$H(jf) = -\left(\frac{R_2}{R_1}\right) \frac{jf/f_0}{1 + jf/f_0} \times \frac{1}{1 + jf/f_x} \quad (6.44)$$

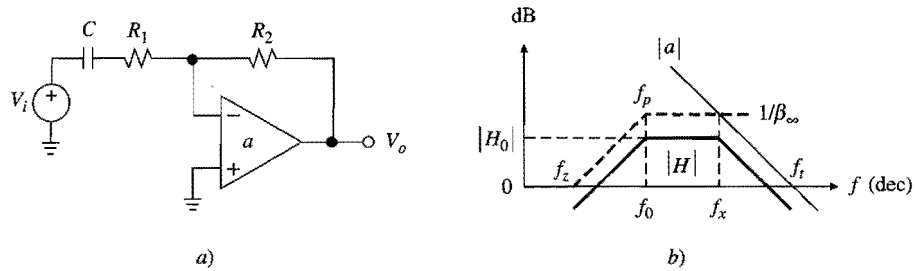


FIGURA 6.31
Filtro pasa altas con ganancia.

Como también se mostró gráficamente en la figura 6.31b, el GBP finito ha cambiado al filtro, de uno de primer orden pasa altas a otro de segundo orden de banda ancha pasa banda. Como es usual, la región del comportamiento casi ideal pasa altas es $f \ll f_x$, donde $|T| \gg 1$.

EJEMPLO 6.11. En el circuito de la figura 6.31a, sea $C = 5/\pi$ nF, $R_1 = 10$ k Ω , $R_2 = 30$ k Ω y GBP = 1 MHz. Encuentre el rango de frecuencia en el que la desviación de $|H|$ de $|H_{ideal}|$ es menor que 1%. ¿Cómo afecta el GBP finito a la frecuencia de corte?

Solución. Se tiene que $f_x = 10^6 / (1 + 30/10) = 250$ kHz. Al obligar a que $1/\sqrt{1 + (f/f_x)^2} \geq 0.99$ se llega a que $f \leq 36.6$ kHz. Idealmente, $f_{-3\text{ dB}} = f_0 = 10$ kHz. Para encontrar el valor real, hay que obligar a que $[1 + (f_{-3\text{ dB}}/f_0)^2][1 + (f_{-3\text{ dB}}/f_x)^2] = 2(f_{-3\text{ dB}}/f_0)^2$. Esto da $f_{-3\text{ dB}} = 10.016$ kHz, por lo que $\Delta f_{-3\text{ dB}}/f_{-3\text{ dB}} = 0.16\%$.

En los problemas del final del capítulo se cubren ejemplos adicionales de filtros de primer orden.

Filtros de segundo orden

El análisis de los filtros de segundo orden es más complicado que el de los circuitos de primer orden. En una configuración de un amp op, la función de transferencia real $H(s)$ tendrá tres polos; en una estructura de tres amps op tal como los filtros SV y bicuadráticos, $H(s)$ aún tendrá cinco polos. En general, el efecto de los GBP finitos es crear polos nuevos, así como reacomodar los existentes, con lo cual se altera la respuesta a la frecuencia. En algunos casos, los polos pueden saltar a la mitad derecha del plano s y conducir a la inestabilidad; un ejemplo es el filtro bicuadrático de la sección 6.5.

Para obtener información cualitativa, se investigará el filtro de retroalimentación múltiple que aparece en la figura 6.32 para el caso de capacitancias iguales. Para encontrar $H(s)$, primero se obtiene una expresión para V_n en términos de V_i y V_o con la aplicación de KCL en los nodos 2 y 4. Después, se hace que $V_o = -a(s)V_n$ y se resuelve para la razón V_o/V_i . El resultado es

$$H(s) = H_{\text{OBP}} \frac{(s/\omega_0)/Q}{\frac{s^2}{\omega_0^2} + \frac{1}{Q} \frac{s}{\omega_0} + 1 + \frac{1}{a} \left(\frac{s^2}{\omega_0^2} + \frac{2Q^2 + 1}{Q} \frac{s}{\omega_0} + 1 \right)} \quad (6.45)$$

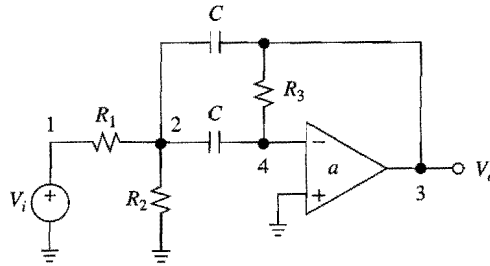


FIGURA 6.32
Circuito PSpice de un filtro de retroalimentación múltiple pasa banda.

donde H_{0BP} , ω_0 y Q son los de la ecuación 3.71. Es evidente que una vez que se sustituye $a \cong \omega_t/s = 2\pi f_t/s$, se llega a una función de tercer orden, mientras que para $a = \infty$, el orden es de sólo dos.

El interés principal está en las desviaciones de la frecuencia de resonancia y el ancho de banda de -3 dB, de sus valores de diseño. Se ha demostrado⁹ que en tanto $Qf_0 \ll f_t$, se tiene

$$\frac{\Delta f_0}{f_0} \cong -\frac{\Delta Q}{Q} \cong -Q f_0/f_t \quad (6.46)$$

Es evidente que el producto $Q \times f_0$ proporciona un indicio de qué tan exigentes están en términos de la GBP las especificaciones del filtro.

EJEMPLO 6.12. Con el empleo de capacitancias de 10 nF, especifique los componentes apropiados en el circuito de la figura 6.32 para $H_{0BP} = 0$ dB, $f_0 = 10$ kHz, $Q = 10$, y una desviación de BW de 1% o menos de su valor de diseño, debida al GBP finito.

Solución. Con el uso de las ecuaciones 3.72 y 3.73, se obtiene $R_1 = 15.92$ k Ω , $R_2 = 79.98$ Ω y $R_3 = 31.83$ k Ω . Como $BW = f_0/Q$, la ecuación 6.46 da $\Delta BW/BW \cong -2Q f_0/f_t$. En consecuencia, $GBP \geq 2 \times 10 \times 10^4/0.01 = 20$ MHz.

Una alternativa al uso de amps op de GBP alto, consiste en predistorcionar los parámetros del filtro de modo que se hagan coincidir los valores reales con los que se dan en las especificaciones. Respecto de esto, la simulación con PSpice proporciona una herramienta invaluable para determinar la cantidad de predistorción que se requiere para un valor dado de f_t .

EJEMPLO 6.13. Diseñe un filtro que satisfaga las especificaciones del ejemplo 6.12 con un amp op de 1 MHz.

Solución. Con $f_t = 1$ MHz se obtiene $Q f_0/f_t = 0.1$, de tal manera, por medio de la ecuación 6.46 se espera una disminución de f_0 y un incremento de Q del orden de 10%. Para estimaciones más exactas se usa PSpice con el archivo de entrada que sigue.

Filtro pasa banda de RM con $f_0 = 10$ kHz y $Q = 10$:

```
Vi 1 0 ac 1V
R1 1 2 15.92k
R2 2 0 79.98
R3 4 3 31.83k
C1 2 3 10nF
```



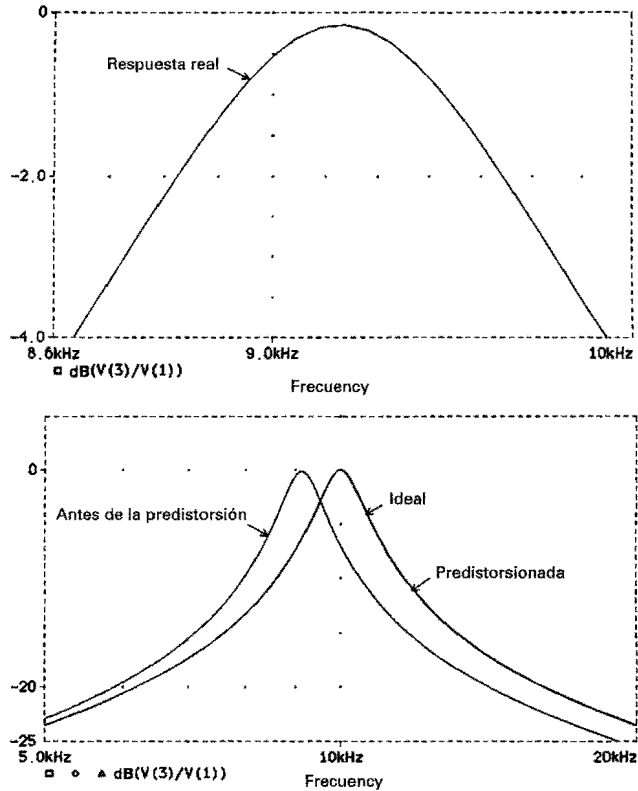


FIGURA 6.33
Gráficas de frecuencia para el filtro pasa banda del ejemplo 6.13.

```
C2 2 4 10nF
*Op amp with GBP = 1 MHz:
eOA 3 0 Laplace {V(0,4)}={1E6/(1+s/6.283)}
.ac lin 1000 5kHz 20kHz
.probe ;H = V(3)/V(1)
.end
```

Con relación a la figura 6.33 (parte superior), se usa la herramienta del cursor del posprocesador Probe para medir $f_0 = 9.12$ kHz, $H_{0BP} = 0.983$ V/V, $f_L = 8.71$ kHz y $f_H = 9.56$ kHz. Por lo tanto, $Q = f_0/(f_H - f_L) = 10.8$.

Para alcanzar los valores deseados de los parámetros, se rediseña el circuito para $f_0 = 10/9.12 = 10.9$ kHz, $Q = 10/10.8 = 9.29$ y $H_{0BP} = 1/0.983 = 1.02$ V/V. Al usar otra vez las ecuaciones 3.72 y 3.73, se encuentra que es necesario efectuar los siguientes cambios.

```
R1 1 2 13.3k
R2 2 0 78.6
R3 4 3 27.0k
```

Las respuestas antes y después de la predistorsión se comparan en la figura 6.33 (parte inferior). Como referencia, también se muestra la respuesta ideal, que se obtiene al cambiar el valor de la fuente eOA de 1E6 a 1E9 en el archivo original.

El lector interesado debe recurrir a la bibliografía⁹ para consultar estudios detallados del efecto que tiene el GBP finito en los filtros. El alcance de este libro se limita a encontrar la respuesta real por medio de la simulación en computadora, con el uso de los macromodelos SPICE más realistas que proporcionan los fabricantes, y aplicando después la predistorsión en la manera de los ejemplos 6.10 y 6.13. Como regla práctica, debe seleccionarse un amp op con un GBP de al menos un orden de magnitud, o más, mayor que el producto del filtro Qf_0 , a fin de reducir el efecto de las variaciones del GBP debidas a las modificaciones del ambiente y del proceso de manufactura.

6.7 AMPLIFICADORES DE RETROALIMENTACIÓN DE CORRIENTE

Los amps op considerados hasta el momento también se conocen como *amplificadores de retroalimentación de voltaje* (VFA), porque responden a los voltajes. Como se sabe, su dinámica está limitada por el producto del ancho de banda de la ganancia y la velocidad de respuesta. En contraste, los *amplificadores de retroalimentación de corriente* (CFA) aprovechan la topología del circuito que hace énfasis en la operación en el modo de corriente que, de manera inherente, es mucho más rápida que la operación en modo de voltaje porque es menos susceptible al efecto de las capacitancias de nodo parásitas. Al estar fabricados con el uso de procesos bipolares complementarios de alta velocidad, los CFA pueden tener órdenes de magnitud más rápidas que los VFA.

Como se muestra en el diagrama simplificado de la figura 6.34, un CFA consiste en tres etapas: a) un *buffer de entrada de ganancia unitaria*, b) un par de *espejos de corriente* y c) un *buffer de salida*. El buffer de entrada está basado en el par push-pull Q_1 y Q_2 , cuyo propósito es proporcionar impedancia muy baja en su nodo de salida v_N , lo cual también actúa como la entrada inversora del CFA. En presencia de un circuito externo, el par push-pull puede generar o absorber con facilidad una corriente sustancial i_N , aunque también se

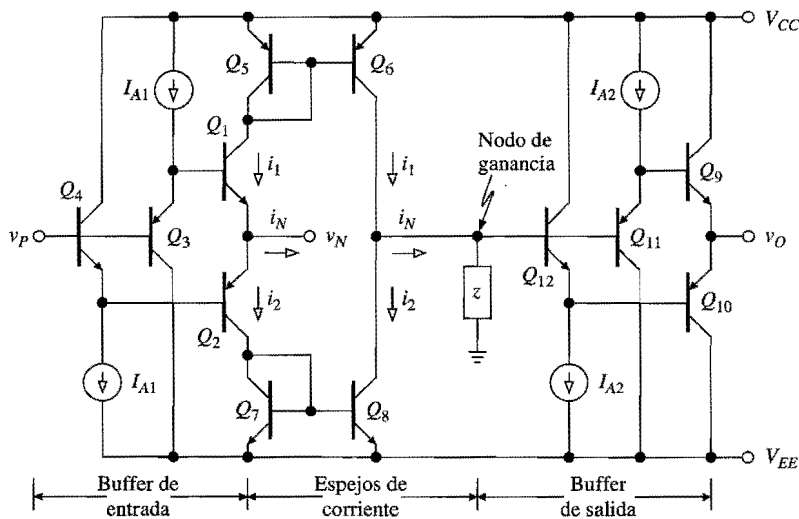


FIGURA 6.34

Diagrama simplificado de un amplificador de retroalimentación de corriente.

verá que en estado estable la i_N se aproxima a cero. Q_1 y Q_2 son alimentadas por los seguidores emisores Q_3 y Q_4 , cuyo objetivo es elevar la impedancia y disminuir la corriente de polarización en la entrada no inversora v_P . Los seguidores también proporcionan caídas de voltaje que son apropiadas en las uniones pn para desviar Q_1 y Q_2 en la región activa, y con ello reducen la distorsión cruzada. Por diseño, el buffer de entrada fuerza a v_N a seguir a v_P . Esto es similar a las VFA ordinarias, excepto que la última obliga a v_N seguir a v_P por medio de retroalimentación negativa.

Cualquier corriente establecida en el nodo v_N por el circuito externo ocasiona un desbalance entre las corrientes del par push-pull,

$$i_1 - i_2 = i_N \quad (6.47)$$

Los espejos de corriente Q_5 - Q_6 y Q_7 - Q_8 replican i_1 e i_2 y las suman en un nodo común llamado *nodo de ganancia*. El voltaje de este nodo es llevado hacia la salida por medio de otro buffer de ganancia unitaria construido por Q_9 a Q_{12} . Al ignorar la corriente de polarización de entrada de dicho buffer, es posible escribir, según la ley de Ohm,

$$V_O = z(jf)I_n$$

donde $z(jf)$, la impedancia neta equivalente del nodo de ganancia hacia tierra se denomina *ganancia de transimpedancia de lazo abierto*. Esta característica de transferencia es similar a la de VFA, excepto que la señal de error i_N es una corriente en vez de un voltaje, y la ganancia $z(jf)$ está en volts por ampere en lugar de volts por volt. Por esta razón, los CFA también se llaman *amplificadores de transimpedancia*.

Las características relevantes de CFA se resumen en el diagrama de bloques de la figura 6.35, donde z se ha desglosado en la componente de *transresistencia* R_{eq} , y la de *transcapacitancia* C_{eq} . Si se hace $z(jf) = R_{eq} \parallel (1/j2\pi f C_{eq})$ y se expande, se obtiene

$$z(jf) = \frac{z_0}{1 + jf/f_b} \quad (6.49)$$

$$f_b = \frac{1}{2\pi R_{eq} C_{eq}} \quad (6.50)$$

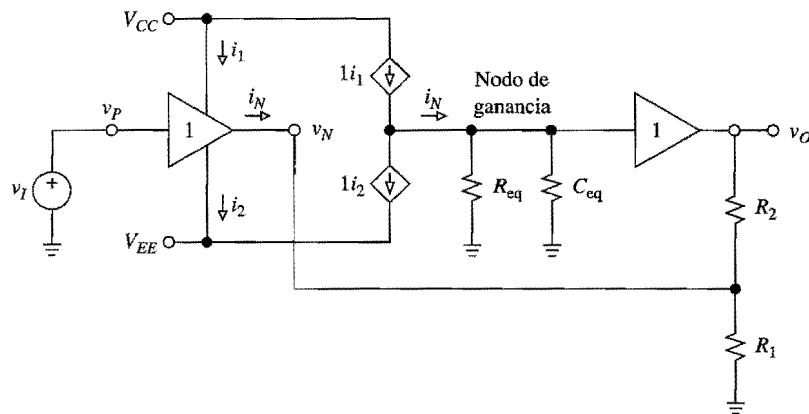


FIGURA 6.35

Diagrama de bloques de un CFA configurado como amplificador no inversor.

donde $z_0 = R_{eq}$ es el valor de cc de $z(jf)$. La ganancia $z(jf)$ es aproximadamente constante de cc a f_b ; por lo tanto, decae con la frecuencia a la tasa de -1 dec/decuaciones. Típicamente, R_{eq} es del orden de $10^6 \Omega$ (lo que hace a z_0 del orden de $1 \text{ V}/\mu\text{A}$), C_{eq} del orden de 10^{-12} F , y f_b del orden de 10^5 Hz .

EJEMPLO 6.14. El CFA CLC401 (Comlinear) tiene $z_0 \cong 0.71 \text{ V}/\mu\text{A}$ y $f_b \cong 350 \text{ kHz}$. a) Encuentre C_{eq} . b) Encuentre i_N para $v_O = 5 \text{ V}$ (dc).

Solución.

a) $R_{eq} \cong 710 \text{ k}\Omega$, de esta manera $C_{eq} = 1/(2\pi R_{eq} f_b) \cong 0.64 \text{ pF}$.

b) $i_N = v_O/R_{eq} \cong 7.04 \mu\text{A}$.

Ganancia de lazo cerrado

La figura 6.36a muestra un modelo simplificado de CFA, junto con un circuito de retroalimentación negativa. Siempre que una señal externa V_i intenta desbalancear las entradas del CFA, el buffer de entrada comienza a generar (o absorber) una corriente de desbalance I_n . De acuerdo con la ecuación 6.48, esta corriente ocasiona que V_o oscile en la dirección positiva (o negativa) hasta que se neutralice el desbalance original por medio del lazo de retroalimentación negativa, lo que confirma el papel de I_n como señal de error.

Al aplicarse el principio de superposición, es posible escribir

$$I_n = \frac{V_i}{R_1 \parallel R_2} - \frac{V_o}{R_2} \quad (6.51)$$

Es claro que la señal de retroalimentación V_o/R_2 es una corriente, y el factor de retroalimentación $\beta = 1/R_2$ ahora se encuentra en amperes por volt. Al sustituir en la ecuación 6.48 y simplificar, se obtiene la *ganancia de lazo cerrado*

$$A(jf) = \frac{V_o}{V_i} = \left(1 + \frac{R_2}{R_1}\right) \frac{1}{1 + 1/T(jf)} \quad (6.52)$$

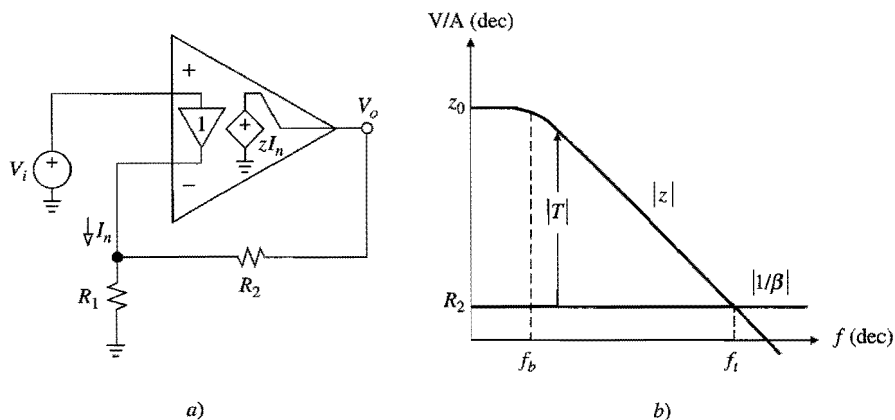


FIGURA 6.36

Amplificador no inversor CFA, y el método gráfico para visualizar la ganancia de lazo $|T|$.

$$T(jf) = \frac{z(jf)}{R_2} \quad (6.53)$$

donde $T(jf)$ se denomina la *ganancia de lazo*. Este nombre surge del hecho de que una corriente que fluye alrededor del lazo primero se multiplica por $z(jf)$ para convertirse en un voltaje, y después se divide entre R_2 para transformarse de nuevo en una corriente, con lo que experimenta una ganancia conjunta de $T(jf) = z(jf)/R_2$. En la gráfica en décadas de $|z|$ y $|1/\beta|$ de la figura 6.36b, puede verse el valor en décadas de $|T|$ y la diferencia en décadas entre las dos curvas. Por ejemplo, si a una frecuencia dada $|z| = 10^5$ V/A y $|1/\beta| = 10^3$ V/A, entonces $|T| = 10^{5-3} = 10^2$.

En su esfuerzo por maximizar $T(jf)$ y así reducir el error de ganancia, los fabricantes tratan de maximizar $z(jf)$ en relación con R_2 . En consecuencia, la corriente de la entrada inversora $I_n = V_o/z$ será muy pequeña, aun si es el nodo de salida de baja impedancia de un buffer. En el límite $z \rightarrow \infty$, se obtiene $I_n \rightarrow 0$, lo que indica que un CFA *brindará idealmente cualquier salida que se requiera para llevar I_n a cero*. Así, la *restricción de voltaje de entrada*

$$V_n \rightarrow V_p \quad (6.54a)$$

y las *restricciones de corriente de entrada*

$$I_p \rightarrow 0 \quad I_n \rightarrow 0 \quad (6.54b)$$

también se cumplen para los CFA, aunque por razones distintas que para las VFA. En un CFA, la ecuación 6.54a se cumple por diseño, y en un VFA por la acción de retroalimentación negativa; en cambio, en un CFA la ecuación 6.54b se cumple por acción de la retroalimentación negativa, y por diseño en una VFA. Estas restricciones pueden aplicarse al análisis de los circuitos CFA, en forma muy parecida al análisis de las VFA convencionales.¹¹

Dinámica de los CFA

Para estudiar la dinámica de los CFA de la figura 6.35, se sustituye la ecuación 6.49 en la ecuación 6.53, y después en la ecuación 6.52. Esto da, para $z_0/R_2 \gg 1$,

$$A(jf) = A_0 \times \frac{1}{1 + jf/f_t} \quad (6.55)$$

$$A_0 = 1 + \frac{R_2}{R_1} \quad f_t = \frac{1}{2\pi R_2 C_{eq}} \quad (6.56)$$

donde A_0 y f_t son, respectivamente, la *ganancia de cc de lazo cerrado* y el *ancho de banda*. Con R_2 en el rango de los kilohms y C_{eq} en el de los picofarads, f_t se encuentra típicamente en el rango de 10^8 Hz. Se observa que para un CFA dado, el ancho de banda de lazo cerrado sólo depende de R_2 . Así, puede usarse R_2 para establecer f_t , y después ajustar R_1 para establecer A_0 . La capacidad de controlar la ganancia, independientemente del ancho de banda, constituye la ventaja principal de los CFA por sobre los amps op convencionales. En la figura 6.37a se ilustra la constancia del ancho de banda.

A continuación se estudia la respuesta transitoria. Al aplicar un escalón $v_I = V_{im}u(t)$ al circuito de la figura 6.36a, de acuerdo con la ecuación 6.51, se da origen a la corriente $i_N =$

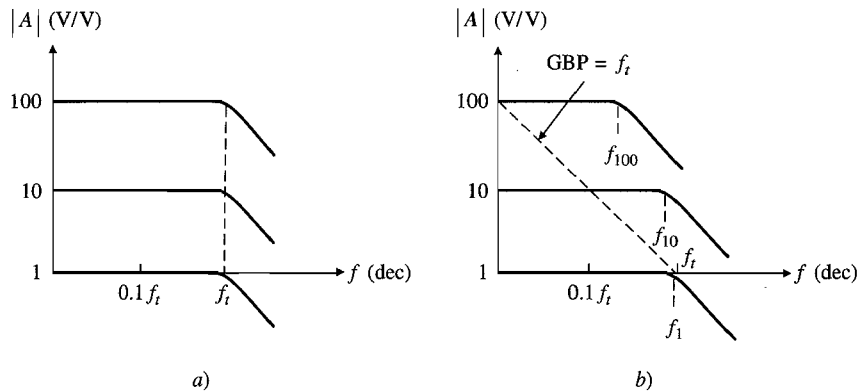


FIGURA 6.37

Ancho de banda de lazo cerrado como función de la ganancia para a) un CFA ideal y b) un CFA práctico.

$V_{im}/(R_1 \parallel R_2) - v_O/R_2$. En relación con la figura 6.35, también puede escribirse $i_N = v_O/R_{eq} + C_{eq}dv_O/dt$. Al eliminar i_N se obtiene, para $R_2 \ll R_{eq}$,

$$R_2 C_{eq} \frac{dv_O}{dt} + v_O = A_0 V_{im}$$

cuya solución es $v_O = A_0 V_{im} [1 - \exp(-t/\tau)] u(t)$,

$$\tau = R_2 C_{eq} \quad (6.57)$$

La respuesta es un transitorio exponencial sin que importe la magnitud del escalón de entrada, y la constante de tiempo que la gobierna es establecida por R_2 sin que importe A_0 . Por ejemplo, un amp op CLC401 con $R_2 = 1.5 \text{ k}\Omega$ tiene $\tau = 1.5 \times 10^3 \times 0.64 \times 10^{-12} \cong 1 \text{ ns}$. El tiempo de ascenso es $t_R = 2.2\tau \cong 2.2$, y el tiempo de estabilización dentro del 0.1% del valor final es $t_S \cong 7\tau \cong 7 \text{ ns}$, en concordancia razonable con los valores de las hojas de datos $t_R = 2.5 \text{ ns}$ y $t_S = 10 \text{ ns}$.

Como R_2 controla la dinámica del lazo cerrado, es usual que las hojas de datos recomienden un valor óptimo, el cual es típico que se encuentre en el rango de $10^3 \Omega$. Para la operación del seguidor de voltaje se elimina R_1 , pero se deja R_2 en su lugar para establecer la dinámica del dispositivo.

Efectos de segundo orden

De acuerdo con el análisis anterior, una vez que se ha establecido el valor de R_2 , parece que la dinámica no resulta afectada por el valor de la ganancia de lazo cerrado. Sin embargo, el ancho de banda y el tiempo de ascenso de un CFA práctico variará algo con A_0 , aunque no tan drásticamente como en el caso de los VFA. La razón principal es la resistencia de salida diferente de cero r_n del buffer de entrada, cuyo efecto es reducir la ganancia de lazo, degradando en forma proporcional la dinámica de lazo cerrado. Con el uso del modelo más realista de CFA que aparece en la figura 6.38a, por el principio de superposición se obtiene

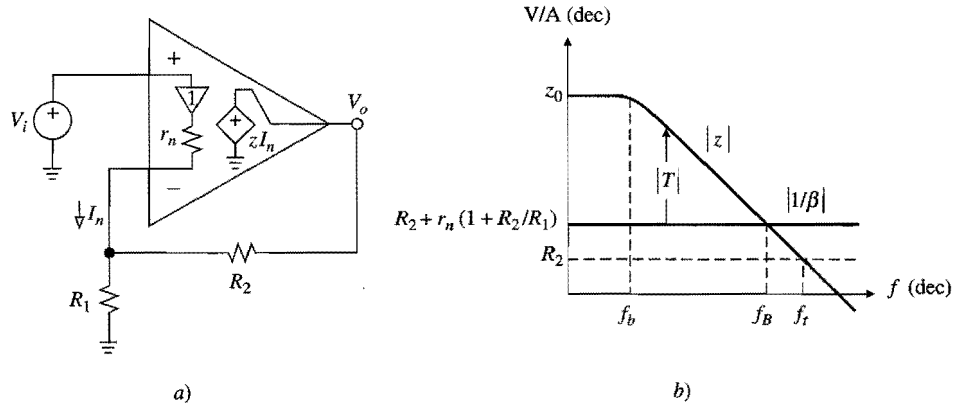


FIGURA 6.38
Efecto de la impedancia de salida r_n del buffer de entrada.

que $I_n = V_i / [r_n + (R_1 \parallel R_2)] - \beta V_o$, donde el factor de retroalimentación β se encuentra con el uso de la fórmula divisora de la corriente y la ley de Ohm,

$$\beta = \frac{R_1}{R_1 + r_n} \times \frac{1}{R_2 + (r_n \parallel R_1)} = \frac{1}{R_2 + r_n(1 + R_2/R_1)} \quad (6.58)$$

Es claro que el efecto de r_n es mover la curva $|1/\beta|$ hacia arriba, de R_2 a $R_2 + r_n(1 + R_2/R_1)$. Como se ilustra en la figura 6.38b, esto ocasiona una disminución en la frecuencia de cruce, la cual ahora se denotará como f_B . Esta frecuencia se obtiene al hacer $f_t \rightarrow f_B$ y $R_2 \rightarrow R_2 + r_n(1 + R_2/R_1)$ en la ecuación 6.56. El resultado puede escribirse en la forma

$$f_B = \frac{f_t}{1 + r_n/(R_1 \parallel R_2)} \quad (6.59)$$

donde ahora f_t es el valor extrapolado de f_B en el límite $r_n \rightarrow 0$.

EJEMPLO 6.15. Cierta CFA tiene $f_t = 100$ MHz para $1/\beta = 1.5$ V/mA. Si $R_2 = 1.5$ k Ω y $r_n = 50$ Ω , encuentre R_1 , f_B y t_R para $A_0 = 1$ V/V, 10 V/V y 100 V/V. Haga comentarios acerca de los resultados.

Solución. Según las ecuaciones 6.56 y 6.59, para el presente circuito puede escribirse

$$R_1 = R_2/(A_0 - 1)$$

$$f_B = 10^8/(1 + A_0/30)$$

Más aún, $t_R \cong 2.2/2\pi f_B$. Para $A_0 = 1, 10$ y 100 V/V, se obtiene respectivamente $R_1 = \infty, 166.7$ Ω y 15.15 Ω ; $f_B = 96.8$ MHz, 75.0 MHz y 23.1 MHz; $t_R = 2.2/(2\pi \times 96.8 \times 10^6) = 3.6$ ns, 4.7 ns y 15.2 ns. Las reducciones del ancho de banda, ilustradas en la figura 6.37b, aún se comparan en forma favorable con las de un VFA, cuyo ancho de banda sería reducido, respectivamente, en 1, 10 y 100.

Es posible predistorcionar los valores de R_1 y R_2 para compensar la reducción del ancho de banda. Primero se encuentra R_2 para una f_B dada, y después se encuentra R_1 para la A_0 dada.

EJEMPLO 6.16. a) Rediseñe el amplificador del ejemplo 6.15 de modo que con $A_0 = 10 \text{ V/V}$ tenga $f_B = 100 \text{ MHz}$ en lugar de 75 MHz . b) Suponga que $z_0 = 0.75 \text{ V}/\mu\text{A}$, encuentre el error de ganancia de cc.

Solución.

- a) Para $f_B = 100 \text{ MHz}$ se necesita $R_2 + r_n(1 + R_2/R_1) = 1.5 \text{ V}/\mu\text{A}$ o $R_2 = 1500 - 50 \times 10 = 1 \text{ k}\Omega$. Entonces, $R_1 = R_2/(A_0 - 1) = 10^3/(10 - 1) = 111 \Omega$.
- b) $T_0 = \beta z_0 = (1/1500)0.75 \times 10^6 = 500$. El error de ganancia de cc es $\epsilon \cong -100/T_0 = -0.2\%$.

Aplicación de los CFA

Aunque el enfoque central ha sido el amplificador no inversor, un CFA puede configurarse para otras topologías familiares^{11,12}. Por ejemplo, si en la figura 6.36a se retira de tierra a R_1 , y se aplica V_i a través de R_1 con la entrada no inversora aterrizada se obtiene el amplificador inversor tradicional. Su ganancia de cc es $A_0 = -R_2/R_1$, y su ancho de banda está dado por la ecuación 6.59. En forma similar, los CFA pueden configurarse como amplificadores sumadores o de diferencias, como convertidores $I-V$, etc. Excepto por su dinámica mucho más rápida, un CFA funciona en forma muy parecida a un VFA, pero con una excepción notoria que se explicará en el capítulo 8: nunca debe incluirse una capacitancia entre su salida y la terminal de la entrada inversora, ya que esto tiende a hacer al circuito oscilatorio. De hecho, la operación estable del amplificador requiere que $1/\beta \geq (1/\beta)_{\text{mín}}$, donde $(1/\beta)_{\text{mín}}$ también está dado en las hojas de datos.

En comparación con los VFA, los CFA por lo general adolecen de características de voltajes de polarización de entrada y de corriente de desvío de entrada más deficientes. Más aún, enfrentan ganancias de lazo de cc menores, por lo general del orden de 10^3 o menos. Por último, al tener anchos de banda mucho más amplios, tienden a ser más ruidosos. Los CFA son apropiados para aplicaciones que requieren exactitud moderada pero velocidad alta.

Modelos de PSpice

Los fabricantes de CFA proporcionan macromodelos para facilitar la aplicación de sus productos. En forma alternativa, el usuario puede construir modelos simplificados para realizar una prueba rápida de características tales como el ruido y la estabilidad. La figura 6.39 muestra uno de dichos modelos.

EJEMPLO 6.17. Utilice PSpice para verificar el caso en que en el ejemplo 6.16 $A_0 = 10 \text{ V/V}$.

Solución. En relación con la figura 6.40, se escribe el siguiente archivo.

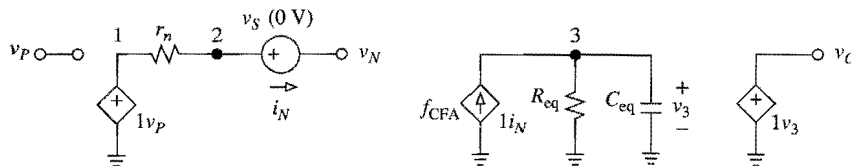


FIGURA 6.39
Modelo sencillo de PSpice para un CFA de un polo.

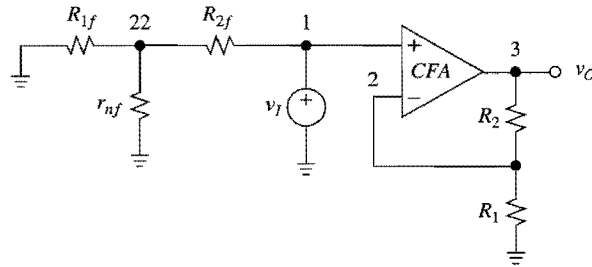


FIGURA 6.40
Circuito PSpice para el ejemplo 6.16.



```

Amplificador no inversor CFA con A0 = 10 V/V y fB = 100 MHz:
*CFA de un polo: z0 = 0.75 V/μA, fb = 200 kHz
.subckt CFA vP vN vO
ein 1 0 vP 0 1 ;buffer de entrada
rn 1 2 50 ;resistencia del buffer de salida
vS 2 vN dc 0 ;fuente de 0-V para medir iN
fCFA 0 3 vS 1 ;CCCS
Req 3 0 750k ;ganancia de cc
CeQ 3 0 1.061pF ;fB=200kHz
eout vO 0 3 0 1 ;buffer de salida
.ends CFA
*Circuito para graficar A y vO(t)
vI 1 0 ac 1V pulse(0 1V 0 0.1ns 0.1ns 10ns 20ns)
R1 0 2 111.1
R2 2 3 1k
XCFA1 1 2 3 CFA
*Circuit to plot 1/beta
R2f 1 22 1k
R1f 22 0 111.1
rnf 0 22 50
*Circuito para graficar z:
Vs 5 0 dc 0V
XCFA2 1 5 6 CFA
RL 6 0 2k ;evita nodos flotantes
.ac dec 10 100kHz 1GHz
.tran 0.5ns 10ns
.probe ;z=V(6)/I(Vs), 1/beta=V(1)/I(rnf)
;A=V(3)/V(1), vO(t)=v(3)
.end

```

Los resultados de la simulación se muestran en la figura 6.41.

Amplificadores de retroalimentación de voltaje de alta velocidad

La disponibilidad de procesos bipolares complementarios de alta velocidad y el surgimiento de aplicaciones que requieren velocidades mayores, han conducido al desarrollo de amplificadores de retroalimentación de voltaje más rápidos (VFA),¹³ junto con los amplificadores de retroalimentación de corriente (CFA) que se acaban de describir. Aunque la

frontera entre los VFA estándar y los de alta velocidad está en evolución, en el momento en que se escribió este libro es aceptable que un VFA es aquel que tiene¹⁴ $GBP > 50 \text{ MHz}$ y $SR > 100 \text{ V}/\mu\text{s}$. Dos de las arquitecturas de alta velocidad más populares en el uso ordinario, se encuentran ilustradas en las figuras 6.42 y 6.43.

El VFA de la figura 6.42 es similar al CFA de la figura 6.34, excepto para la suma de un buffer de ganancia unitaria (Q_{13} a Q_{16}) para elevar la impedancia de entrada en el nodo v_N , y el hecho de que el resistor R que controla la dinámica ahora está alimentado por los dos

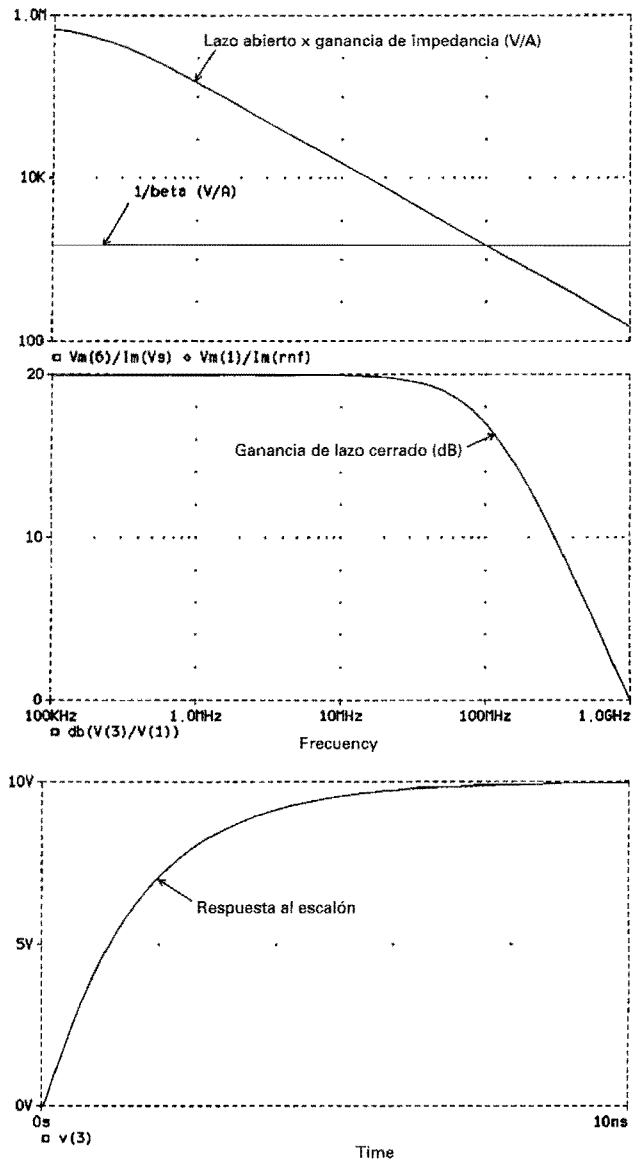


FIGURA 6.41
Gráficas de frecuencia y respuesta al escalón para el CFA del ejemplo 6.17.

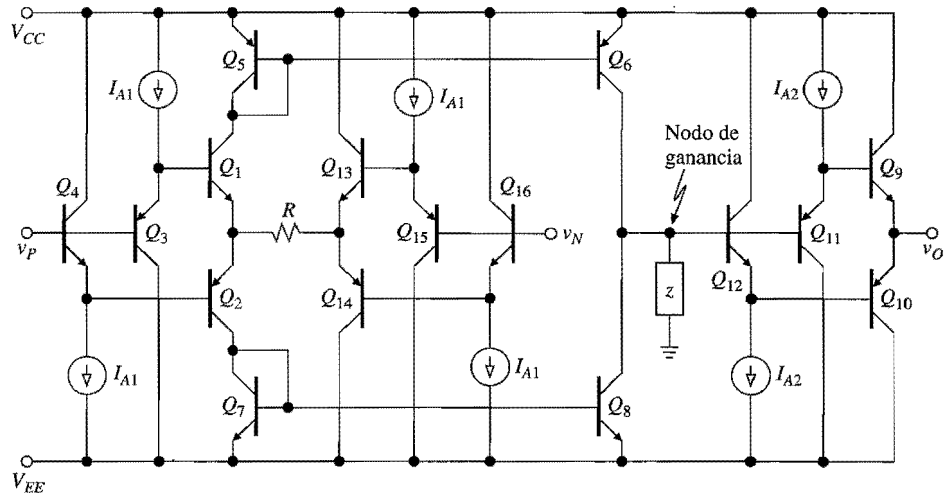


FIGURA 6.42
Diagrama simplificado de un VFA derivado de un CFA.

buffers de entrada. Como la corriente disponible para cargar o descargar la capacitancia del nodo de ganancia C_{eq} es proporcional a la magnitud de la diferencia del voltaje de entrada en la forma $(v_P - v_N)/R$, este VFA conserva las características de un CFA. Sin embargo, en todo lo demás, esta arquitectura muestra las características de un VFA, en concreto, impedancia alta de entrada en ambos nodos v_P y v_N , ancho de banda de lazo cerrado decreciente con ganancia de lazo cerrado creciente, y mejores características de cc que las de los CFA, en tanto los errores de cc de los dos buffers de entrada idénticos tienden a cancelarse uno con el otro. Esta arquitectura puede usarse en todas las configuraciones tradicionales de VFA, lo que incluye integradores inversores. Un ejemplo de VFA que usa esta arquitectura es el amp op LT1363 (Linear Technology) de 70 MHz, 1 000 V/ μ s.

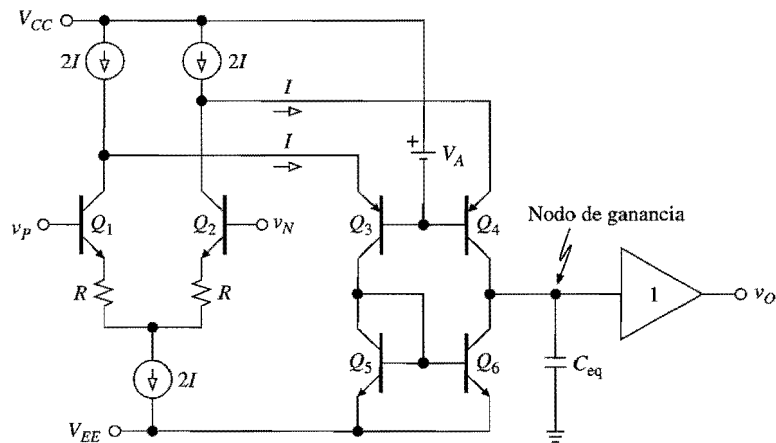


FIGURA 6.43
Circuito simplificado de un VFA bipolar de cascado doblado.

Tanto la tendencia a la velocidad alta como a los bajos voltajes de las fuentes de poder han inspirado la arquitectura de cascodo doblado, que tiene mucho uso en los procesos bipolares complementarios y en los procesos CMOS. En la ilustración bipolar¹⁵ de la figura 6.43, cualquier desbalance entre v_P y v_N ocasionará un desbalance en las corrientes colectoras del par emisor común npn Q_1 y Q_2 , y dicho desbalance de corriente a su vez alimenta a los emisores del par de base común pnp Q_3 y Q_4 (de ahí el término *cascodo doblado*). El último par está cargado activamente por el espejo de corriente Q_5 y Q_6 para proporcionar una ganancia elevada de voltaje en el nodo de ganancia, mientras que la señal se amortigua al exterior por medio de una etapa apropiada de ganancia unitaria. Algunos ejemplos de productos que utilizan esta arquitectura son la ganancia unitaria estable del amp op de 120 MHz y de baja potencia y bajo voltaje EL2044C (Elantec), y el VFA de alta velocidad THS4401 (Texas Instruments), que ofrece un ancho de banda de ganancia unitaria de 300 MHz, SR = 400 V/ μ s y $t_S = 30$ ns a 0.1%.

PROBLEMAS

6.1 Respuesta de lazo abierto

- 6.1 a) Debido a las variaciones en el proceso de manufactura, la ganancia de segunda etapa de cierta versión de amp op 741 es $-a_2 = -544$ V/V $\pm 20\%$. ¿Cómo afecta esto a a_0 , f_b y f_i ?
 b) Repita el inciso anterior, pero para $C_c = 30$ pF $\pm 10\%$.
- 6.2 La respuesta de lazo abierto de un amp op de GBP constante se mide en el laboratorio. Si $\angle a(j80 \text{ Hz}) = -58^\circ$ y $|a(j1 \text{ Hz})| = 100$ V/mV, encuentre a_0 , f_b y f_i .
- 6.3 Dado que un amp op de GBP constante tiene $|a(j100 \text{ Hz})| = 1$ V/mV y $|a(j1 \text{ MHz})| = 10$ V/V, encuentre a) la frecuencia a la cual $\angle a = -60^\circ$, y b) la frecuencia a la que $|a| = 2$ V/V. *Recomendación:* Comience con la gráfica linealizada de magnitud.

6.2 Respuesta de lazo cerrado

- 6.4 Demuestre que el circuito del ejemplo 6.2 hace que $A(jf) = H_{0LP} \times H_{LP}$. ¿Cuáles son los valores de H_{0LP} , f_0 y Q ?
- 6.5 a) Demuestre que al hacer cascada con n amplificadores no inversores idénticos con ganancias de cc individuales A_0 , se llega a un amplificador compuesto con ancho de banda conjunto $f_B = (f_i/A_0)\sqrt{2^{1/n} - 1}$. b) Desarrolle una expresión similar para el caso de n amplificadores inversores con ganancias de cc individuales $-A_0$.
- 6.6 a) Repita el ejemplo 6.2, pero para una cascada de tres amplificadores no inversores 741 con ganancias de cc individuales de 10 V/V. b) Compare los anchos de banda de -3 dB de los diseños de un amp op, dos amps op y después tres amps op, y después haga comentarios al respecto.
- 6.7 a) Considere la conexión en cascada de un amplificador no inversor con $A_0 = 2$ V/V, y un amplificador inversor con $A_0 = -2$ V/V. Si ambos amplificadores usan amps op con GBP = 5 MHz, encuentre la frecuencia de -3 dB del amplificador compuesto. b) Encuentre el error de magnitud del 1% y los anchos de banda del error de fase de 5° .
- 6.8 a) Encuentre el GBP de lazo cerrado del amplificador inversor de la figura P1.54, si $R_1 = R_2 = \dots = R_6 = R$, $r_d \gg R$, $r_o \ll R$ y $f_i = 4$ MHz. b) Repita el inciso anterior si la fuente v_I se

aplica en la entrada no inversora y la terminal izquierda de R_1 se conecta a tierra. c) Repita el inciso b), pero con la terminal izquierda de R_1 flotando. Haga comentarios al respecto.

- 6.9** a) Con el uso de un amp op 741, diseñe un amplificador sumador de dos entradas tales como $v_O = -10(v_1 + v_2)$; después, encuentre su frecuencia de -3 dB. b) Repita el inciso anterior pero para cinco entradas, o $v_O = -10(v_1 + \dots + v_5)$. Compare con el amplificador del inciso a) y haga comentarios.
- 6.10** Suponga amps op 741, encuentre la frecuencia de -3 dB de los circuitos de a) figura P1.17, b) figura P1.19, c) figura P1.21 y d) figura P1.65.
- 6.11** Encuentre la frecuencia de -3 dB del IA de amp op triple de la figura 2.21, dado que todos los amps op tienen $GBP = 8$ MHz. Calcule con el brazo del pot hasta abajo y hasta arriba.
- 6.12** En el IA de amp op dual de la figura 2.23, sean $R_3 = R_1 = 1$ k Ω , $R_4 = R_2 = 9$ k Ω y $f_{t1} = f_{t2} = 1$ MHz. Encuentre la frecuencia de -3 dB con la cual IA procesa a V_2 y aquella con la que procesa a V_1 .
- 6.13** Dibuje y etiquete la gráfica de frecuencia del $CMRR_{dB}$ del IA del problema 6.12. Excepto para la f_t finita, los amp op son ideales y las razones de resistencias son perfectas.
- 6.14** Un amplificador de instrumentación con amp op triple con $A = 10$ V/V va a diseñarse usando tres amps op de la misma familia con GBP constantes y entrada JFET. Si $A = A_I \times A_{II}$, ¿cómo elegiría usted a A_I y A_{II} a fin de minimizar el error de salida de cc del peor caso E_0 ? ¿Con la maximización del ancho de banda conjunto de -3 dB?
- 6.15** Van a sumarse tres señales v_1 , v_2 y v_3 con el uso de la topología que aparece en la figura P1.31, y se consideran dos alternativas: $v_O = v_1 + v_2 + v_3$ y $v_O = -(v_1 + v_2 + v_3)$. ¿Cuál opción es más deseable desde el punto de vista de minimizar el error de salida sin ajuste E_0 ? ¿Maximizar la frecuencia de -3 dB?
- 6.16** Se necesita un buffer de ganancia unitaria y se consideran las siguientes opciones, cada una de las cuales tiene ventajas y desventajas en el caso en que el circuito necesitara modificarse posteriormente: a) un seguidor de voltaje, b) un amplificador no inversor con $A_0 = 2$ V/V seguido por un divisor de voltaje 2:1, y c) una cascada de dos amplificadores inversores de ganancia unitaria. Suponga un amp op de GBP constante, después compare las ventajas y desventajas de las tres alternativas.
- 6.17** Suponga que el amp op de la figura P1.60 tiene una GBP constante de 3 MHz, encuentre los parámetros de lazo cerrado A_0 y f_B . Excepto que para el GBP, el amp op es ideal.
- 6.18** Encuentre el GBP de lazo cerrado del amplificador inversor de la figura 1.32a, dado que $R_1 = 10$ k Ω , $R_2 = 20$ k Ω , $R_3 = 120$ k Ω , $R_4 = 30$ k Ω , $R_L = \infty$ y $f_t = 27$ MHz. El amp op puede considerarse ideal, excepto para su f_t finita.
- 6.19** Encuentre la ganancia de lazo cerrado y el ancho de banda del convertidor I - V de alta sensibilidad de la figura 2.2 si $R = 200$ k Ω , $R_1 = R_2 = 100$ k Ω , y la fuente de la entrada tiene una resistencia en paralelo de 200 k Ω en dirección a tierra. El amp op es ideal excepto que para una GBP constante tal que a 1.8 kHz, la ganancia de lazo abierto es de 80 dB.
- 6.20** El circuito de la figura P1.21 se realiza con tres resistencias de 10 k Ω y un amp op con $a_0 = 50$ V/mV, $I_B = 50$ nA, $I_{OS} = 10$ nA, $V_{OS} = 0.75$ mV, $CMRR_{dB} = 100$ dB y $f_t = 1$ MHz. Suponiendo que $v_I = 5$ V, encuentre el error de cc máximo, así como el ancho de banda de señal pequeña tanto con el interruptor abierto como cerrado.

6.3 Impedancias de entrada y salida

- 6.21** Si el convertidor de carga flotante de la figura 2.4a se realiza con un amp op que tiene $a_0 = 10^5$ V/V, $f_b = 10$ Hz, $r_c \gg r_d \gg R$, $r_o \ll R$ y $R = 10$ k Ω , dibuje y etiquete la gráfica de Bode de la magnitud de la impedancia $Z_o(jf)$ vista por la carga; luego, encuentre los valores de los elementos de su circuito equivalente.
- 6.22** Encuentre la impedancia $Z_o(jf)$ vista por la carga en el convertidor V-I de la figura P2.5 si el amp op tiene $a_0 = 10^5$ V/V, $f_t = 1$ MHz, $r_d = \infty$, $r_o = 0$, $R_1 = R_2 = 18$ k Ω y $R_3 = 2$ k Ω .
- 6.23** Si la bomba de corriente de Howland de la figura 2.6a se realiza con cuatro resistencias de 10 k Ω y un amp op que tiene $a_0 = 10^5$ V/V, $f_t = 1$ MHz, $r_d = \infty$ y $r_o = 0$, dibuje y etiquete la gráfica de magnitud de la impedancia Z_o vista por la carga. Justifique desde un punto de vista físico.
- 6.24** El convertidor de resistencia negativa de la figura 1.20b se realiza con cuatro resistencias de 10 k Ω y un amp op con GBP = 1 MHz. Encuentre su impedancia de entrada Z_{eq} . ¿Cómo cambia conforme f pasa de 0 a ∞ ?
- 6.25** El amplificador de corriente con carga aterrizada de la figura 2.12 se realiza con $R_1 = R_2 = 10$ k Ω y un amp op que tiene $f_t = 10$ MHz, $r_d = \infty$ y $r_o = 0$. Si al amplificador se le aplica una fuente con resistencia en paralelo de 30 k Ω y tiene una carga de 2 k Ω , dibuje y etiquete las gráficas de magnitud de la ganancia, la impedancia vista por la fuente, así como la impedancia vista por la carga.
- 6.26** Un amp op de GBP constante y entrada JFET con $a_0 = 10^5$ V/V, $f_t = 4$ MHz y $r_o = 100$ Ω está configurado como amplificador inversor con $R_1 = 10$ k Ω y $R_2 = 20$ k Ω . ¿Cuál es la frecuencia a la que ocurre la resonancia con una capacitancia de carga de 0.1 μ F? ¿Cuál es el valor de Q ?
- 6.27** En el circuito de la figura 1.32a, sean $R_1 = R_2 = R_3 = 30$ k Ω , $R_4 = R_L = \infty$, y sea que el amp op tiene $a_0 = 300$ V/mV y $f_b = 10$ Hz. Suponga que $r_d = \infty$ y $r_o = 0$, dibuje y etiquete la gráfica de magnitud de la impedancia $Z(jf)$ entre el nodo v_1 y tierra; use escalas log-log.
- 6.28** En el circuito de la figura 1.13b, si las resistencias de 10 k Ω y 30 k Ω cambian a 1 k Ω y si la resistencia de 20 k Ω cambia a 18 k Ω . Suponiendo que $r_d = \infty$, $r_o = 0$ y $f_t = 1$ MHz, dibuje y etiquete la gráfica de magnitud de su impedancia de salida $Z(jf)$; use escalas log-log.
- 6.29** Si el integrador inversor de la figura 6.25a se realiza con un amp op 741, y con $R = 158$ k Ω y $C = 1$ nF. Dibuje y etiquete la gráfica de magnitud de su impedancia de salida $Z_o(jf)$; use escalas log-log. *Recomendación:* Primero grafique T .

6.4 Respuesta transitoria

- 6.30** Investigue la respuesta del convertidor I-V de alta sensibilidad del ejemplo 2.2 ante un escalón de entrada de 10 nA. El amp op es ideal excepto para $f_t = 1$ MHz y $SR = 5$ V/ μ s.
- 6.31** Investigue la respuesta de una bomba de corriente de Howland ante un escalón de entrada de 1 V. El circuito se implementa con cuatro resistencias de 10 k Ω y un amp op 741C, y tiene una carga de 2 k Ω .
- 6.32** a) Con el uso de un amp op 741 C alimentado por fuentes reguladas de ± 15 V, diseñe un circuito que dé $v_o = -(v_i + 5V)$ con el ancho de banda máximo posible de señal pequeña. b) ¿Cuál es el ancho de banda? ¿Cuál es la FPB?

- 6.33** Un amplificador inversor con $A_0 = -2$ V/V es alimentado por medio de una onda cuadrada de valores pico $\pm V_{im}$ y frecuencia f . Con $V_{im} = 2.5$ V, se observa que la salida cambia de trapezoidal a triangular, mientras que f se eleva a 250 kHz; con $f = 100$ kHz, se encuentra que la limitación de la tasa de respuesta cesa cuando V_{im} baja a 0.4 V. Si la entrada se cambia a una señal de ca de 3.5 V (rms), ¿cuál es el ancho de banda útil del circuito? ¿Es la señal limitada, pequeña o grande?
- 6.34** Encuentre la respuesta del amplificador en cascada del ejemplo 6.2 ante un escalón de entrada de 1 mV.
- 6.35** Un amplificador en cascada consiste en un amp op OA_1 , que opera como amplificador no inversor con $A_0 = +20$ V/V, seguido por un amp op OA_2 , que opera como amplificador inversor con $A_0 = -10$ V/V. Dibuje el circuito; después, encuentre los valores mínimos de f_{t1} , SR_1 , f_{t2} y SR_2 que son necesarios para asegurar un ancho de banda conjunto de 100 kHz con señal de salida de potencia completa de 5 V (rms).
- 6.36** En el amp op dual de la figura 2.23, sean $R_3 = R_1 = 1$ k Ω , $R_4 = R_2 = 9$ k Ω y $f_{t1} = f_{t2} = 1$ MHz. Encuentre la respuesta de señal pequeña al escalón si a) $v_1 = 0$ y el escalón se aplica a v_2 , b) $v_2 = 0$ y el escalón se aplica a v_1 , y c) el escalón se aplica a v_1 y v_2 que se mantienen juntas.
- 6.37** Con el uso de un amp op LF353 dual de entrada JFET, cuyas especificaciones son $V_{OS(m\acute{a}x)} = 10$ mV, $GBP = 4$ MHz y $SR = 13$ V/ μ s, diseñe un amplificador en cascada que tenga una ganancia conjunta de 100 V/V, así como previsiones para anular el error de desvío conjunto. b) Encuentre el ancho de banda de señal pequeña, así como la FPB. c) Si el circuito va a operar con una entrada de ca de 50 mV (rms), ¿cuál es el rango útil de la frecuencia de operación? ¿Es la señal limitada, pequeña o grande?
- 6.38** Un amp op TL071 de entrada JFET está configurado como amplificador inversor con $A_0 = -10$ V/V y está excitado por una señal de ca de 1 V (pico a pico). Suponiendo que $a_0 = 200$ V/mV, $f_t = 3$ MHz y $SR = 13$ V/ μ s, estime la amplitud pico a pico del voltaje de la entrada inversora v_N para $f = 1$ Hz, 10 Hz, . . . , 10 MHz. Haga comentarios al respecto.
- 6.39** En el convertidor I - V de alta sensibilidad de la figura 2.2, sean $R = 100$ k Ω , $R_1 = 10$ k Ω , $R_2 = 30$ k Ω , y sea que el amp op tiene $f_t = 4$ MHz y $SR = 15$ V/ μ s. El amp op puede considerarse ideal excepto por dichas limitaciones. Si $i_t = 20 \text{ sen}(2\pi ft) \mu\text{A}$, ¿cuál es el ancho de banda útil del circuito? ¿Es de señal limitada, pequeña o grande?
- 6.40** La ecuación 6.27 indica que si se desea evitar la limitación de velocidad de respuesta en un seguidor de voltaje realizado con un amp op con $SR = 0.5$ V/ μ s y $f_t = 1$ MHz debe limitarse la magnitud del escalón de entrada por debajo de 80 mV. ¿Cuál es el máximo escalón de entrada permitido si el mismo amp op está configurado como: a) un amplificador inversor con ganancia de -1 V/V?, b) un amplificador no inversor con ganancia de $+2$ V/V? y c) un amplificador inversor con ganancia de -2 V/V?
- 6.41** Suponiendo resistores iguales en el circuito de la figura P1.54, encuentre los valores máximos de SR y f_t que son requeridos para un ancho de banda útil de 1 MHz para una entrada senoidal con amplitud pico de 1 V.
- 6.42** El filtro pasa banda de banda ancha del ejemplo 3.5 va a realizarse con un amp op de GBP constante. Encuentre la f_t mínima y la SR para una salida de potencia completa no distorsionada con error de magnitud menor a 1% en todo el rango de audio (es decir, 20 Hz a 20 kHz).

6.5 Efecto de GBP finito sobre los circuitos integradores

- 6.43 a) Con el uso de un amp op 741 con cuatro resistencias iguales y una capacitancia de 10 nF, diseñe un integrador de Deboo con $f_0 = 1$ kHz. b) Dibuje las gráficas de Bode linealizadas de $|a|$, $|1/\beta|$ y $|H|$. c) Encuentre una expresión para $H(jf)$.
- 6.44 a) Suponga que $r_d = \infty$, $r_o = 0$ y $a(jf) \cong f_t/jf$, encuentre $H(jf)$ para el integrador compensado de la figura 6.26a. b) Demuestre que si $C_c = C/(f_t/f_0 - 1)$, se hace $H \cong H_{ideal}$. c) Especifique los componentes apropiados para $f_0 = 10$ kHz, y verifique con PSpice para $f_i = 1$ MHz.
- 6.45 a) Suponiendo que $r_d = \infty$, $r_o = 0$ y $a(jf) \cong f_t/jf$, encuentre $H(jf)$ para el integrador compensado de la figura 6.26b. b) Demuestre que si $R_c = 1/2\pi C f_t$ se hace $H = H_{ideal}$. c) Especifique los componentes apropiados para $f_0 = 10$ kHz si $r_o = 100 \Omega$, y verifique con PSpice para $f_i = 1$ MHz.
- 6.46 a) Encuentre $H(jf)$ para el circuito de la figura 6.27b, racionalice la expresión y descarte los términos de orden superior para demostrar que $\epsilon_\phi \cong +f/f_t$, para $f \ll f_t$. b) Verifique con PSpice para el caso en que $f_0 = 10$ kHz y $f_i = 1$ MHz.
- 6.47 a) Encuentre una expresión para el error de fase del integrador de Deboo del problema 6.43. b) Encuentre una resistencia apropiada R_c que, si se conecta en serie con la capacitancia, proporcionará una compensación del error de fase.
- 6.48 El esquema de compensación activa de la figura P6.48 (véase *Electronics and Wireless World*, mayo de 1987) es una generalización de la figura 6.27a, en la que se permite el control del error de fase. Verifique que la función de error de este circuito es $(1 + jf/\beta_2 f_{t2})/(1 + jf/f_{t1} - f^2/\beta_2 f_{t1} f_{t2})$, $\beta_2 = R_1/(R_1 + R_2)$. ¿Qué sucede si los amps op son idénticos y $R_1 = R_2$? ¿Encontraría usted algún uso para este circuito?

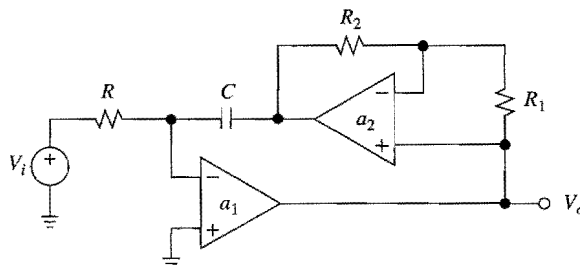


FIGURA P6.48

- 6.49 El método de compensación activa del problema 6.48 también puede aplicarse al integrador de Deboo, como se muestra en la figura P6.49 (véase *Proceedings of the IEEE*, febrero de 1979, pp. 324-325). Demuestre que para amps op idénticos y $f \ll f_t$, se tiene $\epsilon_\phi \cong -(f/0.5 f_t)^3$.

6.6 Efecto del GBP finito sobre los filtros

- 6.50 El amplificador inversor de la figura 1.10a se realiza con $R_1 = 10$ k Ω , $R_2 = 100$ k Ω y un amp op 741. Dibuje y etiquete la gráfica de Bode de la magnitud de su ganancia de lazo cerrado si el circuito contiene también una capacitancia de 100 pF en paralelo con R_2 .

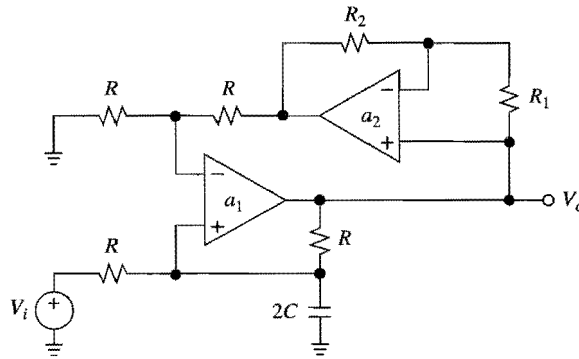


FIGURA P6.49

- 6.51 Estudie el efecto del GBP finito sobre el circuito cambiador de fase de la figura 3.12a.
- 6.52 Investigue el efecto de usar un amp op con $\text{GBP} = 1 \text{ MHz}$ en el simulador de inductancia del ejemplo 4.8.
- 6.53 Obtenga una expresión del tipo de la ecuación 6.45 para el filtro KRC pasa bajas de la figura 3.23.
- 6.54 Use el macromodelo $\mu A741$ de PSpice para la desviación del ideal de la respuesta pasa banda del filtro de variable de estado del ejemplo 3.18. Si es necesario, compense y predistorsione para mejorar la exactitud.
- 6.55 Investigue el efecto de usar un amp op con $\text{GBP} = 1 \text{ MHz}$ en el filtro notch del ejemplo 3.14.
- 6.56 El efecto del GBP finito sobre el filtro KRC de ganancia unitaria de la figura 3.25 puede compensarse con la colocación de una resistencia apropiada R_c en serie con C y disminuyendo R a $R - R_c$. a) Demuestre que la comensación se logra para $R_c = 1/2\pi C f_i$. b) Muestre el circuito compensado del ejemplo 3.10 si el amp op es del tipo 741.

6.7 Amplificadores de retroalimentación de corriente

- 6.57 En este problema y los siguientes, suponga un CFA con $z_0 = 0.5 \text{ V}/\mu\text{A}$, $C_{\text{eq}} = 1.59 \text{ pF}$, $r_n = 25 \Omega$, $I_P = 1 \mu\text{A}$, $I_N = 2 \mu\text{A}$ y $(1/\beta)_{\text{mín}} = 1 \text{ V}/\text{mA}$. Es más, suponga que el buffer de entrada tiene un voltaje de polarización $V_{OS} = 1 \text{ mV}$. a) Usando este CFA, diseñe un amplificador inversor con $A_0 = -2 \text{ V}/\text{V}$ y el ancho de banda máximo posible. ¿Cuál es este ancho de banda? ¿La ganancia de lazo de cc? b) Repita el inciso anterior, pero para $A_0 = -10 \text{ V}/\text{V}$ y el mismo ancho de banda del inciso a). c) Repita el inciso a) pero para un amplificador de diferencias con ganancia de cc de $1 \text{ V}/\text{V}$.
- 6.58 a) Con el uso del CFA del problema 6.57, diseñe un seguidor de voltaje con el ancho de banda más amplio posible. b) Repita el inciso anterior, pero para un amplificador inversor de ganancia unitaria. ¿Cómo se compara la GBP de lazo cerrado? c) Modifique ambos circuitos de modo que el ancho de banda de lazo cerrado se reduzca a la mitad. d) ¿Cómo se comparan los errores máximos de salida en cc en los distintos circuitos?

- 6.59 a) Con el uso del CFA del problema 6.57, proporcione dos diseños para un convertidor I - V con sensibilidad de cc de -10 V/mA. b) ¿Cómo se comparan los anchos de banda de lazo cerrado? ¿Cómo se comparan los errores de salida máximos?
- 6.60 Las hojas de datos recomiendan el circuito de la figura P6.60 para ajustar la dinámica de lazo cerrado. Suponga los datos del problema 6.57 para estimar el ancho de banda de lazo cerrado y el tiempo de ascenso conforme el brazo del pot varía de un extremo al otro.

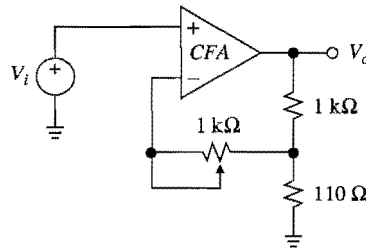


FIGURA P6.60

- 6.61 Usando el CFA del problema 6.57, diseñe un filtro pasa bajas de segundo orden con $Q = 5$.
- 6.62 a) Dibuje un diagrama de bloques del tipo de la figura 6.35, pero para el VFA derivado de CFA de la figura 6.42. Después, al denotar la resistencia de salida de cada buffer de entrada como r_o , obtenga expresiones para la ganancia de lazo abierto $a(jf)$ y la velocidad de respuesta SR. b) Suponiendo que $z(jf)$ puede modelarse con una resistencia de 1 M Ω en paralelo con una capacitancia de 2 pF, y $R = 500$ Ω y $r_o = 25$ Ω encuentre a_o , f_b , f_v , β , T_0 , A_0 y f_B , si $R_1 = R_2 = 1$ k Ω . c) ¿Cuál es la SR para el caso de un paso de entrada de 1 V?

REFERENCIAS

1. J. E. Solomon, "The Monolithic Operational Amplifier: A Tutorial Study", *IEEE J. Solid-State Circuits*, vol. SC-9, diciembre de 1974, pp. 314-332.
2. S. Franco, *Electric Circuits Fundamentals*, Oxford University Press, Nueva York, 1995.
3. R. I. Demrow, "Settling Time of Operational Amplifiers", Application Note AN-359, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
4. C. T. Chuang, "Analysis of the Settling Behavior of an Operational Amplifier", *IEEE, J. Solid-State Circuits*, vol. SC-17, febrero de 1982, pp. 74-80.
5. J. Williams, "Settling Time Measurements Demand Precise Test Circuitry", *EDN*, noviembre 15 de 1984, p. 307.
6. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a. ed., John Wiley & Sons, Nueva York, 1993.
7. P. O. Brackett y A. S. Sedra, "Active Compensation for High-Frequency Effects in Op Amp Circuits with Applications to Active RC Filters", *IEEE Trans. Circuits System*, vol. CAS-23, febrero de 1976, pp. 68-72.
8. L. C. Thomas, "The Biquad: Part I. Some Practical Design Considerations", y "Part II. A Multipurpose Active Filtering System", *IEEE Trans. Circuit Theory*, vol. CT-18, mayo de 1971, pp. 350-361.
9. A. Budak, *Passive and Active Network Analysis and Synthesis*, Waveland Press, Prospect Heights, IL, 1991.

10. Basado en el artículo del autor "Current Feedback Amplifiers Benefit High Speed Designs", *EDN*, 5 de enero de 1989, pp. 161-172. © Cahners Publishing Company, una división de Reed Elsevier Inc., 1997.
11. R. Mancini, "Converting from Voltage-Feedback to Current-Feedback Amplifiers", *Electronic Design Special Analog Issue*, 26 de junio de 1995, pp. 37-46.
12. S. Evan, "Current-Feedback Op Amp Applications Circuit Guide", Application Note OA-07, *Comlinear Corporation Databook*, Fort Collins, CO, 1993-94.
13. D. Smith, M. Koen y A. F. Witulski, "Evolution of High-Speed Operational Amplifier Architectures", *IEEE J. Solid-State Circuits*, vol. SC-29, octubre de 1994, pp. 1166-1179.
14. Texas Instruments Staff, *DSP/Analog Technologies*, 1998 Seminar Series, Texas Instruments, Dallas, TX, 1998.
15. W. Kester, "High Speed Operational Amplifiers", *High Speed Design Techniques*, Analog Devices, Norwood, MA, 1996.

RUIDO

- 7.1 Propiedades del ruido
 - 7.2 Dinámica del ruido
 - 7.3 Fuentes del ruido
 - 7.4 Ruido en los amps op
 - 7.5 Ruido en amplificadores de fotodiodo
 - 7.6 Amps op de bajo ruido
- Problemas
Referencias

Cualquier disturbio que oscurece o interfiere con una señal de interés se conoce generalmente como *ruido*.^{1,2} La compensación del error debido a la corriente y al voltaje de desvío de entrada es un ejemplo común de ruido; en este caso se trata de ruido de cc. Sin embargo, hay muchas otras formas de ruido, particularmente el ruido de ca, que puede degradar de manera significativa el desempeño de un circuito a menos que se tomen las medidas apropiadas para la reducción del ruido. De acuerdo con su origen, el ruido de ca se clasifica como *ruido externo* o *de interferencia*, y *ruido interno* o *inherente*.

Ruido de interferencia

Este tipo de ruido es causado por la interacción no deseada entre el circuito y el exterior, o incluso entre las diferentes partes del mismo circuito. Esta interacción puede ser eléctrica, magnética, electromagnética o aun electromecánica, como en el caso del ruido microfónico y el ruido piezoeléctrico. La interacción eléctrica y magnética se realiza a través de las capacitancias parásitas e inductancias mutuas entre circuitos adyacentes o partes adyacentes del mismo circuito. La interferencia electromagnética proviene del hecho de que cada alambre y cada señal constituyen una antena potencial; asimismo, el ruido externo puede ser inyectado en forma inadvertida al circuito a través de la tierra y de los conductores de suministro de potencia.

El ruido de interferencia puede ser periódico, intermitente o completamente aleatorio. En forma usual, éste se reduce o se evita mediante la minimización de la inducción electrostática y electromagnética de la frecuencia de la línea de alimentación y sus armónicas, estaciones de radio, arcos de interruptores mecánicos, picos de voltaje de componentes

reactivos, etc. Estas precauciones incluyen filtrado, separación, protección, colocación de escudos electrostáticos y electromagnéticos, reorientación física de componentes y cables, utilización de redes de rechazo, eliminación de mallas de tierra y uso de fuentes de alimentación de bajo ruido. A pesar de que el ruido de interferencia se concibe frecuentemente, y de manera equivocada, como obra de la “magia negra”, es posible explicarlo y tratarlo de una manera racional.^{3,4}

Ruido inherente

Aun cuando se realicen las acciones necesarias para eliminar todo el ruido de interferencia, un circuito seguirá presentando ruido inherente. Esta forma de ruido es aleatoria por naturaleza y se debe a fenómenos aleatorios, como la agitación térmica de electrones en resistores y la generación y recombinación aleatoria de pares de hoyos-electrones en semiconductores. Debido a la agitación térmica, cada electrón que vibra dentro de un resistor constituye una corriente minúscula. Estas corrientes se suman algebraicamente para originar una corriente neta y, por lo tanto, un voltaje neto que, a pesar de ser cero en promedio, fluctúa de manera constante debido a la distribución aleatoria de magnitudes y direcciones instantáneas de las corrientes individuales. Estas fluctuaciones ocurren aun si el resistor se encuentra guardado en un compartimiento. Por lo tanto, resulta muy apropiado asumir que cada nodo de voltaje y cada rama de corriente en un circuito están fluctuando constantemente alrededor de sus valores deseados.

Relación señal a ruido

La presencia de ruido degrada la calidad de una señal y establece el límite superior de las señales que pueden ser detectadas, medidas e interpretadas en forma exitosa. La calidad de una señal en presencia de ruido se especifica mediante la *relación señal a ruido* (SNR)

$$\text{SNR} = 10 \log_{10} \frac{X_s^2}{X_n^2} \quad (7.1)$$

donde X_s es el valor rms de la señal, y X_n el de su componente de ruido. Mientras menor sea el valor de la SNR, mayor dificultad habrá para rescatar una señal útil del ruido. Aun cuando una señal enterrada en ruido se rescata mediante un procesamiento de señales adecuado, como tomar el promedio de señales, siempre será útil mantener el valor de la SNR tan alto como las restricciones de diseño lo permitan.

El grado en el que los diseñadores de circuitos deben estar preocupados por el ruido, depende finalmente de los requerimientos de desempeño de la aplicación. Con el enorme mejoramiento en las características de compensación del error de entrada en los amp op, así como en la resolución de los convertidores A-D y D-A, se ha incrementado la importancia del ruido como un factor en el análisis de error para sistemas de alto desempeño. Al tomar como ejemplo un sistema de 12 bits, se observa que con una escala completa 10-V, $\frac{1}{2}$ LSB corresponde a $10/2^{13} = 1.22$ mV, que por sí mismo puede provocar problemas en el diseño del convertidor. En el mundo real, la señal puede ser producida por un transductor y requiere una amplificación considerable para alcanzar una escala completa 10-V. Al tomar 10 mV como una salida de transductor de escala completa típica, $1/2$ LSB corresponde ahora a 1.22 μ V. ¡Si el amplificador genera sólo 1 μ V de ruido referido a la entrada, la resolución LSB se invalidará!

Para aprovechar completamente los dispositivos y sistemas sofisticados, el diseñador debe ser capaz de entender los mecanismos del ruido; además de realizar cálculos, simulaciones y mediciones de éste, así como minimizarlo de acuerdo con los requerimientos. Éstos son los tópicos que se expondrán en el presente capítulo.

7.1 PROPIEDADES DEL RUIDO

Como el ruido es un proceso aleatorio, el valor instantáneo de una variable de ruido es impredecible. Sin embargo, es posible enfrentar al ruido con bases estadísticas. Lo anterior requiere la introducción de terminología especial, así como de cálculos y mediciones especiales.

Valor rms y factor de cresta

Al usar el subíndice n para representar cantidades de ruido, se define el valor X_n de la raíz media cuadrática (rms) de un voltaje o una corriente de ruido $x_n(t)$ como

$$X_n = \left(\frac{1}{T} \int_0^T x_n^2(t) dt \right)^{1/2} \quad (7.2)$$

donde T es un intervalo de tiempo promedio adecuado. El cuadrado del valor rms o X_n^2 , es llamado el *valor de la media cuadrática*. Físicamente, X_n^2 representa la potencia media disipada por $x_n(t)$ en un resistor de 1Ω .

En aplicaciones de comparadores de voltaje, como los convertidores A-D y los multivibradores de precisión, la exactitud y la resolución son afectadas más por el valor del ruido instantáneo que por el valor rms; es por ello que en estas situaciones, los valores pico esperados para el ruido son los más importantes. La mayor parte del ruido tiene una distribución Gaussiana o normal, como se muestra en la figura 7.1; entonces es posible predecir valores instantáneos en términos de probabilidades. El *factor de cresta* (CF) se define como la *relación del valor pico sobre el valor rms* del ruido. Aunque todos los valores CF son posibles en principio, la probabilidad de $x_n(t)$ por encima de un valor dado X decrece muy rápido con dicho valor, como se indica por el área residual bajo la curva de distribución. Con la realización de los cálculos⁵ adecuados se obtiene que, para el ruido Gaussiano, la probabilidad de tener CF por encima de 1 es 32% mayor que 2 es 4.6%, por encima de 3 es

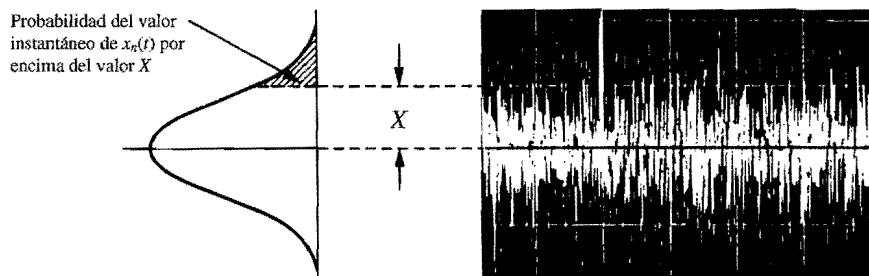


FIGURA 7.1
Ruido de voltaje (derecha) y la distribución Gaussiana de la amplitud.

0.27%, mayor que 3.3 es 0.1% y por encima de 4 es 0.0063%. Una práctica común es la de tomar el *valor de pico a pico* del ruido Gaussiano como 6.6 veces el valor rms, debido a que el valor instantáneo está dentro de este rango 99.9% de las veces, el cual es cercano a 100%.

Medida y observación del ruido

El ruido de voltaje se observa fácilmente con un osciloscopio de sensibilidad adecuada. Una ventaja de este instrumento es que permite ver realmente la señal y por lo tanto estar seguro de que es un ruido interno y no un ruido inducido externamente, como es el ruido de la línea de 60 Hz. Una forma de estimar el valor rms es observando la fluctuación máxima de pico a pico, para después dividirla entre 6.6. Una alternativa⁶ menos subjetiva es la de observar el ruido con dos canales igualmente calibrados, y ajustar la compensación de un canal hasta que las dos señales con ruido coincidan; si después de esto se retiran las dos fuentes de ruido y se mide la diferencia entre las dos señales limpias, el resultado es aproximadamente de *dos veces el valor rms*.

El ruido se mide con un multímetro. Los medidores de ac pertenecen a dos categorías: los que realizan *mediciones verdaderas de rms* y los *medidores de tipo promedio*. Los primeros proporcionan el valor rms correcto sin importar la forma de la onda, siempre y cuando las especificaciones CF del instrumento no sean excedidas. Los últimos se calibran para proporcionar el valor rms de una onda senoidal. Éstos rectifican primero la señal y calculan su promedio, el cual es $2/\pi$ veces el valor pico para señales ac; después sintetizan el valor rms, el cual es $1/\sqrt{2}$ veces el valor pico para señales ac, mediante la amplificación del valor promedio por $(1/\sqrt{2})(2/\pi) = 1.11$. Para el ruido Gaussiano el valor rms es $\sqrt{\pi}/2 = 1.25$ veces el valor promedio,² por lo tanto, la lectura del ruido proporcionada por un medidor de tipo promedio se debe multiplicar por $1.25/1.11 = 1.13$, o en forma equivalente, debe ser incrementado por $20 \log_{10} 1.13 \cong 1$ dB para obtener el valor correcto.

Suma del ruido

Con frecuencia en el análisis del ruido es necesario encontrar el valor rms de los voltajes en serie o de las corrientes en paralelo del ruido. Dadas dos fuentes de ruido $x_{n1}(t)$ y $x_{n2}(t)$ el valor cuadrático medio de su suma es

$$X_n^2 = \frac{1}{T} \int_0^T [x_{n1}(t) + x_{n2}(t)]^2 dt = X_{n1}^2 + X_{n2}^2 + \frac{2}{T} \int_0^T x_{n1}(t)x_{n2}(t) dt$$

Si las dos señales no están correlacionadas, como usualmente es el caso, el promedio de su producto desaparece, por lo tanto, los valores rms se suman de una manera pitagoreana,

$$X_n = \sqrt{X_{n1}^2 + X_{n2}^2} \quad (7.3)$$

Esto indica que si las fuentes tienen fuerzas desiguales, los esfuerzos de minimización deben estar dirigidos primordialmente a la más fuerte. Por ejemplo, dos fuentes de ruido con valores rms de $10 \mu\text{V}$ y $5 \mu\text{V}$, respectivamente, se combinan para dar como resultado un valor rms de $\sqrt{10^2 + 5^2} = 11.2 \mu\text{V}$, el cual es sólo 12% más alto que el de la fuente dominante. Es posible observar fácilmente que reducir la fuente dominante en 13.4% tiene el mismo efecto que eliminar por completo la fuente más débil.

Como se mencionó con anterioridad, el error de cc referido a la entrada es también una forma de ruido, por lo tanto, cuando se realice el análisis presupuestario de error, los ruidos de cc y rms de ac se deben sumar en forma *cuadrática*.

Espectro del ruido

En virtud de que X_n^2 representa la potencia promedio disipada por $x_n(t)$ en un resistor de 1Ω , el significado físico del valor de la media cuadrática es el mismo que para las señales ordinarias de ca. No obstante, a diferencia de una señal ac, cuya potencia se concentra en una sola frecuencia, la potencia del ruido usualmente está esparcida por todo el espectro de frecuencias debido a su naturaleza aleatoria. Es por ello que, cuando se analice el ruido rms, siempre se debe especificar la *banda de frecuencias* sobre la cual se están haciendo las observaciones, medidas o cálculos.

En general, la potencia del ruido depende tanto del ancho de la banda como de la ubicación de la banda dentro del espectro de frecuencias. La razón de cambio de la potencia del ruido es llamada frecuentemente la *densidad de potencia del ruido*, y se denota como $e_n^2(f)$ en el caso del ruido de voltaje, e $i_n^2(f)$ en el caso del ruido de corriente. Por lo tanto, se tiene

$$e_n^2(f) = \frac{dE_n^2}{df} \quad i_n^2(f) = \frac{dI_n^2}{df} \quad (7.4)$$

donde E_n^2 e I_n^2 son los valores cuadráticos medios del ruido de voltaje y ruido de corriente, respectivamente. Observe que las unidades de $e_n^2(f)$ son volts al cuadrado sobre hertz (V^2/Hz) y las de $i_n^2(f)$ son amperes al cuadrado sobre hertz (A^2/Hz). La densidad de potencia del ruido es la representación física de la potencia promedio del ruido sobre un ancho de banda de 1 Hz, como una función de la frecuencia; y cuando ésta se grafica frente a la frecuencia, se obtiene una representación visual de cómo se distribuye la potencia en el espectro de la frecuencia. En circuitos integrados, las dos formas más comunes de distribución de la densidad de potencia son el ruido blanco y el ruido $1/f$.

Las cantidades $e_n(f)$ e $i_n(f)$ se denominan *densidades espectrales del ruido*, y se expresan, respectivamente, en volts sobre la raíz cuadrada de hertz ($V/\sqrt{\text{Hz}}$) y en amperes sobre la raíz cuadrada de hertz ($A/\sqrt{\text{Hz}}$). Algunos fabricantes especifican el ruido en términos de sus densidades de potencia y otros en términos de sus densidades espectrales. La conversión entre estas dos especificaciones se puede realizar elevando al cuadrado u obteniendo una raíz cuadrada.

Si se multiplican ambos lados de la ecuación 7.4 por df y se integra desde f_L hasta f_H , es decir, entre los límites inferior y superior de la banda de la frecuencia en cuestión, se pueden encontrar los valores rms en términos de las densidades de potencia,

$$E_n = \left(\int_{f_L}^{f_H} e_n^2(f) df \right)^{1/2} \quad I_n = \left(\int_{f_L}^{f_H} i_n^2(f) df \right)^{1/2} \quad (7.5)$$

De nuevo se enfatiza que el concepto de rms no se puede separar del de la banda de frecuencias: para encontrar el valor rms es necesario conocer los límites inferior y superior de la banda, así como la densidad dentro de la misma.

Ruido blanco y ruido 1/f

El ruido blanco se caracteriza por una densidad espectral uniforme, o $e_n = e_{nw}$ e $i_n = i_{nw}$, donde e_{nw} e i_{nw} son las constantes correspondientes. Se le denomina así por analogía con la luz blanca, la cual consta de todas las frecuencias visibles en cantidades iguales. Cuando el ruido blanco se propaga a través de un altavoz se produce un sonido como el de una cascada. Al aplicar la ecuación 7.5 se obtiene

$$E_n = e_{nw} \sqrt{f_H - f_L} \quad I_n = i_{nw} \sqrt{f_H - f_L} \quad (7.6)$$

lo que indica que el valor rms del ruido blanco se incrementa con la raíz cuadrada de la banda de frecuencias. Para $f_H \geq 10f_L$ es posible encontrar valores aproximados de $E_n \cong e_{nw} \sqrt{f_H}$ e $I_n \cong i_{nw} \sqrt{f_H}$ con el riesgo de un error menor o igual a 5%.

Al elevar al cuadrado ambos lados de las ecuaciones 7.6 se obtiene $E_n^2 = e_{nw}^2(f_H - f_L)$ e $I_n^2 = i_{nw}^2(f_H - f_L)$, lo que indica que la potencia del ruido blanco es *proporcional al ancho de banda*, sin importar la ubicación de la banda dentro del espectro de la frecuencia. Por lo tanto, la potencia del ruido en la banda de 10 Hz de ancho entre 20 Hz y 30 Hz es la misma que en la banda que se encuentra entre 990 Hz y 1 kHz.

La otra forma común de ruido es el ruido 1/f; éste se denomina así porque su densidad de potencia varía con la frecuencia de la siguiente forma: $e_n^2(f) = K_v^2/f$ e $i_n^2(f) = K_i^2/f$, donde K_v y K_i son las constantes adecuadas. Las densidades espectrales son $e_n = K_v/\sqrt{f}$ e $i_n = K_i/\sqrt{f}$, lo cual indica que cuando se grafican frente a la frecuencia en escalas logarítmicas, las densidades de potencia tienen una pendiente de -1 dec/dec, y las densidades espectrales una pendiente de -0.5 dec/dec. Si se sustituye en las ecuaciones 7.5 y se integra se obtiene

$$E_n = K_v \sqrt{\ln(f_H / f_L)} \quad I_n = K_i \sqrt{\ln(f_H / f_L)} \quad (7.7)$$

Si se elevan al cuadrado ambos lados de las ecuaciones 7.7 se obtiene $E_n^2 = K_v^2 \ln(f_H / f_L)$ e $I_n^2 = K_i^2 \ln(f_H / f_L)$, lo que indica que la potencia del ruido 1/f es *proporcional a la relación logarítmica de los extremos de la banda de frecuencias*, sin importar la ubicación de la banda dentro del espectro de la frecuencia. En consecuencia, se dice que el ruido 1/f tiene el mismo contenido de potencia en cada década (u octava) de frecuencia. Una vez que se conoce el valor rms del ruido de una década (u octava) en particular, el valor rms de m décadas (u octavas) se obtiene multiplicando el primer valor por \sqrt{m} . Por ejemplo, si el valor rms dentro de la década $1 \text{ Hz} \leq f \leq 10 \text{ Hz}$ es $1 \mu\text{V}$, entonces el rms del ruido en las 9 décadas que se encuentran por debajo de 1 Hz, es decir, abajo de casi 1 ciclo cada 32 años, es $\sqrt{9} \times 1 \mu\text{V} = 3 \mu\text{V}$.

Ruido del circuito integrado

El ruido del circuito integrado, como se muestra en la figura 7.2, es una mezcla de los ruidos blanco y 1/f. En las frecuencias altas, el ruido es predominantemente blanco, mientras que en las frecuencias bajas domina el ruido 1/f. La frecuencia de frontera, o *frecuencia de cruce* se encuentra gráficamente como la intersección de la asíntota de 1/f y el piso del ruido blanco. Las densidades de potencia se expresan de manera analítica de la siguiente forma:

$$e_n^2 = e_{nw}^2 \left(\frac{f_{ce}}{f} + 1 \right) \quad i_n^2 = i_{nw}^2 \left(\frac{f_{ci}}{f} + 1 \right) \quad (7.8)$$

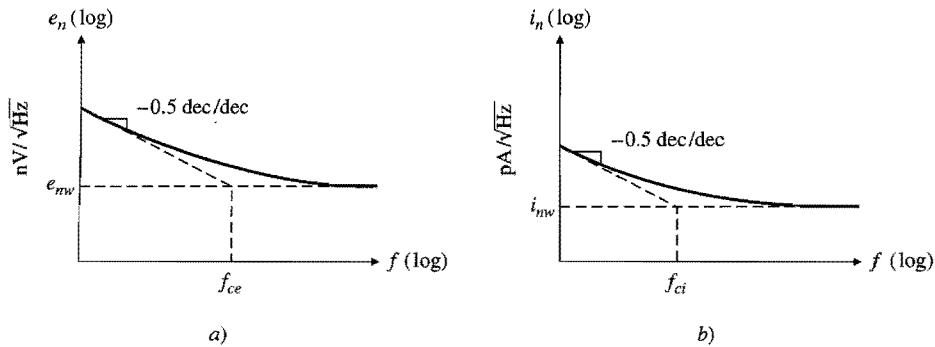


FIGURA 7.2
Densidades típicas del ruido IC.

donde e_{nw} e i_{nw} son los *pisos del ruido blanco*, y f_{ce} y f_{ci} son las *frecuencias de cruce*. Las hojas de datos para el $\mu A741$ de la figura 5A.8 indican que $e_{nw} \cong 20 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} \cong 200 \text{ Hz}$, $i_{nw} \cong 0.5 \text{ pA}/\sqrt{\text{Hz}}$, y $f_{ci} \cong 2 \text{ kHz}$. Al insertar las ecuaciones 7.8 en las ecuaciones 7.5 e integrando, se obtiene

$$E_n = e_{nw} \sqrt{f_{ce} \ln(f_H / f_L) + f_H - f_L} \quad (7.9a)$$

$$I_n = i_{nw} \sqrt{f_{ci} \ln(f_H / f_L) + f_H - f_L} \quad (7.9b)$$

EJEMPLO 7.1. Estime el valor rms del ruido del voltaje de entrada del amp op 741 sobre las siguientes bandas de frecuencia: *a)* de 0.1 Hz a 100 Hz (rango de instrumentación), *b)* de 20 Hz a 20 kHz (rango de audio), y *c)* de 0.1 Hz a 1 MHz (rango de banda ancha).

Solución.

- a) De la ecuación 7.9a se obtiene $E_n = 20 \times 10^{-9} \sqrt{200 \ln(10^2 / 0.1) + 10^2 - 0.1} = 20 \times 10^{-9} \sqrt{1382 + 98.9} = 0.770 \mu\text{V}$
- b) $E_n = 20 \times 10^{-9} \sqrt{1382 + 19,980} = 2.92 \mu\text{V}$
- c) $E_n = 20 \times 10^{-9} \sqrt{3224 + 10^6} = 20.0 \mu\text{V}$

Se observa que el ruido $1/f$ domina en las frecuencias bajas y que el ruido blanco lo hace en las frecuencias altas, ya que mientras más ancha es la banda de la frecuencia, mayor es el ruido. En consecuencia, para minimizar el ruido, *el ancho de banda se debe limitar estrictamente al mínimo requerido.*

7.2 DINÁMICA DEL RUIDO

Una tarea común en el análisis del ruido es la de encontrar el ruido rms total a la salida de un circuito, cuando se conocen la densidad del ruido a la entrada y su respuesta en frecuencia. Un ejemplo típico se encuentra en el amplificador de voltaje; en dicho caso, la densidad del ruido a la salida es $e_{no}(f) = |A_n(jf)| e_{ni}(f)$, donde $e_{ni}(f)$ es la densidad del ruido a la entrada y $A_n(jf)$ es la *ganancia del ruido*. Por lo tanto, el *ruido rms de salida total* es $E_{no}^2 = \int_0^\infty e_{no}^2(f) df$, o bien

$$E_{no} = \left(\int_0^{\infty} |A_n(jf)|^2 e_{ni}^2(f) df \right)^{1/2} \quad (7.10)$$

Para el caso de los amplificadores de corriente se tienen consideraciones similares. Otro ejemplo común lo ofrece el amplificador de transimpedancia, en este caso, si se representa la densidad del ruido a la entrada con $i_n(f)$ y la ganancia del ruido como $Z_n(jf)$, se tiene que

$$E_{no} = \left(\int_0^{\infty} |Z_n(jf)|^2 i_{ni}^2(f) df \right)^{1/2} \quad (7.11)$$

Para el caso de los amplificadores de corriente y de transconductancia se aplican consideraciones similares.

Ancho de banda equivalente del ruido (NEB)

Como un ejemplo de la aplicación de la ecuación 7.10, considere el caso de un ruido blanco con densidad espectral e_{nw} que pasa a través de un filtro RC simple como el que se muestra en la figura 7.3a. Como $|A_n|^2 = 1/[1 + (f/f_0)^2]$, donde f_0 es la frecuencia de -3 dB, a partir de la ecuación 7.10 se obtiene

$$E_{no} = e_{nw} \left(\int_0^{\infty} \frac{df}{1 + (f/f_0)^2} \right)^{1/2} = e_{nw} \sqrt{\pi f_0/2} = e_{nw} \sqrt{1.57 f_0} \quad (7.12)$$

Al comparar la ecuación anterior con la ecuación 7.6 se observa que el ruido blanco pasa como si el filtro fuera del tipo ideal, pero con una frecuencia de corte 1.57 veces más grande. Como se muestra en la figura 7.3b, la fracción 0.57 cuenta para el ruido transmitido por encima de f_0 como una consecuencia del rodamiento gradual o *falda*. Esta propiedad es aplicable para todas las funciones de pasa bajas de primer orden y no sólo para las redes RC . Como ya se sabe, la respuesta de circuito cerrado de muchos amplificadores es una función de primer orden con $f_B = \beta f_i$ como la frecuencia -3 dB. Estos amplificadores pasan el ruido blanco con una frecuencia de corte de 1.57 f_B .

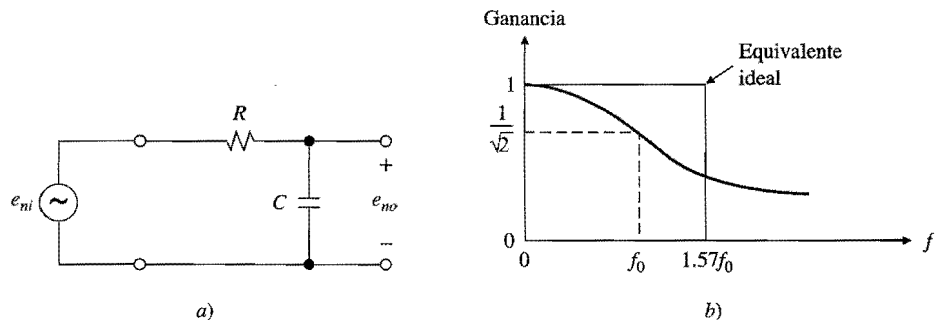


FIGURA 7.3
Ancho de banda equivalente del ruido (NEB).

La cantidad $1.57 f_0$ se denomina el *ancho de banda equivalente del ruido* (NEB) del circuito dado. En forma más general, el NEB de un circuito con ganancia de ruido $A_n(jf)$ se define como²

$$\text{NEB} = \frac{1}{A_{n(\text{máx})}^2} \int_0^{\infty} |A_n(jf)|^2 df \quad (7.13)$$

donde $A_{n(\text{máx})}$ es la magnitud del pico de la ganancia de ruido. El NEB representa la *amplitud de frecuencia de una respuesta de ganancia de potencia del tipo ideal que tiene la misma área que la respuesta de ganancia de potencia del circuito original*.

Para las respuestas de orden más alto, el NEB (por sus siglas en inglés) se puede calcular analíticamente. Por ejemplo, para una respuesta de pasa bajas máximamente plana de n -ésimo orden se tiene

$$\text{NEB}_{\text{MF}} = \int_0^{\infty} \frac{df}{1 + (f/f_0)^{2n}} \quad (7.14a)$$

Los resultados² son $\text{NEB}_{\text{MF}} = 1.57f_0$ para $n = 1$, $1.11f_0$ para $n = 2$, $1.105f_0$ para $n = 3$ y $1.025f_0$ para $n = 4$, lo que indica que NEB_{MF} se aproxima rápidamente a f_0 conforme n se incrementa.

Asimismo, se puede demostrar (véase el problema 7.3) que los anchos de banda equivalentes del ruido de las funciones H_{LP} y H_{BP} , las cuales son de tipo estándar de pasa bajas y pasa banda de segundo orden y que se definieron en la sección 3.4 son, respectivamente,

$$\text{NEB}_{\text{LP}} = Q^2 \text{NEB}_{\text{BP}} = Q\pi f_0/2 \quad (7.14b)$$

Cuando el NEB no se puede calcular de manera analítica, éste se estima mediante integración gráfica por secciones, o también se puede encontrar por computadora vía integración numérica. La integración numérica se realiza con PSpice usando la función “s” disponible con el postprocesador Probe.

EJEMPLO 7.2. Utilice PSpice para encontrar el NEB del circuito de la figura 7.4, si se sabe que el amp omp tiene $\text{GBP} = 1 \text{ MHz}$.

Solución. El archivo del circuito de entrada es como se presenta en la página siguiente.

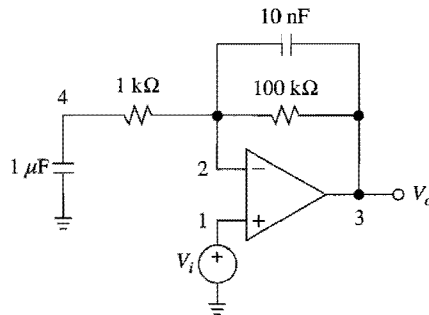


FIGURA 7.4
Circuito en PSpice del ejemplo 7.2.

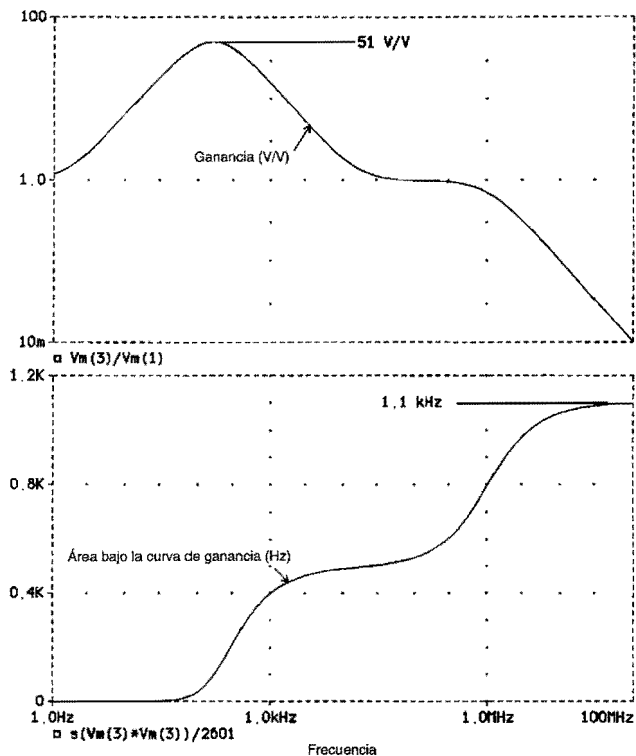


FIGURA 7.5
Determinación del NEB del circuito de la figura 7.4.

Determinación del NEB:

```

Vi 1 0 ac 1V
Rx 1 0 1k ;evita nodos flotantes
C1 0 4 1uF
R1 4 2 1k
R2 2 3 100k
C2 2 3 10nF
ea0 5 0 1 2100k ;a0 = 100 V/mV
Req 5 6 1Meg
Ceq 6 0 15.72nF ;fb = 10 Hz
ebuf 3 0 6 0 1
.ac dec 10 1Hz 100MegHz
.probe ;A=V(3)/V(1), NEB=s(Vm(3)*Vm(3))/2601
.end

```

En la gráfica de la figura 7.5 (arriba) se indica que $A_{n(\text{máx})} \cong 51 \text{ V/V}$, por lo tanto, se dirige el postprocesador para desplegar $s(Vm(3) * Vm(3)) / 2601$. La curva resultante que se muestra en la figura 7.5 (abajo), tiende de forma asintótica al valor NEB $\cong 1.1 \text{ kHz}$.

Con frecuencia, las densidades y ganancias del ruido están sólo disponibles en forma gráfica. En tal caso, la E_{no} se estima por medio de integración gráfica, como se ilustra en el siguiente ejemplo.

EJEMPLO 7.3. Estime el ruido de salida rms total sobre 1 Hz para el ruido que tiene la densidad espectral de la figura 7.6 (arriba), el cual pasa por un amplificador con las características de ganancia de ruido que se muestran en la figura 7.6 (centro).

Solución. Para encontrar la densidad de salida e_{no} se multiplican las dos curvas punto por punto y se obtiene la curva de la figura 7.6 (abajo). Es evidente que la utilización de gráficos de Bode lineales simplifica considerablemente las multiplicaciones gráficas. Enseguida, se integra e_{no}^2 desde $f_L = 1$ Hz hasta $f_H = \infty$. Para facilitar esta tarea, se divide el intervalo de integración en tres partes, de la forma siguiente.

Para $1 \text{ Hz} \leq f \leq 1 \text{ kHz}$ se aplica la ecuación 7.9a con $e_{nw} = 20 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} = 100 \text{ Hz}$, $f_L = 1 \text{ Hz}$ y $f_H = 1 \text{ kHz}$. El resultado es $E_{no1} = 0.822 \mu\text{V}$.

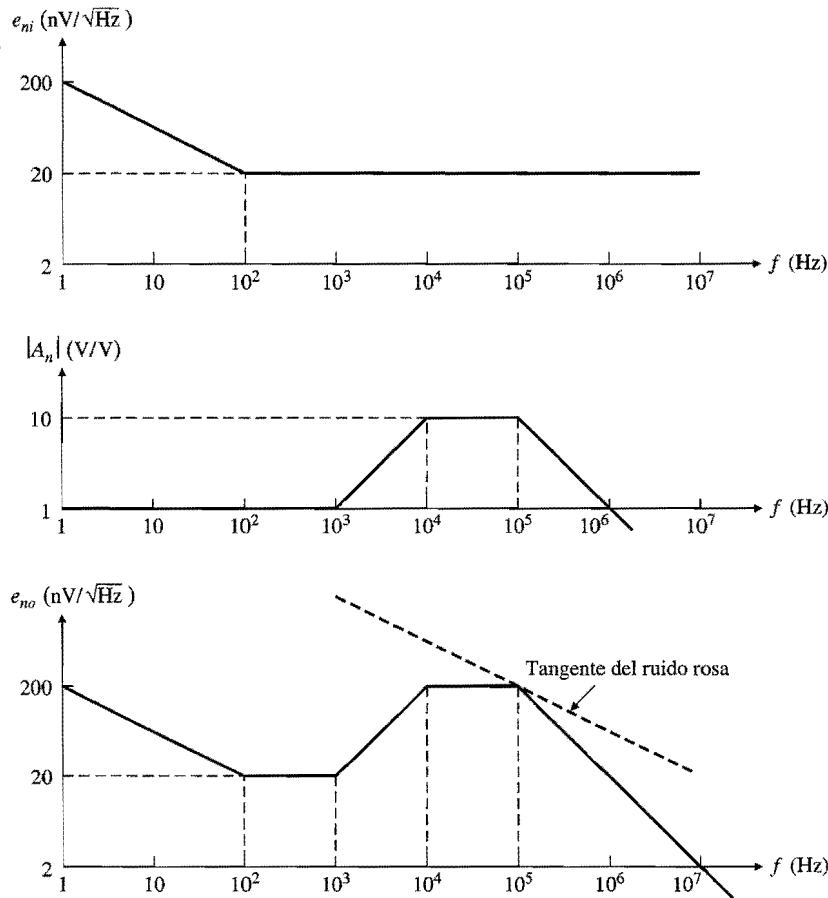


FIGURA 7.6
Espectro de ruido del ejemplo 7.3.

Para $1 \text{ kHz} \leq f \leq 10 \text{ kHz}$, la densidad e_{no} se incrementa junto con f a la razón de +1 dec/dec, por lo tanto se puede escribir $e_{no}(f) = (20 \text{ nV}/\sqrt{\text{Hz}}) \times (f/10^3) = 2 \times 10^{-11} f \text{ V}/\sqrt{\text{Hz}}$. Entonces,

$$E_{no2} = 2 \times 10^{-11} \left(\int_{10^3}^{10^4} f^2 df \right)^{1/2} = 2 \times 10^{-11} \left(\frac{1}{3} f^3 \Big|_{10^3}^{10^4} \right)^{1/2} = 11.5 \mu\text{V}$$

Para $10 \text{ kHz} \leq f \leq \infty$ se tiene ruido blanco con $e_{nv} = 200 \text{ nV}/\sqrt{\text{Hz}}$ que pasa por un filtro pasa bajas con $f_0 = 100 \text{ kHz}$. A partir de la ecuación 7.12 se tiene, $E_{no3} = 200 \times 10^{-9} (1.57 \times 10^5 - 10^4)^{1/2} = 76.7 \mu\text{V}$.

Al final, se suman todos los componentes de la forma rms para obtener $E_{no} = \sqrt{E_{no1}^2 + E_{no2}^2 + E_{no3}^2} = \sqrt{0.822^2 + 11.5^2 + 76.7^2} = 77.5 \mu\text{V}$.

Principio tangencial del ruido rosa

Al analizar el resultado del ejemplo anterior, se observa que la mayor contribución viene de E_{no3} , el cual representa al ruido por encima de 10 kHz. Sería muy útil un método para predecir este hecho sin tener que realizar todos los cálculos; tal método existe y lo proporciona el *principio tangencial del ruido rosa*.⁵

La curva del ruido rosa es el lugar geométrico de los puntos que contribuyen en forma equivalente por década (o por octava) a la potencia del ruido. Su pendiente de densidad de ruido es -0.5 dec/dec . El principio en cuestión establece que si se baja la curva de ruido rosa hasta que ésta se convierte en tangente a la curva de ruido $e_{no}(f)$, entonces la contribución principal a E_{no} vendrá de las porciones de la curva de ruido que están en la vecindad inmediata de la tangente. En el ejemplo de la figura 7.6 (abajo), las porciones más cercanas a la tangente son aquellas correspondientes a E_{no3} . En dicho ejemplo se podría haber establecido que $E_{no} \cong E_{no3} = 76.7 \mu\text{V}$ sin tener que haber calculado E_{no1} y E_{no2} . El error provocado por esta aproximación es insignificante, especialmente si se observa la dispersión en los datos del ruido debida a las variaciones de producción. En lo sucesivo, se hará uso frecuente de este principio.

7.3 FUENTES DEL RUIDO

Para una selección y utilización efectiva de circuitos integrados, el diseñador del sistema necesita estar familiarizado con los mecanismos básicos de generación de ruido en los dispositivos semiconductores. A continuación se presenta una breve exposición de estos mecanismos.

Ruido térmico

El ruido térmico, también llamado *ruido Johnson*, está presente en todos los elementos resistivos pasivos, incluyendo la resistencia parásita en serie de inductores y capacitores prácticos. El ruido térmico se debe al movimiento térmico aleatorio de los electrones (o agujeros, en el caso de los resistores semiconductores tipo p). Este ruido no es afectado por la corriente de cc, por lo tanto, un resistor genera ruido térmico aunque esté guardado en un compartimiento.

Como se muestra en la figura 7.7a, el ruido térmico se modela mediante un voltaje de ruido con densidad espectral e_R en serie con un resistor sin ruido. Su densidad de potencia es

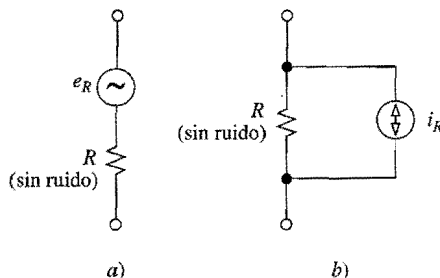


FIGURA 7.7
Modelos de ruido térmico.

$$e_R^2 = 4kTR \quad (7.15a)$$

donde $k = 1.38 \times 10^{-23}$, J/K es la constante de Boltzmann, y T es la temperatura absoluta en grados kelvin. A 25°C , $4kT = 1.65 \times 10^{-20}$ W/Hz. Un hecho fácil de recordar es que a 25°C , $e_R \cong 4\sqrt{R}$ nV/ $\sqrt{\text{Hz}}$, con R en kilohms. Por ejemplo, $e_{100\Omega} = 1.26$ nV/ $\sqrt{\text{Hz}}$, y $e_{10\text{k}\Omega} = 12.6$ nV/ $\sqrt{\text{Hz}}$.

En la conversión de Thévenin a Norton, también es posible modelar el ruido térmico con una corriente de ruido i_R en paralelo con un resistor sin ruido, como se muestra en la figura 7.7b. Se tiene $i_R^2 = e_R^2/R^2$, o bien

$$i_R^2 = 4kT/R \quad (7.15b)$$

Las ecuaciones anteriores indican que el ruido térmico es del tipo blanco. Además, los elementos puramente reactivos están libres del ruido térmico.

EJEMPLO 7.4. Considere un resistor de 10 k Ω a temperatura ambiente. Encuentre sus densidades espectrales a) de voltaje y b) de corriente, y c) su voltaje de ruido rms sobre el rango de audio.

Solución.

$$a) \quad e_R = \sqrt{4kTR} = \sqrt{1.65 \times 10^{-20} \times 10^4} = 12.8 \text{ nV}/\sqrt{\text{Hz}}$$

$$b) \quad i_R = e_R/R = 1.28 \text{ pA}/\sqrt{\text{Hz}}$$

$$c) \quad E_R = e_R \sqrt{f_H - f_L} = 12.8 \times 10^{-9} \times \sqrt{20 \times 10^3 - 20} = 1.81 \mu\text{V}$$

Ruido de disparo

Este tipo de ruido surge siempre que las cargas cruzan una barrera potencial, como en el caso de diodos y transistores. El cruce de una barrera es un evento puramente aleatorio y la corriente de cc que se observa microscópicamente es realmente la suma de muchos pulsos de corriente elementales aleatorios. El ruido de disparo tiene una densidad de potencia uniforme,

$$i_n^2 = 2qI \quad (7.16)$$

donde $q = 1.602 \times 10^{-19}$, C es la carga del electrón, e I es la corriente de cc a través de la barrera. El ruido de disparo está presente en las corrientes de base de BJT así como en convertidores D-A de salida de corriente.

EJEMPLO 7.5. Encuentre la relación señal a ruido para la corriente de diodo sobre un ancho de banda de 1 MHz si a) $I_D = 1 \mu\text{A}$ y b) $I_D = 1 \text{nA}$.

Solución.

- a) $I_n = \sqrt{2qI_D f_H} = \sqrt{2 \times 1.62 \times 10^{-19} \times 10^{-6} \times 10^6} = 0.57 \text{ nA (rms)}$. Por lo tanto, $\text{SNR} = 20 \log_{10}[(1 \mu\text{A})/(0.57 \text{ nA})] = 64.9 \text{ dB}$.
- b) Mediante un procedimiento similar, $\text{SNR} = 34.9 \text{ dB}$. Se observa que la SNR se deteriora conforme baja la corriente de operación.

Ruido flicker

El ruido flicker, también llamado *ruido 1/f* o *ruido de contacto*, está presente en todos los dispositivos activos así como en algunos dispositivos pasivos y tiene varios orígenes, dependiendo del tipo de dispositivo. En los dispositivos activos se debe a las trampas, las cuales, cuando la corriente fluye, capturan y liberan portadores de carga en forma aleatoria, lo que causa fluctuaciones aleatorias en la misma corriente. En los BJT estas trampas están asociadas con la contaminación y con defectos del cristal en la unión base emisor. En los MOSFETs están asociadas con la energía extra de los electrones que se presenta en la frontera entre el silicón y el dióxido de silicio. Entre los dispositivos activos, son los MOSFETs los que más sufren de este tipo de ruido, lo cual puede ser una fuente de preocupación en las aplicaciones de MOS de bajo ruido.

El ruido flicker siempre está asociado con una corriente de cc, y su densidad de corriente es del tipo

$$i_n^2 = K \frac{I^a}{f} \quad (7.17)$$

donde K es una constante del dispositivo, I es la corriente de cc, y a es otra constante del dispositivo en el rango de $\frac{1}{2}$ a 2.

El ruido flicker también se encuentra en algunos dispositivos pasivos, como en los resistores compuestos de carbón, en cuyo caso se denomina *ruido en exceso* porque aparece en adición al ruido térmico ya presente. Sin embargo, mientras el ruido térmico siempre está presente sin una corriente de cc, el ruido flicker requiere de dicha corriente para existir. Los resistores con menos ruido $1/f$ son los de tipo de alambre, mientras que, dependiendo de las condiciones de operación, los de composición de carbón pueden ser más ruidosos en un orden de magnitud. Los resistores de película de carbón y de película de metal caen en medio de los dos primeros tipos mencionados. Sin embargo, si la aplicación requiere que un resistor dado transporte una corriente pequeña, predominará el ruido térmico y habrá muy poca diferencia entre los resistores que se pueden usar.

Ruido de avalancha

Esta forma de ruido se encuentra en uniones *pn* operadas en el modo inverso. El modo de avalancha ocurre cuando los electrones, bajo la influencia del fuerte campo eléctrico dentro de la capa de carga espacial adquieren suficiente energía cinética para crear pares de agujeros-electrones por colisión contra los átomos de la rejilla del cristal. Estos pares adicionales pueden crear otros pares en la forma de avalancha. La corriente resultante consiste en picos de ruido distribuidos de manera uniforme, que fluyen a través de la unión polarizada

inversamente. Al igual que el ruido de disparo, el ruido de avalancha requiere flujo de corriente. Sin embargo, el ruido de avalancha es mucho más intenso que el ruido de disparo, lo que hace a los diodos Zener notoriamente ruidosos. Ésta es una de las razones por las que se prefieren las referencias de voltaje del tipo de banda prohibida a las referencias de diodo Zener.

Ruido en BJT

Con excepción del ruido de avalancha, generalmente los transistores exhiben todas las formas de ruido presentadas con anterioridad. El conocimiento de los mecanismos del ruido en transistores ayudará al usuario a entender mejor las características de los amps op. El ruido de un transistor se caracteriza con un par de fuentes de ruido de entrada equivalente con densidades espectrales e_n e i_n , como se muestra en la figura 7.8.

Las densidades de potencia del ruido para los BJT son⁷

$$e_n^2 = 4kT \left(r_b + \frac{1}{2g_m} \right) \quad (7.18a)$$

$$i_n^2 = 2q \left(I_B + K_1 \frac{I_B^a}{f} + \frac{I_C}{|\beta(jf)|^2} \right) \quad (7.18b)$$

donde r_b es la resistencia intrínseca de base, I_B e I_C son las corrientes de cc de la base y del colector, $g_m = qI_C/kT$ es la transconductancia, K_1 y a son constantes apropiadas del dispositivo, y $\beta(jf)$ es la ganancia de corriente, la cual decrece en frecuencias altas.

En la expresión para e_n^2 , el primer término representa el ruido térmico de r_b y el segundo representa el efecto del ruido de disparo de la corriente de colector referido a la entrada. En la expresión para i_n^2 , los primeros dos términos representan el ruido de disparo y flicker de la corriente base y el último término representa el ruido de disparo de la corriente de colector reflejado a la entrada.

Para lograr una β alta, la región de la base de un BJT se modifica ligeramente y se fabrica muy delgada. Sin embargo, esto incrementa la resistencia intrínseca de la base r_b . Además, la transconductancia g_m y la corriente de base I_B son directamente proporcionales a I_C . Por

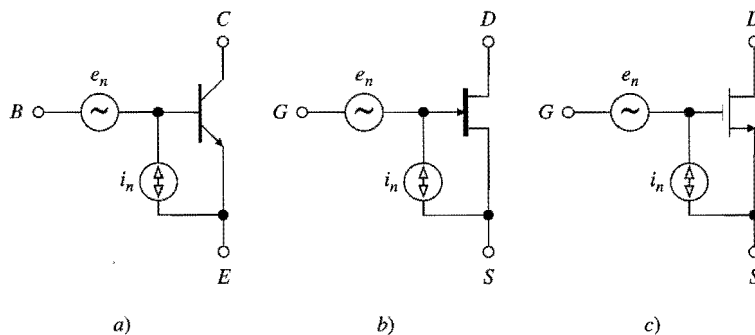


FIGURA 7.8
Modelos de ruido de transistores.

lo tanto, lo que funciona para minimizar el ruido de voltaje (r_b baja e I_C alta) es lo opuesto a lo que es bueno para disminuir el ruido de corriente (β alta e I_C baja). Esto representa un compromiso fundamental en el diseño de amps op bipolares.

Ruido en JFETs

Las densidades de potencia del ruido para JFETs son⁷

$$e_n^2 4kT \left(\frac{2}{3g_m} + K_2 \frac{I_D^a / g_m^2}{f} \right) \quad (7.19a)$$

$$i_n^2 = 2qI_G + \left(\frac{2\pi f C_{gs}}{g_m} \right)^2 \left(4kT \frac{2}{3} g_m + K_3 \frac{I_D^a}{f} \right) \quad (7.19b)$$

donde g_m es la transconductancia; I_D es la corriente de drenaje de cc; I_G es la corriente de fuga; K_2 , K_3 , y a son constantes apropiadas del dispositivo; y C_{gs} es la capacitancia de compuerta a fuente.

En la expresión para e_n^2 , el primer término representa el ruido térmico en el canal, y el segundo representa el ruido flicker de la corriente de drenaje. A temperatura ambiente y en frecuencias moderadas, todos los términos de la expresión para i_n^2 son despreciables, lo que virtualmente libera a los JFETs del ruido de corriente de entrada. Sin embargo, si se recuerda que la fuga de compuerta se incrementa muy rápidamente con la temperatura, i_n^2 no puede despreciarse cuando las temperaturas son más altas.

En comparación con los BJTs, los FETs tienen valores de g_m notoriamente bajos, lo que indica que los amps op de entrada FET tienden a presentar ruido de voltaje más alto que los tipos de entrada BJT para condiciones de operación similares. Además, e_n^2 en el JFET contiene ruido flicker. Estas desventajas se compensan mediante un mejor comportamiento del ruido de corriente, al menos en temperaturas cercanas a la temperatura ambiente.

Ruido en MOSFETs

Las densidades de potencia del ruido para MOSFETs son⁷

$$e_n^2 = 4kT \frac{2}{3g_m} + K_4 \frac{1}{WLf} \quad (7.20 a)$$

$$i_n^2 = 2qI_G \quad (7.20 b)$$

donde g_m es la transconductancia, K_4 es una constante del dispositivo, y W y L son el ancho y la longitud del canal. Como en el caso de los JFETs, i_n^2 es despreciable a temperatura ambiente, pero se incrementa junto con la temperatura.

En la expresión para e_n^2 , el primer término representa el ruido térmico de la resistencia del canal y el segundo representa el ruido flicker. Este último es el de mayor importancia en los amps op de entrada MOSFET. El ruido flicker es inversamente proporcional al área del transistor $W \times L$, por lo tanto, este tipo de ruido se reduce usando transistores con áreas grandes en la etapa de entrada. Como se expuso en el capítulo 5, cuando se combinan

geometrías grandes con técnicas de configuración de centroide común, también las características del voltaje de desvío de entrada y el cambio de éste mejoran en forma significativa.

Modelación del ruido en PSpice

Cuando se realiza un análisis de ruido utilizando SPICE, éste calcula la densidad del ruido térmico para cada resistor en el circuito, asimismo calcula las densidades del ruido de disparo y del ruido flicker para cada diodo y transistor. Cuando se utilizan macromodelos de amps op, surge la necesidad de fuentes de ruido con densidades del tipo que se presenta en la figura 7.2. Estas fuentes² se pueden sintetizar aprovechando el hecho de que SPICE calcula la corriente del ruido de un diodo de acuerdo con la siguiente ecuación:

$$i_d^2 = KF \frac{I_D^{AF}}{f} + 2qI_D = 2qI_D \left(\frac{KF \times I_D^{AF-1} / 2q}{f} + 1 \right)$$

donde I_D es la corriente de polarización del diodo, q es la carga del electrón y KF y AF son parámetros que pueden ser especificados por el usuario. Esta es una densidad de potencia con un piso de ruido blanco $i_w^2 = 2qI_D$ y una frecuencia de esquina $f_c = KF \times I_D^{AF-1} / 2q$. Si se hace $AF = 1$ por conveniencia matemática, entonces los I_D y KF requeridos para las i_w^2 y f_c dadas se obtienen mediante las siguientes ecuaciones

$$I_D = i_w^2 / 2q \quad KF = 2q f_c \quad (7.21)$$

Una vez que se tiene una fuente de ruido de corriente, ésta se puede convertir fácilmente en una fuente de ruido de voltaje a través de un CCVS (fuente de voltaje controlada por corriente).

EJEMPLO 7.6. Por medio de PSpice verifique el ejemplo 7.1.

Solución. Es necesario crear una fuente e_n con $e_{nw} = 20 \text{ nV}/\sqrt{\text{Hz}}$ y $f_{ce} = 200 \text{ Hz}$. Primero se crea una fuente de corriente de ruido con $i_w = 1 \text{ pA}/\sqrt{\text{Hz}}$ y $f_c = 200 \text{ Hz}$, después se usa una fuente de tipo H con un valor de 20 nV/pA para convertirla en e_n . En la figura 7.9 se muestra que el diodo se polariza con $I_D = (1 \times 10^{-12})^2 / (2 \times 1.602 \times 10^{-19}) = 3.12 \mu\text{A}$, y se establece $KF = 2 \times 1.602 \times 10^{-19} \times 200 = 6.41 \times 10^{-17} \text{ A}$. El capacitor de 1-GF acopla la corriente de ruido de ca generada por el diodo, con la fuente de sensado de corriente v_s , la cual controla el CCVS para producir e_n . En la página siguiente se presenta el archivo del circuito de entrada.

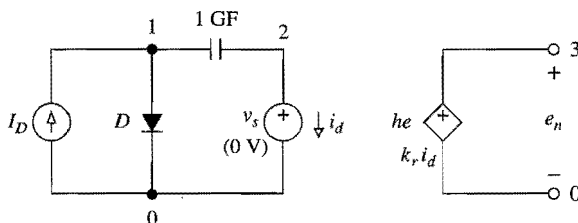


FIGURA 7.9

Utilización de una corriente de ruido de diodo para crear una fuente de ruido de voltaje con densidad espectral e_n .

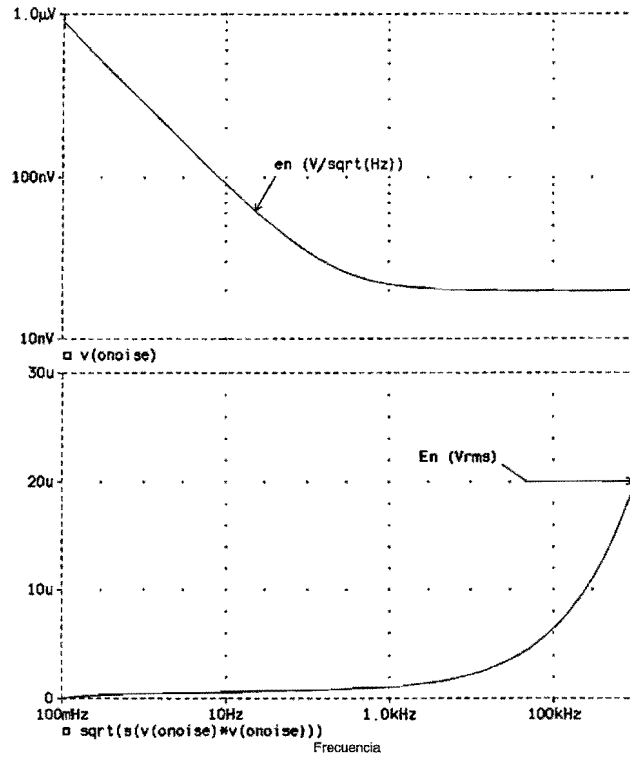


FIGURA 7.10
Utilización de PSpice para generar el ruido IC y calcular el ruido rms.



```

Cálculo del ruido rms:
ID 0 1 dc 3.12uA
D 1 0 Dnoise
.model Dnoise D (KF=6.41E-17,AF=1)
C 1 2 1GF
vs2 0 dc 0V
he 3 0 vs 20k
Rx 3 0 1 ;evita nodos flotantes
.ac dec 10 0.1Hz 1MegHz
.noise v(3) vs 10
.probe ;en(f)=v(onoise), En=sqrt(s(v(onoise)*v(onoise)))
.end

```

En la figura 7.10 se presentan las gráficas de la densidad espectral $e_n = v(\text{onoise})$ y del valor rms $E_n = \text{sqrt}(s(v(\text{onoise}) * v(\text{onoise})))$, donde “sqrt” y “s” representan las funciones de raíz cuadrada y de integral disponibles con el postprocesador Probe. Con la utilería del cursor para medir valores específicos, se encuentra que para $0.1 \text{ Hz} \leq f \leq 100 \text{ Hz}$, $E_n \cong 0.77 \mu\text{V}$; para $20 \text{ Hz} \leq f \leq 20 \text{ kHz}$, $E_n \cong 3 \mu\text{V}$; y para $0.1 \text{ Hz} \leq f \leq 1 \text{ MHz}$, $E_n = 20 \mu\text{V}$. Lo anterior corrobora los resultados de los cálculos manuales realizados en el ejemplo 7.1.

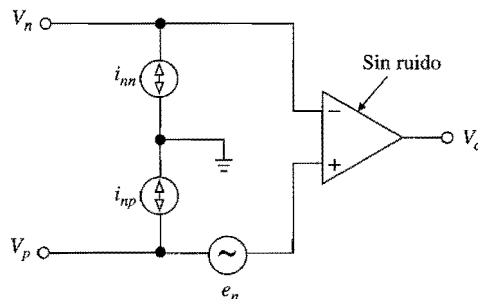


FIGURA 7.11
Modelo de ruido para un amp op.

7.4 RUIDO EN LOS AMPS OP

El ruido de un amp op se caracteriza por tres fuentes de ruido equivalentes: una fuente de voltaje con densidad espectral e_n , y dos fuentes de corriente con densidades i_{np} e i_{nn} . Como se muestra en la figura 7.11, un amp op práctico se entiende como un amp op sin ruido y que está equipado con dichas fuentes a la entrada. Este modelo es similar al utilizado para representar el desvío del voltaje de entrada V_{OS} y los desvíos de corriente de entrada I_P e I_N . Lo anterior no es sorprendente puesto que estos parámetros son, en sí mismos, formas especiales de ruido, a saber, ruido de cc. Sin embargo, debe notarse que las magnitudes y direcciones de $e_n(t)$, $i_{np}(t)$ e $i_{nn}(t)$ cambian constantemente debido a la naturaleza aleatoria del ruido, y que los términos del ruido se deben sumar en la forma rms y no en forma algebraica.

Las densidades de ruido se proporcionan en las hojas de datos y tienen las formas típicas de la figura 7.2. Para los dispositivos con circuitos de entrada simétricos, como los amps op de tipo de voltaje (VFAs), i_{np} e i_{nn} están dadas como una sola densidad i_n , sin importar que dichas densidades de corriente no estén correlacionadas. Cuando se tenga que sustituir i_n por i_{np} e i_{nn} , para evitar que se pierda la pista de sus identidades, se deben usar símbolos separados hasta el final de los cálculos. Para los amplificadores de retroalimentación de corriente (CFAs), las entradas son asimétricas debido a la presencia del buffer de entrada. En consecuencia, i_{np} e i_{nn} son diferentes y se grafican en forma separada.

De igual forma que en aplicaciones de precisión de cc es importante conocer el error de salida de cc E_O provocado por V_{OS} , I_P e I_N , en aplicaciones de bajo ruido es de interés conocer el ruido rms total de salida E_{no} . Una vez que se conoce E_{no} , éste se puede referir a la entrada y compararse con la señal útil para determinar la relación señal a ruido SNR y, por ende, conocer la resolución final del circuito. En la figura 7.12a se ilustra el conocido circuito con retroalimentación resistiva del cual forma la base de los amplificadores inversores y no inversores, de los amplificadores de diferencia y sumadores, y una variedad de otros amplificadores. Es importante tener en mente que las resistencias mostradas en el diagrama también deben incluir, si existen, las resistencias de las fuentes externas. Por ejemplo, si se desconecta el nodo A de tierra y se maneja con una fuente v_S que tiene una resistencia R_S , entonces en los cálculos se debe sustituir R_1 por la suma $R_S + R_1$.

Para analizar el circuito, éste se dibuja como se muestra en la figura 7.12b en la que se presentan todas las fuentes de ruido pertinentes, incluyendo las fuentes de ruido térmico de los resistores. Como es sabido, el ruido del resistor se puede modelar ya sea con una fuente

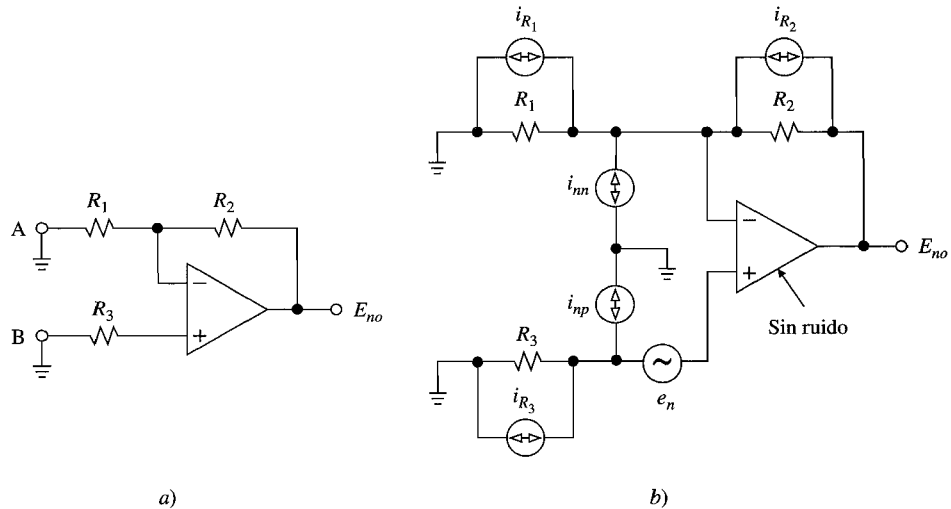


FIGURA 7.12
Circuito de amp op con retroalimentación resistiva y su modelo de ruido.

de voltaje en serie o con una fuente de corriente en paralelo. La razón que existe para elegir la última de estas opciones se explicará en breve.

Densidad espectral de entrada completa

La primera tarea es encontrar la densidad espectral completa e_{ni} referida a la entrada del amp op. El principio de superposición puede ser aplicado de la misma manera que cuando se calcula el error de entrada completo E_I debido a V_{OS} , I_P e I_N , excepto que ahora los términos individuales se deben sumar en la forma rms. Por lo tanto, el voltaje de ruido e_n contribuye al término e_n^2 . Las corrientes de ruido i_{np} e i_{R3} fluyen a través de R_3 . Por lo tanto su contribución combinada es, de acuerdo con la ecuación 7.15, $(R_3 i_{np})^2 + (R_3 i_{R3})^2 = R_3^2 i_{np}^2 + 4kTR_3$. Las corrientes de ruido i_{nn} , i_{R1} e i_{R2} fluyen a través de la combinación en paralelo $R_1 \parallel R_2$, por lo tanto su contribución es $(R_1 \parallel R_2)^2 (i_{nn}^2 + i_{R1}^2 + i_{R2}^2) = (R_1 \parallel R_2)^2 i_{nn}^2 + 4kT(R_1 \parallel R_2)$. Al combinar todos los términos se obtiene la densidad espectral de entrada completa

$$e_{ni}^2 = e_n^2 + R_3^2 i_{np}^2 + (R_1 \parallel R_2)^2 i_{nn}^2 + 4kT[R_3 + (R_1 \parallel R_2)] \quad (7.22)$$

Para amps op con entradas simétricas y corrientes de ruido no correlacionadas se tiene que $i_{np} = i_{nn} = i_n$, donde i_n es la densidad de corriente de ruido que se proporciona en las hojas de datos.

Para tener una mejor percepción de los pesos relativos de los diversos términos, considere el caso especial pero común en el cual $R_3 = R_1 \parallel R_2$. Con esta restricción, la ecuación 7.22 se simplifica de la siguiente manera

$$e_{ni}^2 = e_n^2 + 2R^2 i_n^2 + 8kTR \quad (7.23a)$$

$$R = R_1 \parallel R_2 = R_3 \quad (7.23b)$$

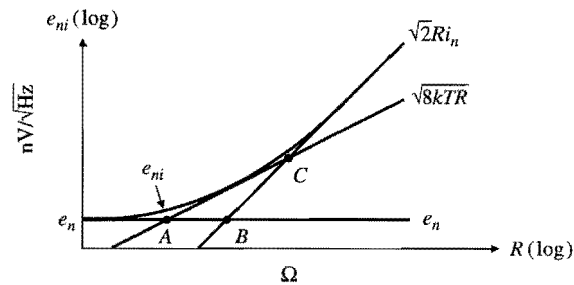


FIGURA 7.13
Ruido espectral de entrada e_{ni} de un amp op como una función de R en la ecuación 7.23b.

En la figura 7.13 se muestra e_{ni} así como sus tres componentes individuales como una función de R . Mientras que el término de voltaje e_n es independiente de R , el término de corriente $\sqrt{2}Ri_n$ se incrementa junto con R a razón de 1 dec/dec, y el término térmico $\sqrt{8kTR}$ se incrementa a razón de 0.5 dec/dec.

Para una R lo suficientemente pequeña, se observa que domina el ruido de voltaje. En el límite $R \rightarrow 0$ se obtiene $e_{ni} \rightarrow e_n$, por lo tanto e_n se denomina acertadamente ruido *a corto circuito* que es el ruido producido por los componentes internos del amp op, sin importar el circuito externo. Para una R lo suficientemente grande, domina el ruido de corriente. En el límite $R \rightarrow \infty$ se obtiene $e_{ni} \rightarrow \sqrt{2}Ri_n$, por lo tanto i_n se denomina acertadamente ruido *de circuito abierto*. Esta forma de ruido proviene de la corriente de polarización de entrada a través de los resistores externos. Para valores intermedios de R_s , entra en juego el ruido térmico, dependiendo de las magnitudes relativas de los otros dos términos. En el ejemplo de la figura 7.13, el punto A es donde el ruido térmico rebasa al ruido de voltaje, el punto B es donde el ruido de corriente sobrepasa al ruido de voltaje y el punto C es donde el ruido de corriente rebasa al ruido térmico. Las posiciones relativas de A, B y C varían de un amp op a otro, y se pueden usar para comparar diferentes dispositivos.

Se observa que aunque es deseable instalar una resistencia $R_3 = R_1 \parallel R_2$ para así obtener una compensación de la corriente de polarización, en términos de ruido es preferible tener $R_3 = 0$ puesto que este resistor sólo contribuye con ruido adicional. Cuando la presencia de R_3 es inevitable, el ruido térmico correspondiente se puede filtrar al conectar en paralelo con R_3 , una capacitancia grande adecuada. Lo anterior también suprime cualquier ruido externo que pudiera ser inyectado accidentalmente en la terminal de la entrada no inversora.

Ruido de salida rms

Al igual que los desvíos de voltaje y corriente y sus corrimientos, la e_{ni} se amplifica por la ganancia de ruido del circuito. Esta ganancia no necesariamente es la misma que la ganancia de señal, por lo tanto, para evitar confusiones se debe denotar la *ganancia de señal* como $A_s(jf)$ y la *ganancia de ruido* como $A_n(jf)$. Recuerde que el valor de cc de $A_n(jf)$ es $A_{n0} = 1/\beta = 1 + R_2/R_1$. Además, para un amp op de GBP constante, el ancho de banda a lazo cerrado de $A_n(jf)$ es $f_B = \beta f_i = f_i/(1 + R_2/R_1)$, donde f_i es la frecuencia de ganancia unitaria del amp op. Por consiguiente, la densidad espectral de salida se puede expresar como

$$e_{no} = \frac{1 + R_2/R_1}{\sqrt{1 + (f/f_B)^2}} e_{ni} \quad (7.24)$$

El ruido se observa o se mide a lo largo de un intervalo de tiempo T_{obs} . El ruido rms total de salida se encuentra mediante la integración de e_{no}^2 desde $f_L = 1/T_{\text{obs}}$ hasta $f_H = \infty$. Utilizando las ecuaciones 7.9, 7.12 y 7.22 se obtiene

$$\begin{aligned}
 E_{no} = & \left[1 + \frac{R_2}{R_1} \right] \times \left[e_{nw}^2 \left(f_{ce} \ln \frac{f_B}{f_L} + 1.57 f_B - f_L \right) \right. \\
 & + R_3^2 i_{npw}^2 \left(f_{cip} \ln \frac{f_B}{f_L} + 1.57 f_B - f_L \right) \\
 & + (R_1 \parallel R_2)^2 i_{nnw}^2 \left(f_{cin} \ln \frac{f_B}{f_L} + 1.57 f_B - f_L \right) \\
 & \left. + 4kT(R_3 + R_1 \parallel R_2)(1.57 f_B - f_L) \right]^2 \quad (7.25)
 \end{aligned}$$

Esta expresión indica las consideraciones en el diseño de bajo ruido: a) seleccionar amps op con pisos de bajo ruido e_{nw} e i_{nw} , así como frecuencias de esquina bajas f_{ce} y f_{ci} ; b) mantener las resistencias externas lo suficientemente grandes como para que el ruido de corriente y el ruido térmico sean despreciables comparados con el ruido de voltaje (si es posible, hacer $R_3 = 0$); c) limitar estrictamente el ancho de banda de la ganancia de ruido al mínimo requerido.

El popular amp op OP-27 fue diseñado específicamente para aplicaciones de bajo ruido. Sus características son $f_t = 8$ MHz, $e_{nw} = 3$ nV/ $\sqrt{\text{Hz}}$, $f_{ce} = 2.7$ Hz, $i_{nw} = 0.4$ pA/ $\sqrt{\text{Hz}}$ y $f_{ci} = 140$ Hz.

EJEMPLO 7.7. Un amp op 741 se configura como un amplificador inversor con $R_1 = 100$ k Ω , $R_2 = 200$ k Ω y $R_3 = 68$ k Ω . a) Suponiendo que $e_{nw} = 20$ nV/ $\sqrt{\text{Hz}}$, $f_{ce} = 200$ Hz, $i_{nw} = 0.5$ pA/ $\sqrt{\text{Hz}}$ y $f_{ci} = 2$ kHz, encuentre el ruido de salida total arriba de 0.1 Hz, considerando las formas rms y de pico a pico. b) Verifique los resultados obtenidos utilizando PSpice.

Solución.

- a) Se tiene $R_1 \parallel R_2 = 100 \parallel 200 \cong 67$ k Ω , $A_{no} = 1 + R_2/R_1 = 3$ V/V, y $f_B = 10^6/3 = 333$ kHz. La componente de voltaje del ruido es $E_{noe} = 3 \times 20 \times 10^{-9} [200 \ln(333 \times 10^3/0.1) + 1.57 \times 333 \times 10^3 - 0.1]^{1/2} = 43.5$ μ V. La componente de corriente del ruido es $E_{noi} = 3[(68 \times 10^3)^2 + (67 \times 10^3)^2]^{1/2} \times 0.5 \times 10^{-12} \times [2 \times 10^3 \ln(333 \times 10^4) + 523 \times 10^3]^{1/2} = 106.5$ μ V. La componente de ruido térmico es $E_{noR} = 3[1.65 \times 10^{-20}(68 + 67) \times 10^3 \times 523 \times 10^3]^{1/2} = 102.4$ μ V. Al final,

$$E_{no} = \sqrt{E_{noe}^2 + E_{noi}^2 + E_{noR}^2} = \sqrt{43.5^2 + 106.5^2 + 102.4^2} = 154 \mu\text{V (rms)}$$

o $6.6 \times 154 = 1.02$ mV (pico a pico).

- b) Como se muestra en la figura 7.14, e_n se modela con una fuente tipo H , e i_{np} e i_{nn} con fuentes tipo F . Los generadores de ruido de diodo correspondientes, que se omiten por simplicidad, son como los que se muestran en la figura 7.9. Para asegurar la independencia estadística, se deben usar tres generadores diferentes. Además, para modelar un amp op sin ruido, se usa la utilidad LAPLACE de PSpice. A continuación se presenta el archivo de circuito de entrada.

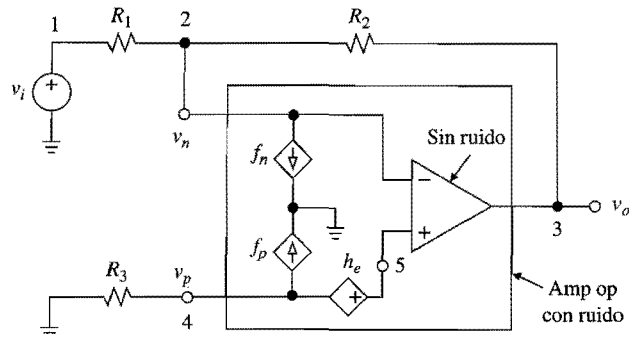


FIGURA 7.14
Circuito en PSpice para encontrar el ruido de salida rms E_{no} .

Determinación del ruido de salida rms total E_{no} :

*Fuentes de ruido de entrada:

IDe 0 11 dc 3.12uA

De 11 0 De

.model De D (KF=6.41E-17,AF=1)

Ce 11 12 1GF

vse12 0 dc 0V

he 5 4 vse 20k ;enw = 20 nV/sqrt(Hz), fce = 200 Hz

ix 5 0 dc 0 ;evita nodos flotantes

IDp 0 21 dc 3.12uA

Dp 21 0 Dp

.model Dp D (KF=6.41E-16,AF=1)

Cp 21 22 1GF

vsp22 0 dc 0V

fp 4 0 vsp 0.5 ;inpw = 0.5 pA/sqrt(Hz), fcip = 2 kHz

IDn 0 31 dc 3.12uA

Dn 31 0 Dn

.model Dn D (KF=6.41E-16,AF=1)

Cn 31 32 1GF

vsn32 0 dc 0V

fn 2 0 vsn 0.5 ;innw = 0.5 pA/sqrt(Hz), fcin = 2 kHz

*Amp op sin ruido con a0 = 200 V/mV y fb = 5 Hz:

eOA 3 0 Laplace {V(5,2)} = {2E5/(1+s/31.42)}

*Circuito principal:

vi 1 0 ac 1V

R1 1 2 100k

R2 2 3 200k

R3 4 0 68k

.ac dec 10 0.1Hz 100MegHz

.noise v(3) vi 10

.probe ;eno = v(onoise), En = sqrt(s(v(onoise)*v(onoise)))

.end

Los resultados de la figura 7.15 se asemejan con los de los cálculos realizados. También se observa que se podría haber usado el principio de la tangente del ruido rosa para estimar $E_{no} \approx (0.21 \mu\text{V}) \times \sqrt{1.57 \times 333 \text{ kHz}} = 152 \mu\text{V}$ (rms).



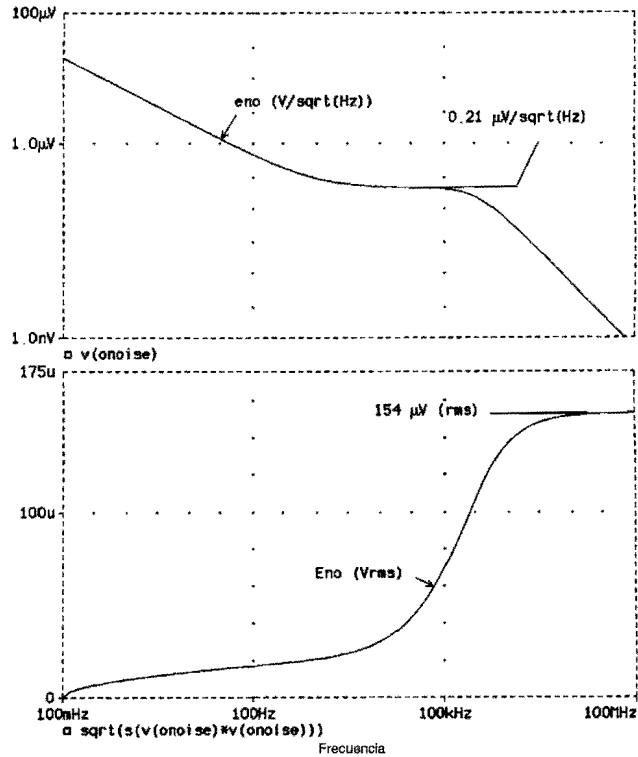


FIGURA 7.15
Determinación del ruido de salida rms total.

En términos de ruido, el circuito del ejemplo 7.7 está mal diseñado porque E_{noi} y E_{noR} exceden por mucho a E_{noe} . Lo anterior se puede mejorar escalando hacia abajo todas las resistencias. Una buena regla empírica es la de establecer $E_{noi}^2 + E_{noR}^2 \leq E_{noe}^2/3^2$, debido a que esto eleva a E_{no} por encima de E_{noe} sólo en alrededor de 5%, o menos.

EJEMPLO 7.8. Escale las resistencias del circuito del ejemplo 7.7 de forma que $E_{no} = 50 \mu\text{V}$.

Solución. Se quiere $E_{noi}^2 + E_{noR}^2 = E_{no}^2 - E_{noe}^2 = 50^2 - 43.5^2 = (24.6 \mu\text{V})^2$. Si $R = R_3 + R_1 \parallel R_2$, se tiene $E_{noi}^2 = 3^2 \times R^2 (0.5 \times 10^{-12})^2 \times [2 \times 10^3 \ln(333 \times 10^4) + 523 \times 10^3] = 1.24 \times 10^{-18} R^2$, y $E_{noR}^2 = 3^2 \times 1.65 \times 10^{-20} \times R \times 523 \times 10^3 = 7.77 \times 10^{-14} R$. Se quiere $1.24 \times 10^{-18} R^2 + 7.77 \times 10^{-14} R = (24.6 \mu\text{V})^2$, de lo cual se obtiene $R = 7 \text{ k}\Omega$. Por lo tanto, $R_3 = R/2 = 3.5 \text{ k}\Omega$, y $1/R_1 + 1/R_2 = 1/(3.5 \text{ k}\Omega)$. Como $R_2 = 2R_1$, se obtiene $R_1 = 5.25 \text{ k}\Omega$ y $R_2 = 10.5 \text{ k}\Omega$.

Relación señal a ruido

Si se divide E_{no} entre la ganancia de señal a cc $|A_{s0}|$ se obtiene el ruido de entrada rms total.

$$E_{ni} = \frac{E_{no}}{|A_{s0}|} \quad (7.26)$$

De nuevo se enfatiza que la ganancia de señal A_s puede ser diferente de la ganancia de ruido A_n , un ejemplo común es el amplificador inversor. Con el conocimiento de que E_{ni} permite encontrar la *relación señal a ruido de entrada*.

$$\text{SNR} = 20 \log_{10} \frac{V_{i(\text{rms})}}{E_{ni}} \quad (7.27)$$

donde $V_{i(\text{rms})}$ es el valor rms del voltaje de entrada. La SNR establece la resolución final del circuito. Para un amplificador del tipo de transimpedancia, el ruido de entrada rms total es $I_{ni} = E_{no}/|R_{s0}|$, donde $|R_{s0}|$ es la ganancia de señal de transimpedancia de cc. Por lo tanto, $\text{SNR} = 20 \log_{10}(I_{i(\text{rms})}/I_{ni})$.

EJEMPLO 7.9. Encuentre la SNR del circuito del ejemplo 7.7 si la entrada es una señal de ca con una amplitud pico de 0.5 V.

Solución. Como $A_{s0} = -2 \text{ V/V}$, se tiene $E_{ni} = 154/2 = 77 \mu\text{V}$. Además, $V_{i(\text{rms})} = 0.5/\sqrt{2} = 0.354 \text{ V}$. Por lo tanto, $\text{SNR} = 20 \log_{10}[0.354/(77 \times 10^{-6})] = 73.2 \text{ dB}$.

Ruido en CFAs

Las ecuaciones presentadas con anterioridad aplican también para los CFAs.⁸ Como se ha mencionado, la presencia del buffer de entrada convierte en asimétricas a las entradas, por consiguiente i_{np} e i_{nn} son diferentes. Además, como los CFAs son amplificadores de banda ancha, por lo general tienden a tener más ruido que los amps op convencionales.⁹

EJEMPLO 7.10. De las hojas de datos del CLC401 CFA (Comlinear) se obtiene $z_0 \cong 710 \text{ k}\Omega$, $f_b \cong 350 \text{ kHz}$, $r_n \cong 50 \Omega$, $e_{nw} \cong 2.4 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} \cong 50 \text{ kHz}$, $i_{npw} \cong 3.8 \text{ pA}/\sqrt{\text{Hz}}$, $f_{cip} \cong 100 \text{ kHz}$, $i_{nnw} \cong 20 \text{ pA}/\sqrt{\text{Hz}}$, y $f_{cin} \cong 100 \text{ kHz}$. Encuentre el ruido de salida rms total por encima de 0.1 Hz, si el CFA está configurado como un amplificador no inversor con $R_1 = 166.7 \Omega$ y $R_2 = 1.5 \text{ k}\Omega$, y la fuente de entrada tiene una resistencia interna de 100Ω .

Solución. Como $f_t = z_0 f_b / R_2 = 166 \text{ MHz}$, se tiene $f_B = f_t / [1 + r_n / (R_1 \parallel R_2)] = 124 \text{ MHz}$. Al aplicar la ecuación 7.25 se obtiene $E_{no} = 10[(33.5 \mu\text{V})^2 + (3.6 \mu\text{V})^2 + (35.6 \mu\text{V})^2 + (28.4 \mu\text{V})^2]^{1/2} \cong 566 \mu\text{V}$ (rms), o $6.6 \times 566 \cong 3.7 \text{ mV}$ (pico a pico).

Filtrado del ruido

En virtud de que el ruido de banda ancha se incrementa junto con la raíz cuadrada del ancho de banda de la ganancia de ruido, éste se puede reducir a través de la disminución del ancho de banda. La técnica más común es la de pasar la señal a través de una sola red R - C con R lo suficientemente pequeña como para evitar que aumente en forma apreciable el ruido existente. Este filtro es susceptible a la carga de salida, por ello es posible que sea necesario aislar la salida con un seguidor de voltaje. Sin embargo, esto agregaría el ruido del seguidor, cuyo ancho de banda equivalente $\text{NEB} = (\pi/2)f_t$ es bastante amplio.

La topología¹⁰ de la figura 7.16 coloca al amp op de corriente antes de la red R - C de forma que el ruido del amp op se filtra. Además, R está colocada dentro del lazo de retroalimentación para reducir su valor efectivo en $1 + T$ y por ende para reducir de forma significativa la carga de salida. A pesar de que T disminuye junto con la frecuencia, la presencia de C ayuda a mantener una impedancia de salida baja dentro del rango superior de frecuencia. El propósito de mR y de nC es proporcionar compensación de frecuencia,

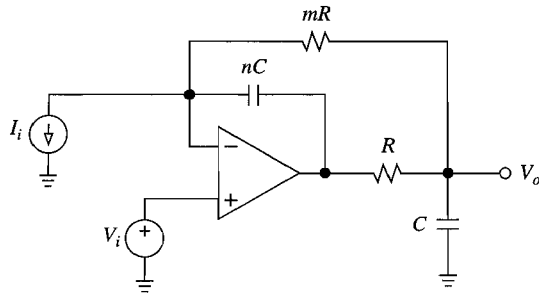


FIGURA 7.16
Filtro pasa bajas de ruido. La entrada puede ser una corriente o un voltaje.

aspecto que se aborda en la sección 8.2. En esta etapa, basta con decir que el circuito muestra una buena tolerancia a las cargas capacitivas.

El circuito permite por sí mismo filtrar tanto voltajes como corrientes. Es posible demostrar (véase el problema 7.26) que

$$V_o = H_{LP}mRI_i + (H_{LP} + H_{BP})V_i \quad (7.28)$$

$$f_0 = \frac{1}{2\pi\sqrt{mn}RC} \quad Q = \frac{\sqrt{m/n}}{m+1} \quad (7.29)$$

donde H_{LP} y H_{BP} son las funciones estándar de pasa bajas de segundo orden y de pasa banda que se definieron en la sección 3.3. Este filtro tiene aplicaciones en la reducción del ruido en referencias de voltaje y amplificadores de fotodiodo.

7.5 RUIDO EN AMPLIFICADORES DE FOTODIODO

Un área en la que existe interés por el ruido es la detección de señales de bajo nivel, como en las aplicaciones de instrumentación y en la conversión I - V de alta sensibilidad. En particular, los amplificadores de fotodiodo han sido el centro de una atención considerable,¹¹ por ello en esta sección se examina esta clase de amplificadores a un buen nivel de detalle.

El fotodiodo de la figura 7.17a responde a la luz incidente con una corriente i_s que después el amp op convierte a un voltaje v_o . Para un análisis realista se utiliza el modelo de la figura 7.17b, donde R_1 y C_1 representan, respectivamente, la resistencia combinada y la capacitancia hacia tierra del diodo y la terminal de la entrada inversora del amp op, y C_2 representa la capacitancia parásita de R_2 . Con una configuración cuidadosa de la tarjeta del circuito impreso, C_2 se puede mantener en el rango de 1 pF o menos. En general $C_1 \gg C_2$ y $R_1 \gg R_2$.

El interés debe estar centrado en la ganancia de señal $A_s = V_o/I_s$, así como en la ganancia de ruido $A_n = e_{no}/e_{ni}$. Para conocer estas variables, es necesario encontrar el factor de retroalimentación $\beta = Z_1/(Z_1 + Z_2)$, $Z_1 = R_1 \parallel (1/j2\pi f C_1)$, $Z_2 = R_2 \parallel (1/j2\pi f C_2)$. Expandiendo estas ecuaciones se obtiene

$$\frac{1}{\beta} = \left(1 + \frac{R_2}{R_1}\right) \frac{1 + jf/f_z}{1 + jf/f_p} \quad (7.30a)$$

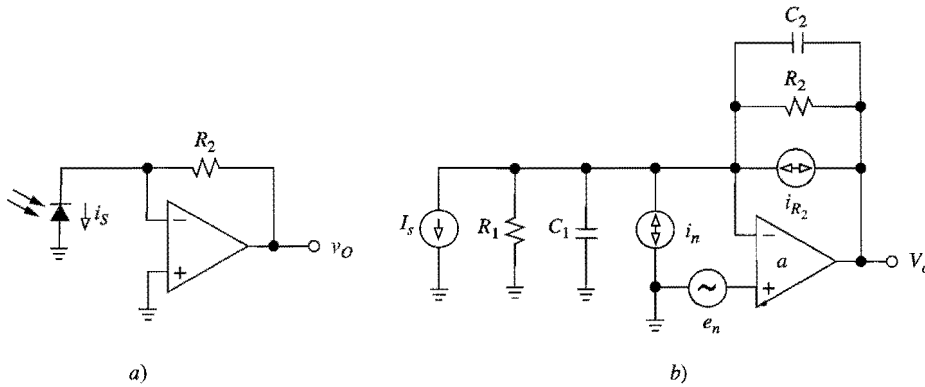


FIGURA 7.17
Amplificador de fotodiodo y su modelo de ruido.

$$f_z = \frac{1}{2\pi(R_1 \parallel R_2)(C_1 + C_2)} \quad f_p = \frac{1}{2\pi R_2 C_2} \quad (7.30b)$$

La función $1/\beta$ tiene la asíntota de baja frecuencia $1/\beta_0 = 1 + R_2/R_1$, la asíntota de alta frecuencia $1/\beta_\infty = 1 + C_1/C_2$, y dos puntos de quiebre en f_z y f_p . Como se muestra en la figura 7.18a, la frecuencia de paso es $f_x = \beta_\infty f_t$, por lo tanto, la ganancia de ruido es $A_n = (1/\beta)/(1 + jf/f_x)$, o bien

$$A_n = \left(1 + \frac{R_2}{R_1}\right) \frac{1 + jf/f_z}{(1 + jf/f_p)(1 + jf/f_x)} \quad (7.31)$$

También se observa que para $a \rightarrow \infty$ se tiene $A_{s(\text{ideal})} = R_2/(1 + jf/f_p)$, por lo tanto la ganancia de señal es

$$A_s = \frac{R_2}{(1 + jf/f_p)(1 + jf/f_x)} \quad (7.32)$$

que se muestra en la figura 7.18b. Con $C_1 \gg C_2$, la curva de ganancia de ruido muestra picos significativos, lo cual es una característica notable de los amplificadores de fotodiodo.

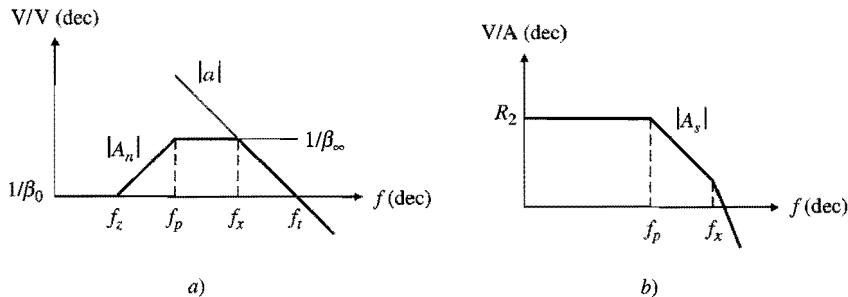


FIGURA 7.18
Ganancia de ruido A_n y ganancia de señal A_s para el amplificador de fotodiodo.

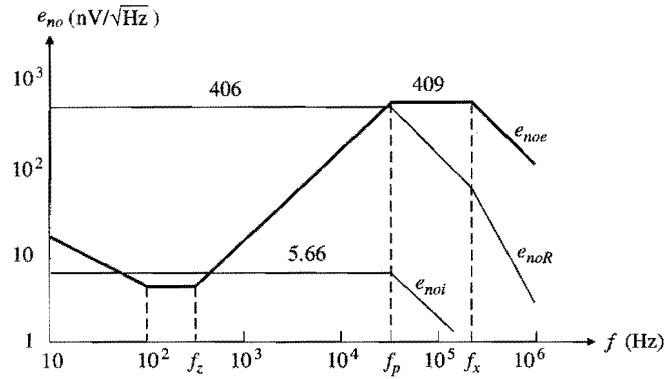


FIGURA 7.19
Densidades espectrales de salida para el amplificador de fotodiodo del ejemplo 7.11.

Lo anterior se puede reducir mediante la adición de una capacitancia en paralelo con R_2 ; sin embargo, esto también reduce el ancho de banda de la ganancia de señal f_p .

EJEMPLO 7.11. En el circuito¹¹ de la figura 7.17, sea el amp op un OPA627 de entrada JFET (Burr-Brown), para el cual $f_t = 16$ MHz, $e_{nw} = 4.5$ nV/√Hz, $f_{ce} = 100$ Hz, e $I_B = 1$ pA. Estime el ruido de salida total E_{no} arriba de 0.01 Hz si $R_1 = 100$ GΩ, $C_1 = 45$ pF, $R_2 = 10$ MΩ y $C_2 = 0.5$ pF.

Solución. Con los datos anteriores se tiene $1/\beta_0 \cong 1$ V/V, $1/\beta_\infty = 91$ V/V, $f_z = 350$ Hz, $f_p = 31.8$ kHz, y $f_x = 176$ kHz. Además, a partir de las ecuaciones 7.15b y 7.16, $i_{R_2} = 40.6$ fA/√Hz e $i_n = 0.566$ fA/√Hz. Se observa que la ganancia de ruido para e_n es A_n , siempre que las ganancias de ruido para i_n e i_{R_2} coinciden con la ganancia de señal A_s . Las densidades de salida obtenidas como $e_{noe} = |A_n|e_n$, $e_{noi} = |A_s|i_n$ y $e_{noR} = |A_s|i_{R_2}$, se grafican en la figura 7.19.

El principio tangencial del ruido rosa revela que los componentes dominantes son el ruido de voltaje e_{noe} en la vecindad de f_x , y el ruido térmico e_{noR} en la vecindad de f_p . El ruido de corriente es despreciable porque se está utilizando un amp op de entrada JFET. Por lo tanto, $E_{noe} \cong (1/\beta_\infty)e_n\sqrt{(\pi/2)(f_x - f_p)} = 91 \times 4.5 \times 10^{-9} \sqrt{(1.57 \times 176 - 31.8)10^3} = 202$ μV (rms), y $E_{noR} \cong R_2 i_{R_2} \times \sqrt{(\pi/2)f_p} \cong 91$ μV. Finalmente, $E_{no} \cong \sqrt{202^2 + 91^2} = 222$ μV (rms). Con una simulación en PSpice (véase el problema 7.30) se obtiene $E_{no} = 230$ μV (rms), lo que indica que las aproximaciones obtenidas mediante los cálculos manuales realizados son bastante razonables.

Filtrado de ruido

El amplificador de fotodiodo modificado de la figura 7.20 incorpora la opción de filtrado de corriente de la figura 7.16 para reducir el ruido. Al elegir la frecuencia de corte del filtro f_0 se debe tener cuidado de que el ancho de banda de la ganancia de señal no se reduzca de manera innecesaria. Además, el valor óptimo de Q es el resultado de un compromiso recíproco entre el ruido y las características de la respuesta como sus picos y su respuesta. Un enfoque razonable es iniciar con $C_c = C_2$ y $R_3 C_3 = R_2 C_c$, de tal forma que $m = 1/n$ y $Q \cong 1$ para $m \gg 1$. Después se afinan C_c y R_3 para obtener una mejor correspondencia entre el ruido y las características de la respuesta.

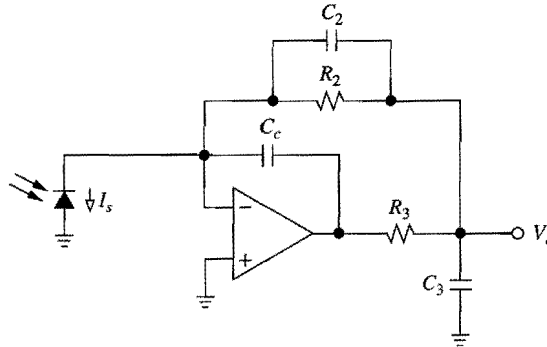


FIGURA 7.20
Amplificador de fotodiodo con filtrado del ruido.

EJEMPLO 7.12. Suponiendo los parámetros del ejemplo 7.11, encuentre los valores adecuados para C_c , R_3 y C_3 en el circuito de la figura 7.20.

Solución. Sea $C_c = C_2 = 0.5$ pF. Tome $C_3 = 10$ nF como un valor adecuado. Entonces, $R_3 = R_2 C_2 / C_3 = 500 \Omega$.

Las simulaciones en PSpice para diferentes valores de R_3 proporcionan una buena correspondencia para $R_3 = 1$ k Ω , lo cual resulta en un ancho de banda de ganancia de señal cercano a 24 kHz y $E_{no} \cong 80 \mu\text{V}$ (rms). Por lo tanto, el filtrado ha reducido el ruido hasta alrededor de un tercio de su valor original de 230 μV (rms). Cuando este circuito es probado en el laboratorio, es necesario realizar ajustes empíricos debido a los componentes parásitos, los cuales no son tomados en cuenta por el modelo en PSpice.

Amplificadores de fotodiodo en red T

Como es sabido, el uso de una red T hace posible alcanzar una sensibilidad muy alta usando resistencias moderadamente altas. Para evaluar su impacto tanto en cc como en el ruido, se utiliza el modelo de la figura 7.21. La red T se implementa usualmente con $R_3 \parallel R_4 \ll R_2$, de

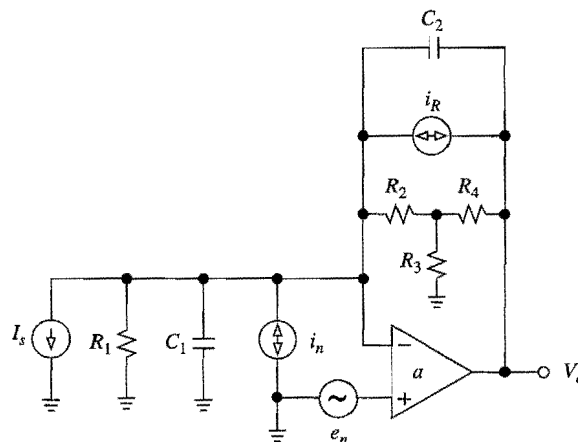


FIGURA 7.21
Amplificador de fotodiodo con red T.

forma que R_2 aumenta hasta el valor equivalente $R_{ec} \cong (1 + R_4/R_3)R_2$, e $i_R^2 \cong i_{R_2}^2 = 4kT/R_2$. Se puede demostrar (véase el problema 7.33) que las ganancias de ruido y de señal ahora son

$$A_n \cong \left(1 + \frac{R_2}{R_1}\right) \left(1 + \frac{R_4}{R_3}\right) \frac{1 + jf/f_z}{(1 + jf/f_p)(1 + jf/f_x)} \quad (7.33a)$$

$$A_s \cong \frac{(1 + R_4/R_3)R_2}{(1 + jf/f_p)(1 + jf/f_x)} \quad (7.33b)$$

$$f_z = \frac{1}{2\pi(R_1 \parallel R_2)(C_1 + C_2)} \quad f_p = \frac{1}{2\pi(1 + R_4/R_3)R_2 C_2} \quad (7.34)$$

lo cual indica que los valores de cc de ambas ganancias aumentan por un factor de $1 + R_4/R_3$. En particular, se observa que $E_{noR} \cong (1 + R_4/R_3) \times R_2 i_R \sqrt{\pi f_p/2} = [(1 + R_4/R_3)kT/C_2]^{1/2}$, lo anterior muestra que el ruido térmico se incrementa junto con la raíz cuadrada del factor $1 + R_4/R_3$. En consecuencia, este factor se debe limitar apropiadamente para evitar la elevación innecesaria del ruido. Como se ha puesto de manifiesto, la opción de la red T es útil¹¹ cuando se usan amplificadores de alta sensibilidad en conexión con fotodiodos de áreas grandes. Las altas capacitancias de estos dispositivos causan suficientes picos de ganancia de ruido como para permitir que el ruido térmico se incremente sin comprometer el desempeño total del ruido.

EJEMPLO 7.13. En el circuito¹¹ de la figura 7.21 sea el amp op el OPA627 del ejemplo 7.11 y sea el diodo un fotodiodo de área grande tal que $C_1 = 2$ nF, las características restantes permanecen sin cambio. a) Especifique una red T para una sensibilidad de cc de 1 V/nA. b) Encuentre el ruido rms total de salida y el ancho de banda de la señal.

Solución.

- a) Ahora se tiene $1/\beta_0 \cong 1 + R_4/R_3$, $1/\beta_\infty = 1 + C_1/C_2 = 4\,000$ V/V y $f_x = \beta_\infty f_i = 4$ kHz. Para evitar el incremento innecesario del ruido de voltaje, se establece $1/\beta_0 < 1/\beta_\infty$, o $1 + R_4/R_3 < 4\,000$. Después, $E_{noe} \cong (1/\beta_\infty)e_n \sqrt{\pi f_x/2} = 1.43$ mV. Para evitar el incremento innecesario del ruido térmico, se establece $E_{noR} \leq E_{noe}/3$, o bien $[(1 + R_4/R_3)kT/C_2]^{1/2} \leq E_{noe}/3$. De esto se obtiene $1 + R_4/R_3 \leq 27$ ($< 4\,000$). Entonces, $R_2 = 10^9/27 = 37$ M Ω . Se toma $R_2 = 36.5$ M Ω , $R_3 = 1.00$ k Ω , $R_4 = 26.7$ k Ω .
- b) El ancho de banda de la señal es $f_B = f_p = 1/(2\pi \times 10^9 \times 0.5 \times 10^{-12}) = 318$ Hz. Además, $E_{noR} \cong 0.5$ mV, $E_{noi} = 10^9 \times 0.566 \times 10^{-15} \sqrt{1.57 \times 318} = 12.6$ μ V, y $E_{no} \cong \sqrt{1.43^2 + 0.5^2} = 1.51$ mV (rms).

7.6 AMPS OP DE BAJO RUIDO

Como se expuso en la sección 7.4 las cifras que muestran las bondades del desempeño del ruido en un amp op son los pisos del ruido blanco e_{nw} e i_{nw} , y las frecuencias de esquina f_{ce} y f_{ci} . Entre más bajos sean estos valores, menos ruido presentará el amp op. Usualmente, en aplicaciones de banda ancha, sólo los pisos de ruido blanco son de importancia; sin embargo, en aplicaciones de instrumentación, también las frecuencias de esquina resultan cruciales.

En la figura 7.22a y b se muestran las características de ruido del amp op de precisión de bajo ruido OP-27 (Analog Devices) que es un estándar industrial, cuyos valores típicos

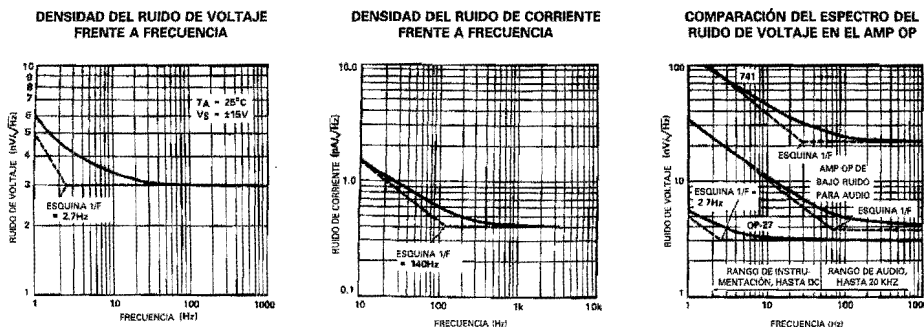


FIGURA 7.22

Características *a)* del ruido de voltaje y *b)* del ruido de corriente del amp op OP-27/37. *c)* Comparación del ruido de voltaje entre tres amps op populares. (Cortesía de Analog Devices.)

son $e_{nw} = 3 \text{ nV}/\sqrt{\text{Hz}}$ (la misma densidad espectral que un resistor de 545Ω), $f_{ce} = 2.7 \text{ Hz}$, $e_{nw} = 0.4 \text{ pA}/\sqrt{\text{Hz}}$, y $f_{ci} = 140 \text{ Hz}$. Otro amp op de bajo ruido es el LT1028 (Linear Technology), con $e_{nw} = 0.9 \text{ nV}/\sqrt{\text{Hz}}$.

En la figura 7.22c se comparan las características de ruido de voltaje del amp op de bajo ruido OP-27, el amp op de audio de bajo ruido NE5533/5534 (Signetics), y el amp op de propósito general $\mu\text{A}741$.

Con excepción de los amps op programables, el usuario no tiene control sobre las características de ruido; sin embargo, un entendimiento básico de cómo se originan dichas características ayuda al proceso de selección del dispositivo. Al igual que con la compensación del voltaje de entrada y el desvío de corriente, tanto el ruido de voltaje como el de corriente dependen en gran medida de la tecnología y de las condiciones de operación del par diferencial de la etapa de entrada. El ruido de voltaje también es afectado por la carga, por el par de entrada y por la segunda etapa. El ruido producido por las etapas subsiguientes con frecuencia es insignificante debido a que, cuando éste es referido a la entrada, se divide entre las ganancias de todas las etapas precedentes.

Ruido del par diferencial de entrada

El ruido producido por el par diferencial de entrada se puede minimizar mediante la elección apropiada del tipo de transistor, geometría y corriente de operación. Primero considere los amps op de entrada BJT. De la ecuación 7.18a recuerde que el ruido de voltaje BJT depende de la resistencia interna de la base r_b y de la transconductancia g_m . En el OP-27 los BJTs de par diferencial se encuentran en la *geometría de barra* (emisores largos y delgados rodeados a ambos lados por los contactos de la base) para minimizar r_b , y están polarizados a corrientes sustancialmente más altas que las normales del colector ($120 \mu\text{A}$ por lado) para incrementar g_m .¹² Sin embargo, el incremento en la corriente de operación tiene un efecto adverso sobre la corriente de polarización de entrada I_B y sobre la corriente de ruido de entrada i_n . En el OP-27 que se muestra en la figura 5.15, I_B se reduce mediante la técnica de cancelación de corriente. Sin embargo, las densidades de ruido no se cancelan sino que se suman en la forma rms; por lo tanto, en los esquemas de cancelación de corriente, i_{nw} es mayor que el valor del ruido de disparo predicho por la ecuación 7.18b.

Cuando la aplicación requiere de resistencias externas grandes, los amps op de entrada FET ofrecen una mejor alternativa puesto que sus niveles de corriente de ruido son órdenes

de magnitud más bajas que las de los dispositivos de entrada BJT, al menos en temperaturas cercanas a la del ambiente. Por otro lado, los FETs tienden a exhibir un ruido de voltaje más alto, principalmente porque éstos tienen g_{ms} más bajas que los BJTs. Como un ejemplo de un amp op de entrada JFET, el OPA627 (Burr-Brown) tiene $e_{nw} = 4.5 \text{ nV}/\sqrt{\text{Hz}}$ e $i_n = 1.6 \text{ fA}/\sqrt{\text{Hz}}$ a 100 Hz.

En el caso de los MOSFETS, el ruido $1/f$ también es un factor crítico. Con base en la ecuación 7.20a, el componente $1/f$ puede ser reducido mediante el uso de dispositivos de área grande. Además, la observación empírica de que los dispositivos de canal p tienden a desarrollar menos ruido $1/f$ que los tipos de canal n indica que, en general, el mejor desempeño de ruido en amps op CMOS se alcanza usando transistores de entrada del tipo canal p con cargas activas de canal n .⁷ Como un ejemplo de un amp op de entrada MOSFET, el TLC279 (Texas Instruments) tiene $e_{nw} = 25 \text{ nV}/\sqrt{\text{Hz}}$.

Ruido de la carga del par de entrada

Otra fuente de ruido crítica es la carga del par diferencial de entrada. En los amps op de propósito general como el 741, esta carga se implementa con una carga activa de espejo de corriente para maximizar la ganancia. Sin embargo, las cargas activas tienen un ruido considerable puesto que amplifican su propia corriente de ruido. Una vez que este componente se divide por la transconductancia de la primera etapa y que es convertido a un voltaje de ruido de entrada equivalente, puede degradar significativamente las características de ruido. De hecho, en el 741, el ruido de la carga activa excede al mismo ruido proveniente del par diferencial de entrada.⁷

El OP-27 evita este problema usando una etapa de entrada con carga resistiva,¹² como se muestra en la figura 5.15. En los amps op CMOS, la contribución de ruido proveniente de la carga activa, cuando ésta se refleja a la entrada, se multiplica por el cociente del g_m de la carga sobre el g_m del par diferencial.⁷ Por lo tanto, el uso de una carga con un g_m baja reduce en forma significativa a este componente.

Ruido de la segunda etapa

El último contribuyente potencialmente crítico al e_n es la segunda etapa, en forma particular cuando ésta se implementa con transistores *pnp* para proporcionar cambios de nivel así como ganancia adicional (véase Q_{23} y Q_{24} en la figura 5.15). Al ser dispositivos superficiales, los transistores *pnp* sufren de un ruido $1/f$ alto y de una β baja. Una vez que este ruido se refleja a la entrada, incrementa de manera significativa a f_{ce} . El OP-27 evita este inconveniente usando seguidores emisores Q_{21} y Q_{22} (véase de nuevo la figura 5.15) para aislar la primera etapa del par *pnp*.¹²

Amps op de muy bajo ruido

Con frecuencia la instrumentación de alta precisión requiere ganancias de lazo abierto muy altas para alcanzar el grado deseado de linealidad, junto con un muy bajo ruido para asegurar una SNR adecuada. En estas situaciones, las consideraciones de costo y disponibilidad pueden justificar el desarrollo de circuitos especializados para cumplir con los requerimientos.

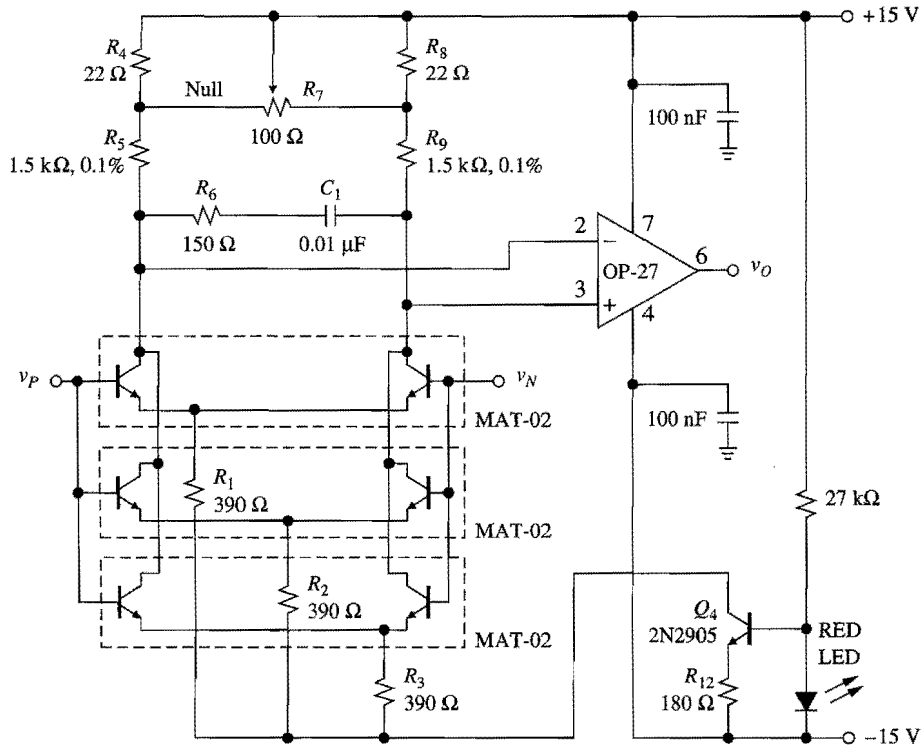


FIGURA 7.23
Amp op de muy bajo ruido. (Cortesía de Analog Devices.)

En la figura 7.23 se muestra un ejemplo de un diseño especializado de amp op cuyas especificaciones de cc son compatibles con los requerimientos del transductor de alta precisión y cuyas especificaciones de ac son adecuadas para el trabajo profesional con audio.¹³ El circuito utiliza el amp op OP-27 de bajo ruido con un extremo frontal diferencial para incrementar la ganancia de lazo abierto al mismo tiempo que reduce el ruido de voltaje. El extremo frontal consiste en tres BJTs duales de bajo ruido MAT-02 conectados en paralelo, los cuales operan a corrientes de colector moderadamente altas (1 mA por transistor). El arreglo en paralelo reduce la resistencia interna de base del dispositivo compuesto en $\sqrt{3}$, mientras que la alta corriente del colector incrementa a g_m . Lo anterior produce un voltaje de ruido de entrada equivalente con $e_{nw} = 0.5 \text{ nV}/\sqrt{\text{Hz}}$ y $f_{ce} = 1.5 \text{ Hz}$.

El transistor Q_4 , en conjunto con R_{12} y el LED, forman un sumidero de corriente de temperatura estable de 6 mA que las resistencias, desde R_1 hasta R_3 , dividen en partes iguales entre los tres pares diferenciales. Asimismo, R_6 y C_1 proporcionan compensaciones de frecuencia para ganancias de lazo cerrado mayores a 10, y R_7 anula el voltaje de desvío de entrada.

La ganancia adicional proporcionada por el extremo frontal incrementa la ganancia de cc total hasta $a_0 = 3 \times 10^7 \text{ V/V}$. Otros parámetros medidos son $i_{nw} = 1.5 \text{ pA}/\sqrt{\text{Hz}}$, $\text{TC}(V_{OS}) = 0.1 \mu\text{V}/^\circ\text{C}(\text{máx})$, $\text{GBP} = 150 \text{ MHz}$ con $A_0 = 10^3 \text{ V/V}$, y $\text{CMRR}_{\text{dB}} = 130 \text{ dB}$. Para mejorar las características de ruido de otros circuitos críticos, como amplificadores para instrumentación y preamplificadores de audio, se pueden usar extremos frontales con diseños similares.

PROBLEMAS**7.1 Propiedades del ruido**

- 7.1 Dos medidas in situ de ruido IC, realizadas respectivamente en $f_1 = 10$ Hz y $f_2 \gg f_{ce}$, produjeron $e_n(f_1) = 20$ nV/ $\sqrt{\text{Hz}}$ y $e_n(f_2) = 6$ nV/ $\sqrt{\text{Hz}}$. Encuentre el ruido rms desde 1 mHz hasta 1 MHz.

7.2 Dinámica del ruido

- 7.2 Encuentre el NEB de un amplificador compuesto que consiste en dos etapas idénticas en cascada como las de la figura 6.6, considere que cada etapa tiene una ganancia del tipo $A(jf) = A_0/(1 + jf/f_B)$.
- 7.3 Demuestre que las funciones estándar de segundo orden pasa bajas y pasa banda H_{LP} y H_{BP} , que se definieron en la sección 3.4, tienen un $\text{NEB}_{LP} = Q^2 \text{NEB}_{BP} = Q\pi f_0/2$. ¿Se puede justificar intuitivamente la similitud?
- 7.4 a) Encuentre el NEB de un filtro que consiste en una red R - C , seguida por un buffer y posteriormente por otra red R - C . b) Repita el ejercicio, pero con un filtro consistente en una red C - R , seguida por un buffer y posteriormente una red R - C . c) Repita el ejercicio, pero con un filtro consistente en una red R - C , seguida por un buffer y posteriormente una red C - R . d) Ordene los tres filtros de acuerdo con la minimización del ruido que logra cada uno.
- 7.5 Confirme los resultados del ejemplo 7.2 utilizando la integración del gráfico por secciones.
- 7.6 Estime el NEB de la respuesta de la RIAA de la figura 3.13. Confirme el resultado con PSpice.
- 7.7 Encuentre el NEB si $A_n(s)$ tiene dos ceros en $s = -20\pi$ rad/s y en $s = -2\pi \cdot 10^3$ rad/s, y cuatro polos en $s = -200\pi$ rad/s, $s = -400\pi$ rad/s, $s = -2\pi \cdot 10^4$ rad/s y $s = -2\pi \cdot 10^4$ rad/s.
- 7.8 Encuentre el ruido de salida total cuando una fuente de ruido, con $f_{ce} = 100$ Hz y $e_{nw} = 10$ nV/ $\sqrt{\text{Hz}}$, es filtrada a través de un filtro pasa banda con un ancho de banda sin ruido y una ganancia de frecuencia media de 40 dB, $f_L = 10$ Hz y $f_H = 1$ kHz. Confirme el resultado utilizando el principio tangencial del ruido rosa.
- 7.9 El ruido espectral e_{no} de cierto amplificador por debajo de 100 Hz consiste en ruido $1/f$ con $f_{ce} = 1$ Hz y $e_{nw} = 10$ nV/ $\sqrt{\text{Hz}}$; desde 100 Hz hasta 1 kHz éste cae a razón de -1 dec/dec; desde 1 kHz hasta 10 kHz de nuevo es constante a 1 nV/ $\sqrt{\text{Hz}}$; y después de 10 kHz cae a razón de -1 dec/dec. Haga un bosquejo y etiquete al e_{no} , después estime el ruido rms total por encima de 0.01 Hz, y confirme el resultado utilizando el principio tangencial del ruido rosa.
- 7.10 El diodo de referencia LT1009 de 2.5 V (Linear Technology) actúa como una fuente de 2.5 V con un ruido superimpuesto del tipo $e_n^2 \cong (118 \text{ nV}/\sqrt{\text{Hz}})^2(30/f + 1)$, cuando está polarizado de manera adecuada. Si el voltaje del diodo se envía a través de un filtro R - C con $R = 10$ k Ω y $C = 1$ μF , estime el ruido de pico a pico que se observaría a la salida, en un intervalo de un minuto.

7.3 Fuentes del ruido

- 7.11 Encuentre una resistencia que produzca la misma cantidad de ruido a temperatura ambiente que un diodo que opera con a) una corriente de polarización directa de 50 μA y b) una corriente de polarización inversa de 1 pA.

- 7.12 a) Demuestre que el voltaje de ruido rms total a través de la combinación en paralelo de una resistencia R y una capacitancia C es $E_n = \sqrt{kT/C}$, sin importar R . b) Encuentre una expresión para el valor rms total de la corriente de ruido que fluye a través de una resistencia R en serie con una inductancia L .
- 7.13 a) Encuentre una resistencia que produzca el mismo e_{nw} que un amp op 741 a temperatura ambiente. b) Encuentre una corriente de diodo en polarización inversa que produzca la misma i_{nw} que un amp op 741. ¿Cómo es esta corriente comparada con la corriente de polarización de entrada del 741?

7.4 Ruido en los amps op

- 7.14 En el amplificador de diferencia de la figura 1.17 sea $R_1 = R_3 = 10 \text{ k}\Omega$ y $R_2 = R_4 = 100 \text{ k}\Omega$. Encuentre el ruido de salida total E_{no} por encima de 0.1 Hz si el amp op es a) del tipo 741, y b) del tipo OP-27. También compare los componentes individuales E_{noe} , E_{noi} y E_{noR} , y comente sus observaciones. Para el 741 suponga que $f_i = 1 \text{ MHz}$, $e_{nw} = 20 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} = 200 \text{ Hz}$, $i_{nw} = 0.5 \text{ pA}/\sqrt{\text{Hz}}$ y $f_{ci} = 2 \text{ kHz}$; para el OP-27 suponga que $f_i = 8 \text{ MHz}$, $e_{nw} = 3 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} = 2.7 \text{ Hz}$, $i_{nw} = 0.4 \text{ pA}/\sqrt{\text{Hz}}$ y $f_{ci} = 140 \text{ Hz}$.
- 7.15 Utilizando un amp op 741, diseñe un circuito que acepte tres entradas v_1 , v_2 y v_3 , y que produzca $v_O = 2(v_1 - v_2 - v_3)$; después estime su ruido de salida total por encima de 1 Hz.
- 7.16 En el amplificador de puente de la figura P1.74 sean $R = 100 \text{ k}\Omega$, $A = 2 \text{ V/V}$ y los amps op del tipo 741. Estime el ruido de salida total por encima de 1 Hz.
- 7.17 a) Encuentre el ruido de salida rms total por encima de 0.1 Hz para el convertidor I - V de la figura 2.2, si $R = 10 \text{ k}\Omega$, $R_1 = 2 \text{ k}\Omega$, $R_2 = 18 \text{ k}\Omega$ y el amp op es el OP-27, cuyas características se proporcionaron en el problema 7.14. b) Encuentre la SNR si i_1 es una onda triangular con valores pico de $\pm 10 \mu\text{A}$.
- 7.18 a) Encuentre el ruido de salida total por encima de 0.1 Hz para el amplificador inversor de la figura P1.54 si todas las resistencias son de $10 \text{ k}\Omega$ y el amp op es del tipo 741. b) Encuentre la SNR si $v_I = 0.5 \cos 100t + 0.25 \cos 300t \text{ V}$.
- 7.19 Un amp op de entrada JFET con $e_{nw} = 18 \text{ nV}/\sqrt{\text{Hz}}$, $f_{ce} = 200 \text{ Hz}$, y $f_i = 3 \text{ MHz}$ se configura como un integrador inversor con $R = 159 \text{ k}\Omega$ y $C = 1 \text{ nF}$. Estime el ruido de salida total por encima de 1 Hz.
- 7.20 Se requiere diseñar un amplificador con $A_0 = 60 \text{ dB}$ utilizando amps op con $\text{GBP} = 1 \text{ MHz}$. Se están evaluando dos alternativas, es decir, una realización con un solo amp op y una realización en cascada con dos amps op del tipo del ejemplo 6.2. Suponiendo que las resistencias son lo suficientemente bajas para producir ruidos de resistor y de corriente despreciables, ¿cuál de las dos configuraciones tiene más ruido y cuánto más?
- 7.21 Utilizando el amp op dual OP-227, diseñe un amplificador de instrumentación con amp op dual que tenga una ganancia de 10^3 V/V , y encuentre su ruido de salida total por encima de 0.1 Hz. Trate de mantener el ruido lo más bajo posible mientras esto resulte práctico. El OP-227 consiste de dos amps op OP-27 en el mismo paquete, por lo tanto, utilice los datos del problema 7.14.
- 7.22 Con respecto al amplificador de instrumentación con triple amp op de la figura 2.20, considere la primera etapa, cuyas salidas son v_{O1} y v_{O2} . a) Demuestre que si OA_1 y OA_2 son amps op duales con densidades e_n e i_n , la densidad de potencia de entrada total de esta etapa es $e_{ni}^2 = 2e_n^2$

+ $[(R_G \parallel 2R_3)i_n]^2/2 + 4kT(R_G \parallel 2R_3)$. b) Estime el ruido rms total producido por esta etapa sobre 0.1 Hz si $R_G = 100 \Omega$, $R_3 = 50 \text{ k}\Omega$, y los amps op son del paquete dual amp op OP-227, cuyas características son las mismas que las del OP-27 descrito en el problema 7.14.

- 7.23** a) Al ajustar el amplificador de instrumentación con triple amp op de la figura 2.21, para una ganancia de 10^3 V/V y utilizando los resultados del problema 7.22, estime el ruido de salida total por encima de 0.1 Hz. b) Encuentre la SNR para una entrada senoidal que tiene una amplitud de pico de 10 mV.
- 7.24** Utilice PSpice para verificar los cálculos del ruido CFA del ejemplo 7.10.
- 7.25** El circuito de la figura 7.12a tiene $R_1 = R_3 = 10 \Omega$ y $R_2 = 10 \text{ k}\Omega$, y su salida se observa a través de un filtro pasa banda que tiene un NEB = 100 Hz. La lectura es de 0.120 mV (rms), y se puede observar que consiste primordialmente en ruido de voltaje, ya que las resistencias son muy pequeñas. Enseguida, se inserta un resistor de 500 k Ω en serie con cada polo de entrada del amp op para generar un ruido de corriente sustancial. La lectura de salida ahora es de 2.25 mV rms. Encuentre e_n e i_n .
- 7.26** a) Derive la función de transferencia del filtro de ruido de la figura 7.16. b) Modifique el circuito de manera que funcione como un amplificador inversor de voltaje con $H = -10H_{LP}$.
- 7.27** Utilizando dos capacitancias de 0.1 μF , especifique las resistencias en el filtro de ruido de la figura 7.16 para $f_0 = 100 \text{ Hz}$ y $Q = 1/2$. Si el amp op es del tipo 741, encuentre el ruido rms total generado por el filtro por encima de 0.01 Hz si tanto V_i como I_i se establecen como iguales a cero.
- 7.28** Utilizando la opción de la entrada de voltaje del filtro de ruido de la figura 7.16, diseñe un circuito para filtrar el voltaje del diodo de referencia LT1009 del problema 7.10, para un ruido de salida total por encima de 0.01 Hz menor o igual a 1 μV (rms). Suponga un amp op OP-27 cuyas características se proporcionan en el problema 7.14.
- 7.29** a) Encuentre una capacitancia C que, cuando se conecte en paralelo con R_2 en el amplificador inversor del ejemplo 7.7, baje el ancho de banda de la ganancia de señal hasta 1 kHz. ¿Cómo afecta esto al ruido? b) Repita el problema, pero considerando también una capacitancia de 0.1 μF en paralelo con R_3 .

7.5 Ruido en amplificadores de fotodiodo

- 7.30** Utilice PSpice para graficar e_{noe} , e_{noi} , e_{noR} y e_{no} para el circuito del ejemplo 7.11. Después, use las funciones “s” y “sqrt” de Probe para encontrar el E_{no} .
- 7.31** En el amplificador de fotodiodo del ejemplo 7.11, investigue el efecto de conectar una capacitancia adicional $C_f = 2 \text{ pF}$ en paralelo con R_2 . ¿Cómo afecta esto al ruido? ¿Al ancho de banda de la ganancia de señal?
- 7.32** Utilice PSpice para confirmar el ejemplo 7.12.
- 7.33** Derive las ecuaciones 7.33 y 7.34.
- 7.34** Trabaje de nuevo sobre el problema 7.11, pero ahora remplace R_2 por una red T con $R_2 = 1 \text{ M}\Omega$, $R_3 = 2 \text{ k}\Omega$ y $R_4 = 18 \text{ k}\Omega$, y dejando las características restantes sin cambio. Comente los resultados obtenidos.
- 7.35** Verifique el ejemplo 7.13 utilizando PSpice.

7.6 Amps op de bajo ruido

7.37 Una técnica popular para la reducción del ruido es la de combinar N fuentes de voltaje idénticas de la forma que se presenta en la figura P7.37. a) Demuestre que si el ruido de los resistores es despreciable, la densidad e_{no} está relacionada con las densidades e_n de las fuentes individuales de la forma $e_{no} = e_n/\sqrt{N}$. b) Encuentre el valor máximo de las resistencias en términos de e_n , de forma que el ruido rms producido por las resistencias sea menor que 10% del ruido rms debido a las fuentes.

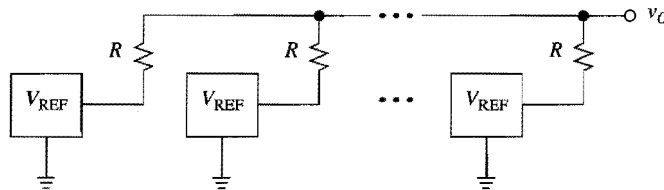


Figura P7.37

REFERENCIAS

1. H. W. Ott, *Noise Reduction Techniques in Electronic Systems*, 2a. ed., John Wiley & Sons, Nueva York, 1988.
2. C. D. Motchenbacher y J. A. Connelly, *Low-Noise Electronic System Design*, John Wiley & Sons, Nueva York, 1993.
3. A. P. Brokaw, "An IC Amplifiers User's Guide to Decoupling, Grounding, and Making Things Go Right for a Change", Application Note AN-202, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
4. A. Rich, "Understanding Interference-Type Noise", Application Note AN-346, y "Shielding and Guarding", Application Note AN-347, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
5. A. Ryan y T. Scranton, "Dc Amplifier Noise Revisited", *Analog Dialogue*, vol. 18, núm. 1, Analog Devices, Norwood, MA, 1984.
6. M. E. Gruchalla, "Measure Wide-Band White Noise Using a Standard Oscilloscope", *EDN*, 5 de junio de 1980, pp. 157-160.
7. P.R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a. ed., John Wiley & Sons, Nueva York, 1993.
8. S. Franco, "Current-Feedback Amplifiers", *Analog Circuit Design: Art, Science, and Personalities*, J. Williams ed., Butterworth-Heinemann, Stoneham, MA, 1991.
9. W. Kester, "High Speed Operational Amplifiers", *High-Speed Design Techniques*, Analog Devices, Norwood, MA, 1996.
10. R.M. Stitt, "Circuit Reduces Noise from Multiple Voltage Sources", *Electronic Design*, 10 de noviembre de 1988, pp. 133-137.
11. J. G. Graeme, *Photodiode Amplifiers-Op Amp Solutions*, McGraw-Hill, Nueva York, 1996.
12. G. Erdi, "Amplifier Techniques for Combining Low Noise, Precision, and High Speed Performance", *IEEE J. Solid-State Circuits*, vol. SC-16, diciembre de 1981, pp. 653-661.
13. A. Jenkins y D. Bowers, "NPN Pairs Yield Ultralow-Noise Op Amp", *EDN*, 3 de mayo de 1984, pp. 323-324.

ESTABILIDAD

- 8.1 El problema de la estabilidad
 - 8.2 Estabilidad en circuitos amps op de GBP constante
 - 8.3 Compensación interna de frecuencia
 - 8.4 Compensación externa de frecuencia
 - 8.5 Estabilidad en circuitos CFA
 - 8.6 Amplificadores compuestos
- Problemas
Referencias

Desde su concepción por Harold S. Black en 1927, la retroalimentación negativa se ha convertido en una piedra angular de la electrónica y el control, así como de otras áreas de la ciencia aplicada, tal es el caso del modelado de sistemas biológicos. Como se estudió en los capítulos previos, la retroalimentación negativa resulta en una serie de mejoras en el comportamiento, que incluyen la estabilización de la ganancia contra las variaciones en el proceso y el ambiente, la reducción de la distorsión proveniente de no linealidades del componente, el aumento del ancho de banda, y la transformación de la impedancia. Estas ventajas son especialmente sorprendentes si la retroalimentación se aplica alrededor de amplificadores con una alta ganancia como los amps op.

Sin embargo, la retroalimentación negativa trae consigo una desventaja consistente en la posibilidad de un estado oscilatorio. En general, la oscilación se presentará cuando el sistema es capaz de sostener una señal alrededor del lazo, independientemente de que se aplique o no una entrada. Para que esto ocurra, el sistema debe proporcionar suficiente cambio de fase alrededor del lazo para cambiar la retroalimentación de negativa a positiva, y suficiente ganancia de lazo para sostener una oscilación de salida sin la aplicación de ninguna entrada.

En este capítulo se proporciona una investigación sistemática de las condiciones que conducen a la inestabilidad, así como las soluciones posibles a esta problemática. Los métodos para solucionar la inestabilidad son conocidos como *técnicas de compensación de frecuencia*, y sirven para estabilizar un circuito de forma que los beneficios de la retroalimentación negativa puedan ser aprovechados por completo.

8.1 EL PROBLEMA DE LA ESTABILIDAD

Las ventajas de la retroalimentación negativa se aprovechan sólo si el circuito ha sido estabilizado contra la posibilidad de oscilaciones. Para realizar una discusión intuitiva,¹ se con-

siderará de nuevo el sistema de retroalimentación de la figura 1.21. Como es sabido, cada vez que el amplificador detecta un error de entrada x_d , éste trata de reducirlo. Sin embargo, al amplificador le toma algún tiempo reaccionar para después transmitir su respuesta a la entrada a través de la red de retroalimentación. La consecuencia de este retraso combinado es una tendencia por parte del amplificador a corregir de manera excesiva el error de entrada, en especial si la ganancia de lazo es alta. Si el exceso de corrección es mayor que el error original, resulta en un efecto regenerativo, por el cual la magnitud de x_d diverge, en lugar de converger, y se presenta inestabilidad. Las amplitudes de señal crecen exponencialmente hasta que las no linealidades inherentes del circuito limitan un mayor crecimiento, lo anterior obliga al sistema ya sea a saturarse o a oscilar, dependiendo del orden de su función del sistema. En contraste, un circuito que tiene éxito en hacer que x_d converja se vuelve estable.

Margen de ganancia

La estabilidad o inestabilidad de un sistema está determinada por la manera en la que su ganancia de lazo T varía con la frecuencia. Para comprobar lo anterior, suponga que existe una frecuencia en la cual el ángulo de fase de T es -180° ; se llamará f_{-180° a esta frecuencia. Después, $T(jf_{-180^\circ})$ es real y negativa, lo cual indica que la retroalimentación ha cambiado de negativa a positiva. Si $|T(jf_{-180^\circ})| < 1$, entonces la ecuación 1.40, reescrita aquí como

$$A(jf_{-180^\circ}) = \frac{a(jf_{-180^\circ})}{1 + T(jf_{-180^\circ})}$$

indica que $A(jf_{-180^\circ})$ es mayor que $a(jf_{-180^\circ})$ debido a que el denominador es menor que uno. No obstante, el circuito es estable puesto que cualquier señal que circule alrededor del lazo decrecerá de manera progresiva en magnitud y eventualmente morirá; en consecuencia, los polos de $A(s)$ deben permanecer en la mitad izquierda del plano s .

Si $|T(jf_{-180^\circ})| = 1$, la ecuación anterior predice que $A(jf_{-180^\circ}) \rightarrow \infty$, lo cual indica que el circuito ahora puede sostener una señal de salida aun con una entrada cero. El circuito es un oscilador, por lo tanto $A(s)$ debe tener un par de polos conjugados exactamente sobre el eje imaginario. Las oscilaciones son iniciadas por el ruido de ca, el cual está siempre presente de alguna forma en la entrada del amplificador. Un componente x_d de ruido de ac ubicado exactamente en $f = f_{-180^\circ}$ resulta en un componente de retroalimentación $x_f = -x_d$, el cual se multiplica posteriormente por -1 en el circuito sumador para producir al propio x_d . Por lo tanto, una vez que el componente de ac ha entrado al lazo, éste se sostendrá de manera indefinida.

Para predecir el comportamiento del circuito cuando $|T(jf_{-180^\circ})| > 1$, se requieren herramientas matemáticas diferentes a las ecuaciones utilizadas con anterioridad. En tal caso basta decir que $A(s)$ puede tener un par de polos conjugados en la mitad derecha del plano s . En consecuencia, una vez iniciada, la oscilación crecerá en magnitud hasta que alguna no linealidad del circuito, ya sea inherente, como un VTC no lineal, o deliberada, como un circuito externo recortador, reduzca la ganancia de lazo a exactamente uno. Por lo tanto, la oscilación es del tipo sostenido.

El *margen de ganancia* ofrece una medida cuantitativa de la estabilidad, y se define como

$$MG = 20 \log \frac{1}{|T(jf_{-180^\circ})|} \quad (8.1)$$

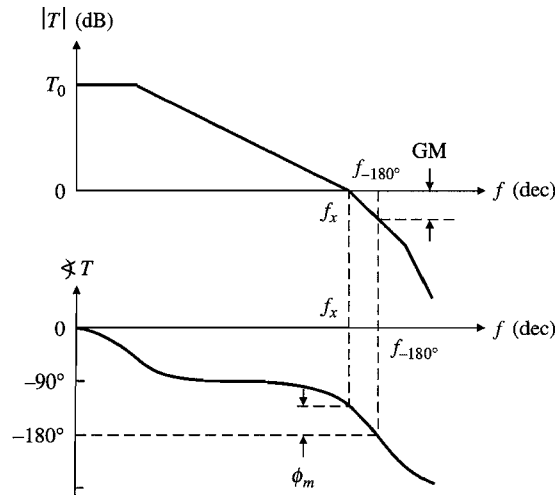


FIGURA 8.1
Visualización del margen de ganancia GM
y el margen de fase ϕ_m .

El MG representa el número de decibeles en los que es posible incrementar $|T(jf_{-180^\circ})|$ antes de que éste alcance la unidad, y de que se presente la inestabilidad del circuito. Por ejemplo, un circuito con $|T(jf_{-180^\circ})| = 1/\sqrt{10}$ tiene un $MG = 20 \times \log_{10}\sqrt{10} = 10$ dB, lo que se considera un margen razonable. En contraste, un circuito con $|T(jf_{-180^\circ})| = 1/\sqrt{2}$ tiene un $MG = 3$ dB, lo que representa un margen pequeño y cualquier incremento modesto en la ganancia α , que es debido a variaciones en el proceso de manufactura o cambios ambientales, puede conducir fácilmente a la inestabilidad. El MG se presenta en la figura 8.1 (arriba).

Margen de fase

Una forma alternativa más común de cuantificar la estabilidad es a través de la fase. En este caso, el análisis estará enfocado sobre $\angle T(jf_x)$, que es el ángulo de fase de T en la frecuencia de cruce f_x , donde $|T| = 1$ por definición; asimismo, el *margen de fase* ϕ_m se define como el número de grados en los que se puede reducir $\angle T(jf_x)$ antes de que éste alcance -180° y conduzca a la inestabilidad. Se tiene que $\phi_m = \angle T(jf_x) - (-180^\circ)$, o bien

$$\phi_m = 180^\circ + \angle T(jf_x) \quad (8.2)$$

El margen de fase se puede observar en la figura 8.1 (abajo). Para investigar su importancia, se escribe $T(jf_x) = 1/\phi_m - 180^\circ = -\exp(j\phi_m)$. Entonces, la función de error es $1/[1 + T(jf_x)] = 1/[1 - \exp(-j\phi_m)]$. Utilizando la identidad de Euler $\exp(-j\phi_m) = \cos \phi_m - j \sin \phi_m$, junto con la ecuación 1.43, se obtiene

$$|A(jf_x)| = |A_{\text{ideal}}(jf_x)| \times \frac{1}{\sqrt{(1 - \cos \phi_m)^2 + \sin^2 \phi_m}}$$

Si se calcula la función de error para diferentes valores de ϕ_m se obtiene 0.707 para $\phi_m = 90^\circ$, 1 para $\phi_m = 60^\circ$, 1.31 para $\phi_m = 45^\circ$, 1.93 para $\phi_m = 30^\circ$, 3.83 para $\phi_m = 15^\circ$, y ∞ para

$\phi_m = 0^\circ$. Resulta evidente que para $\phi_m < 60^\circ$ se tiene $|A(jf_x)| > |A_{ideal}(jf_x)|$ lo cual indica una respuesta de lazo cerrado con un pico. Además, cuando ϕ_m es más bajo, son más pronunciados en el pico. En el límite $\phi_m \rightarrow 0$ se obtiene $|A(jf_x)| \rightarrow \infty$, o bien, un comportamiento oscilatorio. En los diseños prácticos, 45° es un límite inferior típico para ϕ_m , siendo 60° el más común.

EJEMPLO 8.1. La ganancia de lazo de la figura 8.1 se ha dibujado para $T_0 = 10^4$ y tres frecuencias de polos en 100 Hz, 1 MHz y 10 MHz. Encuentre a) MG, b) ϕ_m y c) T_0 para $\phi_m = 60^\circ$.

Solución. Se tiene

$$|T(jf)| = \frac{10^4}{[1 + (f/10^2)^2][1 + (f/10^6)^2][1 + (f/10^7)^2]} \quad (8.3a)$$

$$\angle T(jf) = -\{\tan^{-1}(f/10^2) + \tan^{-1}(f/10^6) + \tan^{-1}(f/10^7)\} \quad (8.3b)$$

- a) Para encontrar MG es necesario conocer f_{-180° . La figura indica que $1 \text{ MHz} \leq f_{-180^\circ} = 10 \text{ MHz}$. Se comienza con 5 MHz, como una estimación inicial, después se emplea la ecuación 8.3b para encontrar el valor real por prueba y error. Si $f = 5 \text{ MHz}$, en la ecuación 8.3b se obtiene $\angle T(j5 \times 10^6) = -195.3^\circ$, que es demasiado grande; entonces, se prueba con $f = 3 \text{ MHz}$, de aquí se obtiene $\angle T(j3 \times 10^6) = -178.3^\circ$, que es demasiado pequeño. Después de unas cuantas iteraciones se encuentra que $\angle T = -180^\circ$ para $f = 3.16 \text{ MHz}$. Entonces, de la ecuación 8.3a se obtiene $|T(j3.16 \times 10^6)| = 91.04 \times 10^{-3}$. Al final de la ecuación 8.1 se obtiene que $\text{MG} = 20.82 \text{ dB}$.
- b) Para encontrar ϕ_m , es necesario conocer f_x . La figura proporciona la estimación inicial $f = 1 \text{ MHz}$. Al sustituir en la ecuación 8.3a se obtiene el valor $|T(j10^6)| = 0.7036$, que es demasiado pequeño. Por lo tanto, se prueba con $f = 700 \text{ kHz}$; de aquí se obtiene $|T(j700 \times 10^3)| = 1.167$, que es demasiado grande. Después de unas cuantas iteraciones se encuentra que $|T| = 1$ para $f = 784 \text{ kHz}$. Entonces, de la ecuación 8.3b se obtiene $\angle T(j784 \times 10^3) = -132.6^\circ$, y de la ecuación 8.2 se obtiene $\phi_m = 47.4^\circ$.
- c) Para $\phi_m = 60^\circ$, se quiere que $|T(jf_{-120^\circ})| = 1$. Por medio de la ecuación 8.3b se encuentra, por prueba y error, que $f_{-120^\circ} = 512 \text{ kHz}$. El valor del denominador de la ecuación 8.3a en esta frecuencia es 5 760. Evidentemente, para que $|T|$ sea igual a 1 en esta frecuencia, el valor de cc de T_0 se debe disminuir de 10^4 a 5 760.

Picos y oscilaciones

La presencia de picos en el dominio de la frecuencia por lo general está acompañada por oscilaciones en el dominio del tiempo, y viceversa. Como se ilustra en la figura 8.2, los dos efectos se cuantifican en términos del *pico de la ganancia PG*, en decibeles, y el *sobretiro OS* (por sus siglas en inglés) en porcentaje. Ambos efectos están ausentes en los sistemas de primer orden puesto que se requiere de un par de polos complejos para producirlos. Para los sistemas de segundo orden solamente con polos, los picos ocurren para $Q > 1/\sqrt{2}$, y las oscilaciones para $\zeta < 1$, donde el *factor de calidad Q* y la *razón de amortiguamiento ζ* están relacionadas por la ecuación $Q = 1/2\zeta$, o bien $\zeta = 1/2Q$. Los sistemas de segundo orden están bien documentados en la literatura², donde se puede encontrar que

$$\text{PG} = 20 \log_{10} \frac{2Q^2}{\sqrt{4Q^2 - 1}} \quad \text{para } Q > 1/\sqrt{2} \quad (8.4)$$

$$\text{OS} (\%) = 100 \exp \frac{-\pi\zeta}{\sqrt{1 - \zeta^2}} \quad \text{para } \zeta < 1 \quad (8.5)$$

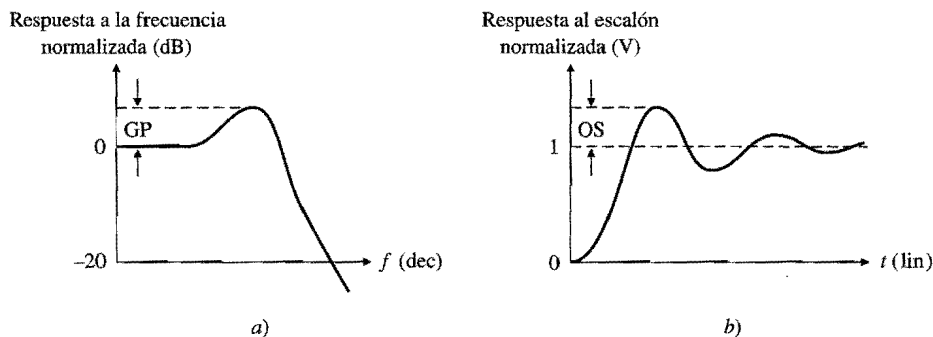


FIGURA 8.2
Ilustración del pico en la ganancia PG y del sobretiro OS.

$$\phi_m = \cos^{-1} \left\{ \sqrt{4\zeta^4 + 1} - 2\zeta^2 \right\} = \cos^{-1} \left\{ \sqrt{1 + 1/4Q^4} - 1/2Q^2 \right\} \quad (8.6)$$

Con la combinación de estas ecuaciones se obtienen las gráficas de la figura 8.3, las cuales relacionan los picos y oscilaciones con el margen de fase. Se observa que los picos ocurren para $\phi_m = \cos^{-1}(\sqrt{2} - 1) = 65.5^\circ$, y las oscilaciones para $\phi_m \leq \cos^{-1}(\sqrt{5} - 2) = 76.3^\circ$. También resulta útil mantener en mente los siguientes valores de $PG(\phi_m)$ y $OS(\phi_m)$, que con frecuencia es posible encontrar:

$$\begin{aligned} PG(60^\circ) &\cong 0.3 \text{ dB} & OS(60^\circ) &\cong 8.8\% \\ PG(45^\circ) &\cong 2.4 \text{ dB} & OS(45^\circ) &\cong 23\% \end{aligned}$$

Una respuesta de lazo cerrado, dependiendo del caso, puede tener un solo polo, un par de polos o un número mayor de polos. Por fortuna, la respuesta de los circuitos de orden mayor con frecuencia está dominada solamente por un par de polos, por lo tanto las gráficas de la figura 8.3 proporcionan un buen punto de inicio para una gran cantidad de circuitos de interés práctico.

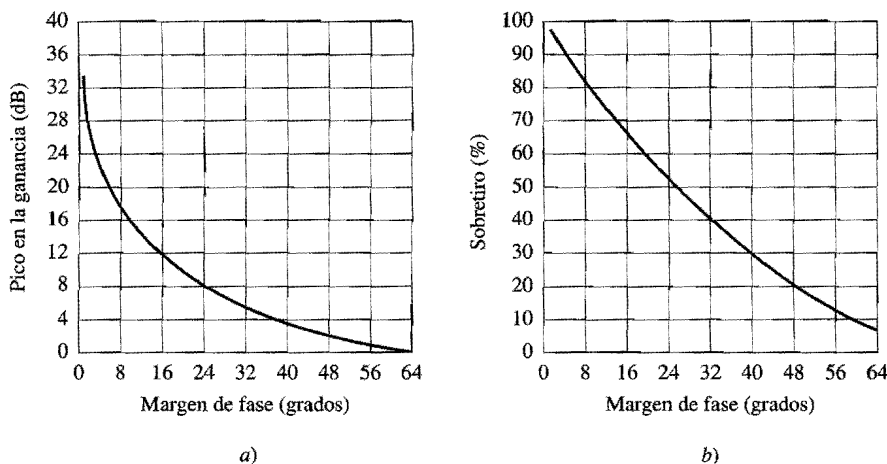


FIGURA 8.3
PG y OS como funciones de ϕ_m para un sistema de segundo orden solamente con polos.

La razón de cerradura (ROC)

Ahora se tienen los conocimientos necesarios para desarrollar una forma rápida de evaluar la estabilidad a partir de los diagramas de magnitud de Bode para *sistemas de fase mínima*, esto es, para sistemas que no tienen ceros en el semiplano derecho del plano s . Para lograr este objetivo primero se estudiarán los diagramas de la figura 8.4, los cuales corresponden a la función con un solo cero $H(jf) = (1 + jf/f_0)^{\pm 1}$, donde -1 se aplica para una frecuencia de polo y $+1$ para un cero. Al representar la pendiente de $|H|$ como pendiente($|H|$), se observa que para $f \leq f_0/10$, pendiente($|H|$) $\rightarrow 0$ dB/dec y $\angle H \rightarrow 0^\circ$; para $f \geq 10f_0$, pendiente($|H|$) $\rightarrow \pm 20$ dB/dec y $\angle H \rightarrow \pm 90^\circ$; para $f \geq f_0$, pendiente($|H|$) $\rightarrow \pm 10$ dB/dec y $\angle H \rightarrow \pm 45^\circ$. La fase (en grados) se puede derivar empíricamente a partir de la pendiente (en decibeles por década) de la siguiente forma:

$$\angle H \cong 4.5 \times \text{Pendiente} (|H|) \quad (8.7)$$

Esta correlación también se aplica si $H(s)$ tiene más de una raíz, siempre y cuando las raíces sean *reales, negativas y bien separadas*, es decir, separadas al menos por una década.

Enseguida se supone que se han graficado $|a|$ y $|1/\beta|$. Se observan las pendientes de las dos curvas en la frecuencia de cruce f_x , y a la magnitud de su diferencia se le llama *razón de cerradura* (ROC por sus siglas en inglés)

$$\text{ROC} = |\text{Pendiente} (|a|) - \text{Pendiente} (|1/\beta|)|_{f=f_x} \quad (8.8)$$

Considerando que $\angle T(jf_x) = \angle a(jf_x) - \angle \beta^{-1}(jf_x)$ se puede usar la ROC para estimar ϕ_m utilizando la ecuación 8.7. Los siguientes casos se presentan con tanta frecuencia, que resulta de utilidad mantenerlos en mente.

$$\text{ROC} \cong 20 \text{ dB/dec} \Rightarrow \phi_m \cong 90^\circ \quad (8.9a)$$

$$\text{ROC} \cong 30 \text{ dB/dec} \Rightarrow \phi_m \cong 45^\circ \quad (8.9b)$$

$$\text{ROC} \cong 40 \text{ dB/dec} \Rightarrow \phi_m \cong 0^\circ \quad (8.9c)$$

$$\text{ROC} > 40 \text{ dB/dec} \Rightarrow \phi_m < 0^\circ \quad (8.9d)$$

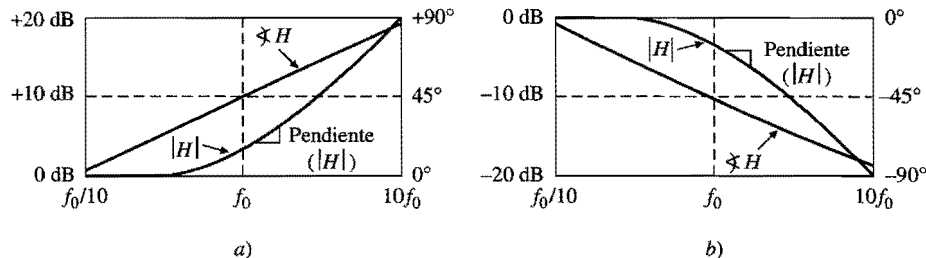


FIGURA 8.4

Ejemplificación gráfica de la relación $\angle H \cong 4.5 \times \text{pendiente} (|H|)$ para a) un cero y b) un polo.

También es posible que se utilice con frecuencia la propiedad para cualesquiera de las dos frecuencias localizadas dentro de una región de pendiente constante de $\pm n20$ dB/dec, se tiene

$$|H(jf_1)|/|H(jf_2)| = (f_1/f_2)^{\pm n} \quad (8.10)$$

Por ejemplo, en la región de GBP constante de un amp op, se obtiene el resultado familiar $|a(jf_1)|/|a(jf_2)| = (f_1/f_2)^{-1} = f_2/f_1$.

Cálculo de T usando PSpice

PSpice es una herramienta poderosa para calcular T , especialmente cuando están involucrados circuitos complejos a nivel de transistor o a nivel de macromodelo. Un método conveniente, desarrollado por S. Rosenbak,³ requiere que se rompa el lazo, que se inyecte una señal de prueba, y después se realicen dos mediciones en el extremo de retorno, que son las mediciones del voltaje a circuito abierto V_{ret} y de la corriente a cortocircuito I_{ret} . Por lo tanto, se calcula

$$T = \frac{-1}{1/T_{oc} + 1/T_{sc}} \quad (8.11)$$

donde $T_{oc} = V_{ret}/V_{prue}$ y $T_{sc} = I_{ret}/I_{prue}$, siendo V_{prue} e I_{prue} , respectivamente, el voltaje y la corriente en el punto de inyección de la señal de prueba. La ventaja de este método es que es posible romper el lazo en cualquier punto que se desee, sin tener que preocuparse por los aspectos de terminación expuestos en la sección 1.7.

En la figura 8.5 se ilustra el procedimiento para un amp op 741 con $\beta = 0.5$. El circuito también incluye a R_L y C_L para modelar una carga de salida típica, y a C_n para modelar la capacitancia parásita de las interconexiones de entrada inversora. Por lo tanto, se ha elegido romper el lazo a la salida del amp op, aunque éste se podría haber roto en cualquier otro punto, como en la entrada inversora (véase el problema 8.8). La única restricción es que conforme se rompe el lazo se debe mantener continuidad de cc para que PSpice realice el análisis de cc. En la figura 8.5 se utiliza la fuente V_t para inyectar una señal de prueba, una capacitancia paralelo C_∞ suficientemente grande para establecer un corto de ca en el extremo de retorno, y la fuente V_r para sensar la corriente de retorno de cortocircuito. En la figura 8.5b se utiliza la fuente G_t para inyectar una señal de prueba, y una inductancia en serie L_∞ suficientemente grande para mantener la continuidad de cc al mismo tiempo que se proporciona un circuito abierto de ca. El archivo del circuito en PSpice utiliza el macromodelo 741 de Byle de la siguiente forma.

Graficación de la ganancia de lazo T:

```
.lib eval.lib
```

```
VCC 10 0 dc 15V
```

```
VEE 11 0 dc -15V
```

```
*Circuito para encontrar Tsc:
```

```
R1sc 0 1 100k
```

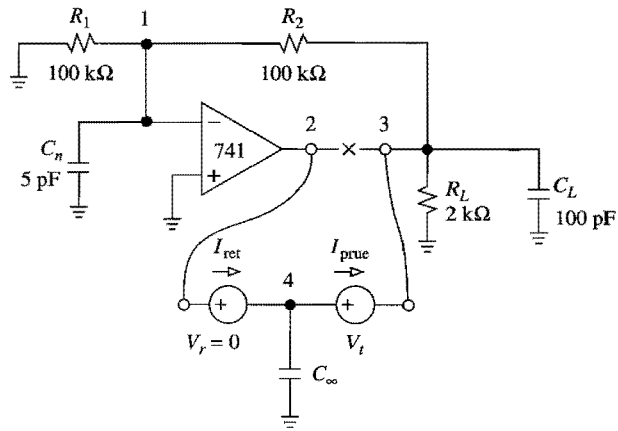
```
R2sc 1 3 100k
```

```
Cnsc 1 0 5pF
```

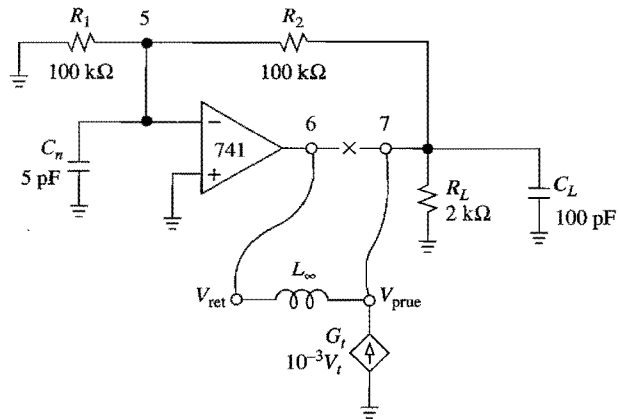
```
RLsc 3 0 2k
```

```
CLsc 3 0 100pF
```





a)



b)

FIGURA 8.5
Circuitos en PSpice para encontrar T_{sc} y T_{oc} .

```

XOAsc 0 1 10 11 2 ua741
Vr 2 4 dc 0V
Vt 4 3 ac 1V
C00 4 0 1MegF
*Circuito para encontrar Toc:
R1oc 0 5 100k
R2oc 5 7 100k
Cnoc 5 0 5pF
RLoc 7 0 2k
CLoc 7 0 100pF
XOAoc 0 5 10 11 6 ua741
L00 6 7 1MegH
Gt 0 7 4 3 1m

```

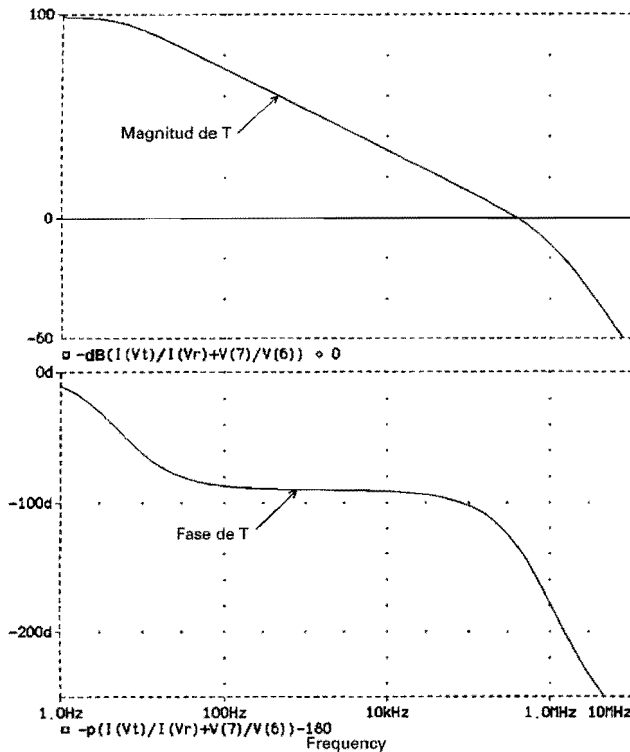


FIGURA 8.6
Diagramas de Bode de T para el circuito amp op de la figura 8.5.

```
.ac dec 10 1Hz 10MegHz
.probe ;Tsc = I(Vr)/I(Vt), Toc = V(6)/V(7)
.end
```

En la figura 8.6 se muestran los resultados de la simulación. Con el uso de la utilería del cursor del postprocesador Probe, se encuentra que $f_x \cong 390$ kHz y que $\angle T(jf_x) \cong -134^\circ$, lo que indica un margen de fase $\phi_m \cong 46^\circ$.

8.2 ESTABILIDAD EN CIRCUITOS AMPS OP DE GBP CONSTANTE

Se dice que los amps op con un GBP constante son *incondicionalmente estables* porque con retroalimentación independiente de la frecuencia, o bien $\angle \beta = 0$, son estables para cualquier $\beta = 1$ V/V. Como ahora se tiene que $\angle T = \angle(a\beta) = \angle a$ y $\angle a(jf_x) \cong -90^\circ$, estos circuitos poseen $\phi_m = 180^\circ + \angle a(jf_x) \cong 180^\circ - 90^\circ = 90^\circ$. Observe las figuras 6.5b y 6.7b para apreciar la estabilidad incondicional de los amplificadores inversores y no inversores: en ambos casos la razón de cerradura es $ROC = 20$ dB/dec.

Conforme se aproxima a la frecuencia de transición f_p , los amps op de GBP constante muestran un retraso de fase adicional debido a los polos de orden más alto. En forma típica,

$\angle a(jf_i) \cong -120^\circ$, por lo tanto, $60^\circ \leq \phi_m \leq 90^\circ$, dependiendo del valor de β . El circuito con el margen de fase más bajo es el *seguidor de voltaje*, para el cual $\beta = 1 \text{ V/V}$ y $f_x = f_r$. Se observa que un amp op que ha sido estabilizado para su operación como un seguidor de voltaje, también será estable como un *integrador inversor*, puesto que este último tiene $\beta(jf_x) = 1 \text{ V/V}$. Para corroborar lo anterior, observe la figura 6.25b.

Polo de retroalimentación

Si la red de retroalimentación incluye elementos reactivos, ya sean intencionales o parásitos, la estabilidad ya no es incondicional, y se deben tomar medidas adecuadas para aumentar ϕ_m . Un caso de especial interés es el de un solo polo de retroalimentación, o bien

$$\beta(jf) = \frac{\beta_0}{1 + jf/f_p} \quad (8.12)$$

donde β_0 es el valor de cc del factor de retroalimentación. Note que un polo (o un cero) de β se convierte en un cero (o un polo) para $1/\beta$. Como se estará trabajando con $1/\beta$ más que con β , es más apropiado utilizar el símbolo f_z en lugar de f_p . (Se recomienda al lector tener cuidado de no confundir estos dos símbolos.)

En la figura 8.7 se ilustra el efecto de un polo de retroalimentación para el caso $f_z \ll \beta_0 f_r$. En $f = f_x$ se tiene que pendiente ($|a|$) $\cong -20 \text{ dB/dec}$ y pendiente ($|1/\beta|$) $\cong +20 \text{ dB/dec}$, por lo tanto, $\text{ROC} \cong |-20 - (+20)| = 40 \text{ dB/dec}$. A partir de la ecuación 8.9c, $\phi_m \cong 0^\circ$, lo que indica un circuito al borde de la oscilación. Es posible obtener un discernimiento adicional examinando la función de error $1/(1 + 1/T)$. Al utilizar la aproximación de alta frecuencia $a \cong f_i/jf$ y considerando que $1/T = (1/a) \times (1/\beta) = (jf/f_i) \times (1 + jff_z)/\beta_0$, después de realizar operaciones algebraicas se obtiene,

$$A(jf) = A_{\text{ideal}} \times \frac{1}{1 - (f/f_x)^2 + (jf/f_x)/Q} \quad (8.13a)$$

$$f_x = \sqrt{f_z \beta_0 f_i} \quad Q = \sqrt{\beta_0 f_i / f_z} \quad (8.13b)$$

La función de error coincide con la función pasa bajas de segundo orden H_{LP} definida en la ecuación 3.44. Su frecuencia característica f_x puede visualizarse en la figura 8.7 como la *media geométrica* de f_z y $\beta_0 f_i$. También se observa que entre más bajo sea f_z comparado con $\beta_0 f_i$, más alto será Q , y por lo tanto, más pronunciados serán el pico y las oscilaciones. Ahora se deben investigar los ejemplos más comunes de polos de retroalimentación y las técnicas adecuadas de estabilización.

El circuito diferenciador

Como es sabido, a partir del diferenciador de la figura 8.8a se obtiene, en el límite $a \rightarrow \infty$, $H_{\text{ideal}} = -(jff_0)$, donde $f_0 = 1/2\pi RC$ es la *frecuencia de ganancia unitaria*. Para encontrar la función de transferencia real $H(jf)$, se observa que $\beta = Z_C/(Z_C + R)$, $Z_C = 1/j2\pi fC$, donde por simplicidad se supone que $r_d = \infty$ y $r_o = 0$. Al expandir los términos se obtiene $\beta(jf) = 1/(1 + jff_0)$. Aplicando la ecuación 8.13 al presente caso, se obtiene

$$H(jf) = -(jff_0) \times H_{LP} \quad (8.14a)$$

$$f_x = \sqrt{f_0 f_i} \quad Q = \sqrt{f_i / f_0} \quad (8.14b)$$

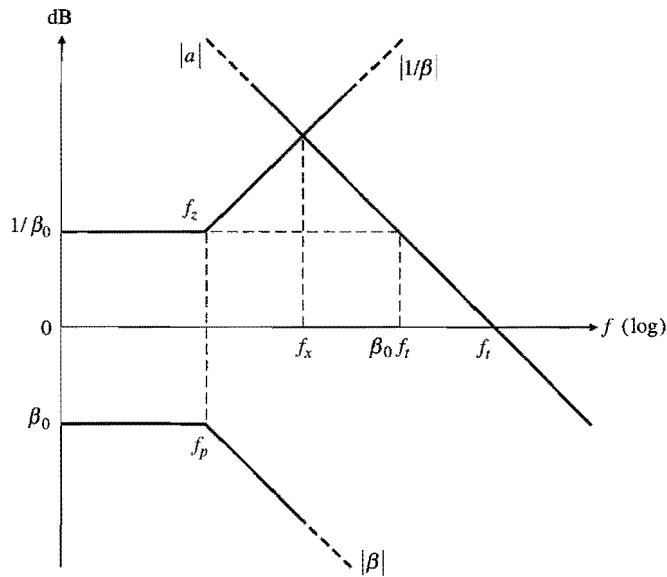


FIGURA 8.7
Ilustración del efecto de un polo colocado dentro del lazo de retroalimentación de un amp op compensado internamente.

Como se muestra en la figura 8.8b, el circuito muestra un tamaño intolerable del pico, por lo que está al borde de la oscilación.

EJEMPLO 8.2. Un diferenciador con el amp op 741 posee $R = 159 \text{ k}\Omega$ y $C = 10 \text{ nF}$. Encuentre f_x , Q y ϕ_m .

Solución. Se tiene $f_0 = 1/(2\pi \times 159 \times 10^3 \times 10 \times 10^{-9}) = 10 \text{ Hz}$, $f_x = (100 \times 10^6)^{1/2} = 10 \text{ kHz}$, $Q = (10^6/10^2)^{1/2} = 100$, $\angle T(jf_x) = \angle a(jf_x) - \angle [1/\beta(jf_x)] = -\tan^{-1}(f_x/f_a) - \tan^{-1}(f_x/f_0) \cong -90^\circ - \tan^{-1}(10^4/10^2) = -179.4^\circ$, $\phi_m = 180^\circ - 179.4^\circ = 0.6^\circ$.

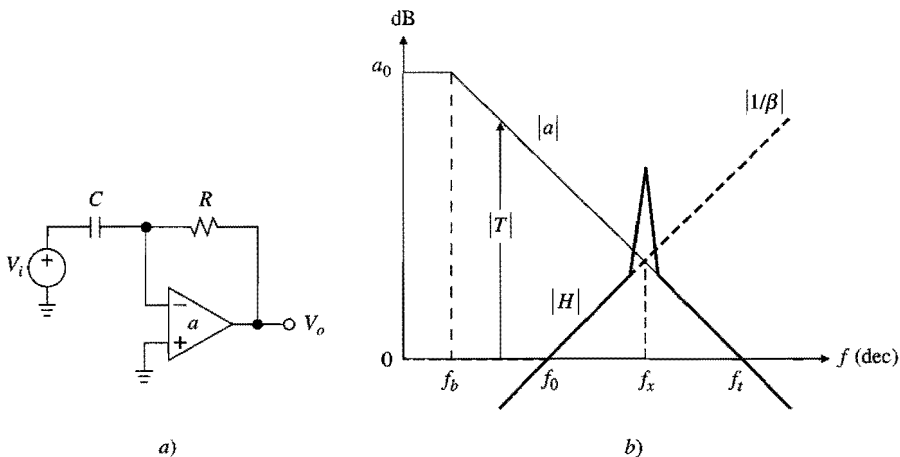


FIGURA 8.8
Diferenciador no compensado.

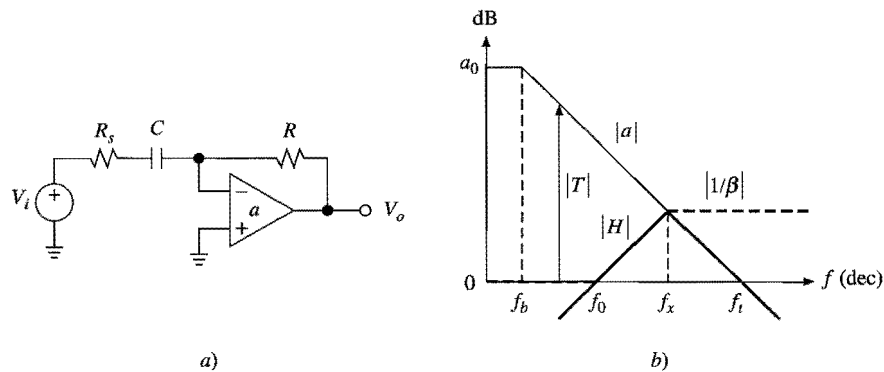


FIGURA 8.9
Diferenciador compensado.

Una forma común de estabilizar el diferenciador consiste en agregar una resistencia en serie R_s como en la figura 8.9a. En frecuencias bajas, R_s tiene un efecto pequeño porque $R_s \ll |Z_C|$. Sin embargo, en frecuencias altas, donde C actúa como un corto comparado con R_s , el valor asintótico se convierte en $|1/\beta_\infty| = 1 + R/R_s$, lo que indica la creación de una frecuencia de corte, después de la cual la curva $|1/\beta|$ se vuelve plana. Si este punto de corte se coloca exactamente sobre la curva $|a|$, como se muestra en la figura 8.9b, a partir de la ecuación 8.9b se obtiene $\text{ROC} = 30 \text{ dB/dec}$, o bien $\phi_m = 45^\circ$. Para encontrar la R_s requerida, considere que $1 + R/R_s = |a(jf_x)| = f/f_x = \sqrt{f_i/f_0} \gg 1$. De lo anterior se obtiene

$$R_s \cong R/\sqrt{f_i/f_0} \quad (8.15)$$

Por lo tanto, en el ejemplo 8.2, para $\phi_m = 45^\circ$ se utiliza $R_s \cong 159/\sqrt{10^6/100} = 1.59 \text{ k}\Omega$. Si se desea tener un margen de fase mayor, la segunda frecuencia de corte se puede bajar aún más, esto tiene la desventaja de producir una reducción del rango de frecuencia donde el diferenciador tiene un comportamiento cercano al ideal.

Compensación de la capacitancia parásita de entrada

En la práctica, todos los amps op presentan capacitancias parásitas de entrada. La capacitancia neta C_n de la entrada inversora hacia tierra, es de especial interés,

$$C_n = C_d + C_d/2 + C_{\text{ext}} \quad (8.16)$$

donde C_d es la *capacitancia diferencial* entre las terminales de entrada; $C_d/2$ es la *capacitancia de modo común* de cada entrada a tierra, de forma que cuando las dos entradas están unidas entre sí, la capacitancia neta es la suma de dichas entradas; y C_{ext} es la *capacitancia parásita externa* de los componentes, terminales, bases y pistas de los circuitos impresos asociados con el nodo de la entrada inversora. En forma típica, cada uno de los componentes antes mencionados está en el orden de unos cuantos picofaradios.

Como en el caso del diferenciador, C_n crea un polo de retroalimentación cuyo retraso de fase altera a ϕ_m . Una forma común de contrarrestar este retraso es usando una capacitancia de retroalimentación C_f para crear un adelanto de fase de retroalimentación. Lo anterior se ilustra en la figura 8.10a para el caso del inversor. Suponiendo que $r_d = \infty$ y que $r_o = 0$,

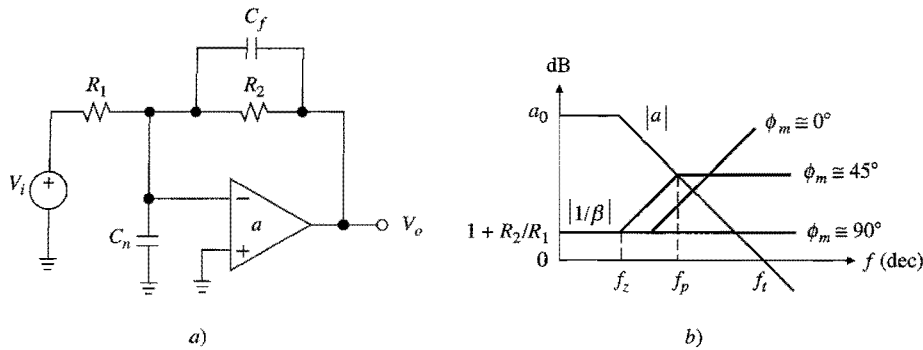


FIGURA 8.10
Compensación de la capacitancia parásita de entrada.

se tiene que $1/\beta = 1 + Z_2/Z_1$, donde $Z_1 = R_1 \parallel (1/j2\pi fC_n)$ y $Z_2 = R_2 \parallel (1/j2\pi fC_f)$. Expandiendo términos, se obtiene

$$\frac{1}{\beta} = \left(1 + \frac{R_2}{R_1}\right) \frac{1 + jf/f_z}{1 + jf/f_p} \quad (8.17)$$

donde $f_z = 1/[2\pi(R_1 \parallel R_2)(C_n + C_f)]$ y $f_p = 1/2\pi R_2 C_f$.

En ausencia de C_f se tiene $1/\beta = (1 + R_2/R_1)\{1 + jf[2\pi(R_1 \parallel R_2)C_n]\}$, lo que indica que la curva $|1/\beta|$ quiebra hacia arriba. Si la frecuencia donde quiebra se localiza muy por debajo de la frecuencia de paso, se tiene que $\text{ROC} \cong 40 \text{ dB/dec}$, esto es, un circuito al borde de la oscilación. Esta situación corresponde a la curva $\phi_m \cong 0$ en la figura 8.10b.

La inserción de C_f crea un segundo punto de quiebre en f_p después del cual la curva $|1/\beta|$ se aplana hacia la asíntota de alta frecuencia $1/\beta_\infty = 1 + Z_{C_f}/Z_{C_n} = 1 + C_n/C_f$. Si se posiciona apropiadamente este segundo punto de quiebre se puede incrementar a ϕ_m . Para $\phi_m \cong 45^\circ$ f_p se coloca exactamente sobre la curva $|a|$, por lo tanto $f_p = \beta_\infty f_t$. Al reescribir $1/2\pi R_2 C_f = f_t/(1 + C_n/C_f)$ se obtiene

$$C_f = (1 + \sqrt{1 + 8\pi R_2 C_n f_t})/4\pi R_2 f_t \quad \text{para } \phi_m \cong 45^\circ \quad (8.18a)$$

En forma alternativa, se puede compensar para $\phi_m = 90^\circ$. En este caso, f_p se coloca en la misma posición de f_z , de forma que se produzca una cancelación polo-cero. Lo anterior hace que la curva $|1/\beta|$ sea plana en toda su extensión, o bien que $1/\beta_\infty = |1/\beta_0|$. Al reescribir como $1 + C_n/C_f = 1 + R_2/R_1$, se obtiene

$$C_f = (R_1/R_2)C_n \quad \text{para } \phi_m = 90^\circ \quad (8.18b)$$

Además, la frecuencia de cruce es $\beta_\infty f_t = \beta_0 f_t = f_t/(1 + R_2/R_1)$. Esta técnica, llamada también *compensación neutral*, es similar a la compensación de las puntas del osciloscopio.

Se observa que la introducción de C_f produce, en el límite cuando $a \rightarrow \infty$, $A_{\text{ideal}} = -Z_2/R_1 = (-R_2/R_1)/(1 + jf/f_p)$; esto es, A_{ideal} depende de la frecuencia con una frecuencia de polo en $f = f_p$. Además, la función de error $1/(1 + 1/T)$ tiene una frecuencia de polo en la frecuencia de cruce $\beta_\infty f_t$. Por lo tanto, la ganancia real $A(jf) = A_{\text{ideal}}/(1 + 1/T)$ tiene un par de frecuencias de polo, a saber, f_p y $\beta_\infty f_t$.

EJEMPLO 8.3. En la figura 8.10a sea $R_1 = R_2 = 30 \text{ k}\Omega$, y $C_{\text{ext}} = 3 \text{ pF}$. Además, el amp op tiene un $\text{GBP} = 20 \text{ MHz}$, $C_d = 7 \text{ pF}$ y $C_d/2 = 6 \text{ pF}$. a) Encuentre ϕ_m con C_f ausente. b) Encuentre C_f

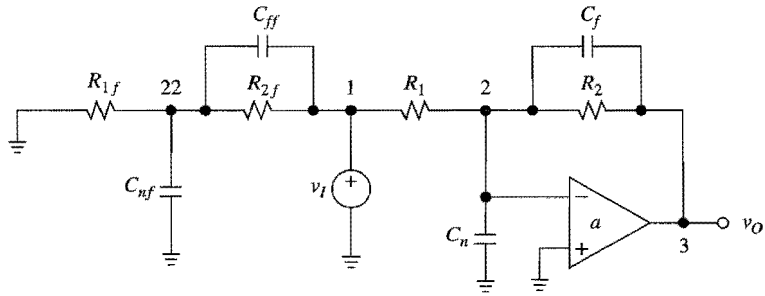


FIGURA 8.11
Circuito de PSpice del ejemplo 8.3.

para $\phi_m \cong 90^\circ$. c) Encuentre $A(jf)$ después de la compensación. d) Verifique los resultados obtenidos con PSpice.

Solución.

- a) Se tiene $1 + R_2/R_1 = 2$, $C_n = 7 + 6 + 3 = 16$ pF, $f_z = 1/(2\pi \times 15 \times 10^3 \times 16 \times 10^{-12}) = 663$ kHz, y $1/\beta = 2[1 + jf/(663 \text{ kHz})]$. Con la ecuación 8.13b se encuentra $Q = 3.88$, y empleando la ecuación 8.6 se encuentra $\phi_m = 14.7^\circ$, que no es un margen muy convincente.
- b) Se utiliza $C_f = (30/30)16 = 16$ pF.
- c) Se tiene $f_p = 1/2\pi R_2 C_f = 332$ kHz y $\beta_\infty f_t = (1/2)20 = 10$ MHz, por lo tanto

$$A(jf) = \frac{-1}{[1 + jf/(332 \text{ kHz})][1 + jf/(10 \text{ MHz})]} \text{ V/V}$$

- d) Con referencia a la figura 8.11 se escribe el siguiente archivo.



```

Compensación de la capacitancia parásita de entrada:
vI 1 0 ac 1V pulse (0 1V 0 1ns 1ns 4us 8us)
R1 1 2 30k
Cn 2 0 16pF
R2 2 3 30k
Cf 2 3 16pF
ea0 5 0 0 2 1Meg ;a0 = 1 V/uV
Req 5 6 1Meg
Ceq 6 0 7.958nF ;fb = 20 Hz
eout 3 0 6 0 1 ;buffer de salida
*Circuito para graficar 1/beta:
R2f 1 22 30k
Cff 1 22 16pF
R1f 22 0 30k
Cnf 22 0 16pF
.ac dec 50 100kHz 100MegHz
.tran 10ns 4us 0ns 10ns
.probe ;a=V(3)/V(0,2), 1/beta=V(1)/V(22), A=V(3)/V(1); vO(t)=v(3)
.end

```

Los resultados de la simulación que se muestran en la figura 8.12 confirman el efecto de estabilización de C_f así como las frecuencias de polo de lazo cerrado de 332 kHz y 10 MHz.

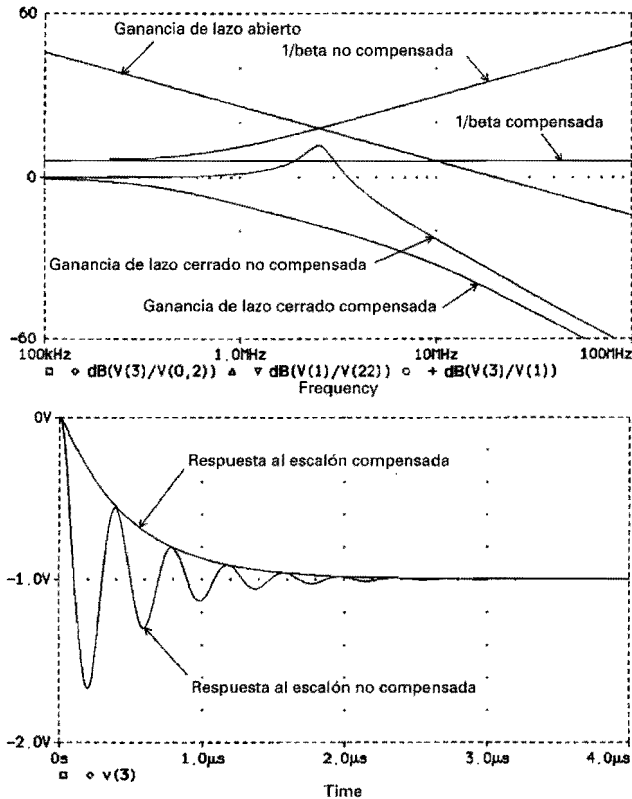


FIGURA 8.12
Respuesta a la frecuencia y respuesta transitoria del circuito
de la figura 8.11.

Ahora se estudiará la configuración no inversora⁴ de la figura 8.13a, donde se muestran de manera explícita todas las capacitancias parásitas de entrada. Se observa que la capacitancia total C_n sigue estando dada por la ecuación 8.16. Sin embargo, la porción $C_1 = C_c/2 + C_{ext}$ ahora está en paralelo con R_1 , por lo tanto se tiene que $A_{ideal} = 1 + Z_2/Z_1$, $Z_1 = R_1 \parallel (1/j2\pi f C_1)$, $Z_2 = R_2 \parallel (1/j2\pi f C_f)$. Se puede hacer que A_{ideal} sea independiente de la frecuencia utilizando

$$C_f = (R_1/R_2)(C_c/2 + C_{ext}) \quad (8.19)$$

En la figura 8.13b se muestra el efecto de C_f . La ganancia real ahora es $A(jf) \cong (1 + R_2/R_1)/(1 + jff_x)$, $f_x = \beta_{\infty} f_i = f_i/(1 + C_n/C_f)$.

EJEMPLO 8.4. Estabilizar el circuito de la figura 8.13a si los datos son los mismos que los del ejemplo 8.3. Por lo tanto, encuentre $A(jf)$.

Solución. Se tiene $C_f = (30/30)(6 + 3) = 9$ pF, $f_x = 2 \times 10^7/(1 + 16/9) = 7.2$ MHz, y

$$A(jf) \cong \frac{2}{1 + jf/(7.2 \text{ MHz})} \text{ V/V}$$

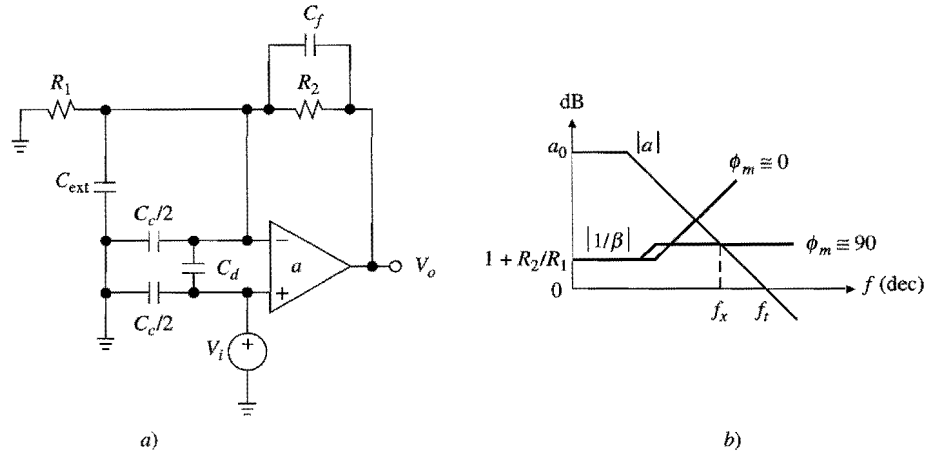


FIGURA 8.13
Compensación de la capacitancia parásita de entrada para la configuración no inversora.

La C_{ext} se puede minimizar realizando una cuidadosa configuración de componentes y un cableado minucioso, pero no es posible eliminarla por completo. En consecuencia, siempre resulta una buena práctica incluir una pequeña capacitancia de retroalimentación C_f en el rango de unos cuantos picofaradios para combatir el efecto de C_n , como se expuso en la ecuación 8.16.

Aislamiento de carga capacitiva

Existen aplicaciones en las cuales la carga externa es altamente capacitiva. Los amplificadores de muestreo y retención y los detectores de picos son ejemplos típicos. Cuando la salida de un amp op se conecta a un cable coaxial, la capacitancia distribuida del cable es lo que hace capacitiva a la carga. En la figura 8.14a, se muestran la carga capacitiva, la cual perte-

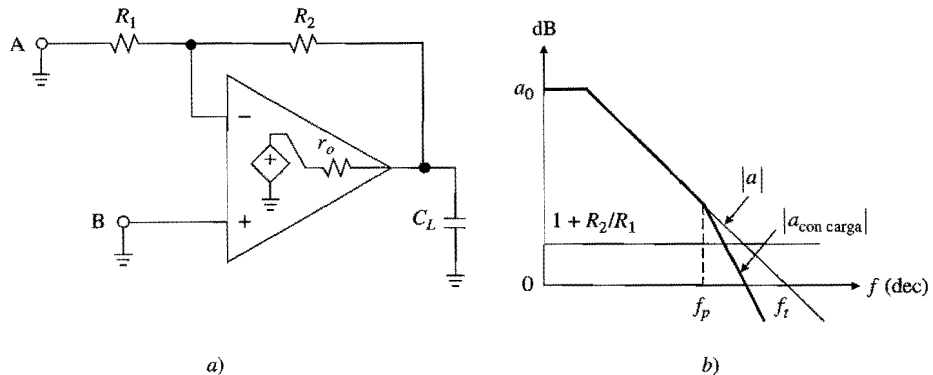


FIGURA 8.14
Carga capacitiva.

nece tanto al amplificador inversor, como al no inversor: para el amplificador inversor se desconecta el nodo A de tierra y ahí se aplica la fuente de entrada, y para el amplificador no inversor se desconecta el nodo B y el mismo se utiliza como nodo de entrada.

La capacitancia C_L forma un polo con la resistencia de salida de lazo abierto r_o . Ignorando la carga debida a la red de retroalimentación, la ganancia con carga se puede expresar como

$$a_{\text{carga}} \cong a \frac{2}{1 + jf/f_p}$$

donde $f_p = 1/2\pi r_o C_L$. Como se muestra en la figura 8.14b, el efecto del polo es incrementar la ROC y por lo tanto incitar a la inestabilidad. Observado desde otro punto de vista, C_L tenderá a resonar con la inductancia equivalente L_{eq} de la impedancia de salida de lazo cerrado Z_o , la cual se expuso en la sección 6.3. Por lo tanto, pueden sobrevenir el pico y oscilaciones intolerables.

Una solución muy popular es la que se muestra en la figura 8.15, la cual utiliza una pequeña resistencia en serie R_s para desacoplar a C_L de la salida del amplificador, y una pequeña capacitancia de retroalimentación C_f para proporcionar una trayectoria de alta frecuencia alrededor de C_L , así como para contrarrestar el efecto de cualquier capacitancia parásita de entrada C_n . La red de compensación se puede especificar de forma que el adelanto de fase introducido por C_f neutralice exactamente el retraso de fase debido a C_L . Las ecuaciones de diseño para la compensación neutral son⁵

$$R_s = (R_1/R_2)r_o \quad C_f = (1 + R_1/R_2)^2(r_o/R_2)C_L \quad (8.20a)$$

y el ancho de banda del lazo cerrado es $f_B \cong (1 + R_1/R_2)/2\pi R_2 C_f$. En el caso de la operación del seguidor de voltaje, donde $R_1 = \infty$ y $R_2 = 0$, una alternativa conveniente es la que proporcionan las ecuaciones de diseño siguientes⁶

$$R_s = 30r_o \quad C_f = \sqrt{C_L/18\pi r_o \beta f_i} \quad (8.20b)$$

donde f_i es la frecuencia de transición del amp op y $\beta = 1 \text{ V/V}$ lo es para el seguidor de voltaje. El ancho de banda del lazo cerrado ahora es $f_B \cong \sqrt{\beta f_i/18\pi r_o C_L}$.

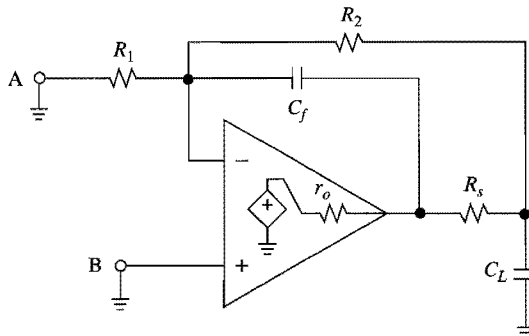


FIGURA 8.15
Estabilización de un circuito amp op con carga capacitiva.

EJEMPLO 8.5. a) Suponiendo que el amp op de la figura 8.14a tiene un $\text{GBP} = 10 \text{ MHz}$ y $r_o = 100 \Omega$, especifíquense los valores de los componentes para su operación como un amplificador inversor con $A_0 = -2 \text{ V/V}$ y $C_L = 5 \text{ nF}$. b) Encuéntrese $A(jf)$.

Solución.

- a) Para $A_0 = -2 \text{ V/V}$, se utiliza $R_1 = 10 \text{ k}\Omega$ y $R_2 = 20 \text{ k}\Omega$, y se inserta la fuente de entrada en el nodo A. Después, de la ecuación 8.20a se obtiene $R_s = 50 \Omega$ y $C_f \cong 56 \text{ pF}$.
- b) Se tiene $f_{-3\text{dB}} = (1 + R_1/R_2)/2\pi R_2 C_f \cong 210 \text{ kHz}$. Se presenta un punto de quiebre adicional en $f_x = \beta \times \text{GBP} = (1/3)10^7 = 3.33 \text{ MHz}$. En consecuencia,

$$A(jf) = \frac{-2}{[1 + jf/(140 \times 10^3)][1 + jf/(3.33 \times 10^6)]} \text{ V/V}$$

Se observa que como R_s está dentro del lazo de retroalimentación, su presencia no degrada de manera apreciable la precisión a cc. Sin embargo, R_s debe mantenerse apropiadamente pequeña para evitar reducción excesiva de la excursión de salida y degradación excesiva de la velocidad de respuesta. En la práctica, la impedancia de salida de lazo abierto en un amp op tiende a comportarse inductivamente a altas frecuencias, por ello las ecuaciones anteriores sólo proporcionan la estimación inicial para R_s y C_f . Los valores óptimos se deben encontrar de manera empírica una vez que el circuito ha sido ensamblado en el laboratorio.⁶

Una forma alternativa de estabilizar un amplificador con carga capacitiva es a través del método de retraso de entrada, que será expuesto en la sección 8.4. La presencia de cargas capacitivas en la salida de los amps op surge en forma tan frecuente que hace necesario el diseño de amps op con características especiales para la compensación automática de carga capacitiva. Los amps op AD817 (Analog Devices) y LT1360 (Linear Technology) están diseñados para soportar cargas capacitivas en forma ilimitada. Estos amps op poseen sistemas internos de circuitos especiales que sensan el monto de la carga y ajustan la respuesta del lazo abierto para mantener un adecuado margen de fase sin importar el tamaño de la carga. El proceso, completamente transparente para el usuario, es más efectivo cuando la carga no está fija o está mal definida, como en el caso de las cargas de cables coaxiales no terminados.

Otras fuentes de inestabilidad

En los amplificadores de alta ganancia, como los amps op y los comparadores de voltaje, el fantasma de la inestabilidad surge en un número de formas sutiles, a menos que se sigan reglas apropiadas para el diseño y construcción de los circuitos.⁷⁻¹⁰ Dos causas comunes de inestabilidad son una *tierra pobre* y un *filtrado inadecuado de la fuente de poder*. Ambos problemas provienen de las impedancias distribuidas de las líneas de las fuentes de poder y de tierra, las cuales pueden proporcionar rutas falsas de retroalimentación alrededor del dispositivo de alta ganancia y así comprometer su estabilidad.

En general, para minimizar la impedancia de la línea de tierra, una buena práctica es utilizar un plano de tierra, especialmente en aplicaciones de audio y de banda ancha. Para reducir aún más los problemas relacionados con tierra, es una buena práctica proporcionar dos líneas de tierra separados: una línea *señal-tierra* para proporcionar una ruta de retorno para circuitos críticos, como las fuentes de señal, redes de retroalimentación, y referencias de voltaje de precisión, y una línea *fuentes de poder-tierra* para proporcionar una ruta de

retorno para los circuitos menos críticos, como las cargas de alta corriente y los circuitos digitales. Todos los esfuerzos se realizan para mantener *pequeñas* a las corrientes de cc y ca en la línea señal-tierra y así poder conservarlo esencialmente equipotencial. Para evitar que se perturbe esta condición de equipotencialidad, las dos líneas sólo se unen en un punto del circuito.

Las rutas falsas de retroalimentación también se pueden formar a través de las líneas de la fuente de poder. Debido a las impedancias distintas de cero de la línea, cualquier cambio en las corrientes de las fuentes de poder provocado por un cambio en la corriente de carga inducirá un correspondiente cambio de voltaje a través de las terminales de alimentación del amp op. Debido al PSRR finito, este cambio se percibirá en la entrada, produciendo una trayectoria de retroalimentación indirecta. Para romper esta trayectoria, cada fuente de poder debe ser punteada con un capacitor desacoplador de $0.01 \mu\text{F}$ a $0.1 \mu\text{F}$, de la forma ya mostrada en la figura 1.36. Los mejores resultados se obtienen con capacitores de ESR y ESL bajos de cerámica y preferiblemente de montura superficial. Para que esta solución sea efectiva, las longitudes de las terminales deben ser cortas y los capacitores deben estar montados tan cerca como sea posible de las terminales del amp op. Asimismo, los elementos de la red de retroalimentación deben estar montados cerca de la terminal inversora de entrada para minimizar la capacitancia parásita C_{ext} en la ecuación 8.16. Con frecuencia, los fabricantes proporcionan tabletas de evaluación para guiar al usuario en la construcción apropiada del circuito.

8.3 COMPENSACIÓN INTERNA DE FRECUENCIA

En el caso de que el capacitor de 30 pF se retirara del amp op 741, el resultado sería un dispositivo no compensado; dicho dispositivo, de hecho, se ha vendido como el amp op 748 para aquellos usuarios que prefieren la compensación a la medida. Otro dispositivo no compensado altamente popular en la actualidad es el amp op 301.

Con el polo dominante de baja frecuencia removido, un amp op no compensado muestra un ancho de banda mucho más grande, pero también presenta mayores cambios de fase debido a los diferentes polos y ceros de alta frecuencia. Puesto que un dispositivo con dichas características es inestable en la mayoría de las aplicaciones, se deben realizar esfuerzos para estabilizarlo. La respuesta total de un amp op no compensado es el resultado de las respuestas de cada una de sus etapas internas, y puede ser bastante compleja. Sin embargo, para ilustrar lo anterior, la siguiente aproximación con tres polos generalmente es satisfactoria,

$$a(jf) = \frac{a_0}{(1 + jf/f_1)(1 + jf/f_2)(1 + jf/f_3)} \quad (8.21)$$

La gráfica de magnitud de la figura 8.16 (arriba) también muestra los valores importantes de fase, los cuales se han asociado con la pendiente mediante el uso de la ecuación 8.7. Observe que GBP es constante sólo para $f_1 < f < f_2$.

Suponga que se aplica *retroalimentación independiente de frecuencia* alrededor de un amp op como los descritos en esta sección. Con esta forma de retroalimentación la curva $1/\beta$ es plana, por ello se puede visualizar la curva $|T|$ como similar a la curva $|a|$, pero con la línea $|1/\beta|$ como el nuevo eje en 0 dB. Si $1/\beta \geq |a(jf_{-135^\circ})|$, la razón de cerradura es $\text{ROC} \leq 30 \text{ dB/dec}$, lo que indica un margen de fase $\phi_m \geq 45^\circ$. Para $|a(jf_{-135^\circ})| \geq 1/\beta \geq |a(jf_{-180^\circ})|$ se tiene que $30 \text{ dB/dec} \leq \text{ROC} \leq 40 \text{ dB/dec}$, o bien, que $45^\circ \geq \phi_m \geq 0^\circ$, lo que

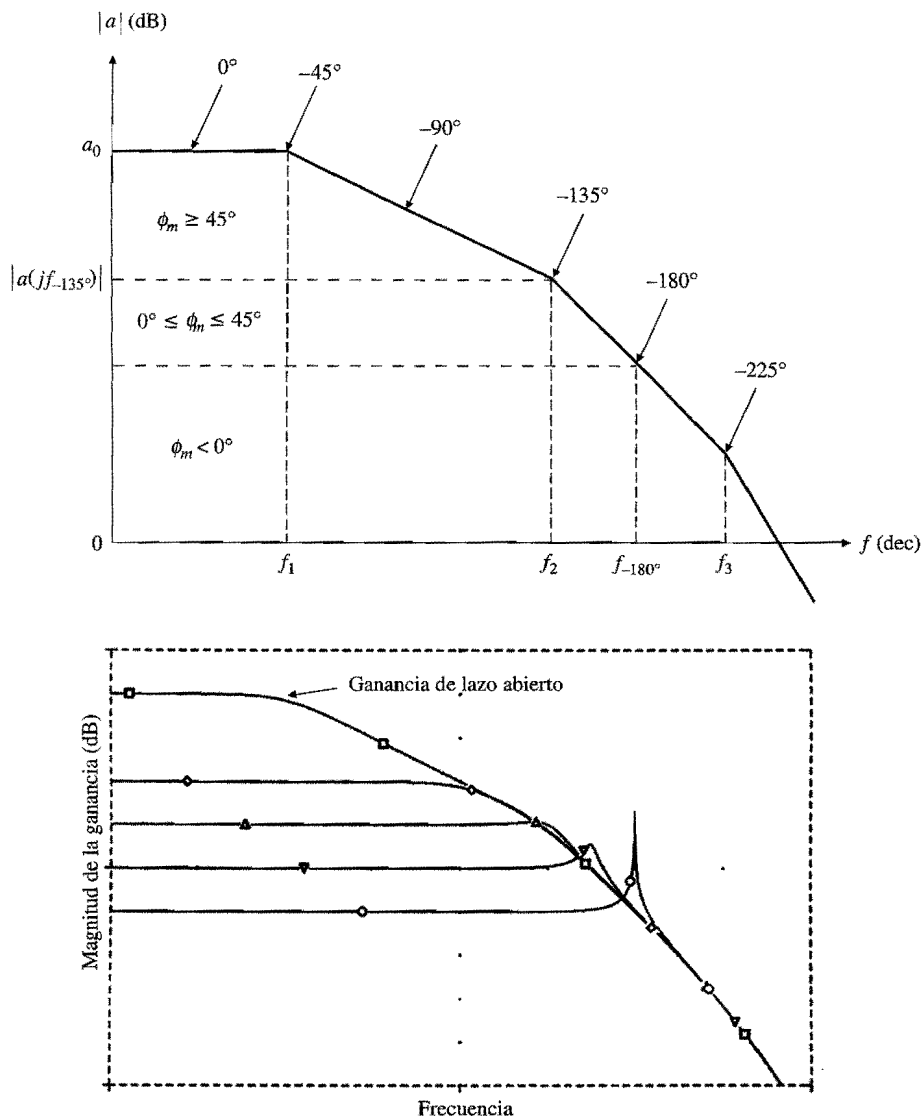


FIGURA 8.16

Respuesta de lazo abierto de tres polos que muestra una correspondencia entre el cambio de fase y la pendiente.

indica un grado inadecuado de estabilidad. Finalmente, para $1/\beta \leq |a(jf_{-180^\circ})|$ se tiene que $\text{ROC} \geq 40 \text{ dB/dec}$, o bien $45^\circ \geq \phi_m \geq 0^\circ$, que indica un grado inadecuado de estabilidad. Al final, para $1/\beta \leq |a(jf_{-180^\circ})|$ se tiene $\text{ROC} \geq 40 \text{ dB/dec}$, o $\phi_m < 0^\circ$, lo que indica un comportamiento oscilatorio. En la figura 8.16 (abajo) se ilustra cómo se incrementa el pico conforme se reduce $1/\beta$.

Resulta evidente que los amps op no compensados proporcionan márgenes de fase adecuados sólo en aplicaciones de ganancia alta. Por ejemplo, para $\phi_m = 45^\circ$ se debe tener $1/\beta \geq |a(jf_{-135^\circ})|$. Para adaptar las ganancias de lazo cerrado más bajas es necesaria la compensación de frecuencia. Lo anterior se logra mediante la modificación de la respuesta

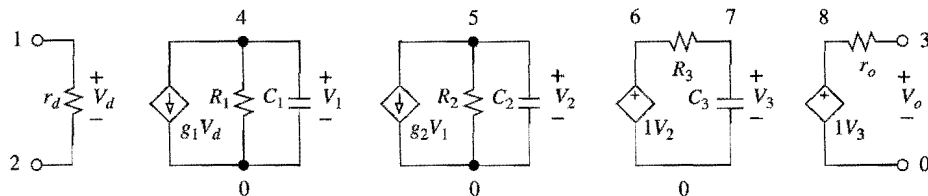


FIGURA 8.17

Modelo de amp op de tres polos, consistente en dos etapas de transconductancia y un buffer de voltaje.

de lazo abierto $a(jf)$ (compensación interna), por medio de la modificación del factor de retroalimentación $\beta(jf)$ (compensación externa), o una combinación de ambas, como en los amplificadores descompensados (véase la sección 8.4).

EJEMPLO 8.6. El primer amp op monolítico, el $\mu A702$, tiene¹¹ $a_0 = 3\,600$ V/V, $f_1 = 1$ MHz, $f_2 = 4$ MHz y $f_3 = 40$ MHz. Encuentre a) $|a(jf_{-135^\circ})|$, y b) $|a(jf_{-180^\circ})|$.

Solución.

- a) Se inicia con la estimación $f_{-135^\circ} = 4$ MHz. Después, se utiliza la técnica de prueba y error del ejemplo 8.1 para encontrar $f_{-135^\circ} = 4.78$ MHz, y $|a(jf_{-135^\circ})| \cong 470$ V/V. Un circuito 702 no compensado es estable con $\phi_m = 45^\circ$ sólo para $|1/\beta| \geq 470$ V/V.
- b) En forma similar, $|a(jf_{-180^\circ})| = |a(j14.3 \text{ MHz})| = 63.7$ V/V, lo que indica que, para $|1/\beta| \leq 63.7$ V/V, el circuito oscila.

En la figura 8.17 se muestra el modelo de un amp op de tres polos que se podría utilizar como base para esta exposición, así como para las simulaciones en PSpice.

Compensación del polo dominante

El objetivo de este método es la creación deliberada de un polo a una frecuencia f_d lo suficientemente baja para asegurar una pendiente de -20 dB/dec constante hasta la frecuencia f_x . En la figura 8.18 se proporciona el medio gráfico para encontrar f_d . Primero, se dibuja

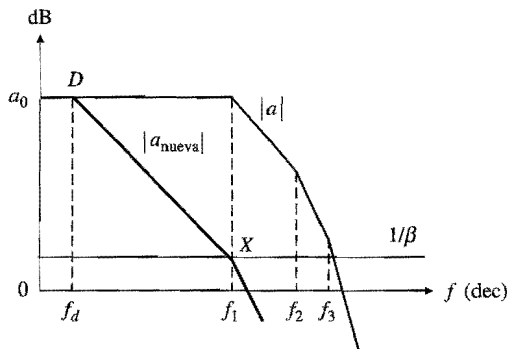


FIGURA 8.18
Compensación de polo dominante.

la curva $|1/\beta|$ correspondiente a la ganancia de lazo cerrado requerida. Enseguida, se localiza el punto X correspondiente a la f_x deseada. Para $\phi_m = 45^\circ$, sea $f_x = f_1$. Se dibuja una línea con una pendiente de -20 dB/dec, desde X hasta su intersección con la asíntota de la ganancia de cc en el punto D . La abscisa de D es f_d . Como GBP es constante, se tiene que $a_0 f_d = (1/\beta) f_x$, o bien

$$f_d = \frac{f_x}{\beta a_0} \quad (8.22)$$

Resulta evidente que la compensación del polo dominante causa una reducción drástica de la ganancia arriba de f_d . Pero, éste es el precio que se paga por la estabilidad.

EJEMPLO 8.7. Encuentre f_d para que al amp op $\mu A702$ del ejemplo 8.6 sea incondicionalmente estable con $\phi_m = 45^\circ$.

Solución. Después de crear la nueva frecuencia de polo se tiene

$$a_{\text{nueva}}(jf) = \frac{1}{1 + jf/f_d} a(jf)$$

con $a(jf)$ como en la ecuación 8.21. Para $\phi_m = 45^\circ$ se quiere $\angle a_{\text{nueva}}(jf_x) = -135^\circ$. Pero, $\angle a_{\text{nueva}}(jf_x) = -\tan^{-1}(f_x/f_d) + \angle a(jf_x)$, o bien $-135^\circ \cong -90^\circ + \angle a(jf_x)$, lo que indica que se necesita $\angle a(jf_x) = -45^\circ$. Por prueba y error se encuentra que $\angle a = -45^\circ$ en $f = 683$ kHz, donde $|a| = 2930$ V/V. Estableciendo que $1 = 2930/\sqrt{1 + (683 \times 10^3 / f_d)^2}$ se obtiene que $f_d = 233$ Hz.

Compensación con capacitancia en paralelo

En la discusión anterior se supuso que se agrega un cuarto polo a la respuesta de lazo abierto, y que los polos existentes no resultan afectados por dicho procedimiento. Para el propósito de maximizar el ancho de banda, es más eficiente reordenar los polos existentes en lugar de crear uno nuevo. Específicamente, si f_1 se reduce hasta que f_x coincida con f_2 , como en la figura 8.19b, entonces el ancho de banda de lazo abierto será mejor que en la figura 8.18 por un factor f_2/f_1 . Una frecuencia de polo se reduce mediante la adición de capacitancia en el nodo interno que la causa. En referencia a la figura 8.17, se observa que

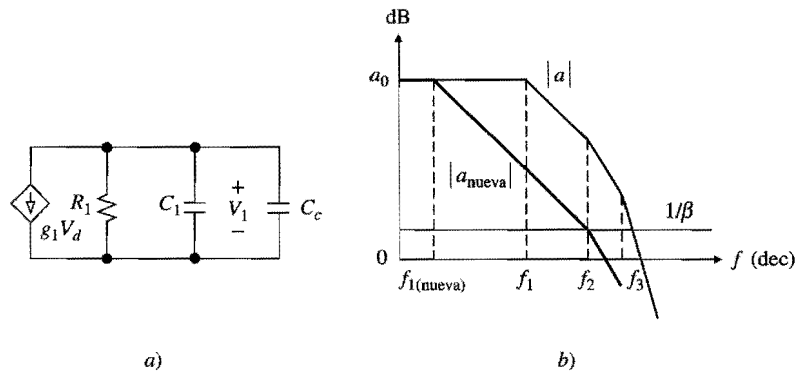


FIGURA 8.19
Compensación de polo dominante utilizando una capacitancia en paralelo C_c .

la resistencia y capacitancia equivalentes del nodo V_1 forman una función pasa bajas con la frecuencia de polo $f_1 = 1/2\pi R_1 C_1$. Si en forma deliberada se agrega una capacitancia externa C_c , como se muestra para el modelo de primera etapa de la figura 8.19a, entonces f_1 cambia a $f_{1(\text{nueva})} = 1/2\pi R_1(C_1 + C_c)$. Reescribiendo la ecuación 8.22 como $f_{1(\text{nueva})} = f_2/\beta a_0$ se obtiene, para $f_{1(\text{nueva})} \ll f_1$,

$$C_c \cong \frac{\beta a_0}{2\pi R_1 f_2} \quad (8.23)$$

Si el amp op 741 de la figura 5.1 no estuviera ya compensado, un lugar apropiado para conectar la capacitancia en paralelo sería entre la base de Q_5 y el riel de la fuente de poder negativa. Observe que la adición de capacitancia en paralelo a un nodo, en forma usual también afecta a las otras frecuencias de polo,¹¹ lo cual representa una característica que no es explícitamente acarreada por el modelo simplificado de la figura 8.17. En consecuencia, puede ser necesario calcular o medir el nuevo valor de f_2 y realizar unas cuantas iteraciones para encontrar el valor correcto de C_c .

EJEMPLO 8.8. En el modelo de amp op de la figura 8.17, sea $r_d = 1 \text{ M}\Omega$, $g_1 = 2 \text{ mA/V}$, $R_1 = 100 \text{ k}\Omega$, $g_2 = 10 \text{ mA/V}$, $R_2 = 50 \text{ k}\Omega$ y $r_o = 100 \Omega$. a) Si la respuesta de lazo abierto tiene tres frecuencias de polo en $f_1 = 100 \text{ kHz}$, $f_2 = 1 \text{ MHz}$ y $f_3 = 10 \text{ MHz}$, encuentre el polo dominante f_d y la capacitancia en paralelo C_c requerida para la operación como un seguidor de voltaje con $\phi_m = 45^\circ$. b) Repita el ejercicio anterior, pero para la operación como amplificador inversor de ganancia unitaria.

Solución.

- a) Mediante inspección, $a_0 = g_1 R_1 g_2 R_2 = 10^5 \text{ V/V}$, y $C_1 = 1/2\pi R_1 f_1 = 15.9 \text{ pF}$. Para $\beta = 1 \text{ V/V}$ se obtiene $f_{1(\text{nueva})} = f_2/\beta a_0 = 10 \text{ Hz}$ y $C_c = 159 \text{ nF}$.
b) Ahora $\beta = 0.5 \text{ V/V}$, por lo tanto $f_{1(\text{nueva})} = 20 \text{ Hz}$ y $C_c = 79.6 \text{ nF}$.

Compensación de Miller

Dada la baja frecuencia del polo dominante, el valor de la capacitancia en paralelo C_c tiende a ser grande para la fabricación monolítica. Como se mencionó en los capítulos 5 y 6, este inconveniente se contrarresta colocando C_c en la ruta de retroalimentación de una de las etapas internas, para así tomar ventaja de la acción multiplicativa del efecto Miller para la capacitancia. Por fortuna, de esta conexión aparece otro beneficio inesperado, es decir, la *separación de polos*.

En la figura 8.20a, C_c se ha colocado en la ruta de retroalimentación de la segunda etapa, la cual, para el amp op 741, es la etapa Darlington mostrada en la figura 5.1. En ausencia de C_c , el circuito proporciona la frecuencia de polo $f_1 = 1/2\pi R_1 C_1$ a la entrada, y la frecuencia de polo $f_2 = 1/2\pi R_2 C_2$ a la salida. Con C_c presente, a través de un detallado análisis¹² de ca (véase el problema 8.30), se obtiene

$$\frac{V_2}{V_d} \cong g_1 R_1 g_2 R_2 \frac{1 - jf/f_2}{(1 + jf/f_{1(\text{nueva})})(1 + jf/f_{2(\text{nueva})})} \quad (8.24)$$

donde $f_z = g_2/2\pi C_c$, y

$$f_{1(\text{nueva})} \cong \frac{1}{2\pi R_1 g_2 R_2 C_c} \quad f_{2(\text{nueva})} \cong \frac{g_2 C_2}{2\pi(C_1 C_2 + C_c C_1 + C_c C_2)} \quad (8.25)$$

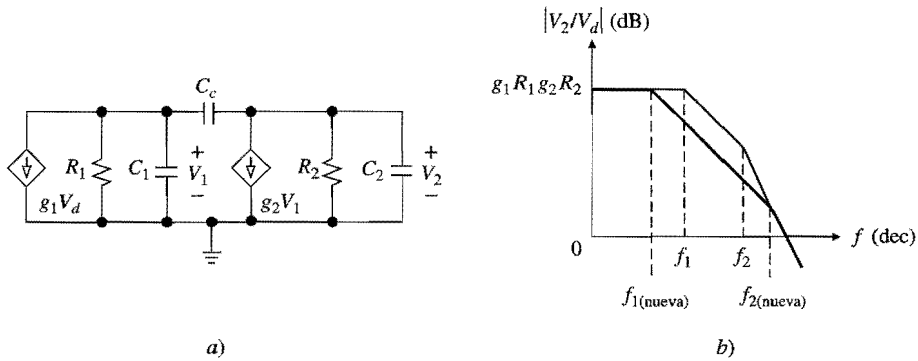


FIGURA 8.20
Compensación de Miller y separación de polos.

La ecuación 8.24 revela la presencia de un cero real *positivo* en $s = 2\pi f_z$, por lo que proporciona el ejemplo de un circuito que no es un sistema de fase mínima. Este cero proviene de la transmisión directa de señal a través de C_c hacia la salida, y su efecto es el de reducir a ϕ_m . Sin embargo, en los amps op bipolares f_z es lo suficientemente alta como para garantizar la aproximación $1 - jff_z \cong 1$ sobre el rango útil de frecuencia.

La ecuación 8.25 indica que el incremento de C_c reduce $f_{1(\text{nueva})}$ e incrementa $f_{2(\text{nueva})}$, provocando que los polos se separen entre sí. La *separación de polos*, mostrada en la figura 8.20b, es muy beneficiosa puesto que el cambio en f_2 hace más fácil el cambio requerido de f_1 , lo que permite tener un mayor ancho de banda. Se observa también que la frecuencia del polo dominante está dada por la capacitancia multiplicada de Miller $g_2 R_2 C_c$, la cual se combina con la resistencia del nodo de entrada R_1 para formar $f_{1(\text{nueva})}$.

EJEMPLO 8.9. Resuelva los incisos a) y b) del ejemplo 8.8, pero ahora empleando una capacitancia de retroalimentación C_c . c) Utilice PSpice para comparar las dos compensaciones en el caso del seguidor de voltaje.

Solución.

- a) $C_1 = 15.9$ pF, $C_2 = 1/2\pi R_2 f_2 = 3.18$ pF. Para encontrar $f_{1(\text{nueva})}$ se necesita conocer $f_{2(\text{nueva})}$. Suponga $C_c \ll C_2$, por lo tanto se puede estimar $f_{2(\text{nueva})} \cong g_2/[2\pi(C_1 + C_2)] \cong 83$ MHz. Como este valor es mucho más alto que f_3 , el cual es de 10 MHz, se establece $f_x = f_3 = 10$ MHz para $\phi_m \cong 45^\circ$. Entonces, $f_{1(\text{nueva})} = f_3/\beta a_0 = 100$ Hz, de donde se obtiene $C_c = 1/2\pi R_1 g_2 R_2 f_{1(\text{nueva})} = 31.8$ pF. A partir de la ecuación 8.25, $f_{2(\text{nueva})} \cong 77$ MHz; además, $f_2 = g_2/2\pi C_c = 50$ MHz, lo cual confirma que f_2 y $f_{2(\text{nueva})}$ está muy por arriba de f_x . Se puede demostrar (véase el problema 8.31) que los valores reales de f_x y ϕ_m son 7.9 MHz y 36.7° .
- b) Ahora $\beta = 0.5$ V/V, por lo tanto $f_{1(\text{nueva})} = 200$ Hz, $C_c = 15.9$ pF, y $f_{2(\text{nueva})} \cong 71$ MHz.
- c) En referencia a la figura 8.17, se escribe el siguiente archivo de circuito para el dispositivo no compensado.

Compensación del polo dominante:

*a0 = 100 V/mV, f1 = 100 kHz, f2 = 1 MHz, f3 = 10 MHz

```
rd 1 2 1Meg
g1 4 0 1 2 2m
R1 4 0 100k
C1 4 0 15.92pF
g2 5 0 4 0 10m
R2 5 0 50k
```



```

C2 5 0 3.183pF
e3 6 0 5 0 1
R3 6 7 10k
C3 7 0 1.592pF
eO 8 0 7 0 1
ro 8 3 100
vi 1 0 ac 1 pulse (0 1V 0 10ns 10ns 2us 4us)
Rf 2 3 1k
.ac dec 10 1Hz 100MegHz
.tran 0.1us 2us
.probe ;a = V(3)/V(1,2) , vO(t) = v(3)
.end

```

Para compensar con una capacitancia en paralelo C_c se agrega el enunciado

```
Cc 4 0 159nF
```

y para compensar con una capacitancia de retroalimentación C_c se agrega

```
Cc 4 5 31.8pF
```

Los resultados de la simulación se presentan en la figura 8.21.

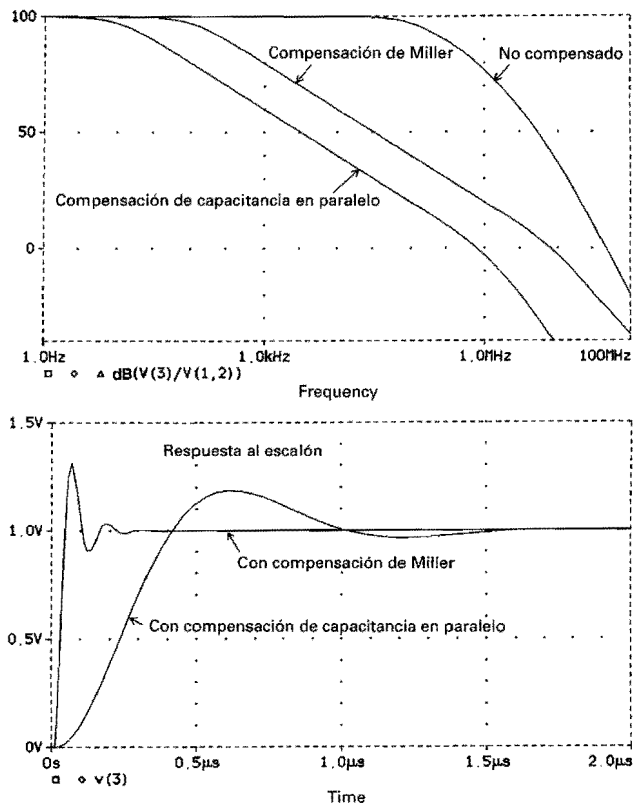


FIGURA 8.21

Respuesta a la frecuencia y respuesta transitoria para el ejemplo 8.9.

Los amps op que son incondicionalmente estables se compensan para $\beta = 1 \text{ V/V}$. Como lo anterior requiere el valor del polo dominante más bajo y, por ende, la C_c más grande, estos amps op son, por necesidad, compensados en forma conservadora. Cuando se emplean con $\beta < 1 \text{ V/V}$, tienden a desperdiciar el uso del ancho de banda y la velocidad de respuesta, debido a que un valor menor de C_c podría ser suficiente. En estos casos una mejor alternativa es una compensación a la medida.

Compensación de polo cero

Una técnica alternativa de compensación del polo dominante es la de *cancelación de polo cero*. Esta técnica, que se muestra para el modelo de primera etapa en la figura 8.22a, utiliza una capacitancia $C_c \gg C_1$ para reducir de manera significativa la frecuencia del primer polo f_1 , y una resistencia $R_c \ll R_1$ para crear un cero, el cual a su vez se emplea para cancelar el segundo polo f_2 . Entonces, la respuesta compensada es dominada por la frecuencia reducida del primer polo hasta f_3 , la cual, para $\phi_m = 45^\circ$, se convierte en la nueva frecuencia de cruce. Para ver cómo sucede esto, observe que la función de transferencia es ahora $V_1/V_d = -g_1 |R_1 \parallel (1/j2\pi f C_1) \parallel (R_c + 1/j2\pi f C_c)|$. Después de expandir términos (véase el problema 8.33) se obtiene, para $C_c \gg C_1$ y $R_c \ll R_1$,

$$\frac{V_1}{V_d} \cong (-g_1 R_1) \frac{1 + jf/f_z}{(1 + jf/f_{1(\text{nueva})})(1 + jf/f_4)} \quad (8.26)$$

$$f_{1(\text{nueva})} \cong \frac{1}{2\pi R_1 C_c} \quad f_z = \frac{1}{2\pi R_c C_c} \quad f_4 \cong \frac{1}{2\pi R_c C_1} \quad (8.27)$$

En ausencia de R_c y C_c se tiene que $V_1/V_d = 1/(1 + jff_1)$, $f_1 = 1/2\pi R_1 C_1$. La inserción de R_c y C_c reduce la frecuencia del primer polo a $f_{1(\text{nueva})} \ll f_1$, además crea una frecuencia de cero en $f_z \gg f_{1(\text{nueva})}$, y una frecuencia de polo adicional en $f_4 \gg f_z$. Si se especifica la red de compensación de manera que $f_z = f_2$, entonces se tiene una cancelación polo cero y la ecuación 8.21 se convierte en

$$a_{\text{nueva}}(jf) = \frac{a_0}{1 + jf/f_{1(\text{nueva})}(1 + jf/f_3)(1 + jf/f_4)}$$

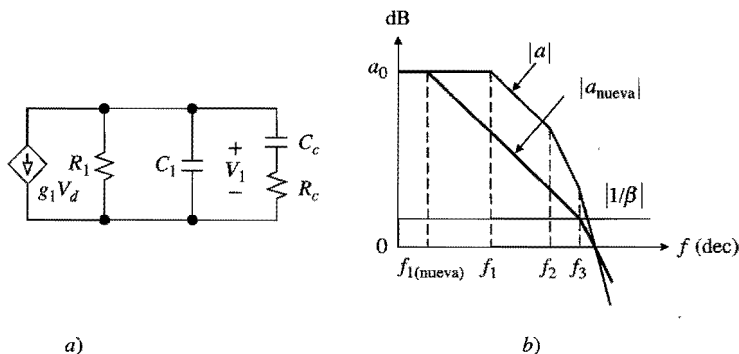


FIGURA 8.22
Compensación de polo-cero.

Para $\phi_m = 45^\circ$ sea $f_x = f_3$. Después, al reescribir la ecuación 8.22 como $f_{1(\text{nueva})} = f_3/\beta a_0$, y observando que $f_{1(\text{nueva})} \ll f_1 < f_2$, se obtiene

$$C_c \cong \frac{\beta a_0}{2\pi R_1 f_3} \quad (8.28a)$$

Además, estableciendo $f_z = f_2$ se obtiene

$$R_c = 1/2\pi C_c f_2 \quad (8.28b)$$

La comparación de la ecuación 8.28a con la ecuación 8.23 revela una mejoría en el ancho de banda por el factor f_3/f_2 , con respecto al método de capacitancia en paralelo.

EJEMPLO 8.10. Utilice el método del polo cero para compensar el amp op del ejemplo 8.8 para $\phi_m = 45^\circ$ y $\beta = 1$.

Solución. $C_c = 10^5/(2\pi \times 10^5 \times 10^7) = 15.9$ nF, $R_c = 1/(2\pi \times 15.9 \times 10^{-9} \times 10^6) = 10$ Ω . Obsérvese que incidentalmente $f_4 \cong 1$ GHz, lo que justifica la elección de f_3 como la frecuencia de cruce.

Compensación de alimentación hacia adelante

En un amplificador de múltiples etapas, el cambio de fase total en f_x es el resultado de las contribuciones individuales de fase de cada etapa. Por lo general existe una etapa que actúa como cuello de botella del ancho de banda, contribuyendo de manera sustancial al cambio de fase. La compensación de alimentación hacia adelante crea una trayectoria de alta frecuencia alrededor de esta etapa constituida en cuello de botella, para suprimir su contribución de fase en la vecindad de f_x y, por ende, incrementar el margen de fase.

El principio anterior se ilustra en la figura 8.23a, donde la ganancia total a del amplificador no compensado se expresa como el producto de la ganancia a_1 de la etapa cuello de

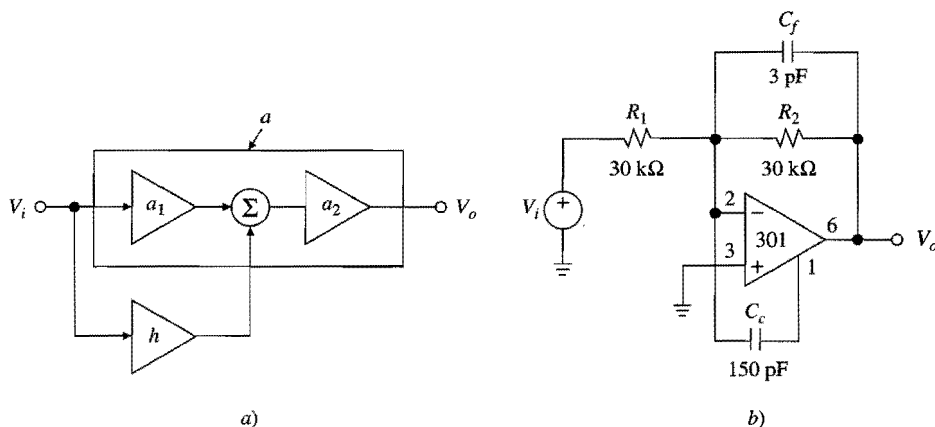


FIGURA 8.23

Compensación de alimentación hacia adelante y un ejemplo de su realización.

botella y la ganancia a_2 de las etapas restantes agrupadas. La trayectoria alrededor de la etapa cuello de botella es una función pasa altas del tipo

$$h(jf) = \frac{jf / f_0}{1 + jf / f_0}$$

de forma que

$$a_{\text{nueva}}(jf) = [a_1(jf) + h(jf)]a_2(jf)$$

En frecuencias bajas, donde $|h| \ll |a_1|$, se tiene que $a_{\text{nueva}} \cong a_1 a_2 = a$, lo cual indica que las ventajas de ganancia alta propias de la respuesta no compensada aún permanecen. Sin embargo, en frecuencias altas, donde $|a_1| \ll |h|$, ahora se tiene que $a_{\text{nueva}} \cong a_2$, lo que indica un ancho de banda mayor, así como un cambio de fase más bajo debido a que ahora la dinámica es controlada sólo por a_2 .

La región de frecuencias donde a_{nueva} hace su transición desde $a_1 a_2 a_2$ puede ver el surgimiento de problemas.^{1,13} Si $\angle a_{\text{nueva}}$ se aproxima a -180° antes de la transición, se puede desarrollar oscilación excesiva. Además, un cambio de fase de -180° en la transición produce una cancelación de señal en el nodo sumador creando un notch en la respuesta compensada.

La compensación de alimentación hacia adelante se implementa con una derivación capacitiva alrededor de la etapa cuello de botella. Lo anterior se muestra en la figura 8.22b para el caso del amp op 301.¹⁴ En este dispositivo el cuello de botella del ancho de banda es la etapa de entrada, debido a la presencia de transistores *pnp* laterales, cuyas características de frecuencia son notoriamente pobres. La conexión de C_c entre la entrada inversora (terminal 2) y la entrada a la segunda etapa (terminal 1) produce una derivación de la etapa de entrada y crea una función pasa altas con $f_0 = 1/2\pi R_{\text{eq}} C_c$, donde R_{eq} es la resistencia equivalente vista por C_c .

En virtud de que sólo se transmiten a la segunda etapa las señales en la entrada inversora, la compensación de alimentación hacia adelante proporciona un ancho de banda mucho menor para las señales aplicadas a la entrada no inversora. En consecuencia, esta compensación es de utilidad sólo en aplicaciones inversoras. Obsérvese también la presencia de la capacitancia de retroalimentación C_f para combatir el efecto de la capacitancia parásita en la entrada inversora.

8.4 COMPENSACIÓN EXTERNA DE FRECUENCIA

En esta sección se examinan las técnicas de compensación que estabilizan un circuito mediante la modificación de su factor de retroalimentación $\beta(jf)$.

Reducción de la ganancia de lazo

Este método¹ mueve la curva $|1/\beta|$ hacia arriba hasta que se intersecta con la curva $|a|$ en $f = f_{-135^\circ}$, donde $\phi_m = 45^\circ$ (o más arriba para $\phi_m > 45^\circ$). Este cambio se obtiene conectando una resistencia R_c a través de las entradas, como en la figura 8.24a. El circuito mostrado puede ser un amplificador inversor o uno no inversor, dependiendo de si la entrada se inserta en el nodo A o en el nodo B.

botella y la ganancia a_2 de las etapas restantes agrupadas. La trayectoria alrededor de la etapa cuello de botella es una función pasa altas del tipo

$$h(jf) = \frac{jf/f_0}{1 + jf/f_0}$$

de forma que

$$a_{\text{nueva}}(jf) = [a_1(jf) + h(jf)]a_2(jf)$$

En frecuencias bajas, donde $|h| \ll |a_1|$, se tiene que $a_{\text{nueva}} \cong a_1 a_2 = a$, lo cual indica que las ventajas de ganancia alta propias de la respuesta no compensada aún permanecen. Sin embargo, en frecuencias altas, donde $|a_1| \ll |h|$, ahora se tiene que $a_{\text{nueva}} \cong a_2$, lo que indica un ancho de banda mayor, así como un cambio de fase más bajo debido a que ahora la dinámica es controlada sólo por a_2 .

La región de frecuencias donde a_{nueva} hace su transición desde $a_1 a_2 a_2$ puede ver el surgimiento de problemas.^{1,13} Si $\angle a_{\text{nueva}}$ se aproxima a -180° antes de la transición, se puede desarrollar oscilación excesiva. Además, un cambio de fase de -180° en la transición produce una cancelación de señal en el nodo sumador creando un notch en la respuesta compensada.

La compensación de alimentación hacia adelante se implementa con una derivación capacitiva alrededor de la etapa cuello de botella. Lo anterior se muestra en la figura 8.22b para el caso del amp op 301.¹⁴ En este dispositivo el cuello de botella del ancho de banda es la etapa de entrada, debido a la presencia de transistores *pnp* laterales, cuyas características de frecuencia son notoriamente pobres. La conexión de C_c entre la entrada inversora (terminal 2) y la entrada a la segunda etapa (terminal 1) produce una derivación de la etapa de entrada y crea una función pasa altas con $f_0 = 1/2\pi R_{\text{eq}} C_c$, donde R_{eq} es la resistencia equivalente vista por C_c .

En virtud de que sólo se transmiten a la segunda etapa las señales en la entrada inversora, la compensación de alimentación hacia adelante proporciona un ancho de banda mucho menor para las señales aplicadas a la entrada no inversora. En consecuencia, esta compensación es de utilidad sólo en aplicaciones inversoras. Obsérvese también la presencia de la capacitancia de retroalimentación C_f para combatir el efecto de la capacitancia parásita en la entrada inversora.

8.4 COMPENSACIÓN EXTERNA DE FRECUENCIA

En esta sección se examinan las técnicas de compensación que estabilizan un circuito mediante la modificación de su factor de retroalimentación $\beta(jf)$.

Reducción de la ganancia de lazo

Este método¹ mueve la curva $|1/\beta|$ hacia arriba hasta que se intersecta con la curva $|a|$ en $f = f_{-135^\circ}$, donde $\phi_m = 45^\circ$ (o más arriba para $\phi_m > 45^\circ$). Este cambio se obtiene conectando una resistencia R_c a través de las entradas, como en la figura 8.24a. El circuito mostrado puede ser un amplificador inversor o uno no inversor, dependiendo de si la entrada se inserta en el nodo A o en el nodo B.

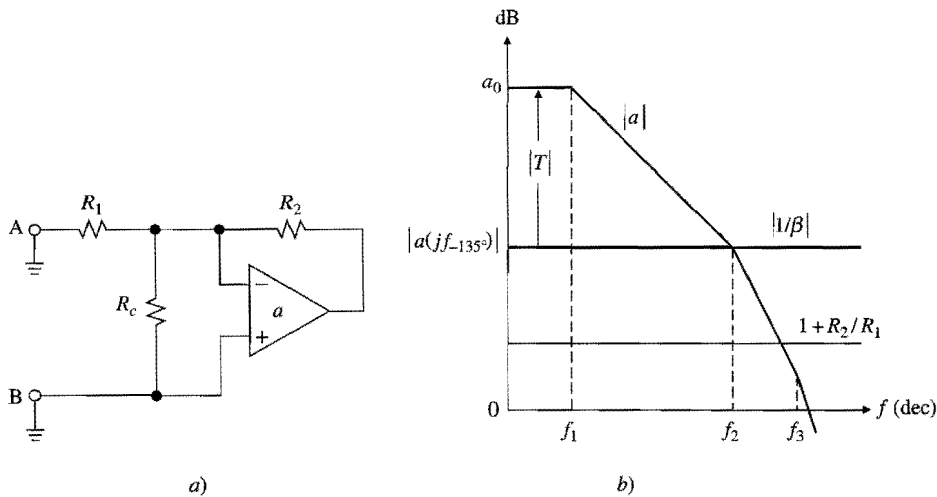


FIGURA 8.24
Compensación de frecuencia a través de la reducción de la ganancia de lazo.

Suponiendo, por simplicidad, que $r_d = \infty$ y que $r_o = 0$, se puede ver fácilmente que

$$\frac{1}{\beta} = 1 + \frac{R_2}{(R_1 \parallel R_c)} = 1 + \frac{R_2}{R_1} + \frac{R_2}{R_c} \quad (8.29)$$

Seleccionando R_c apropiadamente pequeña, la curva $1/\beta$ se puede subir hasta que $1/\beta = |a(jf_2)|$. Donde $\phi_m = 45^\circ$. Lo anterior se muestra en la figura 8.24b. Resolviendo para R_c se obtiene

$$R_c = \frac{R_2}{|a(jf_2)| - (1 + R_2/R_1)} \quad (8.30)$$

Si se desea $\phi_m \neq 45^\circ$, entonces se reemplaza f_2 con $f_{\phi_m - 180^\circ}$, donde ϕ_m es el margen de fase deseado, y $f_{\phi_m - 180^\circ}$ es la frecuencia a la cual $\angle a = \phi_m - 180^\circ$.

Se debe observar que la presencia de R_c no afecta a A_{ideal} en la relación $A = A_{\text{ideal}}/(1 + 1/T)$; R_c sólo reduce a T , lo que ocasiona un error de ganancia mayor. Además, la ganancia de ruido de cc muy elevada puede resultar en un intolerable error de cc de salida E_O . De nuevo, éste es el precio que se paga por la estabilidad.

EJEMPLO 8.11. Un amp op con $a_0 = 10^5$ V/V, $f_1 = 10$ kHz, $f_2 = 3$ MHz, y $f_3 = 30$ MHz se usará como un amplificador inversor con $R_1 = 10$ k Ω y $R_2 = 100$ k Ω . Encuentre a) R_c para $\phi_m \cong 45^\circ$, b) el error de ganancia de cc, c) el error de salida de cc E_O si el error de entrada de cc total es $E_I = 1$ mV, y d) la frecuencia de -3 dB de lazo cerrado.

Solución.

- Se calcula $|a(jf_2)| = 234.5$ V/V. Después, de la ecuación 8.30 se obtiene $R_c = 447.4 \Omega$ (use 430Ω).
- Si se utiliza $R_c = 430 \Omega$ en la ecuación 8.29, se obtiene $1/\beta \cong 244$ V/V. Entonces, $a_0\beta = 10^5/244 \cong 410$, lo que indica un error de ganancia de cc $\epsilon_0 \cong -100/a_0\beta = -0.24\%$.
- $E_O = (1/\beta)E_I = 244 \times 1 = 244$ mV, lo que representa un error bastante grande.
- $f_{-3\text{dB}} = f_2 = 3$ MHz.

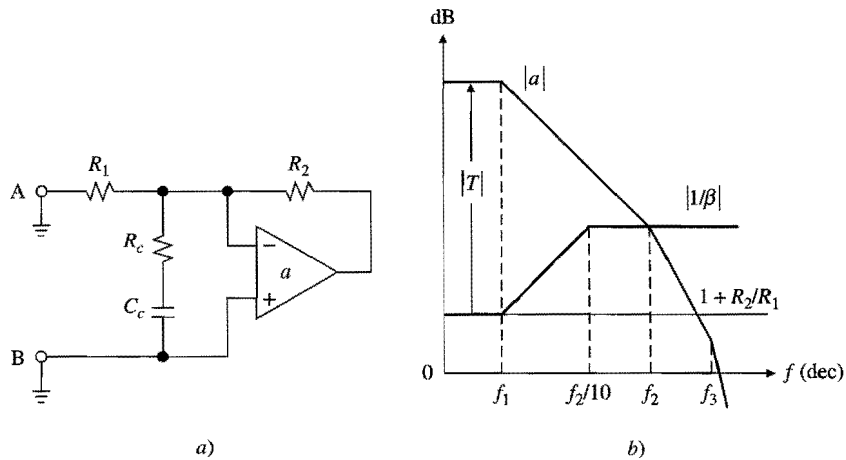


FIGURA 8.25
Compensación atrasada de entrada.

Compensación atrasada de entrada

El inconveniente que representa la ganancia de ruido de cc en el método previo¹ se contrarresta colocando una capacitancia C_c en serie con R_c , como se muestra en la figura 8.25a. En frecuencias altas, donde C_c actúa como un corto comparada con R_c , la curva $|1/\beta|$ permanece sin cambio en comparación con la ecuación 8.29. Sin embargo, en frecuencias bajas, donde C_c actúa como abierta, ahora se tiene $|1/\beta_0| = 1 + R_2/R_1$. Como este valor es mucho más bajo que el valor de alta frecuencia, ahora se tiene una ganancia de lazo de cc bastante más alta y un error de salida mucho más bajo.

Una buena práctica¹ para evitar la degradación de ϕ_m es la de ubicar el segundo punto de cruce de la curva $|1/\beta|$ alrededor de una década por debajo de f_2 . Para encontrar el valor requerido de C_c se observa que en este punto de cruce se tiene $|Z_{Cc}| = R_c$, o bien $1/(2\pi C_c f_2/10) = R_c$. Resolviendo se obtiene

$$C_c = \frac{5}{\pi R_c f_2} \quad (8.31)$$

donde R_c está dada en la ecuación 8.30. De nuevo, si se desea $\phi_m \neq 45^\circ$, se debe reemplazar f_2 con $f_{\phi_m-180^\circ}$.

EJEMPLO 8.12. a)-d) Resuelva el ejemplo 8.11, pero ahora utilizando la compensación atrasada de entrada. e) Estime el valor real de ϕ_m después de la compensación. f) Confirme los resultados obtenidos usando PSpice.

Solución.

- Se tiene $R_c = 447.4 \Omega$ (use 430Ω) y $C_c = 5/(\pi 447.4 \times 3 \times 10^6) = 1.186 \text{ nF}$ (use 1.2 nF).
- La ganancia de ruido de cc es ahora $1/\beta_0 = 1 + R_2/R_1 = 11 \text{ V/V}$, y $a_0\beta_0 = 10^5/11 = 9091$. Por lo tanto, $\epsilon_0 \cong -100/9091 = -0.011\%$.
- $E_0 = 11E_I = 11 \text{ mV}$, lo que representa una mejoría muy grande.
- $f_{-3\text{dB}} = 3 \text{ MHz}$, igual que antes.

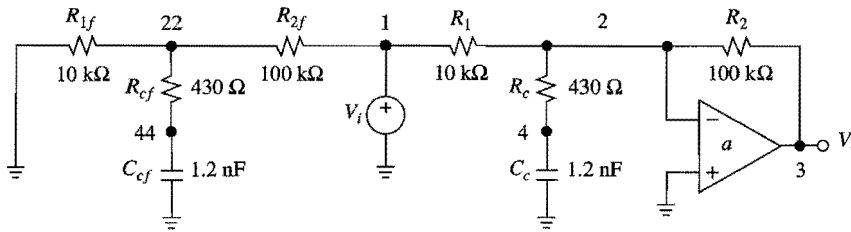


FIGURA 8.26
Circuito del ejemplo 8.12 en PSpice.

- e) Conforme se aproxima a la frecuencia de cruce, $1/\beta$ se comporta como una función pasa altas, por lo tanto $1/\beta(jf) \approx 244(jf/0.1f_2)/(1 + jf/0.1f_2)$, con $0.1f_2 = 300$ kHz. Entonces, la ganancia de lazo $T = a\beta$ está dada por

$$T = \frac{410[1 + jf/(3 \times 10^5)]}{[1 + jf/10^4][1 + jf/(3 \times 10^6)][1 + jf/(3 \times 10^7)][jf/(3 \times 10^5)]}$$

Siguiendo el ejemplo 8.1, se encuentra que $|T| = 1$ para $f = 2.94$ MHz, donde $\angle T = -145.6^\circ$. Por lo tanto, $\phi_m = 34.4^\circ$, el cual es un valor razonable. Si se desea, este valor se puede incrementar mediante la reducción de R_c y el incremento de C_c .

- f) Con referencia a la figura 8.26, se escribe el siguiente archivo.

Compensación atrasada de entrada:

Vi 1 0 ac 1V

*Circuito principal:

R1 1 2 10k

R2 2 3 100k

Rc 2 4 430

Cc 4 0 1.2nF

*a0 = 100V/mV, f1 = 10kHz, f2 = 3MHz, f3 = 30MHz:

ea 3 0 Laplace {V(0,2)} = {1E5/((1+s/628E2)*(1+s/188E5)*(1+s/188E6))}

*Circuito para graficar 1/beta:

R2f 1 22 100k

R1f 22 0 10k

Rcf 22 44 430

Ccf 44 0 1.2nF

.ac dec 10 1kHz 100MegHz

.probe ;a = V(3)/V(0,2), 1/beta = V(1)/V(22), A = V(3)/V(1)

.end



En la figura 8.27 se muestran los resultados de la simulación.

Comparado con la compensación interna, el método de compensación atrasada de entrada permite velocidades de respuesta más altas cuando el amp op no tiene la necesidad de cargar o descargar ninguna capacitancia interna de compensación. Ahora, la capacitancia está conectada entre las entradas, por ello, los cambios de voltaje que ésta experimenta tienden a ser muy pequeños. Sin embargo, la mejora en el tiempo de estabilización proveniente de una velocidad de respuesta más alta se contrarresta por un tiempo muy largo de estabilización debida a la presencia de un doblete polo-cero en f_z y f_p .

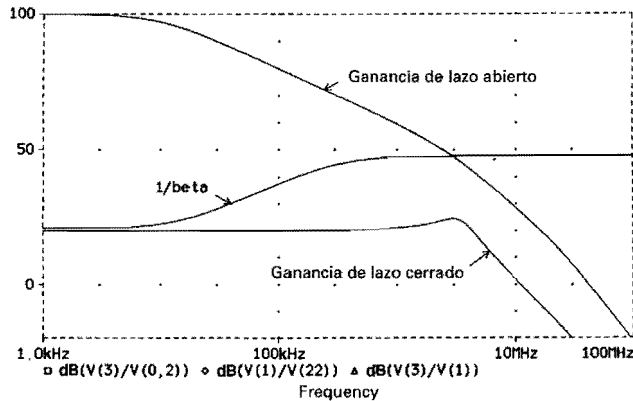


FIGURA 8.27
Gráficas de frecuencia para el circuito de la figura 8.26.

Una desventaja notoria de este método es el incremento del ruido de alta frecuencia, debido a que la curva de ganancia de ruido se eleva en forma significativa en la vecindad de la frecuencia de cruce f_x . Otra desventaja es una impedancia de entrada diferencial de lazo cerrado Z_d mucho más baja, esto debido a que z_d ahora está en paralelo con $Z_c = R_c + 1/j2\pi f C_c$, y Z_c es mucho más pequeña que z_d . A pesar de que en las configuraciones inversoras lo anterior no tiene trascendencia, en las configuraciones no inversoras puede ocasionar una carga de entrada intolerable en alta frecuencia, así como aumento de la trayectoria de la señal hacia la salida.

A pesar de todo, la compensación atrasada de entrada es muy popular. También se usa en la conexión con amps op de GBP constante como una alternativa a la técnica del aislamiento de carga capacitiva expuesta en la sección 8.2. En este caso también se aplican las ecuaciones 8.30 y 8.31, pero con f_2 reemplazada por $f_p = 1/2\pi r_o C_L$. Una aplicación adicional del método de compensación atrasada de entrada es la estabilización de amps op descompensados, la cual se expone al final de esta sección.

Compensación adelantada de retroalimentación

En esta técnica¹ se utiliza una capacitancia de retroalimentación C_f para crear un adelanto de fase en la ruta de retroalimentación. Este adelanto está diseñado para ocurrir en la vecindad de la frecuencia de cruce f_x , la cual está en el punto en el que ϕ_m requiere ser aumentada. En forma alternativa, este método puede verse como una transformación de la curva $|1/\beta|$ cerca de f_x para reducir la razón de cerradura ROC. En referencia a la figura 8.28a y suponiendo que $r_d = \infty$ y que $r_o = 0$, se tiene que $1/\beta = 1 + Z_2/R_1$, $Z_2 = R_2 \parallel (1/j2\pi f C_f)$. Expandiendo términos, se puede escribir

$$\frac{1}{\beta(jf)} = \left(1 + \frac{R_2}{R_1}\right) \frac{1 + jf/f_z}{1 + jf/f_p} \quad (8.32)$$

donde $f_p = 1/2\pi R_2 C_f$ y $f_z = (1 + R_2/R_1)f_p$. Como se muestra en la figura 8.28b, $|1/\beta|$ tiene, respectivamente, las asíntotas de baja y alta frecuencia $|1/\beta_0| = 1 + R_2/R_1$ y $|1/\beta_\infty| = 0$ dB, y dos puntos de cruce en f_p y f_z .

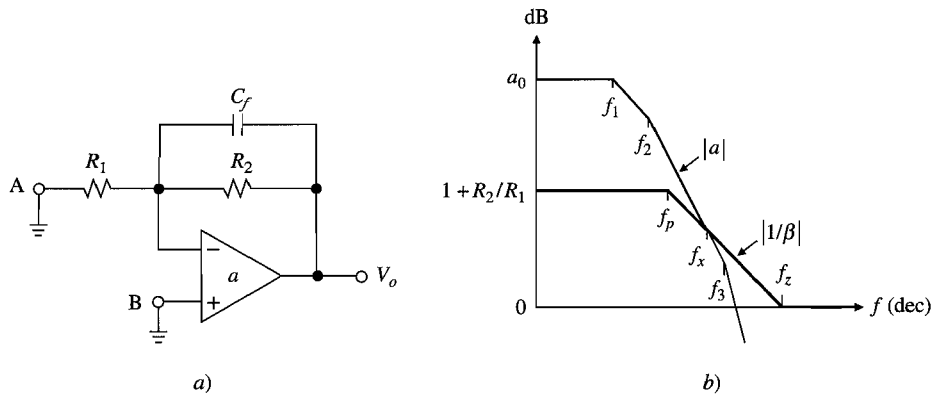


FIGURA 8.28
Compensación adelantada de retroalimentación.

El retraso de fase proporcionado por $1/\beta(jf)$ es máximo¹ en la media geométrica de f_p y f_z , por lo tanto el valor óptimo de C_f es aquel que hace coincidir a esta media con la frecuencia de cruce, o bien $f_x = \sqrt{f_p f_z} = f_p \sqrt{1 + R_2/R_1}$. Bajo tal condición, se tiene $|a(jf_x)| = \sqrt{1 + R_2/R_1}$, lo cual puede usarse para encontrar a f_x mediante prueba y error. Una vez que se conoce f_x , se encuentra $C_f = 1/2\pi R_2 f_p$, o bien

$$C_f = \frac{\sqrt{1 + R_2/R_1}}{2\pi R_2 f_x} \quad (8.33)$$

El ancho de banda de lazo cerrado es $1/2\pi R_2 C_f$. Además, C_f ayuda a combatir el efecto de la capacitancia parásita de entrada inversora C_n .

Se puede verificar fácilmente que, en la media geométrica de f_p y f_z , se tiene $\angle(1/\beta) = 90^\circ - 2 \tan^{-1} \sqrt{1 + R_2/R_1}$, por lo tanto entre más grande sea el valor de $1 + R_2/R_1$, mayor será la contribución de $1/\beta$ a ϕ_m . Por ejemplo, con $1 + R_2/R_1 = 10$ se obtiene $\angle(1/\beta) = 90^\circ - 2 \tan^{-1} \sqrt{10} \cong -55^\circ$, de donde se obtiene $\angle T = \angle a - (-55^\circ) = \angle a + 55^\circ$. Se observa que para trabajar en este esquema de compensación con un ϕ_m dado, la ganancia de lazo abierto debe satisfacer $\angle a(jf_x) = \phi_m - 90^\circ - 2 \tan^{-1} \sqrt{1 + R_2/R_1}$.

EJEMPLO 8.13. a) Utilizando un amp op con $a_0 = 10^5$ V/V, $f_1 = 1$ kHz, $f_2 = 100$ kHz y $f_3 = 5$ MHz, diseñese un amplificador no inversor con $A_0 = 20$ V/V. También verifíquese que el circuito necesita compensación. b) Estabilícese el amplificador con el método de retroalimentación adelantada, y encuéntrese ϕ_m . c) Encuéntrese el ancho de banda del lazo cerrado.

Solución.

a) Para $A_0 = 20$ V/V utilice $R_1 = 1.05$ k Ω y $R_2 = 20.0$ k Ω . Entonces $\beta_0 = 1/20$ V/V, y $a_0\beta_0 = 10^5/20 = 5\,000$. Por lo tanto, sin compensación se tiene

$$T(jf) = \frac{5\,000}{[1 + jf/10^3][1 + jf/10^5][1 + jf/(5 \times 10^6)]}$$

Usando prueba y error como en el ejemplo 8.1, se encuentra que $|T| = 1$ para $f = 700$ kHz, y que $\angle T(j700 \text{ kHz}) = -179.8^\circ$. Por lo tanto, $\phi_m = 0.2^\circ$, lo cual indica un circuito con urgente necesidad de compensación.

- b) Usando de nuevo la prueba y el error se encuentra que $|a| = \sqrt{20}$ V/V para $f = 1.46$ MHz, y $\angle a(j1.46 \text{ MHz}) = -192.3^\circ$. Si $f_x = 1.46$ MHz en la ecuación 8.33 se obtiene $C_f = 2.43$ pF. Además, $\phi_m = 180^\circ + \angle a - (90^\circ - 2 \tan^{-1} \sqrt{20}) = 180^\circ + (-192.3^\circ) - (90^\circ - 2 \times 77.4^\circ) = 52.5^\circ$.
- c) $f_{-3\text{dB}} = 1/2\pi R_2 C_f = 327$ kHz.

Se observa que la compensación adelantada de retroalimentación no tiene las mismas ventajas, en lo relativo a la velocidad de respuesta, que la compensación atrasada de entrada; sin embargo, el método que ocupa a este apartado proporciona mejores capacidades de filtrado para el ruido generado internamente. Éstos son algunos de los factores que el usuario debe considerar en el momento de decidir cuál método es el mejor para una aplicación dada.

Amps op descompensados

Estos amps op están compensados para tener estabilidad incondicional sólo cuando son usados con $1/\beta$ por encima de un valor específico, como $1/\beta \geq (1/\beta)_{\text{mín}} = 5$ V/V, o $\beta \leq \beta_{\text{máx}} = 0.2$ V/V. En consecuencia, los mismos proporcionan una GBP constante sólo para $|a| \geq (1/\beta)_{\text{mín}}$. Al estar compensados en forma menos conservadora, los amps op descompensados ofrecen GBP y SR más altas. Por ejemplo, el amp op LF356 completamente compensado utiliza $C_c \cong 10$ pF para proporcionar una GBP = 5 MHz y SR = 12 V/ μ s para cualquier $|a| \geq 1$ V/V. La versión descompensada, el LF357, utiliza $C_c \cong 3$ pF para proporcionar una GBP = 20 MHz y SR = 50 V/ μ s, pero sólo para $|a| \geq 5$ V/V.

Se observa que la restricción $1/\beta \geq (1/\beta)_{\text{mín}}$ debe ser satisfecha sólo en la vecindad de la frecuencia de cruce; en cualquier otra parte, la curva $1/\beta$ puede tener la forma que más convenga. Por ejemplo, la compensación atrasada de entrada se puede emplear para operar un amp op descompensado para los valores de $1/\beta$ por debajo de $(1/\beta)_{\text{mín}}$, con lo anterior se aprovechan las ventajas de alta velocidad que proporciona la descompensación. Para este fin, se siguen utilizando las ecuaciones 8.30 y 8.31, pero con $|a(jf_2)|$ reemplazado por $(1/\beta)_{\text{mín}}$, f_2 reemplazada por $\beta_{\text{máx}} \times \text{GBP}$, y R_2 reemplazada por R_f .

EJEMPLO 8.14. En la figura 8.29 se muestra una forma común de configurar un amp op descompensado como seguidor de voltaje. Es evidente que en frecuencias bajas, donde C_c actúa

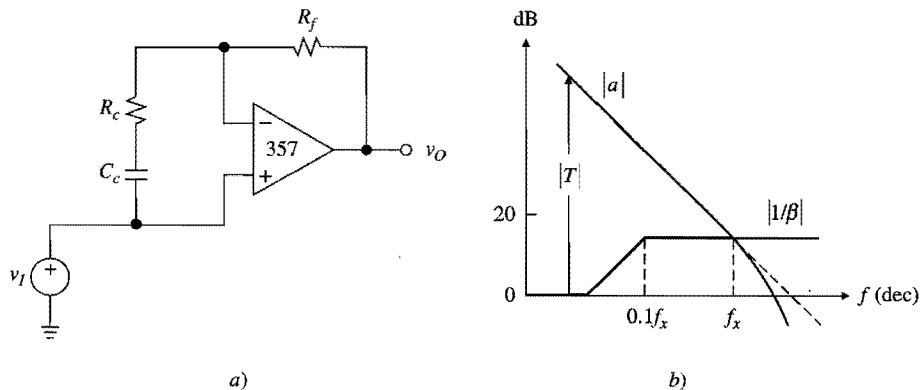


FIGURA 8.29

Configuración de un amp op descompensado como seguidor de voltaje de ganancia unitaria.

como un circuito abierto, se tiene que $A_0 = 1 \text{ V/V}$. a) Si se sabe que el amp op 357 está compensado para $(1/\beta)_{\min} = 5 \text{ V/V}$, especifique los componentes adecuados para estabilizar el circuito. b) Encuentre $A(jf)$.

Solución.

- a) Con base en la ecuación 8.30, $R_c = R_f/(5 - 1 - R_f/\infty) = R_f/4$. Sea $R_c = 3 \text{ k}\Omega$ y $R_f = 12 \text{ k}\Omega$. También, $f_x \cong \beta_{\max} \times \text{GBP} = (1/5) \times 20 = 4 \text{ MHz}$, por lo tanto $C_c = 5/(\pi \times 3 \times 10^3 \times 4 \times 10^6) \cong 133 \text{ pF}$ (use 130 pF).
- b) $A(jf) \cong 1/[1 + jf/(4 \text{ MHz})] \text{ V/V}$.

8.5 ESTABILIDAD EN CIRCUITOS CFA¹⁶

La respuesta de lazo abierto $z(jf)$ de un amplificador de retroalimentación de corriente (CFA) está dominada por un solo polo sobre una banda de frecuencias dada. Después de esta banda, entran en juego las raíces de orden mayor, las cuales incrementan el cambio de fase total. Cuando se aplica retroalimentación independiente de la frecuencia alrededor de un CFA, este último ofrecerá estabilidad incondicional con un margen de fase específico ϕ_m sólo si $1/\beta \geq (1/\beta)_{\min} = |z(jf_{\phi_m-180^\circ})|$, donde $f_{\phi_m-180^\circ}$ es la frecuencia a la cual $\angle z = \phi_m - 180^\circ$. Al bajar la curva $1/\beta$ por debajo de $(1/\beta)_{\min}$, se incrementa el cambio de fase, lo cual erosiona a ϕ_m e invita a la inestabilidad. Este comportamiento es similar al de los amps op descompensados. El valor de $(1/\beta)_{\min}$ se puede encontrar en las gráficas de las hojas de datos de $|z(jf)|$ y $\angle z(jf)$. Al igual que con los amplificadores de retroalimentación de voltaje (VFA), la inestabilidad en los circuitos CFA puede provenir del retraso de fase de la retroalimentación debido a elementos reactivos externos.

Efecto de la capacitancia de retroalimentación

Para investigar el efecto de la capacitancia de retroalimentación, observe la figura 8.30a. En frecuencias bajas, C_f actúa como un circuito abierto, de tal forma que es posible aplicar la ecuación 6.58 y escribir $1/\beta_0 = R_2 + r_n(1 + R_2/R_1)$. En altas frecuencias, R_2 se pone en

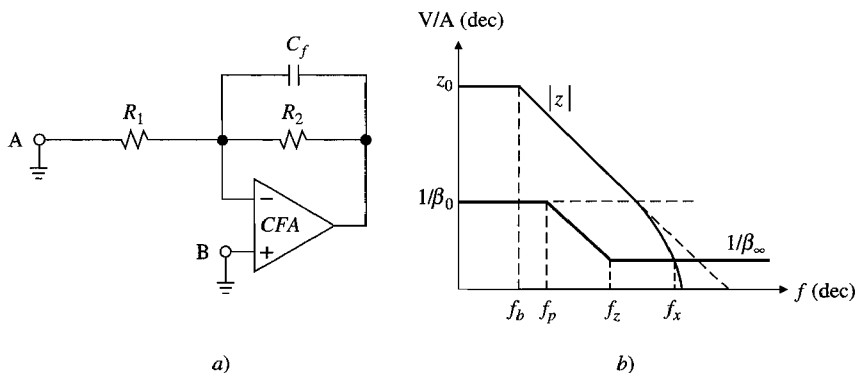


FIGURA 8.30

Una capacitancia de retroalimentación C_f grande tiende a desestabilizar un circuito CFA.

corto por C_f , por lo tanto $1/\beta_\infty = 1/\beta_0 |_{R_2 \rightarrow 0} = r_n$. Como $1/\beta_\infty \ll 1/\beta_0$, la frecuencia de cruce f_x es empujada a la región de cambio de fase más grande, como se muestra en la figura 8.30b. Si este cambio alcanza -180° , el circuito oscilará.

Se concluye, por lo tanto, que en los circuitos CFA se debe evitar la retroalimentación capacitiva directa. En particular, el inversor común o integrador de Miller no es susceptible a la implementación de un CFA, a menos que se tomen las medidas adecuadas para estabilizarlo (véase el problema 8.44). Sin embargo, el integrador no inversor o de Deboo sí es aceptable porque, en la vecindad de f_x , β aún está controlada por la resistencia en la trayectoria de retroalimentación negativa. Asimismo, los CFA se pueden usar fácilmente en aquellas configuraciones de filtrado que no emplean ninguna capacitancia directa entre la salida y la entrada inversora, como los filtros KRC.

Compensación de la capacitancia parásita de entrada

En la figura 8.31a, C_n aparece en paralelo con R_1 . Si se reemplaza R_1 por $R_1 \parallel (1/j2\pi f C_n)$ en la ecuación 6.58, después de algo de álgebra, se obtiene

$$\frac{1}{\beta} = \frac{1}{\beta_0} (1 + jff_z) \quad (8.34a)$$

$$\frac{1}{\beta_0} = R_2 + r_n \left(1 + \frac{R_2}{R_1} \right) \quad (8.34b)$$

Como se muestra en la figura 8.31b, la curva $1/\beta$ comienza a elevarse en f_z , y si C_n es lo suficientemente grande para hacer a $f_z < f_x$, el circuito se volverá inestable.

Al igual que un VFA, un CFA se estabiliza contrarrestando el efecto de C_n por medio de una pequeña capacitancia de retroalimentación C_f . Junto con R_2 , C_f crea una frecuencia de polo para $1/\beta$ en $f_p = 1/2\pi R_2 C_f$. Para $\phi_m = 45^\circ$, se establece $f_p = f_x$. Se observa que f_x es la media geométrica de f_z y $\beta_0 z_0 f_b$. Al observar que $1/2\pi R_2 C_f = \sqrt{\beta_0 z_0 f_b f_z}$ y resolviendo, se obtiene

$$C_f = \sqrt{r_n C_n / 2\pi R_2 z_0 f_b} \quad (8.35)$$

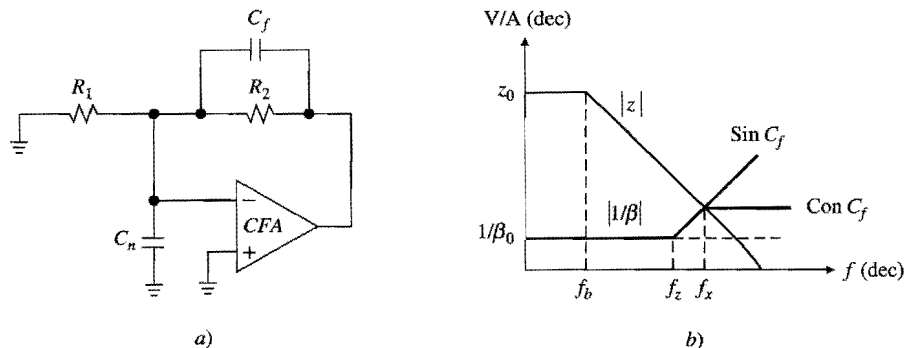


FIGURA 8.31

Compensación de la capacitancia parásita de entrada en circuitos CFA.

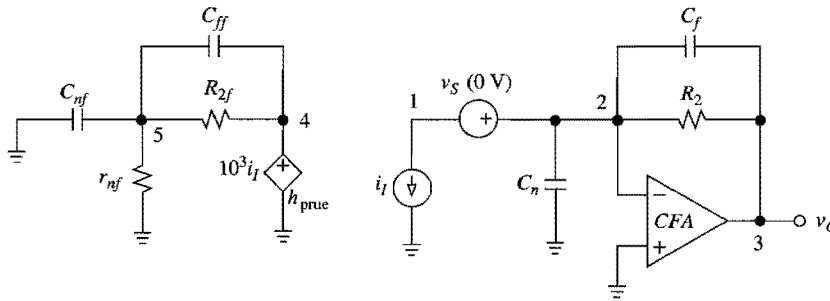


FIGURA 8.32
Circuito del ejemplo 8.15 en PSpice.

Una aplicación típica es cuando un CFA se emplea en conjunto con un DAC de salida de corriente para lograr una conversión I - V rápida, y la capacitancia parásita es el resultado combinado de la capacitancia de salida del DAC y la capacitancia de entrada del CFA.

EJEMPLO 8.15. Un DAC de salida de corriente está unido a un CFA que tiene $z_0 = 750 \text{ k}\Omega$, $f_b = 200 \text{ kHz}$ y $r_n = 50 \text{ }\Omega$. Suponiendo que $R_2 = 1.5 \text{ k}\Omega$ y que $C_n = 100 \text{ pF}$, encuentre C_f para $\phi_m = 45^\circ$ y verifique los resultados con PSpice.

Solución. $C_f = \sqrt{50 \times 100 \times 10^{-12} / (2\pi \times 1.5 \times 10^3 \times 1.5 \times 10^{11})} = 1.88 \text{ pF}$. Para un margen de fase más grande este valor se puede incrementar, pero con ello también se reduciría el ancho de banda del convertidor I - V .

En referencia a la figura 8.32 y utilizando el subcircuito CFA del ejemplo 6.17, se escribe el siguiente archivo de circuito.

```
Convertidor I-V usando un CFA:
.subckt CFA vP vN vO
ein 1 0 vP 0 1
rn 1 2 50
vS 2 vN dc 0
fCFA 0 3 vS 1
Req 3 0 750k
Ceq 3 0 1.061pF
eout vO 0 3 0 1
.ends CFA

*Circuito principal:
iI 1 0 ac 1mA pulse(0 1mA 0 0.1ns 0.1ns 50ns 100ns)
vS 2 1 dc 0
Cn 2 0 100pF
R2 2 3 1.5k
Cf 2 3 1.88pF
X1 0 2 3 CFA

*Circuito para graficar 1/beta:
htest 4 0 vs 1k
R2f 4 5 1.5k
Cff 4 5 1.88pF
Cnf 5 0 100pF
rnf 5 0 50
```



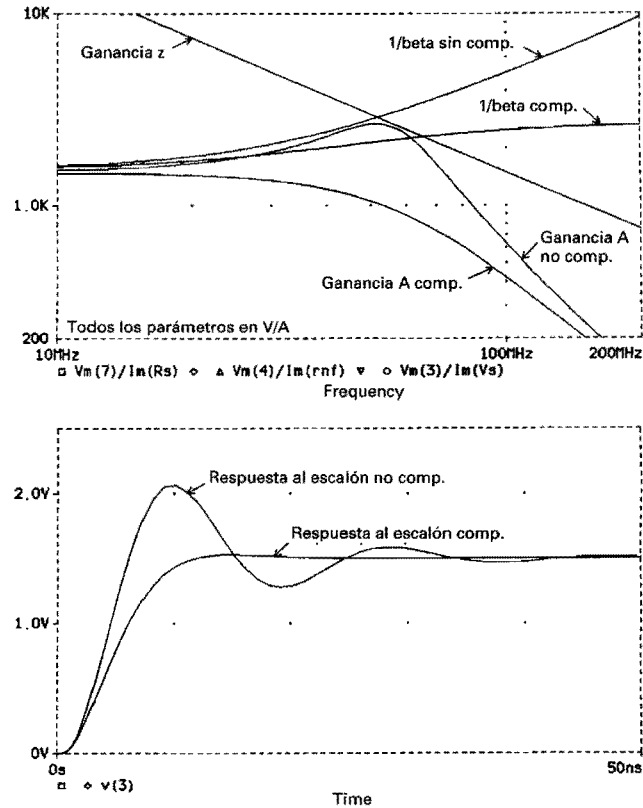


FIGURA 8.33
Respuesta a la frecuencia y respuesta transitoria del circuito de la figura 8.32.

```
*Circuito para graficar z:
X2 4 6 7 CFA
Rs 6 0 100
RL 7 0 1Meg
.ac dec 100 1MegHz 1GHz
.tran 1ns 50ns
.probe ;A = V(3)/I(Vs), z = V(7)/I(Rs), 1/beta = V(4)/I(rnf), vO = v(3)
.end
```

En la figura 8.33 se muestran los resultados de la simulación.

8.6 AMPLIFICADORES COMPUESTOS

Dos o más amps op se pueden combinar para obtener un mejor comportamiento total.¹⁷ El diseñador debe estar consciente de que, cuando un amp op se coloca dentro del lazo de retroalimentación de otro amp op, pueden surgir problemas de estabilidad. En lo sucesivo, las ganancias de los amps op individuales se designarán como a_1 y a_2 , y la ganancia del dispositivo compuesto como a .

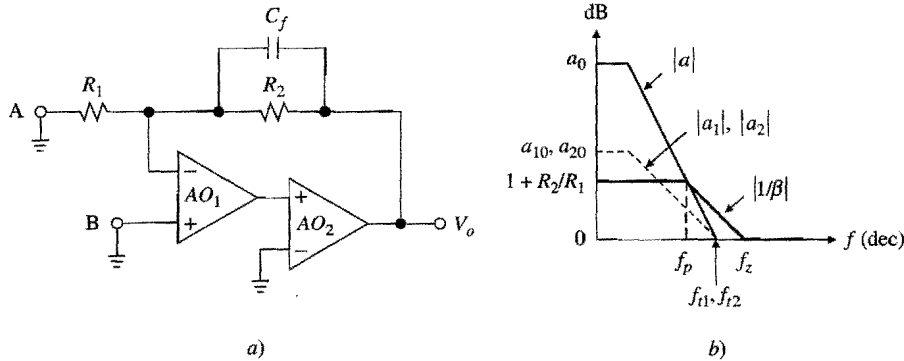


FIGURA 8.34
Amplificador compuesto con compensación adelantada de retroalimentación.

Incremento de la ganancia de lazo

Dos amps op, usualmente de un paquete dual de amps op, se pueden conectar en cascada para crear un amplificador compuesto con una ganancia $a = a_1 a_2$ mucho más alta que las ganancias individuales a_1 y a_2 . Se espera que el dispositivo compuesto proporcione una ganancia de lazo mucho más grande, y por ende un error de ganancia mucho más bajo. Sin embargo, si se denotan las frecuencias de ganancia unitaria como f_{i1} y f_{i2} , se observa que en frecuencias altas, donde $a = a_1 a_2 \cong (f_{i1}/jf)(f_{i2}/jf) = -f_{i1}f_{i2}/f^2$, el cambio de fase de la respuesta compuesta se aproxima a -180° , por lo que requiere compensación de frecuencia.

En aplicaciones con ganancias de cc de lazo cerrado suficientemente altas, el amplificador compuesto se puede estabilizar por medio del método de retroalimentación adelantada¹⁸ que se muestra en la figura 8.34a. Como es usual, el circuito puede ser un amplificador inversor o uno no inversor, dependiendo de si la fuente de entrada se inserta en el nodo A o en el B. La gráfica de $|a|$ en decibeles se obtiene uniendo las gráficas individuales en decibeles de $|a_1|$ y $|a_2|$. Esto se ilustra en la figura 8.34b para el caso de amps op idénticos, es decir $a_1 = a_2$.

Como es sabido, la curva $1/\beta$ tiene una frecuencia de polo en $f_p = 1/2\pi R_2 C_f$ y una frecuencia de cero en $f_z = (1 + R_2/R_1)f_p$. Para ROC = 30 dB/dec, o $\phi_m = 45^\circ$, f_p se coloca exactamente sobre la curva de $|a|$. De lo anterior se obtiene $1 + R_2/R_1 = |a(jf_p)| = f_{i1}f_{i2}/f_p^2$. Al resolver para f_p y después estableciendo $C_f = 1/2\pi R_2 f_p$ se obtiene

$$C_f = \sqrt{(1 + R_2/R_1) / f_{i1}f_{i2} / 2\pi R_2} \quad (8.36)$$

El ancho de banda del lazo cerrado es $f_B = f_p$. Se puede demostrar (véase el problema 8.48) que si C_f se incrementa por un factor $(1 + R_2/R_1)^{1/4}$ la frecuencia de cruce f_x coincidirá con la media geométrica $\sqrt{f_{i1}f_{i2}}$ y por lo tanto se maximizará ϕ_m ; sin embargo, esto también hará decrecer en la misma proporción al ancho de banda a lazo cerrado.

EJEMPLO 8.16. El circuito de la figura 8.34a se usará como un amplificador no inversor con $R_1 = 1 \text{ k}\Omega$ y $R_2 = 99 \text{ k}\Omega$. a) Suponiendo que los amps op son del tipo 741, encuentre C_f para $\phi_m = 45^\circ$. Después compare ϕ_m , T_0 y f_B con el caso de una configuración con un solo amp op. b) Encuentre C_f para el margen de fase máximo. ¿Cuáles son los valores resultantes para ϕ_m y f_p ? c) ¿Qué sucede si C_f se incrementa por encima del valor encontrado en b)?

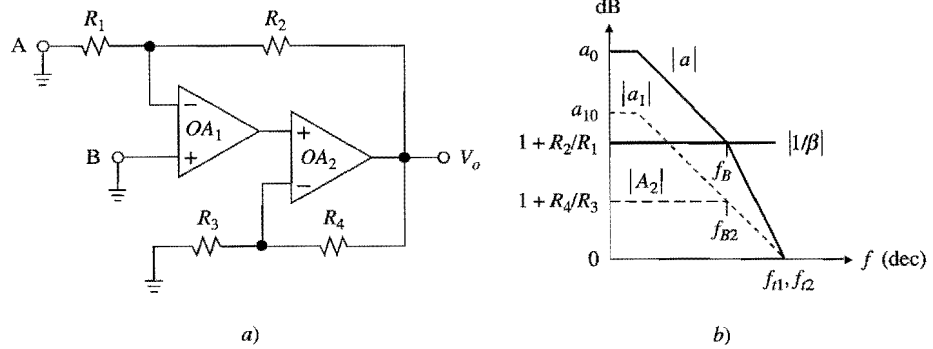


FIGURA 8.35
Amplificador compuesto con compensación proporcionada por AO_2 .

Solución.

- Inserte la fuente de entrada en el nodo B. Si en la ecuación 8.36 $f_{i1} = f_{i2} = 1$ MHz, se obtiene que $C_f = 16.1$ pF para $\phi_m = 45^\circ$. Además, $T_0 = a_0^2/100 = 4 \times 10^8$, y $f_B = f_p = 100$ kHz. Al haber usado un solo amp op se tiene que $\phi_m = 90^\circ$, $T_0 = a_0/100 = 2 \times 10^3$, y $f_B = 10^6/100 = 10$ kHz.
- $C_f = (100)^{1/4} \times 16.1 = 50.8$ pF, $f_p = 31.62$ kHz, $\phi_m = 180^\circ + \angle a - \angle(1/\beta) \cong 180^\circ - 180^\circ - [\tan^{-1}(f_c/f_2) - \tan^{-1}(f_c/f_p)] = -(\tan^{-1} 0.1 - \tan^{-1} 10) = 78.6^\circ$.
- Si C_f se incrementa por encima de 50.8 pF, ϕ_m se reducirá hasta que eventualmente $\phi_m \rightarrow 0^\circ$, lo cual indica que la sobrecompensación es perjudicial.

En la figura 8.34 el amplificador compuesto se estabilizó actuando sobre su red de retroalimentación. Un tipo alternativo¹⁹ de compensación se da mediante el control del polo del segundo amp op, empleando una retroalimentación local de la forma mostrada en la figura 8.35. La respuesta compuesta $a = a_1 A_2$ tiene la ganancia de cc $a_0 = a_{10}(1 + R_4/R_3)$, y dos frecuencias de polo en f_{b1} y en $f_{B2} = f_{i2}/(1 + R_4/R_3)$. Sin el segundo amplificador el ancho de banda del lazo cerrado sería $f_{B1} = f_{i1}/(1 + R_2/R_1)$. Con el segundo amplificador en su lugar, el ancho de banda se expande hasta $f_B = (1 + R_4/R_3)f_{B1} = f_{i1}(1 + R_4/R_3)/(1 + R_2/R_1)$. Resulta evidente que si f_B y f_{B2} se alinean, entonces $ROC = 30$ dB/dec, o bien $\phi_m = 45^\circ$. Por lo tanto, al establecer $f_{i1}(1 + R_4/R_3)/(1 + R_2/R_1) = f_{i2}/(1 + R_4/R_3)$ se obtiene

$$1 + R_4/R_3 = \sqrt{(f_{i2}/f_{i1})(1 + R_2/R_1)} \quad (8.37)$$

Se observa que para que los beneficios de usar AO_2 sean significativos la aplicación debe obtener una ganancia de lazo cerrado suficientemente alta.

EJEMPLO 8.17. a) Suponiendo que los amps op en la figura 8.35a son del tipo 741, especifique los componentes adecuados para su operación como un amplificador inversor con una ganancia de cc de -100 V/V. Compare con una configuración que conste de un solo amp op.

Solución. Inserte la fuente de entrada en el nodo A y sea $R_1 = 1$ k Ω y $R_2 = 100$ k Ω . Entonces, $R_4/R_3 = \sqrt{101} - 1 = 9.05$. Considerar $R_3 = 2$ k Ω y $R_4 = 18$ k Ω . La ganancia de lazo de cc es $T_0 = a_{10}(1 + R_4/R_3)/(1 + R_2/R_1) \cong 2 \times 10^4$, y el ancho de banda del lazo cerrado es $f_B \cong f_i/10 = 100$ kHz. Si sólo se hubiera empleado un amp op, entonces $\phi_m \cong 90^\circ$, $T_0 \cong 2 \times 10^3$ y $f_B \cong 10$ kHz, lo que indica que el segundo amp op trae consigo una mejoría de un orden de magnitud.

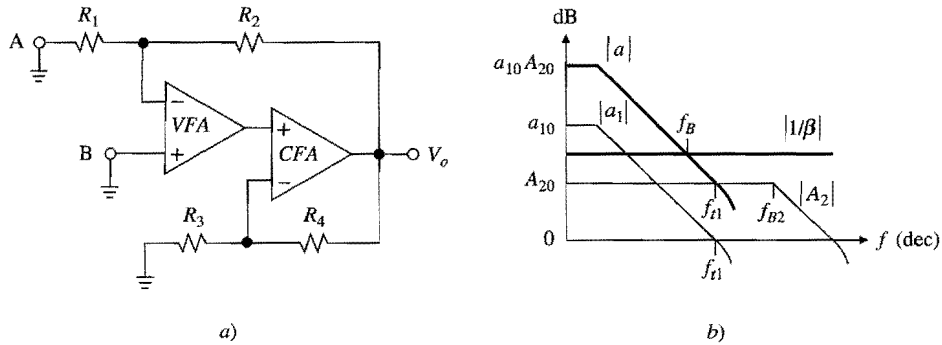


FIGURA 8.36
Amplificador compuesto VFA-CFA.

Optimización de las características de cc y de ca

Existen aplicaciones en las cuales es deseable combinar las características de un dispositivo con bajo desvío y bajo ruido, tales como las de un amplificador bipolar de retroalimentación de voltaje (VFA), con la dinámica de un dispositivo de alta velocidad, como lo es un amplificador de retroalimentación de corriente (CFA). Los dos conjuntos de especificaciones tecnológicamente conflictivas se pueden conjugar con un amplificador compuesto. En la topología de la figura 8.36a se utiliza un CFA con retroalimentación local para mover la curva de $|a_1|_{dB}$ hacia arriba en una cantidad $|A_2|_{dB}$, y por lo tanto para mejorar la ganancia de lazo de cc en la misma cantidad. Cuando $f_{B2} \gg f_{i1}$, el cambio de fase debido a la frecuencia de polo en $f = f_{B2}$ será insignificante en $f = f_{i1}$, lo que indica que el VFA se puede operar con un factor de retroalimentación unitario, o bien al ancho de banda máximo f_{i1} . Estableciendo

$$1 + R_4/R_3 = 1 + R_2/R_1 \quad (8.38)$$

también se maximizará el ancho de banda del lazo cerrado f_B del dispositivo compuesto, el cual ahora es $f_B = f_{i1}$.

La topología compuesta ofrece ventajas importantes además de la del ancho de banda. Como el CFA se opera dentro del ciclo de retroalimentación del VFA, sus características de ruido y de entrada de cc, que por lo general son más pobres, se vuelven insignificantes cuando se refieren a la entrada del dispositivo compuesto, donde éstas se dividen entre a_1 . Además, como la mayoría de la excursión de señal es proporcionada por el CFA, los requerimientos de velocidad de respuesta del VFA se relajan significativamente, asegurando un ancho de banda de potencia completa (FPB) alto para el dispositivo compuesto. Al final, como el VFA no tiene que alimentar la carga de salida, los efectos del autocalentamiento como la retroalimentación térmica se vuelven insignificantes, por lo tanto, el dispositivo compuesto mantiene características óptimas de corrimientos de entrada.

Con un CFA, existen limitaciones prácticas a la cantidad de ganancia de lazo cerrado alcanzable. Aún así, usar un CFA como parte de un amplificador compuesto resulta provechoso. Por ejemplo, suponga que se necesita una ganancia de cc total $A_0 = 10^3$ V/V, pero utilizando un CFA y teniendo únicamente $A_{20} = 50$ V/V. Es claro que el VFA tendrá que operar ahora con una ganancia de $A_0/50 = 20$ V/V y un ancho de banda $f_{i1}/20$. No obstante, esto es 50 veces mejor que si el VFA operara solo, sin mencionar las ventajas en la velocidad de respuesta y en el corrimiento térmico.

En el arreglo de la figura 8.36a, el ancho de banda compuesto está definido por el VFA, por lo tanto, la amplificación que proporciona el CFA por debajo de esta banda en realidad

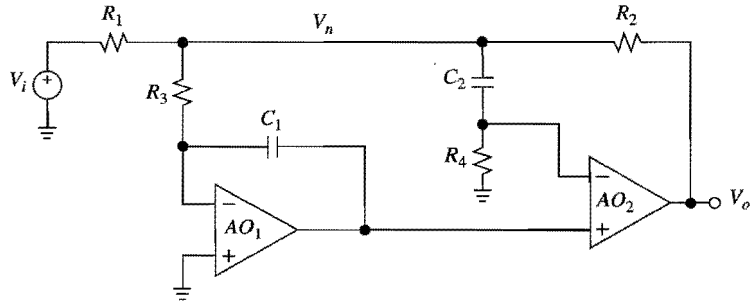


FIGURA 8.37
Amplificador compuesto que aprovecha las características de cc de AO_1 y las características de ca de AO_2 .

se desperdicia. La topología alternativa de la figura 8.37 explota la dinámica del AO_2 en su máxima extensión al permitirle participar directamente en el modo de retroalimentación, pero cabe aclarar que dicha participación se da sólo en altas frecuencias. El circuito funciona como se describe a continuación.

En cc, donde las capacitancias actúan como circuitos abiertos, el circuito se reduce al que se presenta en la figura 8.34a, por lo tanto $a_0 = a_{10}a_{20}$. Es claro que las características de cc se definen mediante el AO_1 , lo cual le proporciona a AO_2 lo necesario para forzar $V_n \rightarrow V_{OS1}$. Además, cualquier corriente de polarización en la entrada inversora de AO_2 está inhibida de perturbar el nodo V_n debido a la acción de bloqueo de cc de C_2 .

Conforme se incrementa la frecuencia de operación, se observa un decrecimiento gradual en las ganancias de AO_1 , $A_1 = -1/(jf/f_1)$, $f_1 = 1/2\pi R_3 C_1$, mientras que el circuito de cruce $C_2 R_4$ cambia gradualmente el modo de operación de AO_2 de lazo abierto a lazo cerrado. Por encima de la frecuencia del circuito de cruce $f_2 = 1/2\pi R_4 C_2$ se puede escribir $V_o \cong a_2(A_1 V_n - V_n)$, o bien

$$V_o \cong -\frac{a_{20}}{1 + jf/f_{b2}} \frac{1 + jf/f_1}{jf/f_1} V_n$$

Resulta evidente que si se establece $f_1 = f_{b2}$, o $R_3 C_1 = 1/2\pi f_{b2}$, se obtiene una cancelación polo-cero y $V_o = -a V_n$, $a = a_{20}/(jf/f_1) = a_{20} f_{b2}/jf \cong a_2$, lo que indica que la dinámica de alta frecuencia está totalmente controlada por AO_2 .

En la práctica, la cancelación polo-cero es difícil de mantener porque f_{b2} no es un parámetro bien definido. En consecuencia, en respuesta a un escalón de entrada, el dispositivo compuesto no se estabilizará por completo hasta que el lazo integrador se haya estabilizado a su valor final. El tiempo de establecimiento resultante es importante en ciertas aplicaciones.

Mejoramiento de la exactitud de la fase

Como es sabido, un amplificador con un solo polo muestra una función de error del tipo $1/(1 + 1/T) = 1/(1 + jf/f_B)$, cuyo error de fase es $\epsilon_\phi = -\tan^{-1}(f/f_B)$, o bien $\epsilon_\phi \cong -f/f_B$ para $f \ll f_B$. Este error es intolerable en aplicaciones que requieren una alta precisión de fase. En el arreglo compuesto²⁰ de la figura 8.38, AO_2 proporciona una retroalimentación activa alrededor de AO_1 para mantener un error de fase bajo a través de un ancho de banda mucho más

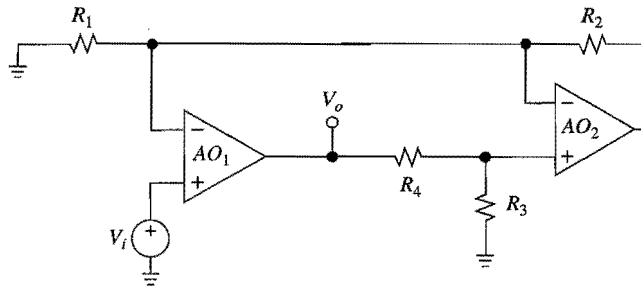


FIGURA 8.38
Amplificador compuesto con alta precisión de fase.

grande que en el caso no compensado. Lo anterior es similar a la compensación activa de los integradores expuestos en la sección 6.5.

Para analizar el circuito, sea $\beta = R_1/(R_1 + R_2)$ y $\alpha = R_3/(R_3 + R_4)$. Se observa que AO_2 es un amplificador no inversor con ganancia $A_2 = (1/\beta)/(1 + jf\beta f_{t2})$. En consecuencia, el factor de retroalimentación alrededor de AO_1 es $\beta_1 = \beta \times A_2 \times \alpha = \alpha/(1 + jf\beta f_{t2})$.

La ganancia de lazo cerrado del dispositivo compuesto es $A = A_1 = a_1/(1 + a_1\beta_1)$, donde se utiliza el hecho de que AO_1 también está operando del modo no inversor. Sustituyendo $a_1 \cong f_{t1}/jf$ y $\beta_1 = \alpha/(1 + jf\beta f_{t2})$, y siendo $f_{t1} = f_{t2} = f_t$, se obtiene para $\alpha = \beta$,

$$A(jf) = A_0 \frac{1 + jf/f_B}{1 + jf/f_B - (f/f_B)^2} \quad (8.39)$$

donde $A_0 = 1 + R_2/R_1$ y $f_B = f_t/A_0$. Como se expuso en la sección 6.5, esta función de error ofrece la ventaja de un error de fase muy pequeño, es decir, $\epsilon_\phi = -\tan^{-1}(ff_B)^3$, o bien $\epsilon_\phi \cong -(ff_B)^3$ para $f \ll f_B$.

En la figura 8.39 (arriba) se muestra el resultado de la simulación con PSpice de un amplificador compuesto con $A_0 = 10$ V/V que utiliza un par de amps op idénticos de 10 MHz, de forma que $f_B = 1$ MHz. Por ejemplo, en $1/10$ de f_B , o 100 kHz, el circuito compuesto proporciona $\epsilon_\phi = -0.057^\circ$, el cual es mucho mejor que $\epsilon_\phi = -5.7^\circ$ para la configuración con un solo amp op.

La situación de estabilidad mostrada en la figura 8.39 (abajo), revela una elevación en la curva $|1/\beta_1|$ debido al polo de retroalimentación introducido por AO_2 en $f = \beta f_{t2}$. Esta frecuencia es lo suficientemente alta como para no comprometer la estabilidad de AO_1 , y todavía es lo suficientemente baja como para causar un cierto valor del pico en la ganancia: éste es el precio que se paga por la dramática mejoría en la característica del error de fase.

PROBLEMAS

8.1 El problema de la estabilidad

- 8.1 Un amp op con $a_0 = 10^3$ V/V y dos frecuencias de polo en $f_1 = 100$ kHz y $f_2 = 2$ MHz se conecta como un seguidor de voltaje de ganancia unitaria. Encuentre ϕ_m , ζ , Q , GP, OS y $A(jf)$. ¿Es posible encontrar muchos usos para este circuito?
- 8.2 Un amplificador tiene tres frecuencias de polo idénticas, de tal forma que $a(jf) = a_0/(1 + jff_1)^3$, y está colocado en un lazo de retroalimentación negativa con un factor de retroalimentación β

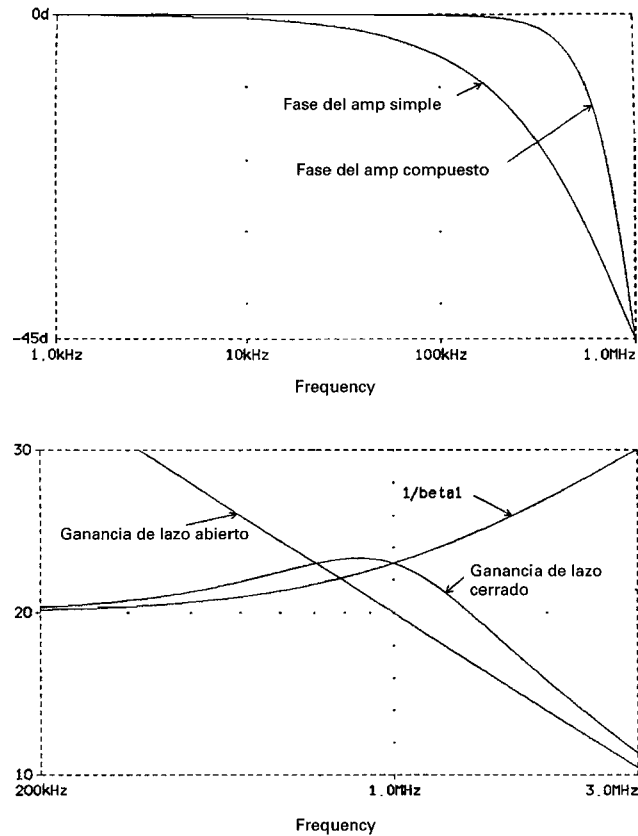


FIGURA 8.39
Gráficas de frecuencia del circuito de la figura 8.38.

independiente de la frecuencia. Encuentre una expresión para f_{-180° así como el valor correspondiente de T .

- 8.3** a) Verifique que un circuito con una ganancia de lazo de cc $T_0 = 10^2$ y tres frecuencias de polo en $f_1 = 100$ kHz, $f_2 = 1$ MHz y $f_3 = 2$ MHz es inestable. b) Una forma de estabilizar este circuito es mediante la reducción de T_0 . Encuentre el valor al que debe reducirse T_0 para $\phi_m = 45^\circ$. c) Otra forma de estabilizarlo es reordenando uno o más de sus polos. Encuentre el valor al que se debe reducir f_1 para $\phi_m = 45^\circ$. d) Repita los incisos b) y c), pero para $\phi_m = 60^\circ$.
- 8.4** Un amplificador con $a(jf) = 10^5(1 + jf/10^4)/[(1 + jf/10) \times (1 + jf/10^3)]$ V/V está colocado en un ciclo de retroalimentación negativa con β independiente de la frecuencia. a) Encuentre el rango de valores de β para los cuales $\phi_m = 45^\circ$. b) Repita el ejercicio pero para $\phi_m \geq 60^\circ$. c) encuentre el valor de β que minimiza a ϕ_m . ¿Cuál es el valor de $\phi_{m(\text{mín})}$?
- 8.5** Dos sistemas de retroalimentación negativa se comparan a una frecuencia f_1 . Si se encuentra que el primero tiene $T(jf_1) = 10 \angle -180^\circ$ y el segundo tiene $T(jf_1) = 10 \angle -90^\circ$, ¿cuál sistema cuenta con el menor error de magnitud? ¿Cuál tiene el menor error de fase?
- 8.6** La respuesta de un circuito de retroalimentación negativa con $\beta = 0.1$ V/V se observa con el osciloscopio. Para un escalón de entrada de 1 V, la salida muestra un sobretiro de 12.6% y un

valor final de 9 V. Además, con una entrada de ca, la diferencia de fase entre la salida y la entrada alcanza 90° para $f = 10$ kHz. Suponiendo un amplificador de error de dos polos, encuentre su respuesta de lazo abierto.

- 8.7** Como se ha mencionado, las consideraciones de la razón de cerradura abarcan sólo a los sistemas de fase mínima. Verifique lo anterior comparando los diagramas de Bode de la función de fase mínima $H(s) = (1 + s/2\pi 10^3)/[(1 + s/2\pi 10)(1 + s/2\pi 10^2)]$ con los de la función $H(s) = (1 - s/2\pi 10^3)/[(1 + s/2\pi 10)(1 + s/2\pi 10^2)]$. La segunda función es similar a la primera, excepto porque su cero se ubica en el semiplano derecho del plano complejo.
- 8.8** Repita la simulación en PSpice del circuito de la figura 8.5, pero para el caso en el que el lazo se rompe en la entrada inversora. Después, compare los resultados con la figura 8.6.
- 8.9** Suponiendo un amp op ideal, derive una expresión para la ganancia de lazo del filtro *KRC* con componentes iguales del ejemplo 3.8. Después, discuta la estabilidad del circuito. ¿Cuál es su margen de ganancia?

8.2 Estabilidad de circuitos amps op de GBP constante

- 8.10** La respuesta de un amp op incondicionalmente estable se puede aproximar con un polo dominante f_1 y un polo simple de alta frecuencia f_2 , para controlar los cambios de fase debidos a sus ceros de alto orden. a) Suponiendo que $a_0 = 10^5$ V/V, $f_1 = 10$ Hz y $\beta = 1$ V/V, encuentre el ancho de banda real f_B y el margen de fase ϕ_m si $f_2 = 1$ MHz. b) Encuentre f_2 para $\phi_m = 60^\circ$; ¿cuál es el valor de f_B ? c) Repita el inciso b), pero para $\phi_m = 45^\circ$.
- 8.11** Un amp op con $a(jf) = 10^5/(1 + jf/10)$ se coloca en un lazo de retroalimentación negativa con $\beta(jf) = \beta_0/(1 + jf/10^5)^2$. Encuentre los valores de β_0 correspondientes a a) el comienzo del comportamiento oscilatorio, b) $\phi_m = 45^\circ$ y c) $GM = 20$ dB.
- 8.12** Una bomba de corriente de Howland se implementa con un amp op de GBP constante y cuatro resistencias idénticas. Empleando el razonamiento de la razón de cerradura, demuestre que el circuito es estable si la carga es resistiva o capacitiva, pero que se puede volver inestable si la carga es inductiva. ¿Cómo se podría compensar este circuito?
- 8.13** Especifique R_s en el diferenciador del ejemplo 8.2 para $\phi_m = 60^\circ$. Después derive una expresión para $H(jf)$. ¿Cuál es el valor de Q ?
- 8.14** Un método alternativo de compensación de la frecuencia para el diferenciador de la figura 8.8a, es la utilización de una adecuada capacitancia de retroalimentación C_f en paralelo con R . Suponiendo que $C = 10$ nF, $R = 78.7$ k Ω y $GBP = 1$ MHz, especifique C_f para $\phi_m = 45^\circ$.
- 8.15** El diferenciador no inversor de la figura P3.2 utiliza un amp op con $GBP = 1$ MHz. Si $R = 78.7$ k Ω y $C = 10$ nF, verifique que el circuito necesita compensación. ¿Cómo podría estabilizarse este circuito?
- 8.16** a) Demuestre que el circuito de la figura 8.10a proporciona $A = -R_2/R_1 \times H_{LP}$, donde H_{LP} es la respuesta estándar de segundo orden pasa bajas definida en la ecuación 3.44 con $f_0 = \sqrt{\beta_0 f_i f_z}$ y $Q = \sqrt{\beta_0 f_i / f_z} / (1 + \beta_0 f_i / f_p)$. b) Encuentre Q en el circuito del ejemplo 8.3 antes de la compensación. c) Compense el circuito para $\phi_m = 45^\circ$ y encuentre Q después de la compensación.
- 8.17** En el circuito del ejemplo 8.3 encuentre C_f para $\phi_m = 60^\circ$; después, utilice el problema 8.16 para encontrar $A(jf)$, GP y OS.
- 8.18** Una forma alternativa de estabilizar un circuito en contra de la capacitancia parásita de entrada C_n , es escalando hacia abajo todas las resistencias para aumentar f_z hasta que $f_z \geq f_x$. a) Escale

las resistencias del circuito del ejemplo 8.3 de tal forma que, con $C_f = 0$, el circuito produzca $\phi_m = 45^\circ$. *b)* Repita el inciso anterior, pero para $\phi_m = 60^\circ$. *c)* ¿Cuál es la principal ventaja y cuál la desventaja primordial de esta técnica?

- 8.19** El convertidor I - V de alta sensibilidad presentado en la figura 2.2 utiliza $R = 1 \text{ M}\Omega$, $R_1 = 1 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$ y el amp op LF351 de entrada JFET, el cual tiene un $\text{GBP} = 4 \text{ MHz}$. *a)* Suponiendo una capacitancia parásita de entrada total $C_n = 10 \text{ pF}$, demuestre que el circuito no tiene suficiente margen de fase. *b)* Encuentre una capacitancia C_f que, cuando se conecte entre la salida y la entrada inversora, proporcione una compensación neutra. ¿Cuál es el ancho de banda de lazo cerrado del circuito compensado?
- 8.20** Utilizando los datos del amp op del ejemplo 8.5, encuentre el valor máximo de C_L que se puede conectar a la salida del circuito de la figura 8.14*a* y que aún permita que $\phi_m \geq 45^\circ$ si *a)* $R_1 = R_2 = 20 \text{ k}\Omega$, *b)* $R_1 = 2 \text{ k}\Omega$, $R_2 = 18 \text{ k}\Omega$, *c)* $R_1 = \infty$, $R_2 = 0$. *d)* Repita el inciso *c)*, pero para $\phi_m \geq 60^\circ$.
- 8.21** Por medio de PSpice, verifique la frecuencia y la respuesta transitoria del circuito *a)* del ejemplo 8.4 y *b)* del ejemplo 8.5.
- 8.22** Con los datos del amp op del ejemplo 8.5, diseñe un amplificador con $A_0 = +10 \text{ V/V}$, bajo la restricción de que la suma de todas las resistencias sea $200 \text{ k}\Omega$, y que sea capaz de soportar una carga de 10 nF . Después utilice PSpice para verificar sus respuestas a la frecuencia y transitoria.
- 8.23** Modifique el circuito del ejemplo 8.5 para operación como seguidor de voltaje de ganancia unitaria. Después, utilice PSpice para encontrar GP y OS.
- 8.24** Suponiendo amps op de GBP constante, utilice diagramas de Bode lineales para investigar la estabilidad de *a)* el filtro pasa banda de banda ancha de la figura 3.11, *b)* el filtro pasa bajas de retroalimentación múltiple de la figura 3.32, y *c)* el filtro pasa bajas KRC del problema 3.27.
- 8.25** *a)* Discuta la estabilidad del filtro pasa banda de retroalimentación múltiple de la figura 3.31, suponiendo que el amp op tiene un GBP constante de 1 MHz , y verifique sus conclusiones con PSpice. *b)* Repita el ejercicio pero con el filtro pasa banda KRC del problema 3.28, para el caso en que $R_1 = R_2 = 1.607 \text{ k}\Omega$, $kR_2 = 1.445 \text{ M}\Omega$, y $C_1 = C_2 = 3.3 \text{ nF}$.

8.3 Compensación interna de frecuencia

- 8.26** Encuentre f_d para estabilizar el amp op $\mu\text{A}702$ del ejemplo 8.6, para una ganancia no inversora de 10 V/V con *a)* $\phi_m = 60^\circ$, *b)* $\text{GM} = 12 \text{ dB}$, *c)* $\text{GP} = 2 \text{ dB}$ y *d)* $\text{OS} = 5\%$.
- 8.27** Un comparador de voltaje es un amplificador de alta ganancia destinado a la operación en lazo abierto. En la figura P8.27 se muestra una forma de configurar dicho dispositivo como un

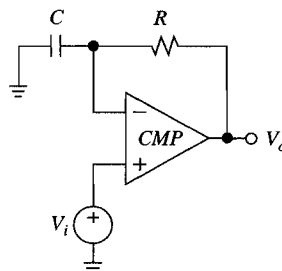


FIGURA P8.27

seguidor de voltaje. a) Suponiendo un dispositivo de dos polos con $a_0 = 10^3$ V/V, $f_1 = 1$ MHz y $f_2 = 10$ MHz, utilice el razonamiento de la razón de cerradura para demostrar que el circuito puede ser estabilizado haciendo al producto RC lo suficientemente grande. b) Suponiendo un dispositivo de entrada FET, especifique R y C para $\phi_m = 45^\circ$. c) Estime el ancho de banda de señal pequeña.

- 8.28 Un amplificador tiene $a_0 = 10^4$ V/V, una frecuencia de polo dominante $f_1 = 1$ kHz, y una frecuencia de polo ajustable de orden alto f_2 . Encuentre β y f_2 para una respuesta de lazo cerrado máximamente plana con una ganancia de cc de 60 dB. ¿Cuál es la frecuencia de -3 dB?
- 8.29 En la figura P8.29, tres inversores CMOS están en cascada para crear un amp op rudimentario, el cual, en este momento, está configurado como un amplificador inversor acoplado por ca con una ganancia de lazo cerrado de -100 V/V. a) Suponiendo que $a_1 = a_2 = a_3 = -10^2/(1 + jf/10^5)$, demuestre que con $R_c = C_c = 0$ el circuito es inestable. b) Especifique los valores adecuados para R_c y C_c si se desea proporcionar al circuito una estabilización de polo dominante con $\phi_m = 45^\circ$.

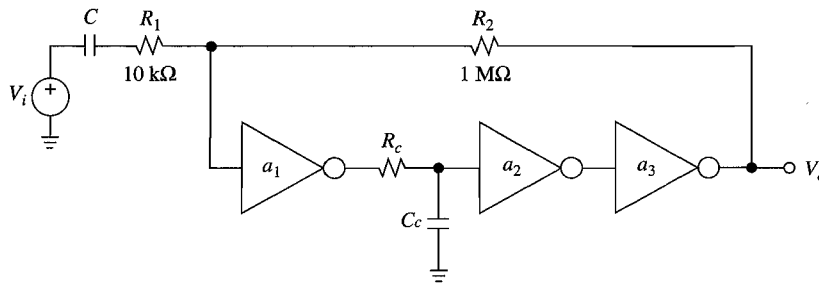


FIGURA P8.29

- 8.30 En referencia a la figura 8.20a, aplique KCL en los nodos V_1 y V_2 y después elimine V_1 para encontrar una expresión para la función de transferencia V_2/V_d . Después, demuestre las ecuaciones 8.24 y 8.25. *Sugerencia:* Dadas dos frecuencias características f_1 y f_2 tales que $f_1 \ll f_2$, se puede aproximar $(1 + jf/f_1)(1 + jf/f_2) \cong 1 + jf/f_1 - f_2/f_1 f_2$.
- 8.31 Para el amp op del ejemplo 8.9a, calcule los valores reales de f_x y ϕ_m después de la compensación. Asimismo, verifique que el efecto del cero f_z es *reducir* el margen de fase en 9° .
- 8.32 a) Un amp op tiene un polo dominante en $s = -2\pi f_1$, y dos polos adicionales en $s = -2\pi f_2$ y $s = -2\pi f_3$, $f_3 = 10 \times \text{GBP}$. Demuestre que para $\phi_m = 60^\circ$ se debe tener $f_2 \geq 2.2 \times \text{GBP}$. b) Un amp op tiene un polo dominante en $s = -2\pi f_1$, un segundo polo en $s = -2\pi f_2$ y un cero en $s = +2\pi f_z$, $f_z = 10 \times \text{GBP}$. Demuestre que para $\phi_m = 45^\circ$ se debe tener $f_2 = 1.2 \times \text{GBP}$.
- 8.33 Verifique las ecuaciones 8.26 y 8.27. Utilice la sugerencia del problema 8.30.
- 8.34 Utilice PSpice para verificar el esquema de compensación polo cero del ejemplo 8.10. Muestre las respuestas tanto de frecuencia como transitoria.

8.4 Compensación externa de frecuencia

- 8.35 El amp op del ejemplo 8.11 se configura como un amplificador inversor de ganancia unitaria con dos resistencias de 100 kΩ. Utilice la compensación atrasada de entrada para estabilizar el amp op para $\phi_m = 45^\circ$. Después, encuentre $A(jf)$.

- 8.36** En la figura P8.36 considere $R_1 = R_2 = R_4 = 100 \text{ k}\Omega$, $R_3 = 10 \text{ k}\Omega$, y suponga un amp op con $a_0 = 10^5 \text{ V/V}$, $f_1 = 10 \text{ kHz}$, $f_2 = 200 \text{ kHz}$ y $f_3 = 2 \text{ MHz}$. a) Verifique que el circuito es inestable. b) Utilice la compensación atrasada de entrada para estabilizarlo para $\phi_m = 45^\circ$. c) Encuentre el ancho de banda de lazo cerrado después de la compensación.

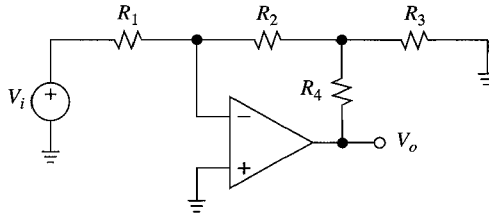


FIGURA P8.36

- 8.37** Utilice la técnica atrasada de entrada para compensar el amplificador con carga capacitiva del ejemplo 8.5.
- 8.38** El amp op OPA637 de la figura P8.38 es un amplificador descompensado con $\text{SR} = 135 \text{ V}/\mu\text{s}$ y $\text{GBP} = 80 \text{ MHz}$ para $1/\beta = 5 \text{ V/V}$. Como el amp op no está compensado para estabilidad en ganancia unitaria, el integrador mostrado sería inestable. a) Demuestre que el circuito puede ser estabilizado mediante la conexión de una capacitancia de compensación C_c , como se muestra en la figura, y encuentre el valor adecuado de C_c para $\phi_m = 45^\circ$. b) Obtenga una expresión para $H(jf)$ después de la compensación e indique el rango de frecuencia en el que el circuito se comporta razonablemente bien como un integrador.

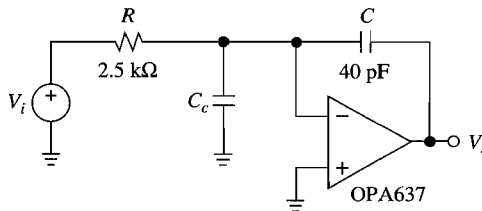


FIGURA P8.38

- 8.39** Un amp op con $\text{GBP} = 6 \text{ MHz}$ y $r_o = 30 \Omega$ se va a operar como un seguidor de voltaje de ganancia unitaria con una carga de salida de 5 nF . Diseñe un circuito de entrada atrasada para estabilizarlo. Después verifique sus respuestas de frecuencia y transitoria utilizando PSpice.
- 8.40** Con un amp op descompensado con $\text{GBP} = 80 \text{ MHz}$ y $\beta_{\text{máx}} = 0.2 \text{ V/V}$, diseñe un amplificador inversor de ganancia unitaria y encuentre $A(jf)$.
- 8.41** Utilizando un amp op LF357 descompensado, el cual tiene $\text{GBP} = 20 \text{ MHz}$ y $\beta_{\text{máx}} = 0.2 \text{ V/V}$, diseñe un convertidor I - V con una sensibilidad de $0.1 \text{ V}/\mu\text{A}$, bajo las siguientes restricciones: a) no se permiten capacitancias de compensación, y b) se debe maximizar el ancho de banda de lazo cerrado. Después encuentre una expresión para $A(jf)$.

- 8.42 Un amp op con $a_0 = 10^6$ V/V y dos frecuencias de polo coincidentes $f_1 = f_2 = 10$ Hz se configura como un amplificador inversor con $R_1 = 1$ k Ω y $R_2 = 20$ k Ω . a) Utilice compensación adelantada de retroalimentación para estabilizarlo para $\phi_m = 45^\circ$; después encuentre $A(jf)$. b) Determine el valor de C_f que maximizará ϕ_m ; enseguida encuentre ϕ_m , así como el ancho de banda de lazo cerrado correspondiente.
- 8.43 El filtro pasa banda de banda ancha del ejemplo 3.5 se realiza con un amp op que tiene $a_0 = 10^5$ V/V y dos frecuencias de polo $f_1 = 10$ Hz y $f_2 = 2$ MHz. Bosquee los diagramas de Bode de $|a|$ y $|1/\beta|$ en la vecindad de f_x y encuentre ϕ_m .

8.5 Estabilidad en circuitos CFA

- 8.44 El integrador CFA de la figura P8.44 utiliza una resistencia en serie R_2 entre el nodo sumador y la entrada inversora para asegurar que $1/\beta = (1/\beta)_{\min}$ en todo el rango de frecuencia y con esto evitar los problemas de inestabilidad. a) Investigue la inestabilidad del circuito utilizando diagramas de Bode. b) Suponiendo los parámetros del CFA del problema 6.57, especifique los componentes adecuados para que $f_0 = 1$ MHz. c) Enliste las posibles desventajas de este circuito.

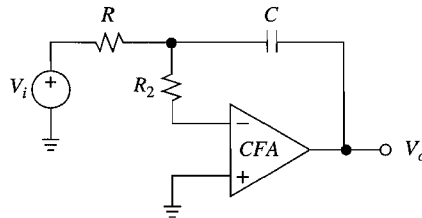


FIGURA P8.44

- 8.45 El CFA del problema 6.57 se utiliza para diseñar un filtro pasa banda Butterworth con $f_0 = 10$ MHz y $H_{0BP} = 0$ dB. Se están considerando dos alternativas, es decir, la retroalimentación múltiple y los diseños KRC. ¿Cuál configuración elegiría, y por qué? Presente el circuito final.
- 8.46 a) Demuestre que sin C_f el convertidor CFA I-V de la figura 8.32 resulta en $V_o/I_i = R_2 H_{LP}$, donde H_{LP} es la respuesta estándar de segundo orden pasa bajas definida en la ecuación 3.44 con $f_0 = (z_{ofb}/2\pi r_n R_2 C_n)^{1/2}$ y $Q = z_{ofb}/(r_n + R_2)f_0$. b) Estime el GP y el OS para el circuito del ejemplo 8.15 antes de la compensación.
- 8.47 Cierta CFA tiene $r_n = 50$ k Ω y una ganancia de cc de lazo abierto de 1 V/ μ A, su respuesta en frecuencia se puede aproximar con dos frecuencias de polo, una en 100 kHz y la otra en 100 MHz. El CFA va a ser usado como un seguidor de voltaje de ganancia unitaria. a) Encuentre la resistencia de retroalimentación que se requiere para un margen de fase de 45° ; ¿cuál es el ancho de banda de lazo cerrado? b) Repita el ejercicio, pero para un margen de 60° .

8.6 Amplificadores compuestos

- 8.48 a) Con referencia al circuito de la figura 8.34a, demuestre que ϕ_m se maximiza para $C_f = (1 + R_2/R_1)^{3/4}/[2\pi R_2(f_1 f_2)^{1/2}]$. b) Demuestre que para $\phi_{m(\max)} \geq 45^\circ$ se debe tener $1 + R_2/R_1 \geq \tan^2 67.5^\circ = 5.8$. c) Suponiendo amps op 741, especifique los valores adecuados de los componentes para su operación como un amplificador inversor con $A_0 = -10$ V/V y margen de fase máximo. Después, encuentre los valores reales de ϕ_m y $A(jf)$.

- 8.49 a) Compare el circuito del ejemplo 8.16 con un circuito realizado al colocar en cascada a dos amplificadores con ganancias individuales de cc $A_{10} = A_{20} = \sqrt{|A_0|}$ V/V. b) Repita el ejercicio, pero para el circuito del ejemplo 8.17.
- 8.50 Una alternativa a la ecuación 8.37 es $1 + R_4/R_3 = \sqrt{(1 + R_2/R_1)/2}$, donde se ha supuesto que $f_{t1} = f_{t2}$. a) Verifique que a partir de esta alternativa se obtiene $\phi_m \cong 65^\circ$. b) Aplique lo anterior al diseño de un amplificador compuesto con ganancia de cc $A_0 = -50$ V/V. c) Suponiendo que $f_{t1} = f_{t2} = 4.5$ MHz, encuentre $A(jf)$.
- 8.51 En el amplificador compuesto de la figura 8.37, suponga que AO_1 tiene $a_{10} = 100$ V/mV, $f_{t1} = 1$ MHz, $V_{OS1} \cong 0$, $e_{B1} \cong 0$, y que AO_2 tiene $a_{20} = 25$ V/mV, $f_{t2} = 500$ MHz, $V_{OS2} = 5$ mV e $I_{B2} = 20$ μ A. Especifique los componentes adecuados para que $A_0 = -10$ V/V, bajo la restricción $f_2 = 0.1 f_1$. ¿Cuál es el error de cc de salida E_0 y cuál es el ancho de banda de lazo cerrado f_B ?
- 8.52 Para el circuito del problema 8.51 encuentre el ruido de salida rms total E_{no} si $e_{n1} = 2$ nV/ $\sqrt{\text{Hz}}$, $i_{n1} = 0.5$ pA/ $\sqrt{\text{Hz}}$, $e_{n2} = 5$ nV/ $\sqrt{\text{Hz}}$ e $i_{n2} = 5$ pA/ $\sqrt{\text{Hz}}$. Ignore el ruido 1/f. ¿Se puede reducir E_{no} ?
- 8.53 a) Encuentre ϕ_m , GP y OS para el amplificador compuesto de la figura 8.38. b) Encuentre su ancho de banda de 1° del error de fase y compárelo con el de una configuración de un solo amp op con el mismo valor de A_0 , así como con el de una configuración de dos amplificadores en cascada con ganancias de cc individuales de $\sqrt{A_0}$.
- 8.54 El esquema de compensación activa de la figura P8.54 (véase *IEEE Trans. Circuits Syst.*, vol. CAS-26, febrero de 1979, pp. 112-117) funciona tanto para el modo de operación inversor como para el no inversor de AO_1 . Demuestre que $V_o = [(1/\beta)V_2 + (1 - 1/\beta)V_1]/(1 + 1/T)$, $1/(1 + 1/T) = (1 + jf/\beta_2 f_{t2})/(1 + jf/\beta_1 f_{t1} - f^2/\beta_1 \beta_2 f_{t1} f_{t2})$, $\beta = R_1/(R_1 + R_2)$, $\beta_2 = R_3/(R_3 + R_4)$.

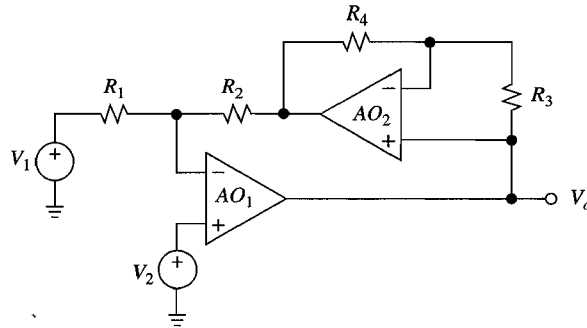


FIGURA P8.54

- 8.55 Aplique el esquema del problema 8.54 al diseño de a) un seguidor de voltaje, b) un convertidor I - V con una sensibilidad de 10 V/mA, y c) un amplificador de diferencias con una ganancia de cc de 100 V/V. Todos los circuitos considerados deben tener una fase de alta precisión. Además, suponga amps op idénticos con $f_t = 10$ MHz.

REFERENCIAS

1. J. K. Roberge, *Operational Amplifiers: Theory and Practice*, John Wiley & Sons, Nueva York, 1975.

2. R.C. Dorf, *Modern Control Systems*, Addison-Wesley, Reading, MA, 1967.
3. S. Rosenstark, *Feedback Amplifier Principles*, Macmillan, Nueva York, 1986.
4. J. G. Graeme, "Phase Compensation Counteracts Op Amp Input Capacitance", *EDN*, 6 de enero de 1994, pp. 97-104.
5. S. Franco, "Simple Techniques Provide Compensation for Capacitive Loads", *EDN*, 8 de junio de 1989, pp. 147-149.
6. J. Graeme, "Phase Compensation Extends Op Amp Stability and Speed", *EDN*, 16 de septiembre de 1991, pp. 181-192.
7. J. Williams, "High-Speed Amplifier Techniques", Application Note AN-47, *Linear Applications Handbook Volume II*, Linear Technology, Milpitas, CA, 1993.
8. A.P. Brokaw, "An IC Amplifiers User's Guide to Decoupling, Grounding, and Making Things Go Right for a Change", Application Note AN-202, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
9. A.P. Brokaw, "Analog Signal Handling for High Speed and Accuracy", Application Note AN-342, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
10. J.H. Broeders, M. Meywes y B. Baker, "Noise and Interference", *1996 Design Seminar*, Burr-Brown, Tucson, AZ, 1996.



CIRCUITOS NO LINEALES

- 9.1 Comparadores de voltaje
 - 9.2 Aplicaciones de los comparadores
 - 9.3 Disparadores Schmitt
 - 9.4 Rectificadores de precisión
 - 9.5 Interruptores analógicos
 - 9.6 Detectores de pico
 - 9.7 Amplificadores de muestreo y retención
- Problemas
Referencias

Todos los circuitos estudiados hasta el momento fueron diseñados para comportarse en forma lineal. La linealidad se consigue *a*) usando retroalimentación negativa para provocar que el *amp op* opere dentro de su región lineal y *b*) realizando el circuito de retroalimentación con elementos lineales.

El uso de un amplificador de ganancia alta con retroalimentación positiva, o incluso sin retroalimentación alguna, ocasiona que el dispositivo opere primordialmente en saturación. Este comportamiento biestable es altamente no lineal y constituye la base de los circuitos del comparador de voltaje y del disparador Schmitt.

El comportamiento no lineal también se consigue realizando el circuito de retroalimentación con elementos no lineales, como los diodos y los interruptores analógicos. Entre los ejemplos más comunes se encuentran los rectificadores de precisión, los detectores de pico y los amplificadores de muestreo y retención. Existe otra clase de circuitos no lineales, los cuales explotan las predecibles características exponenciales del BJT para obtener una variedad de características de transferencia no lineal, como la amplificación logarítmica y la multiplicación analógica. Esta categoría de circuitos no lineales se investigará a fondo en el capítulo 13.

9.1 COMPARADORES DE VOLTAJE

La función de un comparador de voltaje consiste en comparar el voltaje v_P en una de sus entradas con el voltaje v_N de la otra entrada, y obtener como salida ya sea un voltaje bajo V_{OL} o un voltaje alto V_{OH} , de acuerdo con

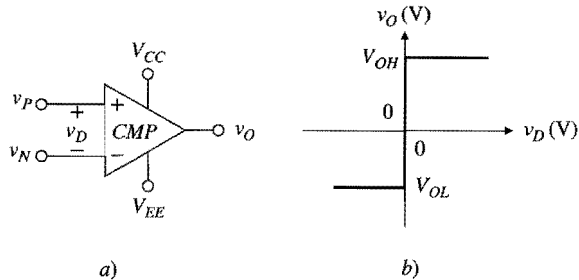


FIGURA 9.1
Simbolismo del comparador de voltaje y la VTC ideal.
(Todos los voltajes de nodo están referidos a tierra.)

$$v_O = V_{OL} \quad \text{para } v_P < v_N \quad (9.1a)$$

$$v_O = V_{OH} \quad \text{para } v_P > v_N \quad (9.1b)$$

Como se muestra en la figura 9.1a, el simbolismo empleado para los comparadores es el mismo que para los amps op. Se observa que mientras v_P y v_N son variables *analógicas* debido a que pueden asumir un conjunto continuo de valores, v_O es una variable *binaria* debido a que únicamente puede asumir uno de dos valores, V_{OL} o V_{OH} . Se considera correcto observar al comparador como un convertidor analógico-digital de 1 bit.

Si se introduce el voltaje diferencial de entrada $v_D = v_P - v_N$, las ecuaciones anteriores también se pueden expresar como $v_O = V_{OL}$ para $v_D < 0$ V, y $v_O = V_{OH}$ para $v_D > 0$ V. La curva de transferencia de voltaje (VTC) que se muestra en la figura 9.1b, es una curva no lineal. En el origen, la curva es un segmento vertical, lo cual indica que ahí existe una ganancia infinita, o bien $v_O/v_D = \infty$. En la práctica, un comparador sólo logra aproximar esta VTC idealizada con ganancias reales que están típicamente en el rango que va desde 10^3 hasta 10^6 V/V. Fuera del origen, la VTC consiste en dos líneas horizontales ubicadas en $v_O = V_{OL}$ y $v_O = V_{OH}$. Estos niveles no deben, necesariamente, ser simétricos; no obstante, la simetría es deseable en ciertas aplicaciones. Lo más importante es que los dos niveles estén lo suficientemente separados para hacer posible su distinción. Por ejemplo, las aplicaciones digitales requieren que $V_{OL} \cong 0$ V y que $V_{OH} \cong 5$ V.

El tiempo de respuesta

En las aplicaciones de alta velocidad es importante conocer qué tan rápido responde un comparador conforme el estado de entrada cambia de $v_P < v_N$ a $v_P > v_N$, y viceversa. La velocidad del comparador se caracteriza en términos del *tiempo de respuesta*, también llamado *retraso de la propagación* t_{PD} , el cual se define como el tiempo que transcurre para que la salida complete 50% de su transmisión en respuesta a un predeterminado escalón de voltaje en la entrada. La figura 9.2 ilustra el arreglo dispuesto para la medición del t_{PD} . A pesar de que la magnitud del paso de entrada por lo general es del orden de 100 mV, sus límites se escogen para exceder por muy poco el límite requerido fin de provocar que la salida cambie su estado. Este exceso de voltaje se denomina la *sobrecarga de entrada* V_{od} y sus valores típicos son de 1 mV, 5 mV y 10 mV. En general, el t_{PD} decrece junto con V_{od} . El

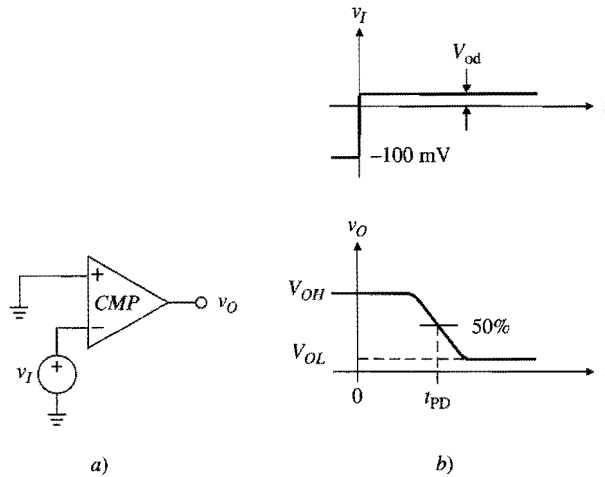


FIGURA 9.2
Tiempo de respuesta de un comparador.

rango de valores que puede asumir el t_{PD} está entre unos cuantos microsegundos y algunos nanosegundos, dependiendo del dispositivo en particular y del valor de V_{od} .

El amp op como un comparador de voltaje

Cuando la velocidad no es crítica, un amp op se puede convertir en un excelente comparador,¹ en especial en vista de las ganancias extremadamente altas y de los bajos desvíos de entrada disponibles en muchos tipos comunes de amps op. En la figura 1.39 se mostró la VTC de un amp op, ahí el v_D se expresó en microvolts para que fuera posible visualizar la pendiente de la VTC en la región lineal. En el uso del amp op como comparador, el v_D puede ser una señal grande, por lo que es más apropiado expresarlo en volts que en microvolts. Si se hiciera lo último, la escala horizontal sufriría tanta compresión que la porción de la región lineal de la VTC se uniría con el eje vertical, resultando una curva del tipo de la figura 9.1b.

El circuito de la figura 9.3a utiliza un amp op 301 para comparar v_I con algún umbral de voltaje, V_T . Cuando $v_I < V_T$ el circuito proporciona $v_O = -V_{sat} \cong -13$ V, y cuando $v_I > V_T$ proporciona $v_O = +V_{sat} \cong +13$ V. Lo anterior se ilustra en la figura por medio de la VTC y de las formas de onda del voltaje. Como v_O se cambia a alto cuando v_I esté por encima de V_T , el circuito se denomina acertadamente un *detector de umbral*. Si $V_T = 0$ V, el circuito se designa como un *detector de cruce por cero*.

Es importante señalar que cuando el amp op se usa como un comparador, éste no tiene control sobre v_N debido a la ausencia de retroalimentación. El amplificador ahora opera en el modo de lazo abierto y, en virtud de su ganancia extremadamente alta, pasa la mayor parte de su tiempo en saturación. Es evidente que v_N ya no sigue a v_P .

A pesar de que en la figura 9.3c las transiciones de salida se presentan como instantáneas, es sabido que en la práctica éstas toman algún tiempo debido a la limitación de su velocidad de respuesta. Si se hubiera empleado un amp op 741, el tiempo para completar 50% de la transición de salida habría sido $t_R = V_{sat}/SR = (13 \text{ V})/(0.5 \text{ V}/\mu\text{s}) = 26 \mu\text{s}$, el cual

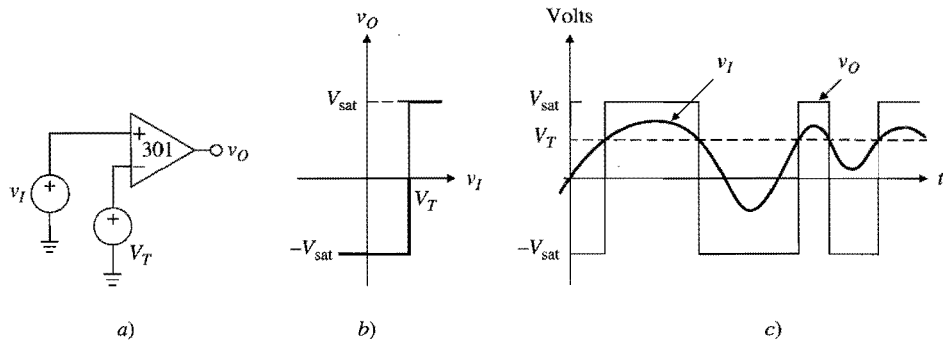


FIGURA 9.3
Detector de umbral.

representa un tiempo intolerablemente largo en muchas aplicaciones. La razón para usar un amp op 301 es que éste no cuenta con la capacitancia interna C_c para compensación de frecuencia, por lo tanto, responde más rápidamente que el amp op 741. La compensación de frecuencia es indispensable en las aplicaciones de retroalimentación negativa, pero no tiene importancia en las aplicaciones de lazo abierto donde únicamente y de manera innecesaria hace más lento al comparador.

Ya sea que estén internamente compensados o no, los amps op están destinados a operar con retroalimentación negativa, por ello su dinámica no está, necesariamente, optimizada para la operación de lazo abierto. Además, sus niveles de saturación de salida por lo general son un problema para crear la interfase con el sistema de circuitos digital. Éstas y otras necesidades peculiares de la comparación de voltaje han proporcionado la motivación para desarrollar una categoría de amplificadores de alta ganancia optimizados de manera específica para esta operación, por lo que se denominan comparadores de voltaje.

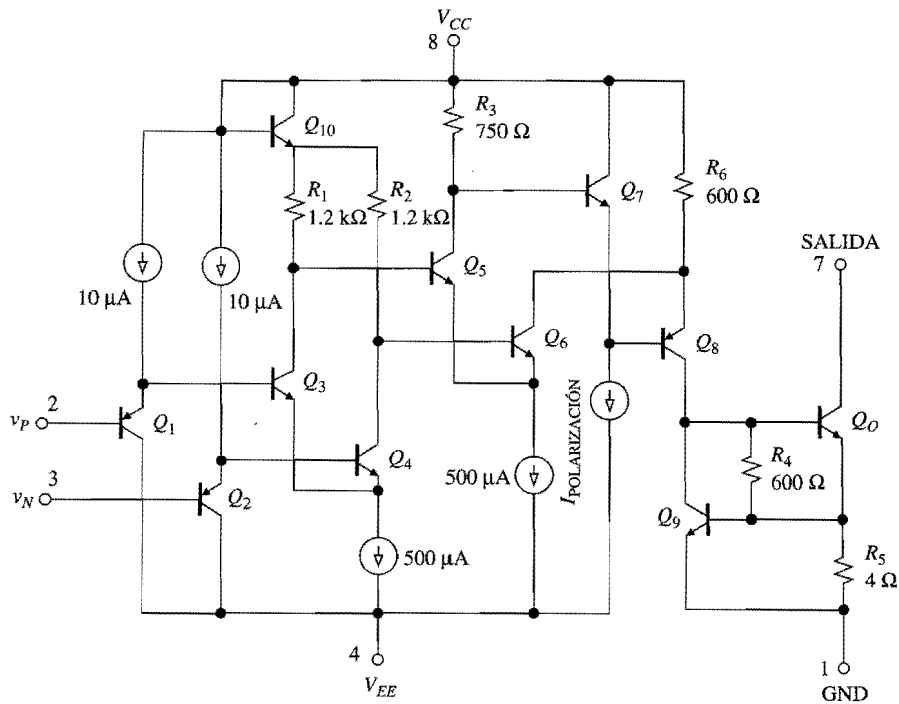
Comparadores de IC de propósito general

En la figura 9.4 se presenta uno de los primeros y más populares comparadores de voltaje, el LM311 (National Semiconductor). La etapa de entrada consiste en los seguidores de emisor *npn* Q_1 y Q_2 cuya salida se aplica al par diferencial Q_3 - Q_4 . La salida de este par es amplificada después por el par Q_5 - Q_6 y posteriormente por el par Q_7 - Q_8 , del cual surge como una corriente para la base del transistor de salida Q_O . La operación del circuito es tal que para $v_P < v_N$, Q_8 ofrece corriente sustancial para la base de Q_O , lo que la mantiene en conducción fuerte; para $v_P > v_N$, la corriente para la base se retira y por lo tanto Q_O está en corte. En resumen,

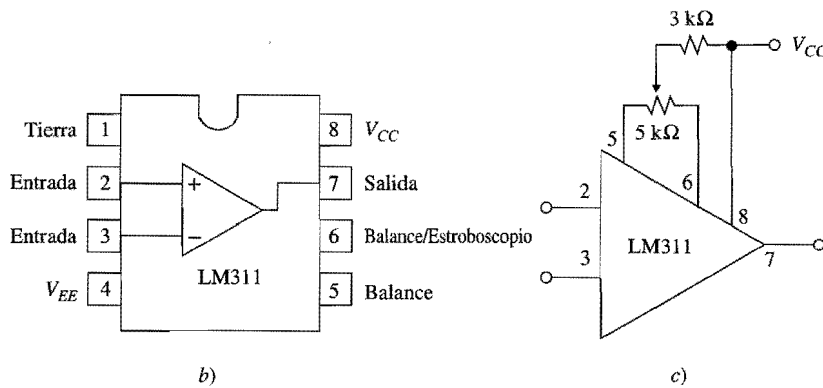
$$Q_O = \text{Apagado} \quad \text{para } v_P > v_N \quad (9.2a)$$

$$Q_O = \text{Encendido} \quad \text{para } v_P < v_N \quad (9.2b)$$

La función de Q_9 y R_5 es proporcionar protección a Q_O contra la sobrecarga, de la manera expuesta para los amps op en la sección 5.7. Existen dos razones para utilizar transistores de entrada *npn*, la primera es permitir que el rango de voltaje de entrada, como se definió en



a)



b)

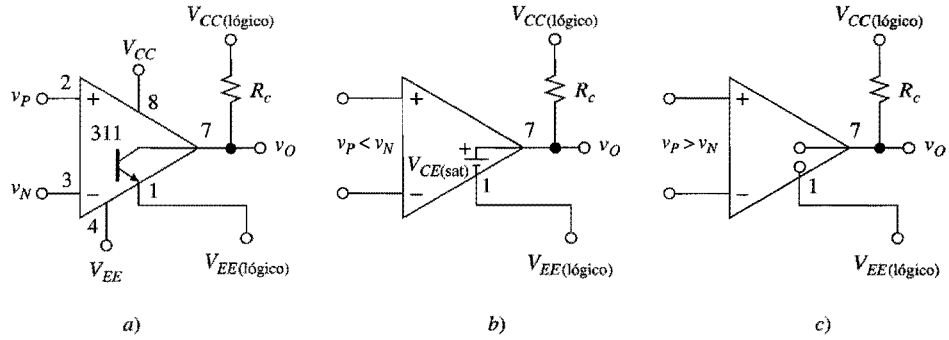
c)

FIGURA 9.4

Comparador de voltaje LM311: a) diagrama simplificado, b) terminales y c) anulación del desvío. (Cortesía de National Semiconductor.)

la sección 5.7, se extiende hacia abajo hasta V_{EE} , y la segunda es sostener un alto voltaje diferencial de entrada.

Cuando está en operación, Q_O alcanza hasta $50\ \text{mA}$ de corriente. En cambio, cuando no está operando, alcanza una insignificante corriente de fuga típica de $0.2\ \text{nA}$. Tanto las terminales del colector como las del emisor (ignorando R_5) son accesibles externamente para permitir que el usuario polarice a Q_O de acuerdo a sus necesidades. El esquema de polarización más común implica una resistencia R_C meramente jaladora, como se muestra

**FIGURA 9.5**

a) Polarización de la etapa de salida del LM311 con una resistencia jaladora R_C . Circuitos equivalentes para los estados de a) "salida baja" y b) "salida alta".

en la figura 9.5a. Para $v_P < v_N$, Q_O se satura por lo que es modelado con una fuente $V_{CE(sat)}$ como en la figura 9.5b. Por lo tanto, $v_O = V_{EE(lógico)} + V_{CE(sat)}$. Típicamente $V_{CE(sat)} \cong 0.1$ V, por consiguiente, se puede aproximar

$$v_O = V_{OL} \cong V_{EE(lógico)} \quad \text{para } v_P < v_N \quad (9.3a)$$

Para $v_P > v_N$, Q_O está en corte y se modela con un circuito abierto como en la figura 9.5c. Debido a la acción jaladora de R_C se puede escribir,

$$v_O = V_{OH} \cong V_{CC(lógico)} \quad \text{para } v_P > v_N \quad (9.3 b)$$

Las expresiones anteriores indican que los niveles lógicos de salida están bajo el control del usuario. Por ejemplo, si $V_{CC(lógico)} = 5$ V y $V_{EE(lógico)} = 0$ V, se obtiene compatibilidad TTL y CMOS. Si se establece $V_{CC(lógico)} = 15$ V y $V_{EE(lógico)} = -15$ V se producen niveles de salida de ± 15 V, pero sin las notables incertidumbres de los voltajes de saturación del amp op. El 311 también puede operar desde una sola alimentación lógica de 5 V si se establece $V_{CC(lógico)} = V_{CC} = 5$ V y $V_{EE(lógico)} = V_{EE} = 0$ V. De hecho, en el modelo de una sola alimentación el dispositivo está capacitado para funcionar hasta $V_{CC} = 36$ V.

En la figura 9.6a se muestra otro esquema popular de polarización, el cual utiliza una resistencia reductora R_E para operar Q_O como un seguidor emisor. Esta alternativa es útil cuando se crea una interfase con cargas aterrizadas como los rectificadores de silicio controlados (SCR), de los cuales se expondrá un ejemplo en la sección 11.5. En la figura 9.6b se muestran las VTC correspondientes a los dos esquemas de polarización. Es importante observar las polaridades opuestas de las dos curvas.

En la figura 9.7 se muestran los tiempos de respuesta del 311 para varias sobrecargas de entrada. Las respuestas correspondientes a $V_{od} = 5$ mV se usan con frecuencia para comparar diferentes dispositivos. Con base en los diagramas, el 311 se puede caracterizar básicamente como un comparador de 200 ns cuando se usa con un resistor jalador en el orden de unos cuantos kilohmios.

Al igual que los dispositivos amps op relacionados, los comparadores de voltaje sufren de errores de cc de entrada cuyo efecto es cambiar el punto disparador de entrada por un error

$$E_I = V_{OS} + R_n I_N - R_p I_P \quad (9.4)$$

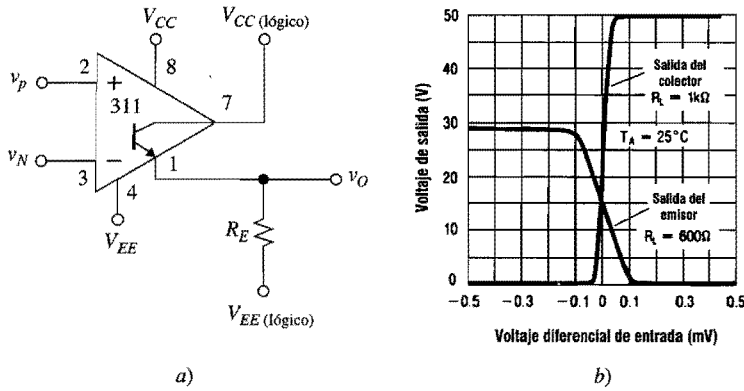


FIGURA 9.6
a) Polarización de la etapa de salida del LM311 con una resistencia jaladora R_E . b) Comparación de la VTC para la polarización de jale hacia arriba y de jale hacia abajo. (Cortesía de National Semiconductor.)

donde V_{OS} es el voltaje de desvío de entrada, I_N e I_P son las corrientes en las terminales de las entradas inversora y no inversora, R_n y R_p son las resistencias externas de cc vistas mediante la misma terminal. A $25^\circ C$, el LM311 típicamente tiene $V_{OS} = 2$ mV, $I_B = (I_P + I_N)/2 = 100$ nA (fluyendo hacia fuera del dispositivo debido a los BJT *pnp* de entrada), e $I_{OS} = I_P - I_N = 6$ nA. Algunos comparadores tienen provisiones para la anulación del desvío interno. La anulación para el LM311 se muestra en la figura 9.4c.

Otro comparador muy popular, especialmente en aplicaciones de bajo costo y de una sola alimentación, es el comparador cuadrete con cuatro comparadores en el chip LM339 (National Semiconductor) y sus derivados. Como se muestra en la figura 9.8a, su etapa de entrada diferencial se realiza con los pares *pnp* Darlington Q_1-Q_2 y Q_3-Q_4 , los cuales resultan en una corriente con baja polarización de entrada, así como en un rango de voltaje de

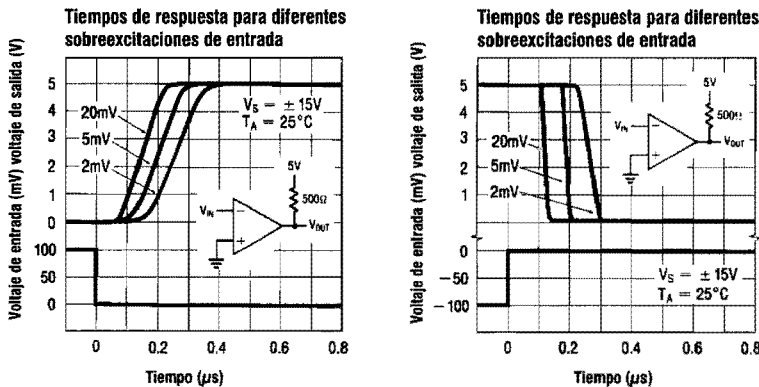


FIGURA 9.7
Tiempos de respuesta típicos del comparador LM311. (Cortesía de National Semiconductor.)

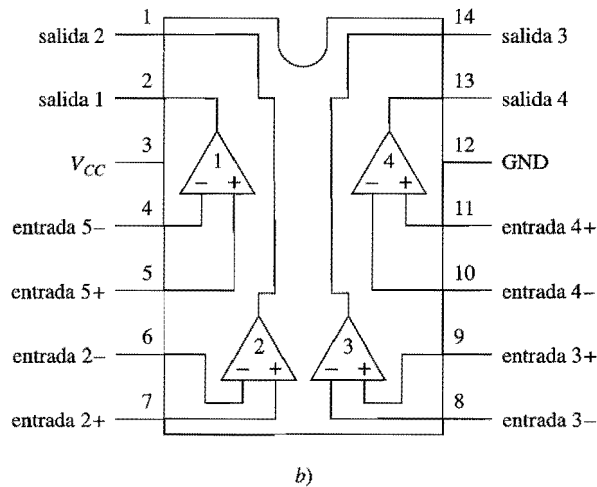
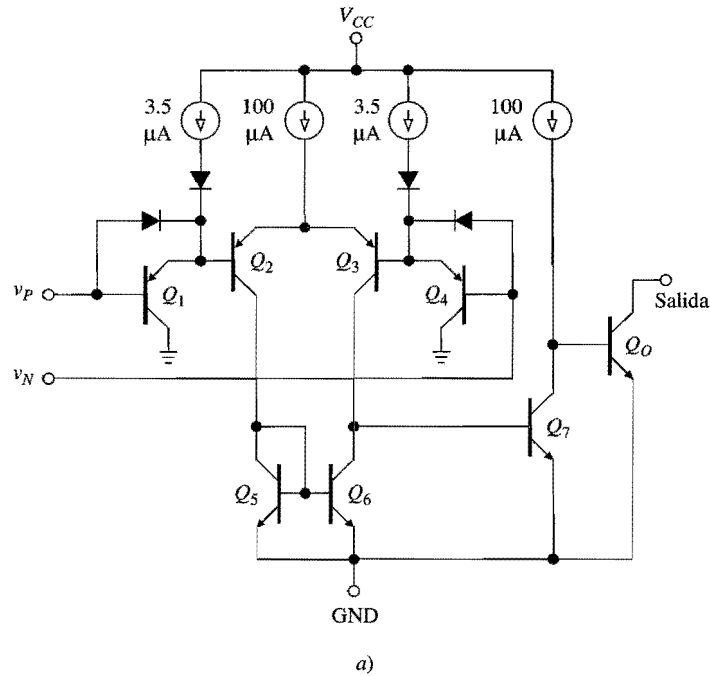


FIGURA 9.8
Diagrama simplificado y terminales del comparador cuadrante LM339. (Cortesía de National Semiconductor.)

entrada que se extiende hacia abajo hasta 0 V. El espejo de corriente Q_5 - Q_6 forma una carga activa para esta etapa, asimismo convierte la señal a una sola línea para Q_7 . Este transistor proporciona una ganancia adicional, así como el voltaje de base para el transistor de salida de colector abierto Q_8 . De acuerdo con la ecuación 9.2 el estado de Q_8 se controla mediante v_P y v_N . Las etapas de salida del colector abierto se adecuan para la operación con OR alambrado, justo igual que las compuertas TTL de colector abierto. Cuando está operando,

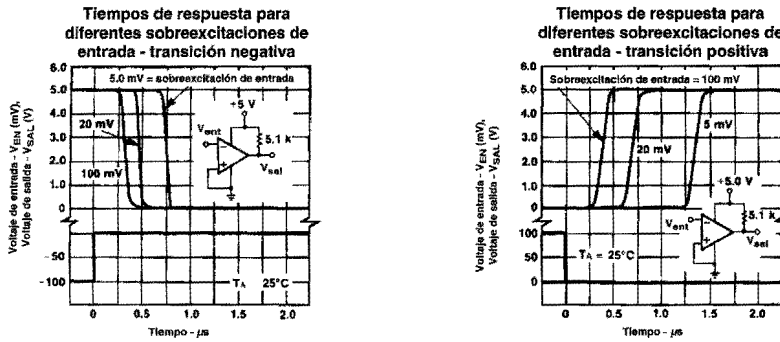


FIGURA 9.9
Tiempos de respuesta del LM339. (Cortesía de National Semiconductor.)

Q_O puede absorber en forma típica hasta 16 mA y como mínimo hasta 6 mA; pero, cuando está apagado, su fuga de colector es típicamente de 0.1 nA.

Las formas de onda de la figura 9.9, las cuales se obtuvieron con una resistencia jaladora de 5.1 k Ω , revelan que para una sobrecarga de entrada dada, al circuito le toma más tiempo variar desde V_{OL} hasta V_{OH} que desde V_{OH} hasta V_{OL} . Esta falta de simetría se debe a los efectos de almacenamiento de carga en Q_O . En forma típica, las otras características pertinentes son $V_{OS} = 2$ mV, $I_B = 25$ nA, e $I_{OS} = 5$ nA. Además, el rango de alimentación operativa es desde 2 V hasta 36 V, y el rango del voltaje de entrada es desde 0 V hasta $V_{CC} - 1.5$ V.

Los comparadores están disponibles en una gran variedad de versiones, como los duales y cuadretes, versiones de baja potencia, las versiones de entrada FET, y las versiones riel a riel. El LMC7211 (National Semiconductor) es un comparador CMOS de micropotencia con capacidades riel a riel tanto en la entrada como en la salida; el LMC7221 es similar, pero con una salida de drenaje abierto. Es conveniente consultar los catálogos de los fabricantes para encontrar el rango de productos disponibles así como los macromodelos para simulaciones en SPICE. El archivo de bibliotecas EVAL.LIB contenido con la versión estudiantil de PSpice incluye un modelo del tipo Boyle para el comparador 311. Este modelo se activa mediante un comando del tipo

```
XCMP vP vN VCC VEE vOC vOGND LM111
```

donde **vOC** y **vOGND** son, respectivamente, la salida del colector abierto y las terminales de tierra de la salida.

Comparadores de alta velocidad

Los convertidores de datos de alta velocidad, como los convertidores flash A-D, los cuales se estudiarán en el capítulo 12, cuentan con el uso de comparadores de voltaje comúnmente rápidos. Para satisfacer ésta y otras necesidades similares, existen comparadores de velocidad muy alta con tiempos de respuesta del orden de 10 ns o menos. Tales velocidades se alcanzan a través de técnicas de diseño de circuitos y procesos de fabricación similares a los de las familias lógicas más rápidas como el TTL y el ECL Schottky. Además, para

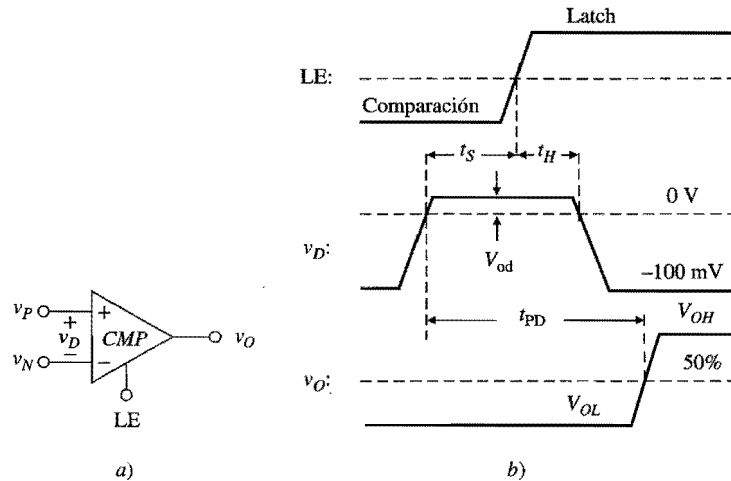


FIGURA 9.10
Comparador con latch habilitado y algunas formas de onda.

lograr estas capacidades en forma completa son necesarias, por parte del usuario,² técnicas apropiadas de construcción del circuito y desacoplamientos de las fuentes de poder.

Con frecuencia, estos comparadores están equipados con capacidades de enganche de salida, las cuales permiten congelar el estado de salida en un flip-flop de enganche y retenerlo indefinidamente hasta la llegada de un nuevo comando para habilitar el enganche. Esta característica es especialmente útil en los convertidores flash A-D. En la figura 9.10 se muestran el simbolismo y los tiempos de estos comparadores. Para garantizar la salida apropiada de datos, v_D debe ser válido al menos t_S ns antes de que se presente el comando que permite el enganche, y debe seguir siendo válido al menos por t_H ns después, donde t_S y t_H representan, respectivamente, los tiempos de *preparación* y *retención*. Dos ejemplos populares de comparadores de enganche son el CMP-05 (Analog Devices) y el LT1016 (Linear Technology). Este último tiene $t_S = 5$ ns, $t_H = 3$ ns y $t_{PD} = 10$ ns.

Otra característica útil que está disponible en algunos comparadores, es el control estroboscópico, el cual deshabilita al dispositivo llevando su etapa de salida a un estado de alta impedancia. Esta característica está diseñada para facilitar la interfase con el bus en aplicaciones de microprocesadores. Por último, para una mayor flexibilidad, algunos comparadores proporcionan la salida tanto en su forma verdadera (Q) como en su forma negada (\bar{Q}).

9.2 APLICACIONES DE LOS COMPARADORES

Los comparadores se usan en diferentes fases de la generación y transmisión de señales, así como en el control y medición automáticos. Éstos aparecen solos o forman parte de sistemas, como convertidores A-D, reguladores de interrupción, generadores de función, convertidores V-F, supervisores de la fuente de alimentación, así como una gran variedad de sistemas distintos.

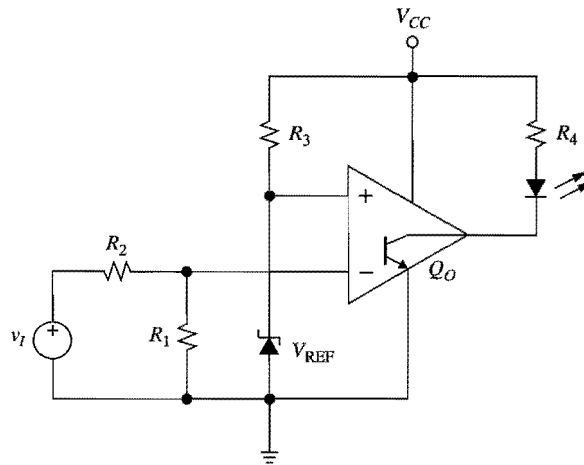


FIGURA 9.11
Detector de nivel básico con indicador óptico.

Detectores de nivel

La función de un detector de nivel, también llamado *detector de umbral*, es monitorear una variable física que pueda ser expresada en términos de un voltaje, y enviar una señal cada vez que la variable sobrepase (o caiga por debajo) de un valor preestablecido llamado el *valor de referencia*. Entonces, se usa la salida del detector para ejecutar una acción específica de acuerdo con lo que requiera la aplicación. Algunos ejemplos típicos son la activación de un indicador de alarma, como un diodo emisor de luz (LED) o un zumbador, el encendido de un motor o calentador, o la generación de una interrupción a un microprocesador.

Como se muestra en la figura 9.11, los componentes básicos de un detector de nivel son *a*) una referencia de voltaje V_{REF} para crear un umbral estable, *b*) un divisor de voltaje R_1 y R_2 para escalar la entrada v_I , y *c*) un comparador. Este último se activa cada vez que v_I es tal que $[R_1/(R_1 + R_2)]v_I = V_{REF}$. Al representar este valor especial de v_I como V_T , se obtiene

$$V_T = (1 + R_2 / R_1)V_{REF} \quad (9.5)$$

Para $v_I < V_T$, Q_O está apagado al igual que el LED. Para $v_I > V_T$, Q_O se satura y hace que el LED se encienda, lo que proporciona una indicación del momento en que v_I se eleva por encima de V_T . Si se intercambiaran las terminales de entrada, el LED se encendería siempre que v_I cayera por debajo de V_T . La función de R_3 es polarizar el diodo de referencia, y la de R_4 es fijar la corriente del LED.

EJEMPLO 9.1. En el circuito de la figura 9.11, sea $V_{REF} = 2.0$ V, $R_1 = 20$ k Ω y $R_2 = 30$ k Ω . Suponiendo un comparador 339 con $V_{OS} = 5$ mV (máximo) e $I_B = 250$ nA (máxima), estime el peor error posible de este circuito.

Solución. En este circuito, I_P no tiene ningún efecto porque $R_p \cong 0$. Como I_N fluye hacia afuera del comparador, esto eleva el voltaje de la entrada inversora mediante $(R_1 || R_2)I_N = 3$ mV (máximo) cuando el comparador está a punto de activarse. El peor escenario ocurre cuando V_{OS} se

agrega en la misma dirección, para tener una elevación neta de la entrada inversora de $V_{OS} + (R_1 \parallel R_2)I_N = 5 + 3 = 8$ mV (máximo). Lo anterior tiene el mismo efecto que una caída de 8 mV en el V_{REF} , de donde se obtiene que $V_T = (1 + 30/20)(2 - 0.008) = 4.98$ V en lugar de $V_T = 5.00$ V.

Si v_I es el mismo V_{CC} , el circuito monitoreará su propia fuente de poder y funcionará como un indicador de *sobrevoltaje*. Si se intercambiaran entre sí los polos de entrada de tal forma que $v_N = V_{REF}$ y $v_P = v_I/(1 + R_2/R_1)$, entonces se tendría un indicador *subvoltaje*.

EJEMPLO 9.2. Con el empleo de comparadores del tipo 339, un diodo de referencia LM385 de 2.5 V ($I_R \cong 1$ mA), y dos LED HLMP-4700 ($I_{LED} \cong 2$ mA y $V_{LED} \cong 1.8$ V), diseñe un circuito para monitorear una batería de auto de 12 V y que ocasione que el primer LED se encienda cuando el voltaje de la batería se eleve por encima de 13 V, causando que el segundo LED se encienda cuando el voltaje de la batería caiga por debajo de 10 V.

Solución. Se requieren dos comparadores, uno para el sensado del sobrevoltaje y otro para el del subvoltaje. Los comparadores comparten el mismo diodo de referencia, y en ambos casos v_I es el voltaje V_{CC} de la batería. Para el circuito de sobrevoltaje se necesita $13 = (1 + R_2/R_1)2.5$ y $R_4 = (13 - 1.8)/2$; se utiliza $R_1 = 10.0$ k Ω y $R_2 = 42.2$ k Ω , ambas 1%, y $R_4 = 5.6$ k Ω . Para el circuito de subvoltaje se intercambian los polos de entrada y se establece $10 = (1 + R_2/R_1)2.5$ y $R_4 = (10 - 1.8)/2$; se utiliza $R_1 = 10.0$ k Ω y $R_2 = 30.1$ k Ω , ambas 1%, y $R_4 = 3.9$ k Ω . Para polarizar el diodo de referencia se emplea $R_3 = (12 - 2.5)/1 \cong 10$ k Ω .

Control de encendido-apagado

La detección de nivel se puede aplicar a cualquier variable física que pueda ser expresada en términos de un voltaje a través de un transductor apropiado. Los ejemplos típicos incluyen temperatura, presión, tensión, posición, nivel de fluidos e intensidad de luz y sonido. Además, el controlador se usa no sólo para monitorear la variable, sino también para controlarla.

En la figura 9.12 se muestra un controlador de temperatura simple o termostato. El comparador del tipo 339 emplea el sensor de temperatura LM335 para monitorear la temperatura, y el transistor de potencia de beta alta LM395, para encender o apagar un calentador y así mantener la temperatura en el punto de referencia establecido mediante R_2 . El LM335 es un diodo de referencia activo diseñado para producir un voltaje dependiente de la temperatura de acuerdo con $V(T) = T/100$, donde T es la temperatura absoluta en grados kelvin. El propósito de R_5 es polarizar el sensor. Para que el circuito pueda funcionar en un rango amplio de voltajes de alimentación, se debe estabilizar el voltaje del puente del transductor. Esta función es proporcionada por un diodo de referencia LM329 de 6.9 V, el cual se polariza por medio de R_4 .

El circuito funciona de la siguiente manera. Cuando la temperatura está por debajo del punto de referencia, se tiene que $v_N > v_P$; Q_O se satura y mantiene apagada a la combinación LM395-calentador. Sin embargo, si la temperatura cae por debajo del punto de referencia, entonces $v_N < v_P$; Q_O ahora está en corte, por lo que desvía la corriente suministrada por R_6 hacia la base del transistor LM395. Entonces, este último se satura y enciende por completo el calentador.

Tanto el sensor como el calentador se colocan dentro de un horno y se pueden usar, por ejemplo, para controlar la temperatura de un cristal de cuarzo. Lo anterior también constituye la base del *termostato de sustrato*, que es una técnica utilizada frecuentemente para estabilizar las características de las referencias de voltaje y de los amplificadores logarítmicos/antilogarítmicos. En los capítulos 11 y 13 se verán ejemplos de dicha técnica.

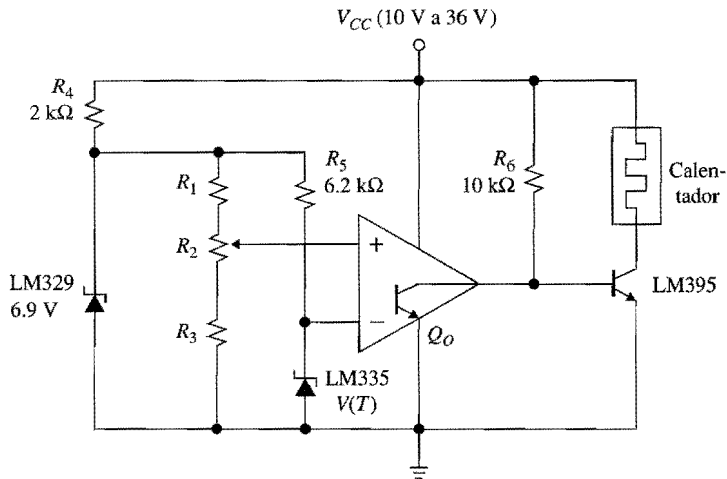


FIGURA 9.12
Controlador de temperatura de encendido-apagado.

EJEMPLO 9.3. En el circuito de la figura 9.12, especifique las resistencias adecuadas para que el punto de referencia se pueda ajustar a cualquier temperatura entre 50 °C y 100 °C, por medio de un potenciómetro de 5 kΩ.

Solución. Como $V(50\text{ °C}) = (273.2 + 50)/100 = 3.232\text{ V}$, y $V(100\text{ °C}) = 3.732\text{ V}$, la corriente a través de R_2 es $(3.732 - 3.232)/5 = 0.1\text{ mA}$. En consecuencia, $R_3 = 3.232/0.1 = 32.3\text{ k}\Omega$ (utilizar 32.4 kΩ, 1%), y $R_1 = (6.9 - 3.732)/0.1 = 31.7\text{ k}\Omega$ (utilizar 31.6 kΩ, 1%).

Detectores de ventana

La función de un detector de ventana, también llamado *comparador de ventana*, es indicar cuando un voltaje dado cae dentro de una *banda* o *ventana* específica. Esta función se realiza con un par de detectores de nivel, cuyos umbrales V_{TL} y V_{TH} definen los límites inferior y superior de la ventana. En referencia a la figura 9.13a, se observa que mientras $V_{TL} < v_I < V_{TH}$, tanto Q_{O1} como Q_{O2} están apagados, por lo tanto R_c jala a v_O hacia V_{CC} para producir una salida alta. Sin embargo, v_I podría caer fuera del rango con lo que la salida BJT de uno de los comparadores se encendería (Q_{O1} para $v_I > V_{TH}$, Q_{O2} para $v_I < V_{TL}$) y llevar a v_O hasta cerca de 0 V. En la figura 9.13b se presenta la VTC resultante.

Si R_c se reemplaza por un LED en serie con un resistor limitador de corriente adecuado, el LED se activará siempre que v_I caiga fuera de la ventana. Si se desea que el LED se encienda cuando v_I caiga dentro de la ventana, entonces se puede insertar una etapa inversora entre los comparadores y la combinación LED-resistor. El BJT 2N2222 de la figura 9.14 ofrece un ejemplo de la etapa inversora.

El detector de ventana que se muestra en la figura monitorea si su propia alimentación de voltaje está dentro de la tolerancia. El comparador superior hace que la base del BJT 2N2222 esté en bajo siempre que V_{CC} caiga por debajo de un límite inferior dado, y el comparador inferior hace que la base esté en bajo cuando V_{CC} se eleva por encima del límite superior especificado; en cualquiera de estos casos el LED permanece apagado. Sin embargo, cuando V_{CC} está dentro de la tolerancia los BJT de salida de ambos comparadores

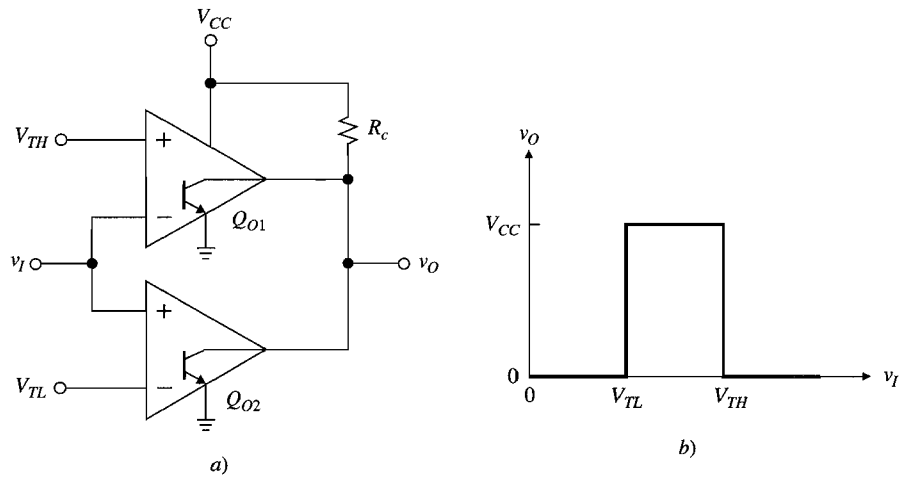


FIGURA 9.13
Detector de ventana y su VTC.

están apagados, permitiendo que R_4 encienda al BJT 2N2222 lo que ocasiona que el LED se enciende.

EJEMPLO 9.4. Especifique los valores adecuados de los componentes para que el LED de la figura 9.14 se encienda con el V_{CC} dentro de la banda de $5\text{ V} \pm 5\%$, que es la banda usualmente requerida por los circuitos digitales para funcionar de acuerdo a la especificación. Suponga $V_{LED} \cong 1.5\text{ V}$, y establezca $I_{LED} \cong 10\text{ mA}$ e $I_{B(2N2222)} \cong 1\text{ mA}$.

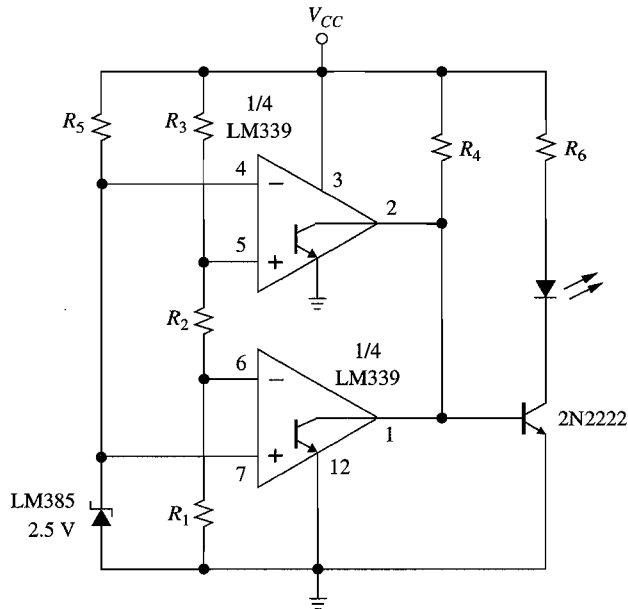


FIGURA 9.14
Monitoreo de fuentes de poder; el LED se activa cuando V_{CC} está dentro de la especificación.

Solución. Para $V_{CC} = 5 + 5\% = 5.25$ V se quiere $v_N = 2.5$ V para el comparador inferior; para $V_{CC} = 5 - 5\% = 4.75$ V se quiere $v_P = 2.5$ V para el comparador superior. Empleando dos veces la fórmula del divisor de voltaje se obtiene $2.5/5.25 = R_1/(R_1 + R_2 + R_3)$, y $2.5/4.75 = (R_1 + R_2)/(R_1 + R_2 + R_3)$. Sea $R_1 = 10.0$ k Ω ; entonces se obtiene $R_2 = 1.05$ k Ω y $R_3 = 10.0$ k Ω . Además, $R_4 = (5 - 0.7)/1 = 4.3$ k Ω , $R_5 = (5 - 2.5)/1 \cong 2.7$ k Ω , y $R_6 = (5 - 1.5)/10 \cong 330$ k Ω .

Los comparadores de ventana se emplean en pruebas sobre líneas de producción para eliminar los circuitos que no cumplen con una tolerancia dada. En ésta y otras pruebas automáticas y aplicaciones de medición, V_{TL} y V_{TH} usualmente son proporcionados por una computadora a través de convertidores D-A.

Medidores de gráfico de barras

Un medidor de gráfico de barras proporciona una indicación visual del nivel de entrada de señal. El circuito es una generalización del detector de ventana en el que se parte el rango de entrada de señal en una serie de ventanas consecutivas, o pasos, y utiliza una cadena de pares comparador-LED para indicar la ventana dentro de la cual cae la entrada en un tiempo determinado. Entre más grande sea el número de ventanas, mayor será la resolución del despliegue de barras.

En la figura 9.15 se muestra el diagrama de bloque del medidor popular de gráfico de barras LM3914 (National Semiconductor). Los límites superior e inferior del rango de señal son establecidos por el usuario mediante los voltajes aplicados a las terminales de entrada de referencia baja (R_{LO}) y referencia alta (R_{HI}). Una serie de resistencias internas divide a este rango en 10 ventanas consecutivas, y cada comparador ocasiona que el LED correspondiente se encienda cada vez que v_i se eleva por encima del voltaje de referencia disponible en la toma correspondiente. El nivel de entrada se puede visualizar ya sea en forma de gráfico de barras, o como un punto móvil, dependiendo del nivel lógico aplicado en el polo de control 9.

El circuito también incluye un buffer de entrada para prevenir que se cargue la fuente externa y una fuente de referencia de 1.25 V para facilitar la programación del rango de entrada. Con la conexión de la figura 9.15 el rango de entrada va desde 0 V hasta 1.25 V; sin embargo, si la fuente de referencia se autoeleva, como en la figura 9.16, el límite superior se expande hasta $(1 + R_2/R_1)1.25 + R_2I_{ADJ}$, donde I_{ADJ} es la corriente que sale de la terminal 8. Como $I_{ADJ} \cong 75$ μ A, al especificar R_2 en el rango de pocos kilohms se ocasionará que el término R_2I_{ADJ} sea insignificante, por lo tanto, el rango de entrada será desde 0 V hasta $(1 + R_2/R_1)1.25$ V. Existe una gran variedad de configuraciones posibles, como los dispositivos múltiples en cascada para lograr una mayor resolución, y la operación del medidor de centro cero. Para obtener más detalles es conveniente consultar las hojas de datos.

El LM3915 es similar al LM3914, excepto que los valores de la cadena de resistencias se escogieron para proporcionar pasos logarítmicos de 3 dB. Este tipo de despliegue está destinado a las señales con rangos dinámicos amplios, como el nivel de audio, de potencia y de intensidad de la luz. El LM3916 es similar al LM3915, excepto que los pasos se eligen para configurar el dispositivo para lecturas de medidor VU, que es el tipo de lecturas usadas comúnmente en aplicaciones de audio y radio.

Modulación de ancho de pulso

Si un comparador de voltaje está hecho para comparar una señal v_i que varía lentamente contra una onda de alta frecuencia del tipo triangular o de dientes de sierra, el resultado es

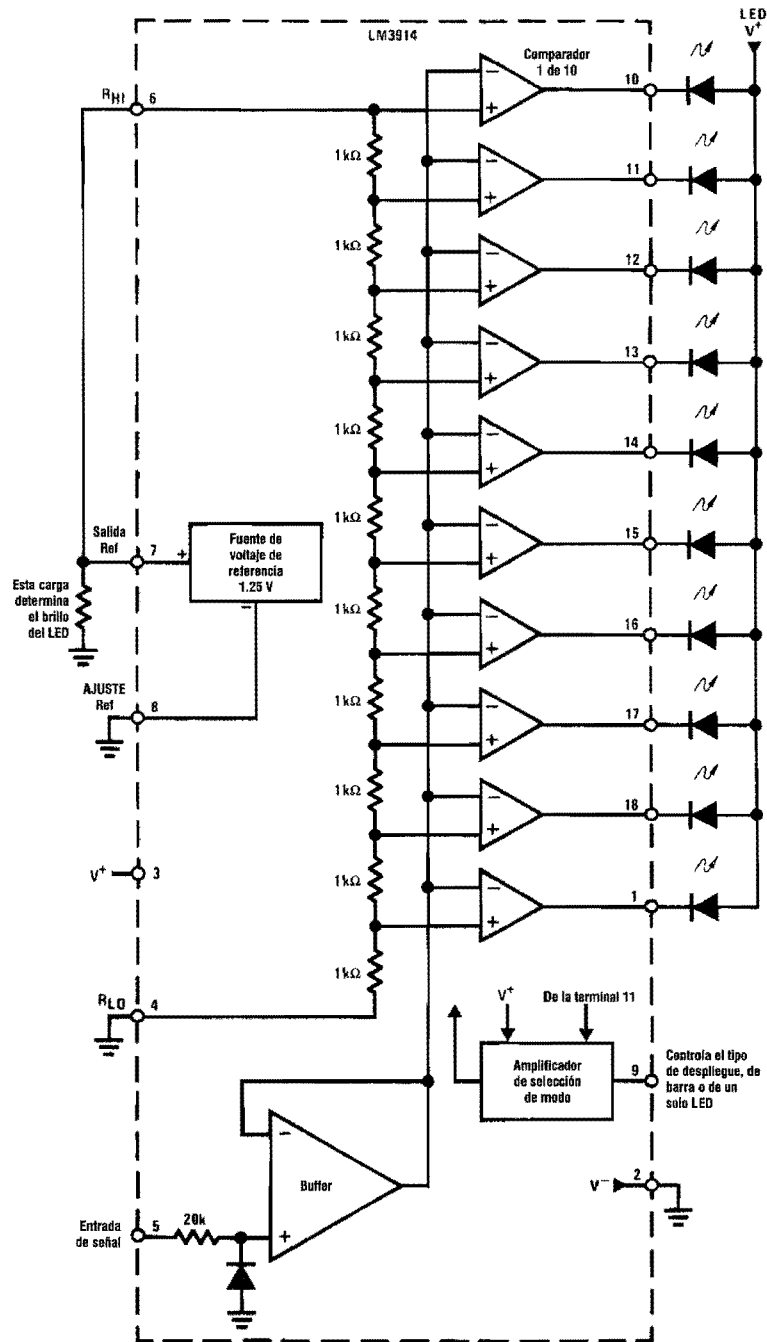


FIGURA 9.15
Circuito LM3914 de despliegue punto/barra. (Cortesía de National Semiconductor.)

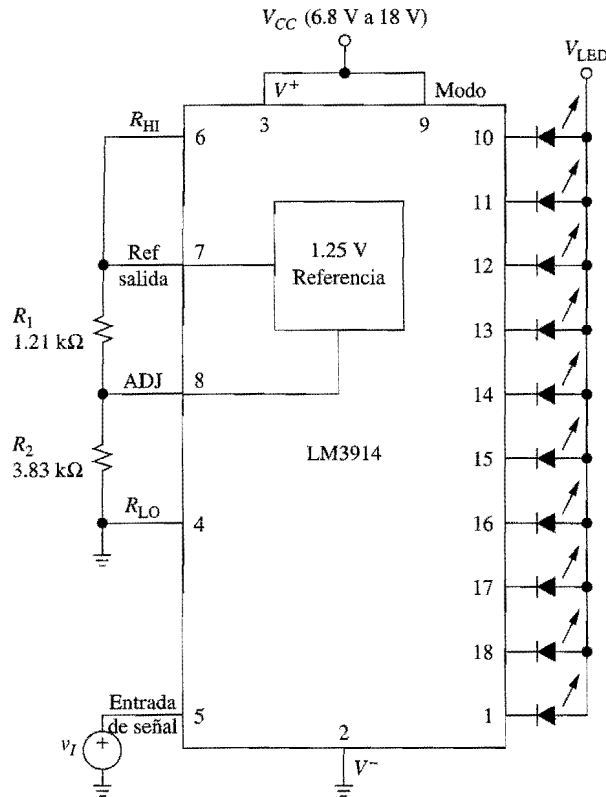


FIGURA 9.16
Medidor de gráfico de barras de 0 V a 5 V. (Cortesía
de National Semiconductor.)

una onda cuadrada con la misma frecuencia que la onda triangular o de dientes de sierra v_{TR} , pero con su simetría controlada en forma lineal por v_I . Lo anterior se ilustra en la figura 9.17 para el caso de una onda senoidal v_I y una onda triangular v_{TR} . Aprovechando el macromodelo 311 disponible en el archivo EVAL.LIB de PSpice, se utiliza el siguiente

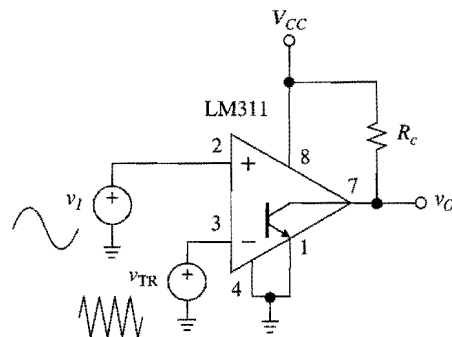


FIGURA 9.17
Modulación de una onda triangular de alta
frecuencia v_{TR} con una señal v_I de baja
frecuencia.



archivo de circuito para visualizar a v_O para el caso de v_{TR} alternando entre 0 y $V_m = 10$ V a 1 kHz, y v_I alternando entre 0.5 V y 9.5 V en 100 Hz.

```
Circuito PWM:
vI 2 0 sin (5V 4.5V 100Hz)
vTR 3 0 pulse (0V 10V -0.25ms 0.5ms 0.5ms 1us 1ms)
VCC 8 0 dc 12V
.lib eval.lib
XCMP 2 3 8 0 7 0 LM111
Rc 8 7 3.3k
.tran 100us 10ms 0ms 100us
.probe
.end
```

En la figura 9.18 se muestra la forma de las ondas.

El grado de simetría de v_O se expresa a través del *ciclo de trabajo*

$$D(\%) = 100 \frac{T_H}{T_L + T_H} \quad (9.6)$$

donde T_L y T_H representan, respectivamente, los tiempos que pasa v_O en el estado alto y el estado bajo dentro de un ciclo dado de v_{TR} . Por ejemplo, si v_O es alto por 0.75 ms y bajo durante 0.25 ms, entonces $D(\%) = 100 \times 0.75 / (0.25 + 0.75) = 75\%$. Se puede observar fácilmente que para el ejemplo ilustrado se tiene

$$D(\%) = 100 \frac{v_I}{V_m} \quad (9.7)$$

lo que indica que si v_I varía dentro del rango $0 < v_I < V_m$, D varía en el rango $0\% < D < 100\%$. Así, v_O se considera como una serie de pulsos con anchos controlados o modulados por v_I . La *modulación de ancho de pulso (PWM)* tiene aplicaciones tanto en la transmisión de señales como en el control de potencia.

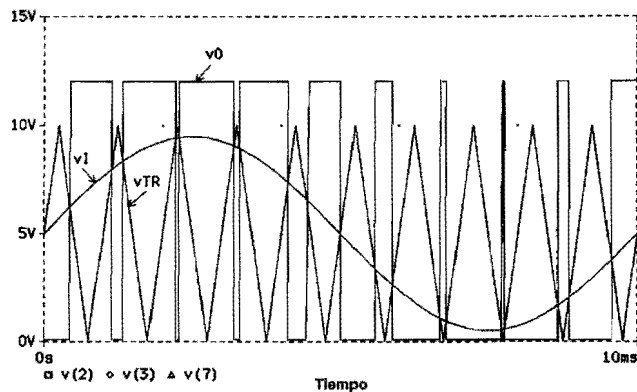


FIGURA 9.18
Formas de onda del PWM.

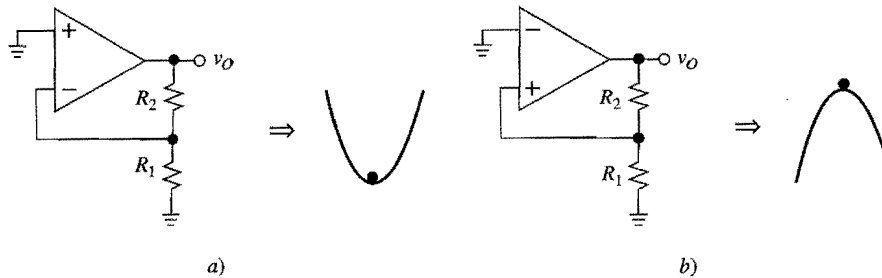


FIGURA 9.19 Modelos mecánicos de retroalimentación a) negativa y b) positiva.

9.3 DISPARADORES SCHMITT

En este texto se ha investigado el comportamiento de los amplificadores de ganancia alta sin retroalimentación, ahora es el turno de los amplificadores con retroalimentación positiva, también conocidos como *disparadores Schmitt*. Mientras que la retroalimentación negativa tiende a mantener al amplificador dentro de la región lineal, la retroalimentación positiva lo conduce a la saturación. En la figura 9.19 se comparan los dos tipos de retroalimentación. Al encender el suministro de potencia, ambos circuitos inician con $v_O = 0$. Sin embargo, cualquier disturbio que intentara alejar a v_O de cero produciría respuestas opuestas. El amplificador con retroalimentación negativa tenderá a neutralizar la perturbación y regresar al estado de equilibrio $v_O = 0$. Lo anterior no ocurre en el caso de la retroalimentación positiva, en la cual la reacción es en la misma dirección que la perturbación, lo que indica una tendencia a reforzarla en lugar de neutralizarla. El efecto regenerativo resultante conducirá al amplificador a la saturación, indicando dos estados estables, es decir, $v_O = V_{OH}$ y $v_O = V_{OL}$.

En la figura 9.19 la retroalimentación negativa se asemeja a una bola en el fondo de una copa, y la retroalimentación positiva parece una bola en la cúspide de un domo. Si se sacude la copa para estimular el ruido electrónico, eventualmente la bola regresará a su posición de equilibrio en el fondo, pero si se sacude el domo la bola caerá por alguno de los lados.

Disparador Schmitt inversor

El circuito de la figura 9.20a utiliza un divisor de voltaje para proporcionar retroalimentación positiva de cc alrededor de un amp op 301. El circuito se puede ver como un detector de umbral de tipo inversor cuyo umbral está controlado por la salida. Como la salida tiene dos estados estables, este umbral tiene dos valores posibles, es decir

$$V_{TH} = \frac{R_1}{R_1 + R_2} V_{OH} \quad V_{TL} = \frac{R_1}{R_1 + R_2} V_{OL} \quad (9.8)$$

Con la salida saturándose en ± 13 V, de los valores del componente mostrado se obtiene $V_{TH} = +5$ V y $V_{TL} = -5$ V, expresados también como $V_T = \pm 5$ V.

La mejor forma de visualizar el comportamiento del circuito es mediante la derivación de su VTC. Por lo tanto, para $v_I \ll 0$, el amplificador se satura en $V_{OH} = +13$ V, de

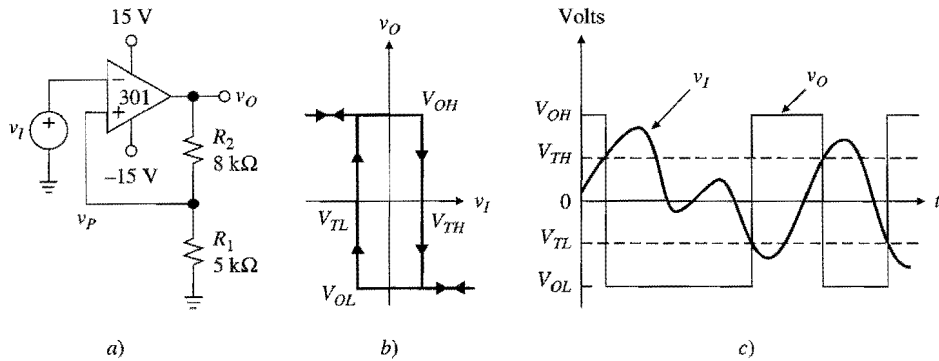


FIGURA 9.20
Disparador Schmitt inversor, VTC, y muestra de formas de onda.

donde se obtiene $v_P = V_{TH} = +5$ V. El incremento de v_I mueve el punto operativo a lo largo del segmento superior de la curva hasta que v_I alcanza a V_{TH} . En esta unión la acción regenerativa de la retroalimentación ocasiona que v_O salte desde V_{OH} hasta V_{OL} , tan rápido como el amplificador pueda variar. Lo anterior, provoca que v_P salte desde V_{TH} hasta V_{TL} , o bien desde $+5$ V hasta -5 V. Si se desea cambiar de nuevo el estado de salida, ahora se debe disminuir v_I hasta $v_P = V_{TL} = -5$ V, donde la unión v_O saltará de regreso a V_{OH} . En resumen, tan pronto como $v_N = v_I$ se aproxime a $v_P = V_T$, v_O y, por ende, v_P se alejarán de v_N . Este comportamiento es opuesto al de la retroalimentación negativa, donde v_N rastrea a v_P .

Si se analiza la VTC de la figura 9.20b, se observa que cuando viene desde la izquierda, el umbral es V_{TH} , y cuando viene de la derecha éste es V_{TL} . Esto también se aprecia a partir de las formas de las ondas de la figura 9.20c, donde se ve que durante los tiempos de crecimiento de v_I la salida salta cuando v_I cruza V_{TH} , pero durante los tiempos de decrecimiento de v_I , ésta salta cuando v_I cruza V_{TL} . Observe también que, bajo control externo, las porciones horizontales de la VTC se pueden transferir en cualquier dirección, pero las posiciones verticales pueden ser desplazadas sólo en un *sentido a favor del movimiento de las manecillas del reloj*, bajo el efecto regenerativo de la retroalimentación positiva.

Se dice que una VTC con dos puntos disparadores diferentes exhibe *histéresis*. El *ancho* de la histéresis se define como

$$\Delta V_T = V_{TH} - V_{TL} \quad (9.9)$$

y en el presente caso se puede expresar como

$$\Delta V_T = \frac{R_1}{R_1 + R_2} (V_{OH} - V_{OL}) \quad (9.10)$$

Con los valores de componentes mostrados, $\Delta V_T = 10$ V. Si así se desea, ΔV_T puede modificarse mediante el cambio de la relación R_1/R_2 . Al disminuir esta relación V_{TH} y V_{TL} estarán más juntos hasta que, en el límite $R_1/R_2 \rightarrow 0$, los dos segmentos verticales coincidan en el origen. Entonces, el circuito es un detector inversor de cruce por cero.

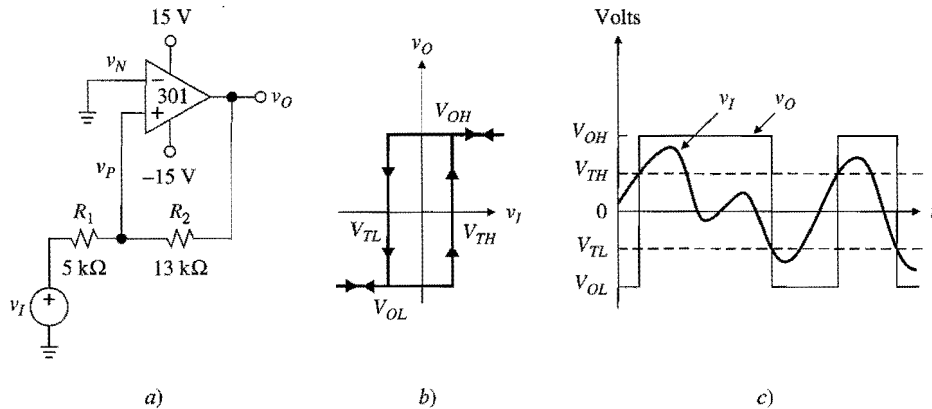


FIGURA 9.21
Disparador Schmitt no inversor, VTC y muestra de formas de onda.

Disparador Schmitt no inversor

El circuito de la figura 9.21a es similar al de la figura 9.20a, excepto que v_I se aplica ahora en el lado no inversor. Para $v_I \ll 0$, la salida se saturará en V_{OL} . Si se desea cambiar el estado de v_O , v_I se debe incrementar hasta un valor lo suficientemente alto para llevar a v_P a cruzar $v_N = 0$, puesto que ése es el momento en el que el comparador se dispara. Este valor de v_I , acertadamente denotado como V_{TH} , debe ser tal que $(V_{TH} - 0)/R_1 = (0 - V_{OL})/R_2$, o bien

$$V_{TH} = -\frac{R_1}{R_2} V_{OL} \quad (9.11a)$$

Una vez que v_O ha saltado hasta V_{OH} , v_I se debe reducir si se quiere que v_O salte de regreso hasta V_{OL} . El voltaje de disparo V_{TL} es tal que $(V_{OH} - 0)/R_2 = (0 - V_{TL})/R_1$, o bien

$$V_{TL} = -\frac{R_1}{R_2} V_{OH} \quad (9.11b)$$

La VTC resultante, que se muestra en la figura 9.21b, difiere de la de la figura 9.20b en la cual los segmentos verticales se trasladan en una dirección *en contra del movimiento de las manecillas del reloj*. La forma de onda de la salida es similar a la del disparador Schmitt inversor, excepto por una polaridad invertida. El ancho de histéresis es ahora

$$\Delta V_T = \frac{R_1}{R_2} (V_{OH} - V_{OL}) \quad (9.12)$$

y ésta se puede variar al cambiar la relación R_1/R_2 . En el límite $R_1/R_2 \rightarrow 0$ se obtiene un detector no inversor de cruce por cero.

Desvío de la VTC

En los disparadores Schmitt de una sola alimentación, surge la necesidad de desviar la VTC de forma que ésta pertenezca por completo al primer cuadrante. El circuito de la figura 9.22a alcanza el desvío positivo mostrado en la figura 9.22b mediante el uso de una resis-

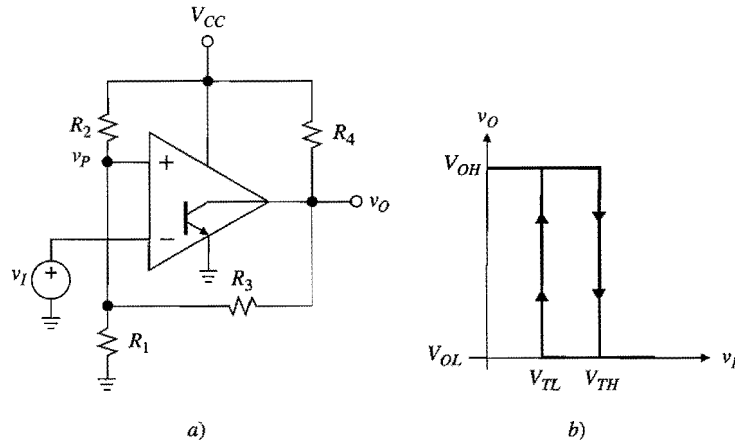


FIGURA 9.22
Disparador Schmitt inversor con una sola fuente de poder.

tencia jaladora R_2 . Con el fin de encontrar ecuaciones adecuadas de diseño, se aplica el principio de superposición y se escribe

$$v_P = \frac{R_1 \parallel R_3}{(R_1 \parallel R_3) + R_2} V_{CC} + \frac{R_1 \parallel R_2}{(R_1 \parallel R_2) + R_3} v_O$$

Como es sabido, del circuito se obtiene $V_{OL} \cong 0$ V. Para lograr que $V_{OH} \cong V_{CC}$, se especifica $R_4 \ll R_3 + (R_1 \parallel R_2)$. Después, al establecer $v_P = V_{TL}$ para $v_O = V_{OL} = 0$, y $v_P = V_{TH}$ para $v_O = V_{OH} = V_{CC}$, se obtiene

$$V_{TL} = \frac{R_1 \parallel R_3}{(R_1 \parallel R_3) + R_2} V_{CC} \quad V_{TH} = \frac{R_1}{R_1 + (R_2 \parallel R_3)} V_{CC}$$

Reordenando términos se obtiene

$$\frac{1}{R_2} = \frac{V_{TL}}{V_{CC} - V_{TL}} \left(\frac{1}{R_1} + \frac{1}{R_3} \right) \quad \frac{1}{R_1} = \frac{V_{CC} - V_{TH}}{V_{TH}} \left(\frac{1}{R_2} + \frac{1}{R_3} \right) \quad (9.13)$$

Como se tienen dos ecuaciones y cuatro resistencias desconocidas, se fijan dos de estas últimas, por ejemplo R_4 y $R_3 \gg R_4$, y después se resuelve para las otras dos.

EJEMPLO 9.5. Considere que el comparador de la figura 9.22a es del tipo LM339 con $V_{CC} = 5$ V. Especifique las resistencias adecuadas para $V_{OL} = 0$ V, $V_{OH} = 5$ V, $V_{TL} = 1.5$ V y $V_{TH} = 2.5$ V.

Solución. Sea $R_4 = 2.2$ k Ω (que es un valor razonable) y $R_3 = 100$ k Ω (el cual es un valor mucho más grande que 2.2 k Ω). Entonces, $1/R_2 = (1.5/3.5)(1/R_1 + 1/100)$ y $1/R_1 = 1/R_2 + 1/100$. Al resolver se obtiene $R_1 = 40$ k Ω (utilizar 39 k Ω) y $R_2 = 66.7$ k Ω (utilizar 68 k Ω).

En la figura 9.23a se muestra la configuración no inversora del disparador Schmitt de una sola alimentación. Aquí, la función de R_1 y R_2 es proporcionar una polarización adecuada para v_N . Si se establece $R_5 \ll R_3 + R_4$ para asegurar que $V_{OH} \cong V_{CC}$, y siguiendo una línea de razonamiento similar se puede demostrar fácilmente (véase el problema 9.10) que

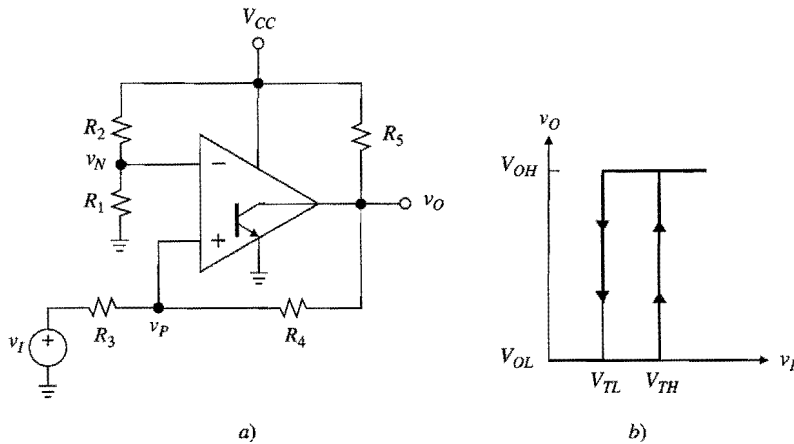


FIGURA 9.23
Disparador Schmitt no inversor con una sola fuente.

$$\frac{R_3}{R_4} = \frac{V_{TH} - V_{TL}}{V_{CC}} \quad \frac{R_2}{R_1} = \frac{V_{CC} - V_{TL}}{V_{TH}} \quad (9.14)$$

Estas ecuaciones se utilizan para lograr los V_{TL} y V_{TH} deseados.

Eliminación del tableteo de comparador

Cuando se procesan señales que varían lentamente, los comparadores tienden a producir múltiples transiciones de salida, o rebotes, conforme la entrada cruza la región de umbral; en la figura 9.24 se muestra un ejemplo de este proceso. Estos rebotes, denominados *tableteo de comparador*, se deben al ruido de ca que, de manera invariable está superpuesto sobre la señal de entrada, especialmente en ambientes industriales. Cuando la señal cruza la región

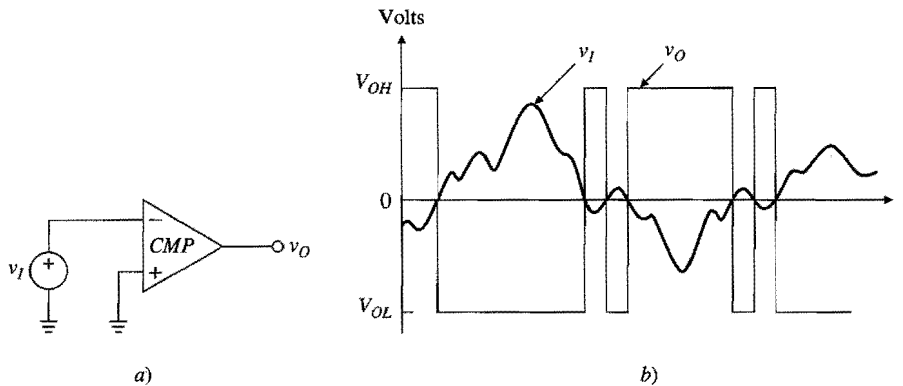


FIGURA 9.24
Comparador de tableteo.

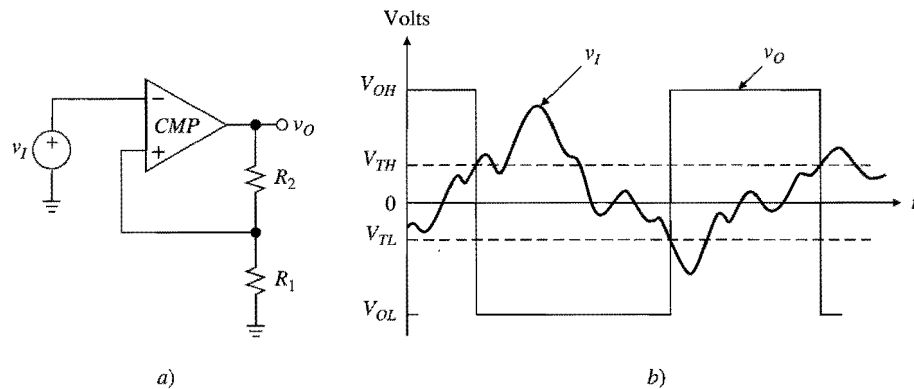


FIGURA 9.25
Utilización de la histéresis para eliminar el tableteo.

de umbral, el ruido se amplifica con la ganancia completa de ciclo abierto, lo que ocasiona el tableteo de salida. Por ejemplo, el comparador LM311 cuya ganancia típica es 200 V/mV , sólo requiere una punta de ruido de entrada de $(5/200\,000) = 25 \mu\text{V}$ para causar una oscilación de salida de 5 V . El tableteo es inaceptable en aplicaciones basadas en contadores.

Como se muestra en la figura 9.25, el problema se elimina con la ayuda de la histéresis. En este caso, tan pronto como v_I cruza el umbral presente, el circuito salta y activa al otro umbral, por lo tanto, v_I debe oscilar de regreso al nuevo umbral para hacer que v_O salte nuevamente. Si se hace que el ancho de la histéresis sea mayor que la amplitud máxima de pico a pico del ruido, se previenen las transiciones falsas de salida.

Aún en situaciones donde la señal de entrada es relativamente limpia, siempre es útil la introducción de una pequeña cantidad de histéresis; por ejemplo, unos cuantos milivolts para evitar las potenciales oscilaciones debidas a la retroalimentación parásita de ca ocasionada por las capacitancias parásitas y las impedancias distribuidas de la alimentación de potencia y conexiones a tierra. Esta técnica de estabilización es particularmente importante en los convertidores flash A-D.

Histéresis en controladores de encendido-apagado

La histéresis se utiliza en el control de encendido-apagado para evitar los ciclos excesivamente frecuentes en bombas, hornos y motores. Por ejemplo, considere el controlador de temperatura expuesto en conexión con la figura 9.12. Éste se convierte fácilmente en un termostato casero al colocar, en el impulso del comparador, un interruptor de potencia como un relevador o un triac para apagar o encender un horno casero. Iniciando con temperaturas por debajo del punto de referencia, el comparador activará al horno y provocará que la temperatura se eleve. Este aumento es monitoreado por el sensor de temperatura y conducido al comparador en la forma de un voltaje incremental. Tan pronto como la temperatura alcanza el punto de referencia, el comparador se activa y apaga el horno. Sin embargo, la más pequeña disminución de la temperatura después de que se haya apagado el horno será suficiente para llevar de regreso al comparador al estado activado. Como resultado, el horno entrará en un ciclo de encendido y apagado a una alta velocidad, lo cual resulta un asunto muy azaroso.

En general, la temperatura no necesita regularse a un grado tan exacto. Al permitir una histéresis de unos cuantos grados se asegurará un ambiente confortable y será posible significativamente el ciclado del horno. Lo anterior se logra al proporcionar una pequeña cantidad de histéresis.

EJEMPLO 9.6. Modifique el controlador de temperatura del ejemplo 9.3 para asegurar una histéresis de alrededor de $\pm 1^\circ\text{C}$. El BJT de potencia LM395 tiene típicamente $V_{BE(\text{enc})} = 0.9\text{ V}$.

Solución. Conecte una resistencia de retroalimentación positiva R_F entre la salida v_O y la entrada no inversora v_P del comparador, de forma que $\Delta v_P = \Delta v_O R_W / (R_W + R_F)$, donde R_W es la resistencia equivalente presentada por el brazo del pot R_F . Con el pot en la mitad, $R_W = (R_1 + R_2/2) \parallel (R_3 + R_2/2) = 17.2\text{ k}\Omega$. Al utilizar $\Delta v_O = 0.9\text{ V}$ y $\Delta v_P = \pm 1 \times 10\text{ mV} = 20\text{ mV}$, y resolver, se obtiene $R_F \cong 750\text{ k}\Omega$.

9.4 RECTIFICADORES DE PRECISIÓN

Un *rectificador de media onda* (HWR) es un circuito que pasa sólo la porción positiva (o sólo la porción negativa) de una onda, mientras que bloquea la otra porción. La característica de transferencia del HWR, mostrada en la figura 9.26a, está dada por

$$v_O = v_I \quad \text{para } v_I > 0 \quad (9.15a)$$

$$v_O = 0 \quad \text{para } v_I < 0 \quad (9.15b)$$

Un *rectificador de onda completa* (FWR), además de pasar la porción positiva, se invierte y después pasa también la porción negativa. Su característica de transferencia, mostrada en la figura 9.26b, es $v_O = v_I$ para $v_I > 0$, y $v_O = -v_I$ para $v_I < 0$, o en forma más concisa,

$$v_O = |v_I| \quad (9.16)$$

Un FWR también se denomina *circuito de valor absoluto*.

Los rectificadores se implementan utilizando dispositivos no lineales tales como los diodos. En la práctica, $V_{D(\text{enc})}$, la caída de voltaje en polarización directa, distinta de cero de un diodo puede ocasionar errores intolerables en la rectificación de señales de bajo nivel. Como se verá más adelante, esta deficiencia se evita colocando el diodo en la ruta de retroalimentación negativa de un amp op.

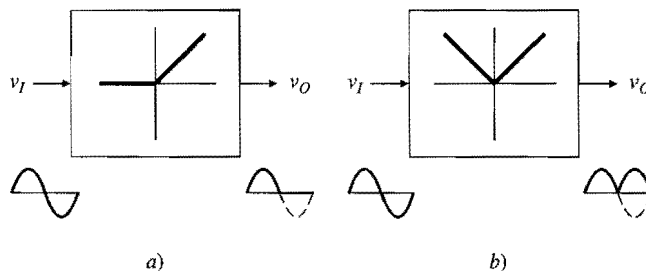


FIGURA 9.26
Rectificador de media onda (HWR) y rectificador de onda completa (FWR).

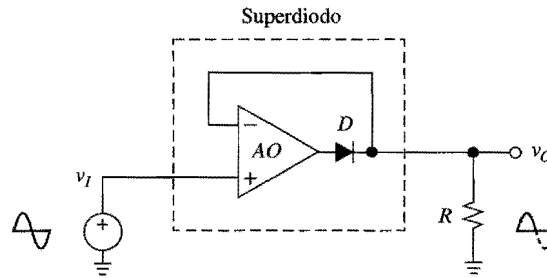


FIGURA 9.27
Rectificador de media onda básico.

Rectificadores de media onda

El análisis del circuito de la figura 9.27 se facilita si se consideran por separado los casos $v_I > 0$ y $v_I < 0$.

1. $v_I > 0$: En respuesta a una entrada positiva, la salida del amp op v_{AO} también se volverá positiva, encendiendo el diodo y creando por lo tanto la ruta de retroalimentación negativa mostrada en la figura 9.28a. Esto permite aplicar el principio del corto virtual y escribir $v_O = v_I$. Se observa que para hacer que v_O siga a v_I , el amp op aplica a su salida una caída de diodo por encima de v_O , esto es, $v_{AO} = v_O + V_{D(\text{enc.})} \cong v_O + 0.7 \text{ V}$. Al colocar el diodo dentro del ciclo de retroalimentación se elimina cualquier error debido a su caída de voltaje. Para enfatizar este efecto dramático de la retroalimentación negativa, la combinación diodo-amp op se conoce como un *superdiodo*.
2. $v_I < 0$: Ahora la salida del amp op se vuelve negativa, apagando el diodo y por ende causando que la corriente a través de R se convierta en cero. Por lo tanto, $v_O = 0$. Como se ilustra en la figura 9.28b, el amp op ahora está operando en el modo de lazo abierto, y como $v_P < v_N$, la salida se satura en $v_{AO} = V_{OL}$. Con $V_{EE} = -15 \text{ V}$, $v_{AO} \cong -13 \text{ V}$.

Una desventaja de este circuito es que cuando v_I cambia de negativo a positivo, el amp op debe salir de la saturación y después cambiar por completo desde $v_{AO} = V_{OL} \cong -13 \text{ V}$ hasta $v_{AO} \cong v_I + 0.7 \text{ V}$ para así cerrar el ciclo de retroalimentación. Todo lo anterior toma tiempo, y si v_I ha cambiado en forma apreciable durante el proceso, v_O puede exhibir una

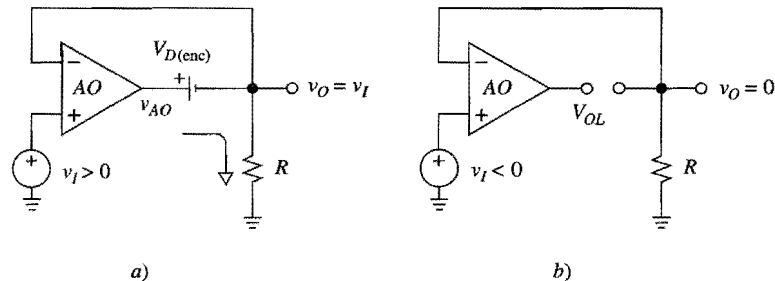


FIGURA 9.28
Circuitos equivalentes del HWR básico para entradas a) positivas y b) negativas.

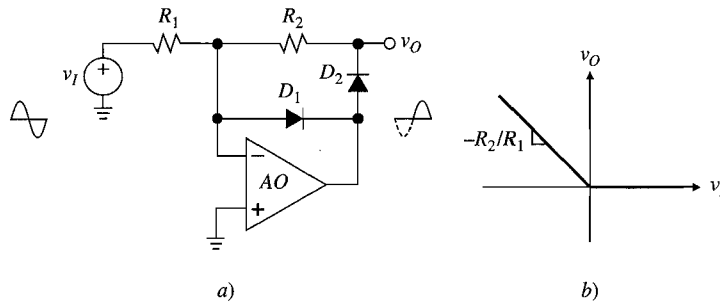


FIGURA 9.29
HWR mejorado y su VTC.

distorsión intolerable. El HWR mejorado de la figura 9.29 mitiga esta inconveniencia utilizando un segundo diodo para asegurar el nivel de saturación negativa justo a una caída de diodo debajo de la tierra. Procediendo como es usual, se identifican dos casos:

1. $v_I > 0$: Una entrada positiva ocasiona que D_1 conduzca, lo que crea una ruta de retroalimentación negativa alrededor del amp op. Por el principio de tierra virtual se tiene que $v_N = 0$, lo que indica que D_1 ahora sujeta la salida del amp op en $v_{AO} = -V_{D1(enc)}$. Además, D_2 está apagada, por lo tanto no fluye corriente a través de R_2 y, por ende, $v_O = 0$.
2. $v_I < 0$: Una entrada negativa ocasiona que el amp op se vuelva positivo, por lo que D_2 se enciende. Lo anterior crea una ruta de retroalimentación negativa alternativa por medio de D_2 y R_2 , la cual todavía asegura que $v_N = 0$. En forma clara, D_1 ahora está apagado, por lo tanto la corriente suministrada por el amp op a R_2 debe ser igual a la corriente absorbida por v_I desde R_1 , o bien $(v_O - 0)/R_2 = (0 - v_I)/R_1$. De lo anterior se obtiene $v_O = (-R_2/R_1)v_I$. Además, $v_{AO} = v_O + v_{D2(enc)}$.

El comportamiento del circuito se resume de la siguiente manera:

$$v_O = 0 \quad \text{para } v_I > 0 \quad (9.17a)$$

$$v_O = -(R_2/R_1)v_I \quad \text{para } v_I < 0 \quad (9.17b)$$

y en la figura 9.29b se muestra la VTC. Explicado con palabras, el circuito actúa como un HWR inversor con ganancia. La salida del amp op v_{AO} aún cuenta con una caída de diodo por encima de v_O cuando $v_O > 0$; sin embargo, cuando $v_O = 0$, v_{AO} es sujetado en alrededor de -0.7 V, esto es, dentro de la región lineal. En consecuencia, la ausencia de retrasos relacionados con la saturación y la excursión reducida del voltaje de salida resulta en una dinámica muy mejorada.

Rectificadores de onda completa

Una forma de sintetizar el valor absoluto de una señal es mediante la combinación de la misma señal con su versión rectificadora de media onda invertida en una relación 1 a 2, como se muestra en la figura 9.30. Aquí AO_1 proporciona rectificación de media onda inversora, y AO_2 suma a v_I a la salida HWR v_{HW} en una relación 1 a 2 para obtener $v_O = -(R_5/R_4)v_I - (R_5/R_3)v_{HW}$. Considerando que $v_{HW} = -(R_2/R_1)v_I$ para $v_I > 0$, y $v_{HW} = 0$ para $v_I < 0$, se puede escribir

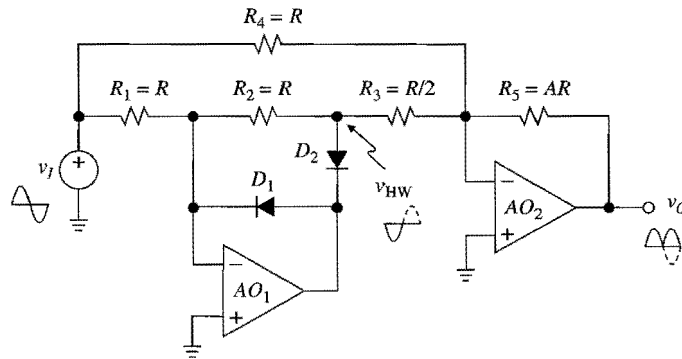


FIGURA 9.30
FWR de precisión o circuito de valor absoluto.

$$v_O = A_p v_I \quad \text{para } v_I > 0 \text{ V} \quad (9.18a)$$

$$v_O = -A_n v_I \quad \text{para } v_I < 0 \text{ V} \quad (9.18b)$$

donde

$$A_n = \frac{R_5}{R_4} \quad A_p = \frac{R_2 R_5}{R_1 R_3} - A_n \quad (9.19)$$

Se desea que ambas mitades de la onda de entrada sean amplificadas por la misma ganancia $A_p = A_n = A$, para ello se puede escribir $v_O = A|v_I|$ para $v_I > 0$ y $v_O = -A|v_I|$ para $v_I < 0$, o en forma concisa

$$v_O = A|v_I| \quad (9.20)$$

Una forma de alcanzar esta meta es mediante el establecimiento de $R_1 = R_2 = R_4 = R$, $R_3 = R/2$ y $R_5 = AR$, como se muestra en la figura; entonces, $A = R_5/R$.

Debido a las tolerancias de las resistencias, A_p y A_n generalmente diferirán entre sí. Su diferencia

$$A_p - A_n = \frac{R_2 R_5}{R_1 R_3} - 2 \frac{R_5}{R_4}$$

se maximiza cuando R_2 y R_4 son maximizadas y R_1 y R_3 son minimizadas. (R_5 se puede ignorar puesto que aparece en ambos términos.) Al denotar el porcentaje de tolerancia como p y sustituyendo $R_2 = R_4 = R(1+p)$ y $R_1 = 2R_3 = R(1-p)$ se obtiene

$$|A_p - A_n|_{\text{máx}} = 2A \left(\frac{1+p}{(1-p)^2} - \frac{1}{1+p} \right)$$

donde $A = R_5/R$. Para $p \ll 1$ se pueden ignorar las potencias de p de orden más alto y utilizar las aproximaciones $(1 \pm p)^{-1} \cong (1 \mp p)$. Esto permite estimar el porcentaje de diferencia máximo entre A_p y A_n como

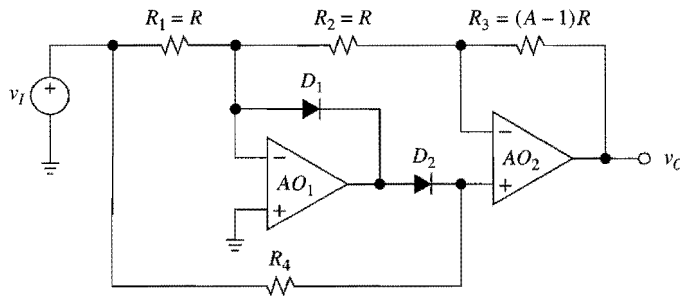


FIGURA 9.31
FWR empleando únicamente dos resistores idénticos.

$$100 \left| \frac{A_p - A_n}{A} \right|_{\text{máx}} \cong 800p$$

Por ejemplo, con resistencias de 1%, A_p y A_n pueden diferir entre sí en alrededor de $800 \times 0.01 = 8\%$. Para minimizar este error, se pueden utilizar resistores más precisos, como los arreglos de resistor IC ajustados con láser, o ajustar uno de los primeros cuatro resistores, por ejemplo R_2 .

La configuración FWR alternativa de la figura 9.31 requiere sólo dos resistores idénticos. Para $v_I > 0$, D_1 está encendido, lo que permite que AO_1 conserve su entrada inversora en la tierra virtual. Con la salida de AO_1 fija en $-V_{D1(\text{enc})}$, D_2 está apagado, lo que permite que R_4 transmita V_I a AO_2 . De este último, que actúa como un amplificador no inversor, se obtiene $v_O = A_p v_I$,

$$A_p = 1 + \frac{R_3}{R_2}$$

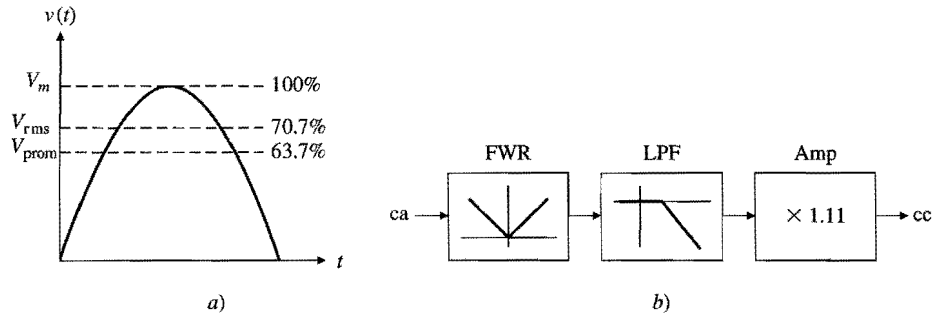
Para $v_I < 0$, D_1 está apagado y D_2 está polarizado directamente por R_4 . AO_1 aún conserva su entrada inversora en tierra virtual, pero a través de la ruta de retroalimentación D_2 - AO_2 - R_3 - R_2 . Por KCL, $(0 - v_I)/R_1 = (v_O - 0)/(R_2 + R_3)$, o bien $v_O = -A_n v_I$

$$A_n = \frac{R_2 + R_3}{R_1}$$

Si se establece $A_p = A_n = A$ es posible escribir en forma concisa $v_O = A|v_I|$. Esta condición se cumple estableciendo $R_1 = R_2 = R$ y $R_3 = (A - 1)R$, como se muestra en la figura. Es claro que sólo se necesitan dos resistencias idénticas.

Convertidores de ca-cc

La aplicación más común de los circuitos de precisión de valor absoluto es la conversión de ca-cc, esto es, la generación de un voltaje de cc proporcional a la amplitud de una onda de ca dada. Para realizar esta tarea, primero se rectifica con onda completa la señal de ca, y después ésta se pasa por un filtro pasa bajas para sintetizar un voltaje de cc. Este voltaje es el *promedio* de la onda rectificada,

**FIGURA 9.32**

a) Relación entre V_{rms} y V_m , y entre V_{prom} y V_m . b) Diagrama de bloque de un convertidor de ca-cc.

$$V_{prom} = \frac{1}{T} \int_0^T |v(t)| dt$$

donde $v(t)$ es la onda de ca y T es el periodo. Sustituyendo $v(t) = V_m \text{ sen } 2\pi ft$, donde V_m es la amplitud de pico y $f = 1/T$ es la frecuencia, se obtiene

$$V_{prom} = (2/\pi)V_m = 0.637V_m$$

Un convertidor de ca-cc se calibra para que cuando sea alimentado con una señal de ca proporcione como resultado el valor de la raíz cuadrática media (*rms*),

$$V_{rms} = \left(\frac{1}{T} \int_0^T v^2(t) dt \right)^{1/2}$$

Al sustituir $v(t) = V_m \text{ sen } 2\pi ft$ e integrando se obtiene

$$V_{rms} = V_m / \sqrt{2} = 0.707V_m$$

En la figura 9.32a se muestran las relaciones entre los valores promedio y rms, y el valor pico. Estas relaciones, que se aplican para las ondas senoidales pero no necesariamente para otras formas de onda, indican que con la intención de obtener V_{rms} a partir de V_{prom} , se necesita multiplicar este último por $(1/\sqrt{2})/(2/\pi) = 1.11$. Por lo tanto, el diagrama de bloques completo de un convertidor de ca-cc es como se muestra en la figura 9.32b.

En la figura 9.33 se muestra la realización de un convertidor de ca-cc. La ganancia de 1.11 V/V se ajusta por medio del potenciómetro de 50 k Ω , y la capacitancia proporciona filtrado pasa-bajas con frecuencia de corte $f_0 = 1/2\pi R_5 C$, donde R_5 es la resistencia neta en paralelo con C , o bien $1.11 \times 200 = 222$ k Ω . Por lo tanto, $f_0 = 0.717$ Hz. Utilizando los amps op de entrada JFET de respuesta rápida LT1122, es posible que el circuito procese una señal ca de 10 V pico a pico con un ancho de banda de 2 MHz.

La capacitancia debe ser lo suficientemente grande para mantener el rizo residual de salida dentro de los límites especificados. Lo anterior requiere que f_0 esté bastante por debajo de la frecuencia de operación mínima $f_{mín}$. En virtud de que un FWR duplica la frecuencia, el criterio para especificar C se convierte en

$$C \gg \frac{1}{4\pi R_5 f_{mín}}$$

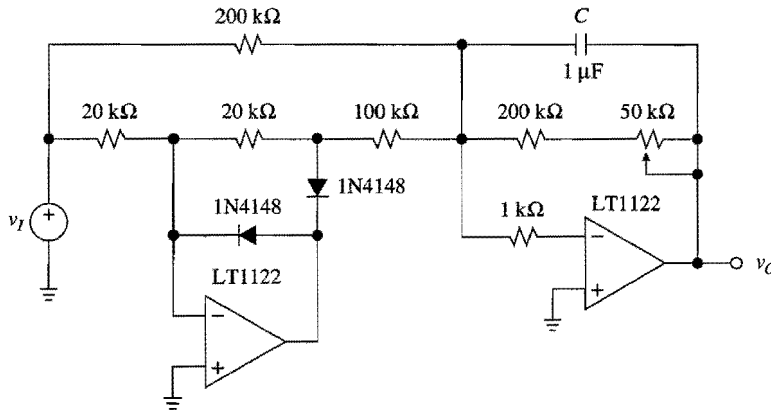


FIGURA 9.33
Convertidor de banda ancha de ca-cc.

Como una regla empírica conservadora, C debe exceder al término derecho de la ecuación en un número de veces igual al *inverso del error fraccional del rizo* que puede ser tolerado a la salida. Por ejemplo, para un error de rizo de 1%, C debe ser alrededor de $1/0.01 = 100$ veces más grande que el término derecho de la ecuación. Para permanecer dentro de este error hasta el extremo inferior del rango de audio, de forma que $f_{\min} = 20$ Hz, el circuito anterior requeriría $C = 100/(4\pi \times 222 \times 10^3 \times 20) \cong 1.8 \mu\text{F}$.

9.5 INTERRUPTORES ANALÓGICOS

Muchos circuitos necesitan interruptores electrónicos, esto es, interruptores cuyo estado sea de voltaje programable. Algunos ejemplos comunes son los amplificadores troceadores, los convertidores D-A, los generadores de función, los amplificadores S/H y las alimentaciones interruptoras de potencia. Los interruptores también se usan para enrutar señales en sistemas de adquisición de datos, y para reconfigurar circuitos en instrumentación programable.

Como se muestra en la figura 9.34a, SW se cierra o se abre, dependiendo del nivel lógico en la entrada de control C/O. Cuando SW está cerrado se produce voltaje cero inde-

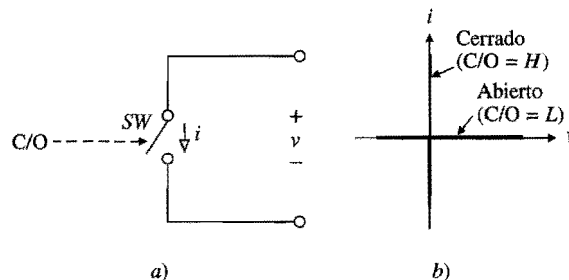


FIGURA 9.34
Interruptor ideal y sus características i - v .

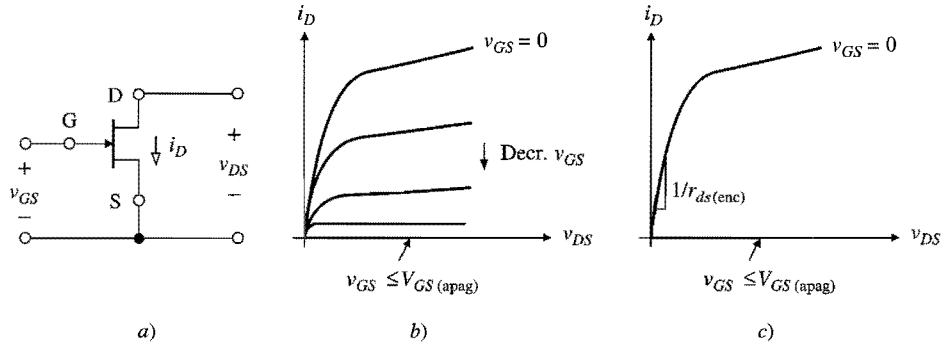


FIGURA 9.35
JFET de canal n ($V_{GS(\text{apag})} < 0$) y sus características i - v .

pendientemente de la corriente, y cuando SW está abierto proporciona corriente cero independientemente del voltaje, es por ello que se obtiene la característica de la figura 9.34b. Este comportamiento se puede aproximar mediante un dispositivo que posea altas relaciones de resistencia encendido-apagado, como los transistores de efecto de campo (FET). Un FET actúa como un resistor variable llamado *canal*, cuya resistencia está controlada por el voltaje aplicado entre una terminal de control llamada *compuerta* G y una de las terminales del canal. Estas terminales, llamadas *fuentes* S y *drenaje* D , usualmente son intercambiables porque la estructura del FET es simétrica.

Interruptores JFET

En la figura 9.35 se muestran las características del JFET de canal n , o para más facilidad JFET- n . Cada curva representa la característica i - v del canal para un valor diferente del voltaje de control v_{GS} aplicado entre la compuerta y la fuente. Para $v_{GS} = 0$ el canal es altamente conductivo, ésta es la razón por la que se dice que los JFET son dispositivos *normalmente encendidos*. Si, de manera progresiva, v_{GS} se vuelve más negativo, la conductividad del canal se reduce hasta llegar a un umbral de corte $V_{GS(\text{apag})} < 0$, tal que para $v_{GS} \leq V_{GS(\text{apag})}$ la conductividad cae a cero y el canal actúa como un circuito abierto. En forma típica, $V_{GS(\text{apag})}$ está en el rango de -0.5 V a -10 V, dependiendo del dispositivo.

En las aplicaciones de interruptor interesan sólo dos curvas, aquellas correspondientes a $v_{GS} = 0$ y $v_{GS} \leq V_{GS(\text{apag})}$. Esta última es altamente no lineal; sin embargo, cuando el canal se usa como un interruptor cerrado, su operación es cercana a $v_{DS} = 0$ V, donde la curva es completamente abrupta y lineal. La pendiente es inversamente proporcional a una resistencia $r_{ds(\text{enc})}$ llamada la *resistencia dinámica* del canal,

$$\frac{di_D}{dv_{DS}} = \frac{1}{r_{ds(\text{enc})}} \quad (9.21)$$

Para la operación ideal del interruptor, esta resistencia debe ser cero; en la práctica, se encuentra típicamente en el rango de 10^2 Ω o menos, dependiendo del tipo de dispositivo.

Cuando el canal está apagado, su resistencia es virtualmente infinita. En este caso, las únicas corrientes de potencial interés son las corrientes de fuga, es decir, la *corriente de*

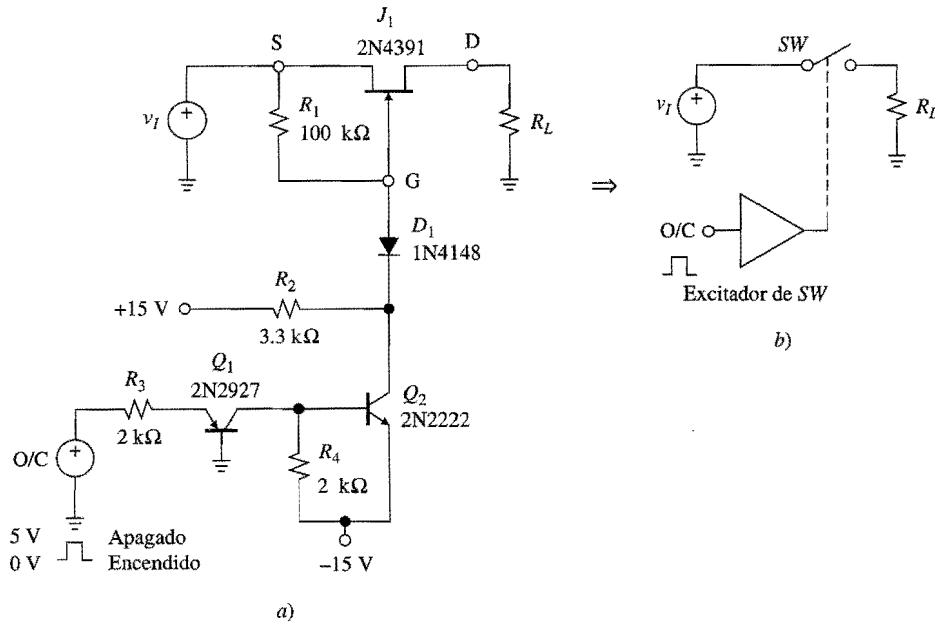


FIGURA 9.36

El JFET de canal n como un interruptor.

corte de drenaje $I_{D(\text{apag})}$ y la corriente inversa de compuerta I_{GS} . A temperatura ambiente, estas corrientes están típicamente en el rango de un picoampere; sin embargo, las mismas se duplican con cada incremento de 10°C . Lo anterior puede ser de interés en ciertas aplicaciones, como se verá posteriormente.

Un interruptor JFET- n popular es el 2N4391 (Siliconix), cuyos valores de temperatura ambiente son: $-4\text{ V} \leq V_{GS(\text{apag})} \leq -10\text{ V}$, $r_{ds(\text{enc})} \leq 30\ \Omega$, $I_{D(\text{apag})} \leq 100\ \text{pA}$, $I_{GS} \leq 100\ \text{pA}$ fluyendo hacia afuera de la compuerta, retraso de encendido $\leq 15\ \text{ns}$, y retraso de apagado $\leq 20\ \text{ns}$. En la figura 9.36 se ilustra una aplicación típica de interruptor. La función del interruptor es proporcionar una conexión establecer/romper entre una fuente v_I y una carga R_L , mientras que la función del excitador del interruptor es traducir el comando lógico O/C compatible con TTL al impulso de compuerta apropiado.

Con O/C bajo ($\cong 0\text{ V}$), la unión E-B de Q_1 está apagada, por ende, tanto Q_1 como Q_2 están apagados. Debido a la acción jaladora de R_2 , D_1 está polarizado inversamente, lo que permite que R_1 mantenga la compuerta al mismo potencial que el canal. Entonces, se tiene $v_{GS} = 0$ independientemente de v_I , por lo que el interruptor se enciende.

Con un O/C alto ($\cong 5\text{ V}$), Q_1 conduce y obliga a que Q_2 se sature, lo que lleva a la compuerta cerca de -15 V . Con un voltaje de compuerta negativo, el interruptor está apagado. Para prevenir que J_1 comience a funcionar de manera inadvertida, se debe limitar v_I en la dirección negativa,

$$v_{I(\text{mín})} = V_{EE} + V_{CE2(\text{sat})} + V_{D1(\text{enc})} - V_{GS(\text{apag})} \quad (9.22)$$

Por ejemplo, con $V_{GS(\text{apag})} = -4\text{ V}$ se obtiene $v_{I(\text{mín})} \cong -15 + 0.1 + 0.7 - (-4) \cong -10\text{ V}$, lo que indica que el circuito operará apropiadamente sólo cuando la entrada esté por encima de -10 V .

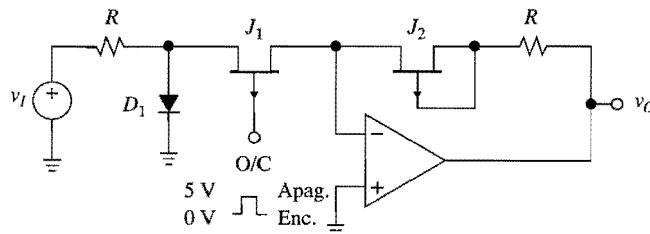


FIGURA 9.37
Interruptor analógico tierra utilizando JFET de canal p .

Para la operación a alta velocidad,² se conecta un capacitor de 100 pF entre la entrada de control y la base de Q_2 para elevar la velocidad de los tiempos de encendido y apagado de Q_2 , y un diodo Schottky HP2810 entre la base y el colector de Q_2 (ánodo en la base) para eliminar el retraso de almacenamiento de Q_2 . Varios fabricantes cuentan con excitadores JFET así como con combinaciones de este tipo de excitadores en su forma IC.

La configuración de la figura 9.36 requiere un excitador de gran dedicación debido a que el interruptor debe ir con la señal v_I . Si se permite que el interruptor permanezca en un potencial casi constante, tal como el potencial de tierra virtual de un amp op, entonces el excitador se puede simplificar o incluso eliminar, como se muestra en la configuración de la figura 9.37. Esta configuración, referida como *interruptor analógico-tierra* o *interruptor de corriente*, utiliza un JFET- p diseñado para una compatibilidad directa con niveles lógicos estándar. El JFET- p es similar al JFET- n , excepto que el corte de voltaje ahora es positivo, o bien $V_{GS(\text{apag})} > 0$. Además, la fabricación de JFET- p s es compatible con la tecnología bipolar de bajo costo. El interruptor opera de la siguiente manera.

Cuando la entrada de control O/C es baja se tiene $v_{GS1} \cong 0$, lo cual indica que J_1 se enciende. Si se desea compensar por la presencia de $r_{ds1(\text{enc})}$, se usa J_2 , el cual es un JFET ficticio, en la ruta de retroalimentación del amp op con la compuerta y la fuente unidas para mantenerla permanentemente encendida. J_1 y J_2 son dispositivos idénticos para asegurar que $r_{ds2(\text{enc})} = r_{ds1(\text{enc})}$ y, por ende, $v_O/v_I = -1$ V/V.

Cuando O/C es alta, o bien $v_{GS1} > V_{GS1(\text{apag})}$, J_1 está apagado y por lo tanto la propagación de la señal se inhibe, entonces $v_O/v_I = 0$. D_1 proporciona una función de aseguramiento para prevenir que el canal se encienda inadvertidamente durante las alternancias positivas de v_I . En resumen, el circuito proporciona ganancia unitaria cuando O/C es baja, y ganancia cero cuando O/C es alta.

El principio de la figura 9.37 es especialmente útil en aplicaciones de amplificadores sumadores. Si la combinación de entrada resistor-diodo-interruptor se replica k veces, se obtiene un *multiplexor analógico de canal k* , el cual es un dispositivo usado ampliamente en interruptores de adquisición de datos y señal de audio. El interruptor cuadrete AH5010 (National Semiconductor) consiste en cuatro interruptores FET- p y sujeciones relativas de diodo más un FET ficticio en el mismo paquete. Con un amp op externo y cinco resistores, es posible realizar un multiplexor de cuatro canales, y al colocar múltiples AH5010 en cascada se puede expandir a virtualmente cualquier número de canales.

Interruptores MOSFET

En virtud de que la tecnología MOS constituye la base del VLSI digital, los interruptores MOS son particularmente atractivos cuando en el mismo chip deben coexistir funciones

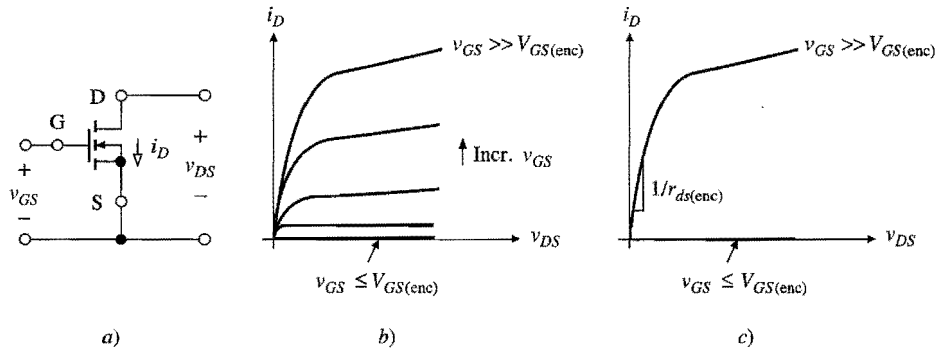


FIGURA 9.38
MOSFET de enriquecimiento de canal n ($V_{GS(enc)} > 0$), y sus características i - v .

analógicas y digitales. Los MOSFET están disponibles en su versión normal de encendido o de agotamiento, así como en su versión normal de apagado o de *enriquecimiento*. Esta última versión es por mucho la más común, puesto que constituye la base de la tecnología CMOS.

En la figura 9.38 se muestran las características del MOSFET de enriquecimiento de canal n , o para decirlo en forma más simple MOSFET- n . Su comportamiento es similar al del JFET- n , excepto que con $v_{GS} = 0$ el dispositivo está apagado. Para hacer conductivo al canal, v_{GS} se debe elevar por encima de algún umbral $V_{GS(enc)} > 0$; entre más grande sea v_{GS} en comparación con $V_{GS(enc)}$, más conductivo será el canal. Cuando el MOSFET- n se opera en un arreglo de tierra virtual del tipo de la figura 9.37, éste abre cuando el voltaje de compuerta es bajo, y cierra cuando el voltaje de compuerta es alto.

Si el MOSFET- n se conecta en un arreglo flotante del tipo de la figura 9.36, la conductividad del estado encendido ya no es uniformemente alta, pero varía junto con v_I debido a que el mismo v_{GS} es una función de v_I . El canal es bastante menos conductivo durante las alternancias negativas de v_I , y, en realidad, para valores suficientemente positivos de v_I éste puede apagarse. Tales inconvenientes se eliminan empleando un par de FET MOS (CMOS) complementarios, para que uno maneje las alternancias negativas de v_I mientras que el otro lo hace con las positivas. El primero es un MOSFET- n de enriquecimiento, y el último es un MOSFET- p de enriquecimiento, cuyas características son similares a las del MOSFET- n , excepto que el umbral de encendido ahora es negativo. Por lo tanto, para hacer conductivo a un MOSFET- p , se necesita que $v_{GS} < V_{GS(enc)} < 0$; así, entre más bajo sea v_{GS} comparado con $V_{GS(enc)}$, más conductivo será el canal. Para su operación apropiada, el MOSFET- p debe ser excitado en antifase con respecto al MOSFET- n . Como se muestra en la figura 9.39a, para el caso de fuentes de alimentación simétrica de poder, esta excitación la proporciona un inversor CMOS ordinario.

Cuando C/O es alta, la compuerta del MOSFET- n M_n es alta y la del MOSFET- p M_p es baja, por lo que ambos dispositivos se encienden. Como se muestra en la figura 9.39b, M_n ofrece baja resistencia sólo sobre la parte inferior del rango de la señal, y M_p únicamente sobre la porción superior del mismo rango. Sin embargo, como equipo, estos dispositivos ofrecen una resistencia en paralelo combinada que es razonablemente baja a lo largo de todo el rango $V_{SS} \leq v_I \leq V_{DD}$. Al final, cuando C/O es baja, ambos FET se apagan y se inhibe la transmisión de la señal.

La configuración básica de la figura 9.39a, también llamada *compuerta de transmisión*, está disponible en varias versiones y niveles de desempeño. Dos de los ejemplos más antiguos

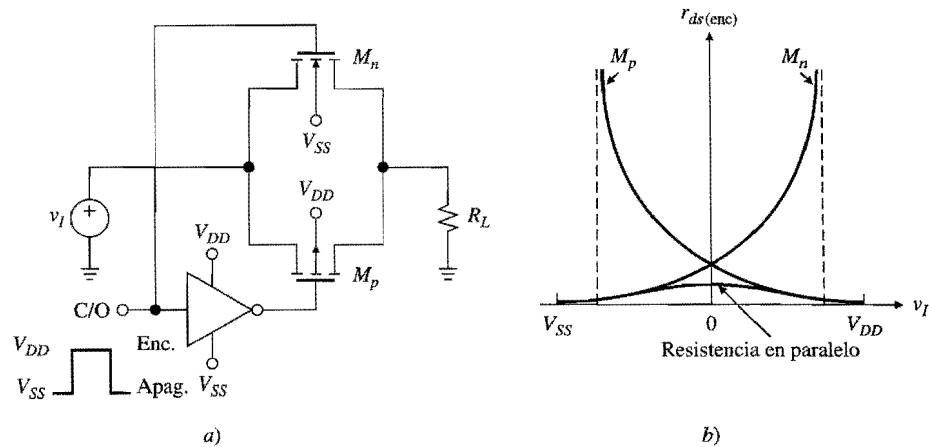


FIGURA 9.39
Compuerta de transmisión CMOS y su resistencia dinámica como una función de v_I .

son el interruptor cuadrante bilateral CD4066 y el multiplexor/demultiplexor de ocho canales CD4051, originalmente introducidos por la RCA. El 4051 también proporciona una translación de nivel lógico para permitir que el interruptor funcione con señales analógicas bipolares mientras acepta niveles lógicos unipolares. Al consultar los libros de datos, es posible encontrar una amplia variedad de otros productos del tipo del interruptor MOS.

9.6 DETECTORES DE PICO

La función de un *detector de pico* es capturar el valor pico de la entrada y producir $v_O = v_I(\text{pico})$. Para alcanzar esta meta, se hace que v_O siga a v_I hasta llegar al valor pico. Entonces, este valor se retiene hasta que se presente un pico nuevo y más grande, en cuyo caso el circuito actualizará v_O al nuevo valor pico. En la figura 9.40a se muestra un ejemplo de formas de onda de entrada y de salida. Los detectores de pico tienen su aplicación en la instrumentación de pruebas y mediciones.

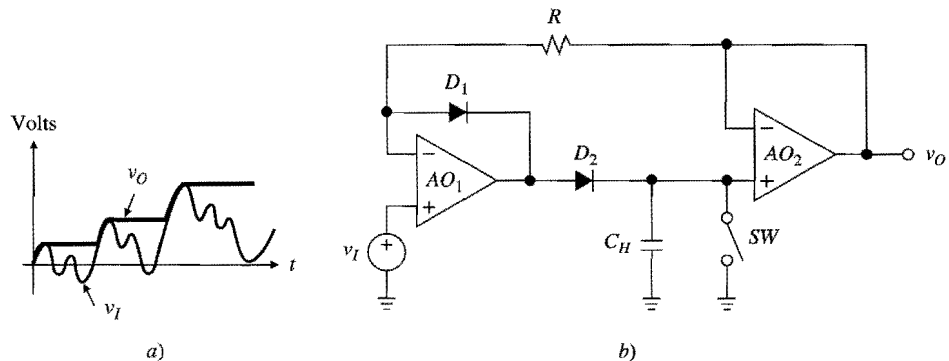


FIGURA 9.40
Formas de onda del detector de pico y diagrama del circuito.

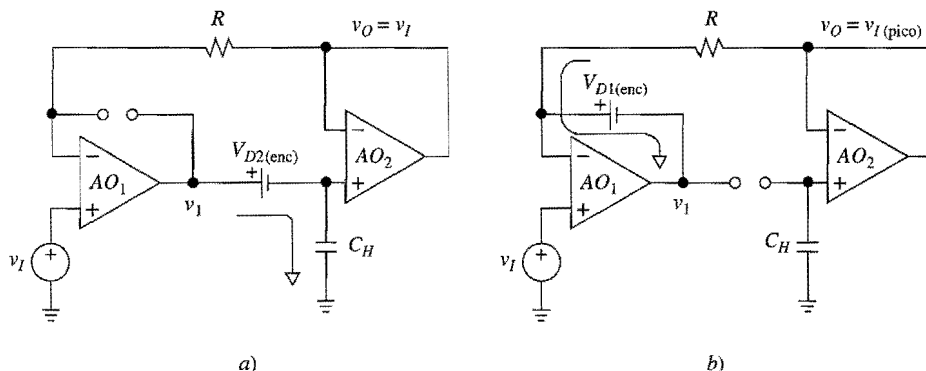


FIGURA 9.41

Detectores de pico equivalentes durante a) el modo de rastreo y b) el modo de retención.

De la descripción anterior se identifican los siguientes cuatro bloques: a) una memoria analógica para retener el valor del pico más reciente: ésta es el capacitor, cuya capacidad de almacenar carga la hace actuar como una memoria de voltaje, como para $V = Q/C$; b) un interruptor de corriente unidireccional para cargar posteriormente al capacitor cuando surja un nuevo pico: éste es representado por el diodo; c) un dispositivo para obligar al voltaje de la capacitancia a rastrear al voltaje de entrada cuando se presente un nuevo pico: éste es el seguidor de voltaje; d) un interruptor para reiniciar periódicamente v_O hasta cero: lo anterior se logra con un interruptor de descarga FET en paralelo con el capacitor.

En el circuito de la figura 9.40b las tareas anteriores son realizadas, respectivamente, por C_H , D_2 , AO_1 y SW . La función de AO_2 es separar el voltaje del capacitor para prevenir la descarga mediante R y por medio de una carga externa. Además, D_1 y R_1 evitan que AO_1 se sature después de que se ha detectado un pico, y por ende ayudan a recuperar la velocidad cuando se presenta el pico nuevo. El circuito opera de la siguiente manera.

Con la llegada de un pico nuevo, la salida de AO_1 se vuelve positiva, apagando D_1 y encendiendo D_2 como se muestra en la figura 9.41a. AO_1 utiliza la ruta de retroalimentación D_2 - AO_2 - R para mantener un corto virtual entre sus entradas. Como no fluye corriente a través de R , el resultado es que v_O rastreará a v_I . Durante este modo, acertadamente llamado el *modo de rastreo*, AO_1 produce corriente para cargar a C_H a través de D_2 , y su salida conduce una caída de diodo por encima de v_O , o bien $v_I = v_O + V_{D2(enc)}$.

Después de llegar al pico v_I empieza a decrecer, lo cual ocasiona que la salida de AO_1 también decrezca. En consecuencia, D_2 se apaga y D_1 se enciende, lo que proporciona una ruta de retroalimentación alternativa para AO_1 , como se muestra en la figura 9.41b. Por el concepto de corto virtual, la salida de AO_1 ahora conduce una caída de diodo por debajo de v_I , o bien $v_I = v_1 - V_{D1(enc)}$. Durante este modo, llamado el *modo de retención (hold)*, el voltaje del capacitor permanece constante, y la función de R es proporcionar una ruta de corriente para D_1 .

Se observa que si D_2 y AO_2 se colocan dentro de la ruta de retroalimentación de AO_1 , se eliminan todos los errores debidos a las caídas de voltaje a través de D_2 y al voltaje de desvío de entrada de AO_2 . Todo lo que se necesita en la entrada de AO_2 es una corriente de polarización de entrada lo suficientemente baja para minimizar la descarga de capacitancia entre los picos. Los requerimientos de AO_1 son un error de entrada de cc convenientemente bajo, así como una capacidad de corriente de salida lo suficientemente alta para cargar a C_H durante los picos rápidos. Además, AO_1 quizá necesite ser estabilizada contra los polos de

lazo de retroalimentación introducidos por r_{o1} y C_H , y por AO_2 . Lo anterior se logra usualmente por medio de la adecuada conexión de capacitores de compensación en paralelo con D_1 y R . En forma típica, R está en el orden de unos cuantos kilohms, y las capacitancias de compensación se encuentran en el orden de unas cuantas decenas de picofarads.

Se observa con facilidad que si se invierten las direcciones del diodo, se ocasiona que el circuito detecte los picos negativos de v_L .

Caída de voltaje y retroceso (*sagback*)

Durante el modo de retención (*hold*), v_O debe permanecer rigurosamente constante. En la práctica, debido a las corrientes de fuga, el capacitor se cargará o descargará lentamente, dependiendo de la polaridad de la fuga. La fuga proviene de varias fuentes, es decir, del diodo, del capacitor y del reinicio del interruptor; así como de la fuga de la tableta de circuitos impresos; y por último de la corriente de desvío de entrada de AO_2 . Mediante el empleo de la ley de la capacitancia $i = C dv/dt$ y la representación de la fuga neta de la capacitancia como I_L , se define la *velocidad de caída de voltaje* como

$$\frac{dv_0}{dt} = \frac{I_L}{C_H} \quad (9.23)$$

Por ejemplo, una corriente de fuga de 1 nA a través de una capacitancia de 1 nF produce una velocidad de caída de voltaje de $10^{-9}/10^{-9} = 1 \text{ V/S} = 1 \text{ mV/ms}$. La caída se minimiza mediante la reducción de los componentes individuales de la fuga.

En la práctica, las limitaciones más cruciales de un capacitor en las aplicaciones de memoria analógica son las *fugas* y la *absorción dieléctrica*. Las fugas provocan que el dispositivo se descargue lentamente durante el modo de retención (*hold*); mientras que la absorción dieléctrica ocasiona que el voltaje nuevo retroceda hacia el voltaje previo, después de que la capacitancia ha sido sometida a un cambio rápido de voltaje. Este efecto de retroceso, proveniente del fenómeno del almacenamiento de carga en el volumen del dieléctrico, se puede modelar con una serie de etapas internas R - C , cada una en paralelo con C_H . En referencia al modelo de primer orden de la figura 9.42a, se observa que aun cuando C_H se descarga casi inmediatamente cuando se cierra SW , C_{DA} retendrá algo de carga debido a la resistencia en serie R_{DA} . Después de que SW se abre, C_{DA} transfiere parte de su carga de

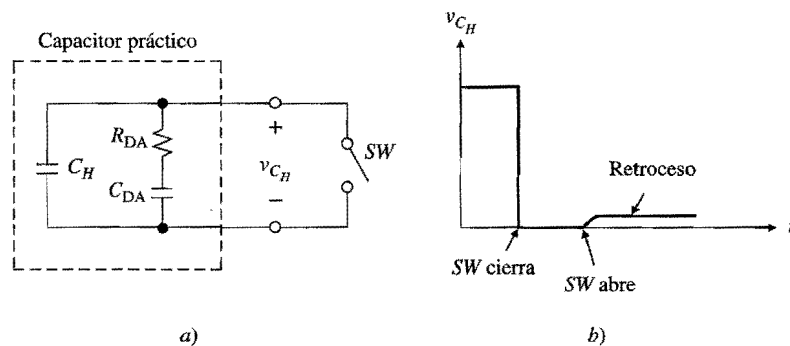


FIGURA 9.42

a) Modelo de circuito para absorción dieléctrica y b) el efecto de retroceso.

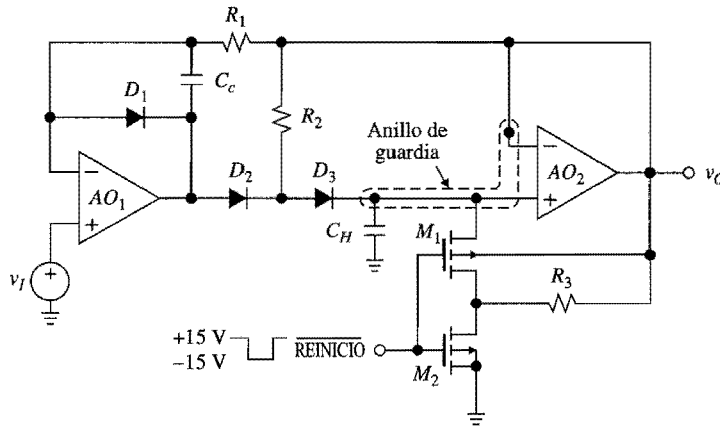


FIGURA 9.43
Detector de pico para retención extendida.

regreso a C_H para alcanzar el equilibrio, lo que ocasiona el efecto de retroceso mostrado en la figura 9.42b. A pesar de que más de una constante de tiempo puede intervenir en el retroceso, por lo común una sola constante de tiempo es suficiente para caracterizar este efecto, típicamente con C_{DA} a una o más órdenes de magnitud más pequeña que C_H , y una constante de tiempo con valores entre fracciones de un milisegundo y fracciones de un segundo. Existen ciertos tipos de capacitor con pocas fugas y absorción dieléctrica baja que incluyen los tipos de poliestireno, polipropileno y teflón.³

Las fugas en la tarjeta del circuito impreso se minimizan mediante las técnicas de guardado de la salida expuestas en la sección 5.3. En el presente circuito el anillo es excitado por v_O , lo cual ocasiona que éste rodee todas las pistas asociadas con la entrada no inversora de AO_2 , como se muestra en el ejemplo práctico de la figura 9.43.

Con frecuencia se elige un amp op de entrada FET como AO_2 para aprovechar sus características de baja corriente de polarización de entrada. Sin embargo, esta corriente se duplica en casi cada incremento de 10°C , por lo tanto si se anticipa un rango extendido de temperaturas de operación, es preferible un amp op de entrada BJT con corriente de polarización de entrada ultrabaja.

Cuando un diodo se polariza en forma inversa, éste presenta una corriente de fuga que también se duplica con cada incremento de 10°C . El circuito de la figura 9.43 elimina el efecto de la fuga del diodo mediante el uso de un tercer diodo D_3 y la resistencia jaladora R_2 . Mientras que durante el modo de retención (*hold*), el par D_2 - D_3 actúa como un interruptor unidireccional, pero con una caída de voltaje dos veces más grande. Durante el modo de espera, R_2 jala al ánodo de D_3 al mismo potencial que el cátodo, con lo que se elimina la fuga de D_3 ; así, la polarización inversa se sostiene únicamente por D_2 .

Para minimizar la fuga de reinicio del interruptor se puede usar una técnica similar. En el ejemplo mostrado, este interruptor se realiza con dos MOSFET-*p* de enriquecimiento 3N163 (Siliconix). Si se aplica un pulso negativo a sus compuertas, ambos FET se encienden y C_H se descarga. Cuando el pulso se retira ambos FET se apagan; sin embargo, como R_3 jala la fuente de M_1 al mismo potencial del drenaje, la fuga de M_1 se elimina; en tanto que el voltaje del interruptor se sostiene sólo por M_2 . Si se desea compatibilidad con TTL, se puede utilizar un cambiador de nivel de voltaje adecuado como el DH0034 (National Semiconductor).

Una buena elección para los amps op de la figura 9.43 es un dispositivo de entrada JFET dual tal como el amp op de alta velocidad y precisión OP-249 (Analog Devices). Los diodos pueden ser dispositivos de propósito general de cualquier tipo, como el 1N914 o el 1N4148, y los valores apropiados para las diferentes resistencias están en el rango de $10\ \Omega$. El propósito de C_c , típico en el rango de unas cuantas decenas de picofaradios, es estabilizar el amp op AO_1 cargado de manera capacitiva durante el modo de rastreo. En tanto que C_H debe ser lo suficientemente grande para reducir el efecto de la fuga, pero también debe ser lo suficientemente pequeña para poder cargarse con velocidad durante los picos rápidos. Un compromiso razonable está típicamente en el rango de $1\ \text{nF}$.

Limitaciones de la velocidad

La velocidad del detector de pico está limitada por la velocidad de respuesta de sus amps op así como por la máxima velocidad a la cual AO_1 puede cargar o descargar a C_H . Esta última velocidad es igual a I_{sc1}/C_H , donde I_{sc1} es la corriente de salida de cortocircuito de AO_1 . Por ejemplo, con $C_H = 0.5\ \text{nF}$, un amp op que tiene $SR_1 = 30\ \text{V}/\mu\text{s}$ e $I_{sc1} = 20\ \text{mA}$ da como resultado $I_{sc1}/C_H = 40\ \text{V}/\mu\text{s}$, lo que indica que la velocidad está limitada por SR_1 . Sin embargo, con $C_H = 1\ \text{nF}$, se obtiene $I_{sc1}/C_H = 20\ \text{V}/\mu\text{s}$, lo cual indica que la velocidad ahora está limitada por I_{sc1} . La corriente de salida de AO_1 se puede reforzar reemplazando D_3 por la unión $B-E$ de un BJT $n\text{pn}$, cuyo colector regresa a V_{CC} a través de una resistencia en serie en el orden de $10^2\ \Omega$ para mantener los picos de corriente por debajo de un apropiado nivel de seguridad.

9.7 AMPLIFICADORES DE MUESTREO Y RETENCIÓN

Con frecuencia es necesario capturar el valor de una señal en respuesta a un comando lógico adecuado, y retenerlo hasta la llegada de un nuevo comando de captura. Este concepto fue expuesto en el capítulo 5 en conexión con los amplificadores autocero, donde la señal en cuestión es un voltaje de anulación del desvío. En el capítulo 12 se encontrarán otros ejemplos en relación con los convertidores A-D y D-A.

Un *amplificador de muestreo y retención* (SHA) es un circuito en el cual el valor de la señal de entrada se captura en forma instantánea, como se muestra en la figura 9.44a. A pesar de que la captura instantánea es matemáticamente conveniente en la teoría de datos muestreados, ésta no es factible por las limitaciones dinámicas inherentes de los circuitos físicos. En lugar de eso, en la práctica se hace que el circuito rastree la entrada por un intervalo de tiempo prescrito, para entonces retener su valor más reciente para el resto del ciclo. En la figura 9.44b se muestran los tiempos del amplificador de rastreo y retención (THA). A pesar de las obvias diferencias entre los diagramas, los ingenieros emplean las denominaciones SHA y THA en forma intercambiable.

En la figura 9.45 se muestra una de las topologías THA más populares. El circuito es similar al detector de pico, excepto por el reemplazo del interruptor del diodo por un interruptor bidireccional controlado externamente para cargar y descargar a C_H , dependiendo del caso. El circuito opera de la siguiente manera.

Durante el modo de *rastreo*, SW se cierra para crear la ruta de retroalimentación $SW-AO_2-R$ alrededor de AO_1 . En virtud de la baja caída de voltaje a través de SW , ambos diodos están apagados, lo que indica una caída de $0\ \text{V}$ a través de R . Por lo tanto, AO_1 actúa como un seguidor de voltaje y proporciona a C_H cualquier corriente que se requiera para hacer que v_O rastree a v_I .

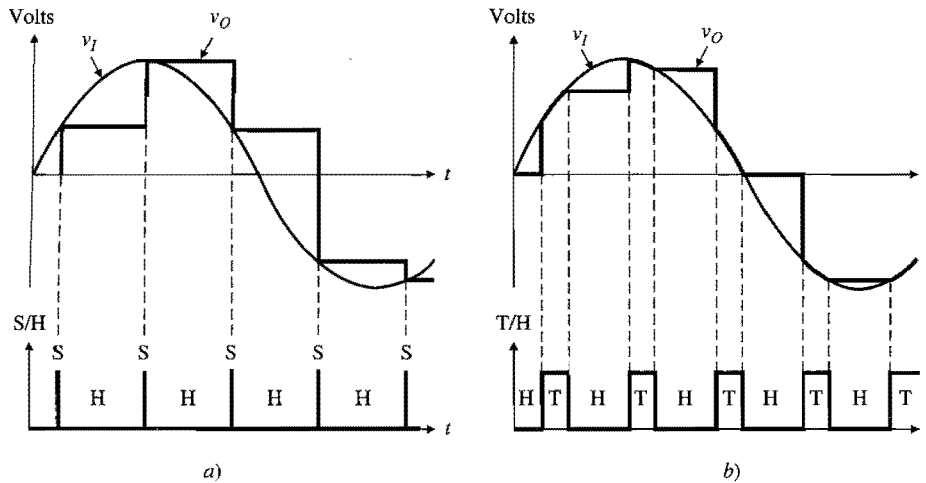


FIGURA 9.44
Respuestas idealizadas de a) el amplificador de muestreo y retención (SHA),
y b) el amplificador de rastreo y retención (THA).

Durante el modo de *retención (hold)*, SW se abre, lo que permite a C_H retener cualquier voltaje que se requiera en el instante de la apertura del interruptor; después AO_2 separa y envía este voltaje hacia afuera. La función de D_1 y D_2 es evitar que AO_1 se sature, y por ende facilitar la recuperación de AO_1 cuando se recibe un nuevo comando de rastreo.

Por lo general, el interruptor es un JFET, un MOSFET o un puente de diodos Schottky, y está equipado con un excitador apropiado para hacer compatible el comando T/H con TTL o CMOS. Los requerimientos principales de AO_1 son a) error de cc de entrada bajo, b) capacidad de corriente de salida adecuada para cargar y descargar a C_H rápidamente, c) alta ganancia de lazo abierto para minimizar el error de ganancia y los errores debidos a la caída de voltaje a través de los desvíos de entrada de SW y AO_2 , y d) compensación de frecuencia apropiada para características de dinámica y establecimiento suficientemente rápidas. Con frecuencia, la compensación se implementa con una capacitancia de paso de unas cuantas decenas de picofaradios en paralelo con los de paso. Los requerimientos de AO_2 son a) baja corriente de polarización de entrada para minimizar la caída, y b) dinámica

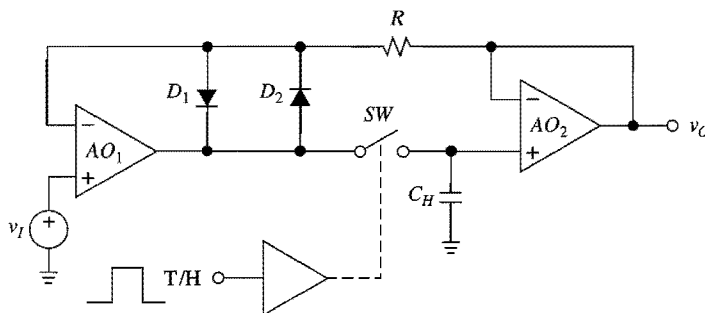


FIGURA 9.45
Amplificador de rastreo y retención básico.

adecuadamente rápida. Como en el caso del detector de pico, C_H debe ser un capacitor con pocas fugas y con absorción dieléctrica baja, como el de teflón o el de poliestireno.³ Su valor se elige como un compromiso entre la caída baja y los tiempos rápidos de carga/descarga.

El THA básico de la figura 9.45 se puede implementar con amps op individuales y componentes pasivos, o también se puede comprar como un IC monolítico autocontenido. Un ejemplo común es el THA BiFET LM398 (National Semiconductor).

Parámetros de desempeño del THA

En el modo de rastreo, un THA está diseñado para comportarse como un amplificador ordinario, por lo que su desempeño está caracterizado en términos de los errores de cc y de ganancia, la dinámica y otros parámetros propios de los amplificadores. Sin embargo, durante la transición del modo de rastreo al modo de retención (*hold*) y viceversa, así como durante el mismo modo de espera, el desempeño se caracteriza por especificaciones representativas de los THA. En la siguiente lista, el diagrama extendido de tiempos de la figura 9.46 se emplea como una guía.

1. *Tiempo de adquisición (t_{AQ})*. Siguiendo el comando de rastreo, v_O empieza a dirigirse hacia v_I y t_{AQ} es el tiempo que le toma a v_O comenzar a rastrear a v_I dentro de una banda de error específica después del inicio del comando de rastreo, el cual incluye retrasos de la propagación a través del excitador y el interruptor, además de retrasos debidos a las limitaciones del tiempo de respuesta y los tiempos de establecimiento de los amps op. El tiempo de adquisición se incrementa con la magnitud del paso, así como con el adelgazamiento de la banda de error. En forma usual, t_{AQ} se especifica para un escalón de 10 V

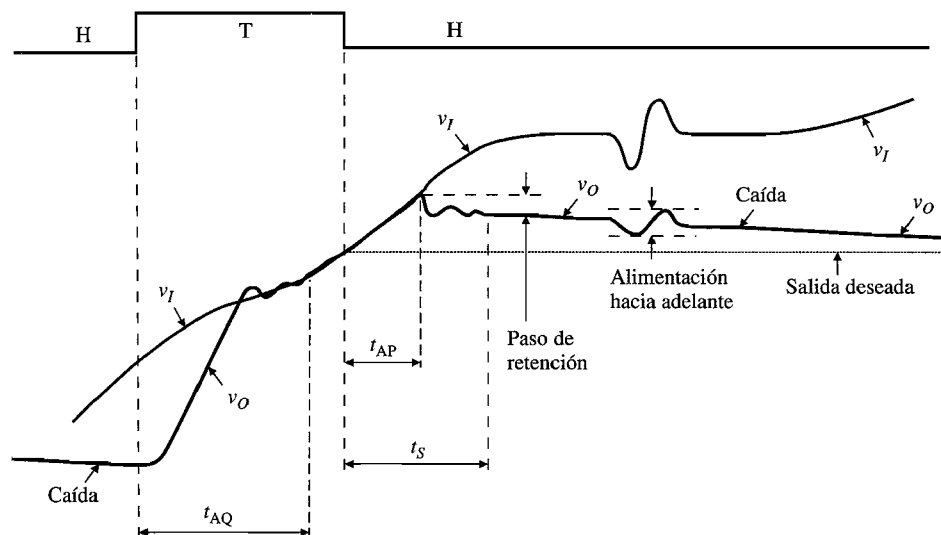


FIGURA 9.46
Terminología del THA.

y bandas de error de 1%, 0.1% y 0.01% de la escala completa. La entrada debe ser adquirida totalmente antes de cambiar al modo de retención.

2. *Tiempo de apertura* (t_{AP}). Debido a los retrasos de la propagación a través del excitador y el interruptor, v_O terminará de rastrear a v_I algún tiempo después del inicio del comando de retención. Éste es el tiempo de apertura. Para obtener un ritmo preciso, el t_{AP} se debe adelantar al comando de retención.
3. *Incertidumbre de apertura* (Δt_{AP}). También llamada *vibración de apertura* (*aperture jitter*), representa la variación en el tiempo de apertura entre muestra y muestra. Si el t_{AP} se compensa adelantándolo al comando de retención, entonces Δt_{AP} establece el error final en el tiempo y, por ende, la frecuencia máxima de muestreo para una resolución dada. La vibración de apertura ocasiona un error de entrada $\Delta v_O = (dv_I/dt)\Delta t_{AP}$, lo cual indica que la forma de onda real muestreada se puede ver como la suma de una forma de onda muestreada de manera ideal y un componente de ruido. La relación señal a ruido de un circuito con un muestreo distinto al ideal y con una entrada de frecuencia senoidal f_i está dada por⁴

$$\text{SNR} = -20 \log_{10}(2\pi f_i \Delta t_{AP(\text{rms})}) \quad (9.24)$$

donde $\Delta t_{AP(\text{rms})}$ es el valor rms del Δt_{AP} , y se supone que este último no está correlacionado con v_I . En forma típica, Δt_{AP} es de un orden de magnitud más pequeño que t_{AP} , y t_{AP} es una o dos veces más pequeño que t_{AQ} .

4. *Tiempo de establecimiento del modo de espera* (t_S). Después del inicio del comando de espera, establecerlo dentro de una banda de error específica, que puede ser de 1%, 0.1% o 0.01%, toma algo de tiempo. Este tiempo es el de establecimiento del modo de espera.
5. *Paso de espera*. Debido a las capacitancias parásitas del interruptor, cuando el circuito cambia al modo de espera existe una transferencia de carga no deseada entre el excitador del interruptor y C_H , lo que ocasiona un cambio en el voltaje a través de C_H . El cambio correspondiente Δv_O se denomina como *paso de espera*, *error de pedestal* o *desvío de muestreo a retención*.
6. *Alimentación hacia adelante*. Durante el modo de espera, v_O debe ser independiente de cualquier variación en v_I . En la práctica, debido a la capacitancia parásita a través de SW , existe una pequeña cantidad de acoplamiento de ca desde v_I hasta v_O llamada *alimentación hacia adelante*. Esta capacitancia forma un voltaje de ca divisor con C_H , entonces un cambio de entrada Δv_I ocasiona un cambio de salida $\Delta v_O = [C_{SW}/(C_{SW} + C_H)]\Delta v_I$, donde C_{SW} es la capacitancia a través del interruptor. La *razón de rechazo de la alimentación hacia adelante*

$$\text{FRR} = 20 \log \frac{\Delta v_I}{\Delta v_O} \quad (9.25)$$

proporciona un indicativo de la cantidad de acoplamiento parásito. Por ejemplo, si $\text{FRR} = 80$ dB, un cambio durante el modo de espera $\Delta v_I = 10$ V da como resultado $\Delta v_O = \Delta v_I / 10^{80/20} = 10/10^4 = 1$ mV.

7. *Caída de voltaje*. Los THA están sujetos a las mismas limitaciones de caída que los detectores de pico. La caída tiene un interés especial cuando C_H se debe mantener baja para asegurar una adquisición rápida.

En el caso de un interruptor JFET, la alimentación hacia adelante se debe a la capacitancia de la fuente de drenaje C_{ds} , y el paso de retención (*hold*) se debe a la capacitancia del drenaje de compuerta C_{gd} . (Para dispositivos discretos, estas capacitancias están típicamente en el rango de un picofaradio.) Cuando el excitador jala la compuerta de cerca de v_O hasta

cerca de V_{EE} , éste remueve de C_H la carga $\Delta Q \cong C_{gd}(V_{EE} - v_O)$, lo que ocasiona un paso de retención (*hold*).

$$\Delta v_O \cong \frac{C_{gd}}{C_{gd} + C_H} (V_{EE} - v_O) \quad (9.26)$$

Este paso varía junto con v_O . Por ejemplo, con $C_H = 1$ nF y $V_{EE} = -15$ V, el paso de retención para cada picofaradio de C_{gd} es de alrededor de -15 mV/pF para $v_O = 0$, -20 mV/pF para $v_O = 5$ V y -10 mV/pF para $v_O = -5$ V. Una C_{gd} de sólo unos cuantos picofaradios puede provocar errores intolerables.

Existen varias técnicas para minimizar el paso de retención dependiente de la señal. Una de dichas técnicas es realizar el interruptor con la compuerta de transmisión CMOS de la figura 9.39a. Como los dos FET se conducen en antifase, un FET inyectará carga y el otro la removerá, y si sus geometrías se escalan de manera apropiada, las dos cargas se cancelarán entre sí.

En la figura 9.47 se presenta una técnica alternativa.⁵ Cuando el circuito entra en retención, AO_4 produce una excursión positiva de salida que, por el principio de superposición, depende de v_O así como del escalón negativo en la compuerta del interruptor. Esta excursión está diseñada para inyectar en C_H mediante C_3 , un paquete de carga con una magnitud igual a la removida a través de C_{gd} , lo que resulta en una transferencia neta de carga igual a cero. El paso de retención se hace independiente de v_O con R_7 , y se ajusta a cero mediante R_{10} . Para calibrar el circuito, R_7 se ajusta para tener pasos de retención iguales con $v_I = \pm 5$ V; después, el desvío residual se anula mediante R_{10} .

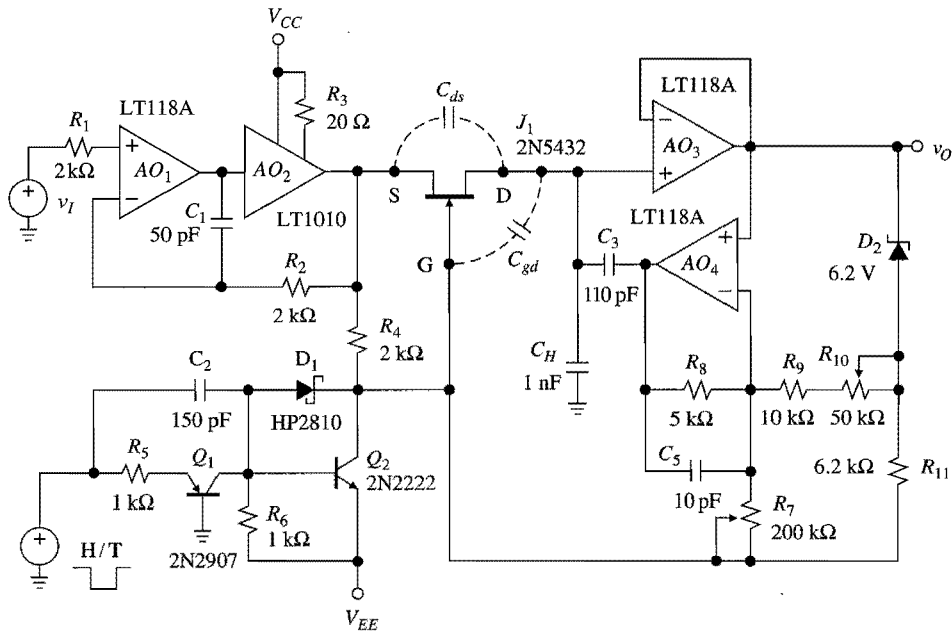


FIGURA 9.47

Un THA de 5 MHz con compensación de la transferencia de carga para minimizar el paso de retención. (Cortesía de Linear Technology.)

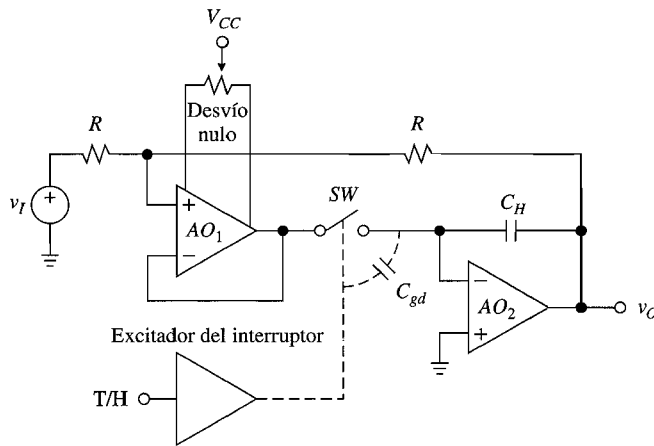


FIGURA 9.48
THA del tipo integrador.

Para alcanzar una alta velocidad, el circuito utiliza amps op rápidos y refuerza a AO_1 con el buffer de potencia rápida LT1010 para cargar y descargar rápidamente a C_H durante el modo de rastreo. Además, utilizando una retroalimentación local alrededor del par AO_1 - AO_2 , las dinámicas de establecimiento de las etapas de entrada y de salida se mantienen separadas y más simples. Como AO_3 ya no está dentro del ciclo de control, su voltaje de desvío de entrada ya no es irrelevante; sin embargo, tanto su desvío como el del buffer de entrada se compensan automáticamente durante la calibración de R_{10} . Para periodos largos de espera, AO_3 se puede reemplazar por un dispositivo de entrada FET como el LF356 y así reducir la caída.

La compensación de la carga se puede simplificar de manera considerable si el interruptor es operado en un arreglo de tierra virtual. Tal es el caso de los THA de *tipo integrador*,^{4,6} llamados así porque el capacitor de retención está colocado en la ruta de retroalimentación del amplificador de salida, como se ejemplifica en la figura 9.48. En virtud de que el interruptor siempre ve una tierra virtual, la carga removida de la unión sumadora a través de C_{gd} es constante, independientemente de v_O . En consecuencia, el paso de retención aparece como un desvío constante que se puede anular con facilidad mediante el uso de técnicas estándar, como el ajuste del desvío de AO_1 mostrado en la figura. Al existir un paso de espera fácil de compensar, la capacitancia de retención se puede reducir significativamente para lograr tiempos de adquisición más rápidos. El THA monolítico de alta velocidad HA-5330 (Harris) utiliza una capacitancia de retención de 90 pF para lograr que $t_{AQ} = 400$ ns a 0.01%.

En la figura 9.49 se presenta un THA mejorado del tipo integrador, el cual, de forma simultánea, optimiza la caída, el paso de retención y la alimentación hacia adelante. Durante el modo de rastreo, SW_3 está abierto mientras que SW_1 y SW_2 están cerrados. En este modo, el circuito opera como en la figura 9.48, con v_O dirigiéndose hacia $-v_I$. Durante el modo de espera, SW_1 y SW_2 están abiertos mientras que SW_3 está cerrado, lo que ocasiona que el circuito retenga cualquier voltaje adquirido durante el muestreo. Sin embargo, es importante observar que si se hace tierra desde la entrada hasta el buffer a través de SW_3 , se bloquea cualquier variación en v_I , lo que implica una mejoría significativa en el FRR. Además, como SW_1 y SW_2 experimentan una caída de voltaje muy cercana a cero, virtualmente

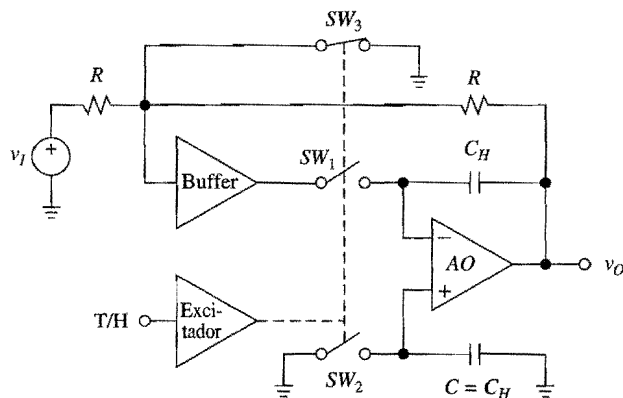


FIGURA 9.49
THA mejorado. (Se presenta la configuración del interruptor para el modo de retención.)

se elimina la fuga del interruptor. Ahora, la fuente principal de fuga es la corriente de polarización de entrada de AO. No obstante, si su entrada no inversora se regresa a una capacitancia ficticia C con un tamaño igual a C_H , se producen un paso de retención y una caída que, en una primera aproximación, cancelarán el paso de espera y la caída de C_H . Un ejemplo de un THA que utiliza esta técnica es el SHC803/804 (Burr-Brown), cuyos valores típicos a temperatura ambiente son: $t_{AQ} = 250$ ns y $t_S = 100$ ns, ambos a 0.01%; $t_{AP} = 15$ ns; $\Delta t_{AP} = \pm 15$ ps; FRR = $\pm 0.005\%$, o bien, 86 dB; el desvío del modo de espera = ± 2 mV; y razón de caída = $\pm 0.5 \mu\text{V}/\mu\text{s}$.

Los THA están disponibles de una gran variedad de fuentes y en un amplio rango de especificaciones de desempeño y precios. Para familiarizarse con los productos disponibles, es importante consultar los catálogos.

PROBLEMAS

9.1 Comparadores de voltaje

- 9.1 a) Utilizando un comparador 311 alimentado desde fuentes reguladas de ± 15 V, diseñe un detector de umbral tal que $v_O \cong 0$ V para $v_I > 1$ V, y $v_O \cong 5$ V para $v_I < 1$ V. b) Repita el ejercicio, pero con $v_O \cong -15$ V para $v_I > 5$ V, y $v_O \cong 0$ V para $v_I < 5$ V.

9.2 Aplicaciones de los comparadores

- 9.2 La característica térmica de cierta clase de termistores se puede expresar como $R(T) = R(T_0) \exp [B(1/T - 1/T_0)]$, donde T es la temperatura absoluta, T_0 es alguna temperatura de referencia y B es una constante adecuada, los tres parámetros se expresan en grados kelvin. Diseñe un circuito comparador de puente que proporcione $v_O = V_{OH}$ para $T > 100$ °C, y $v_O = V_{OL}$ para $T < 100$ °C, utilizando un solo comparador del tipo 339 y un termistor que tenga $R(25$ °C) = 100 k Ω y $B = 4$ 000 K. Suponiendo tolerancias de 10% para los componentes, haga una previsión del ajuste exacto del punto de referencia y bosqueje el procedimiento de calibración.

- 9.3 Empleando un amp op, dos comparadores del tipo 339, un BJT npn 2N2222 y los resistores que se necesiten, diseñe un circuito que acepte una entrada de datos v_I y una entrada de control $V_T \geq 0$, y que ocasione que un LED de 10 mA y 1.5 V se active siempre que $-V_T < v_I < V_T$. Suponga fuentes reguladas de ± 15 V.
- 9.4 Diseñe un circuito que produzca $v_O \cong 5$ V para $0^\circ\text{C} \leq T \leq 5^\circ\text{C}$ y $v_O \cong 0$ V en cualquier otro caso, utilizando dos comparadores del tipo 339 y un termistor del tipo del problema 9.2. Suponga un solo suministro regulado de 5 V.
- 9.5 Demuestre que el detector de ventana de la figura P9.5 tiene una ventana cuyo centro se controla por medio de v_1 y cuya amplitud es controlada mediante v_2 ; después dibuje y etiquete la VTC si $v_1 = 3$ V y $v_2 = 1$ V.

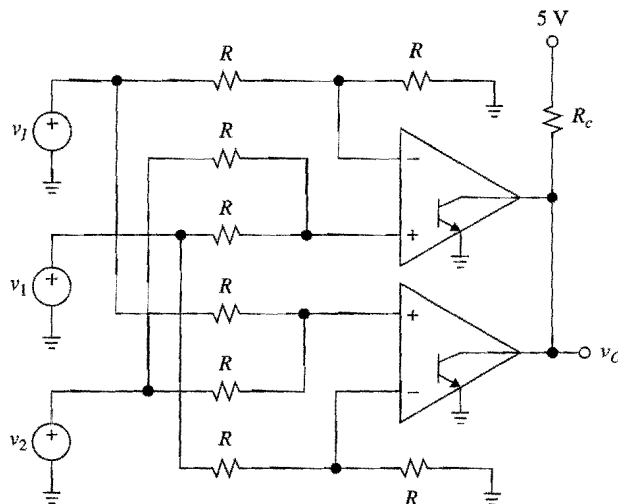


FIGURA P9.5

- 9.6 Empleando tres comparadores del tipo 339, un diodo de referencia LM385 de 2.5 V, un LED HLMP-4700 del tipo del ejemplo 9.2 y los resistores que se requieran, diseñe un circuito que monitoree una fuente de poder de $15 \text{ V} \pm 5\%$ y que ocasione que el LED se active siempre que la fuente esté dentro del rango.
- 9.7 Utilizando un diodo de referencia LM385 de 2.5 V, un comparador cuadrete LM339, y cuatro LED 4700 del tipo del ejemplo 9.2, diseñe un medidor de gráfico de barras de 0 V a 4 V. El circuito debe tener una impedancia de entrada de al menos $100 \text{ k}\Omega$ y debe estar alimentado por una sola fuente de 5 V.
- 9.8 Empleando un comparador 311 alimentado mediante fuentes reguladas de ± 15 V, diseñe un circuito que acepte una onda triangular con valores pico de ± 10 V, y que genere una onda cuadrada con valores pico de ± 5 V y un ciclo D de trabajo, variable desde 5% hasta 95%, por medio de un potenciómetro de $10 \text{ k}\Omega$.

9.3 Disparadores Schmitt

- 9.9 En el circuito de la figura 9.20a, sea v_I una onda triangular con valores pico de ± 10 V y sea $\pm V_{\text{sat}} = \pm 13$ V. Modifique el circuito para que la fase de su salida de onda cuadrada, relativa a la de la entrada, varíe entre 0° y 90° por medio de un potenciómetro de $10 \text{ k}\Omega$. Muestre las formas de onda de entrada y de salida cuando la escobilla está en el punto medio.

- 9.10 a) Derive la ecuación 9.14. b) Especifique las resistencias adecuadas en el circuito de la figura 9.23, para lograr que $V_{OL} = 0$ V, $V_{OH} = 5$ V, $V_{TL} = 1.5$ V y $V_{TH} = 2.5$ V con $V_{CC} = 5$ V. Trate de minimizar el efecto de la corriente de polarización de entrada.
- 9.11 Suponiendo que $V_{D(\text{enc})} = 0.7$ V y $\pm V_{\text{sat}} = \pm 13$ V, dibuje y etiquete la VTC del disparador Schmitt inversor de la figura P9.11.

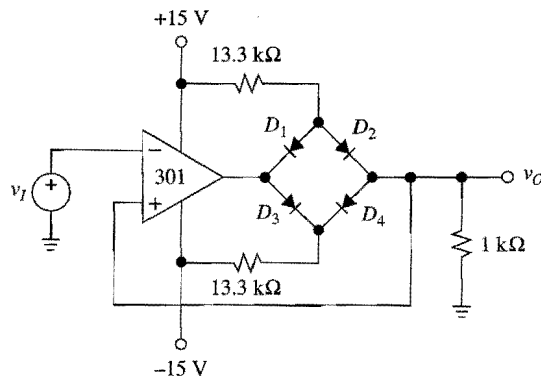


FIGURA P9.11

- 9.12 a) Suponiendo que el amp op de la figura 9.20a se satura en ± 13 V, dibuje y etiquete la VTC si una resistencia $R_3 = 33$ k Ω se conecta entre los nodos etiquetados v_P y -15 V. b) Modifique de manera adecuada el circuito de la figura 9.21a para que resulte en $V_{TL} = 1$ V y $V_{TH} = 2$ V.
- 9.13 a) Utilizando inversores CMOS del tipo mostrado en la figura 10.11, junto con resistencias en el rango de 10 k Ω a 100 k Ω , diseñe un disparador Schmitt no inversor con $V_{TL} = (1/3)V_{DD}$ y $V_{TH} = (2/3)V_{DD}$; para ello, suponga que $V_T = 0.5V_{DD}$. b) Modifique el circuito de forma que $V_{TL} = (1/5)V_{DD}$ y $V_{TH} = (1/2)V_{DD}$. c) ¿De qué forma se podrían convertir los circuitos precedentes en disparadores Schmitt del tipo inversor?
- 9.14 Modifique adecuadamente el circuito del problema 9.2 para asegurar una histéresis de ± 0.5 °C. Después bosqueje el procedimiento de calibración.
- 9.15 Si en el disparador Schmitt de la figura 9.20a, el v_I de entrada se aplica en la terminal de la entrada inversora a través de un divisor de voltaje hecho de dos resistencias de 10 k Ω , R_1 se reemplaza por la combinación en serie de dos diodos Zener de 4.3 V conectados espalda con espalda ánodo con ánodo, y el v_O de salida se obtiene en el nodo donde R_2 se une al circuito Zener. Dibuje el circuito. Después, suponiendo una caída de voltaje del diodo polarizado directamente de 0.7 V, dibuje y etiquete la VTC.
- 9.16 Si en el circuito de la figura P1.18 la fuente es variable, y se denota con i_I , y si el amp op se satura en ± 10 V. a) Dibuje y etiquete v_O frente i_I para i_I variable en el rango -1 mA $\leq i_I \leq 1$ mA. b) Repita el ejercicio, pero con un resistor de 2 k Ω en paralelo con i_I , y para i_I variable en el rango -2 mA $\leq i_I \leq 2$ mA. Sugerencia: Tome en cuenta las consideraciones hechas en relación con la ecuación 1.76.
- 9.17 Un circuito consiste en un comparador 311 y tres resistores iguales, $R_1 = R_2 = R_3 = 10$ k Ω . El 311 se alimenta mediante una fuente de 15 V y tierra, y tiene un $V_{EE(\text{lógico})} = 0$. Además, R_1 está conectada entre la alimentación de 15 V y la terminal de la entrada no inversora, R_2 entre la terminal de la entrada no inversora y la terminal de la salida de colector abierto, y R_3 entre

la terminal de la salida de colector abierto y tierra. Por otro lado, el v_I de entrada se aplica a la terminal de la entrada inversora del comparador. Dibuje el circuito, después bosqueje y etiquete su VTC si el v_O de salida se obtiene a partir de: a) el nodo donde R_1 se une a R_2 ; b) el nodo donde R_2 se une a R_3 .

- 9.18 Considere el circuito que se obtiene al remover R , C y AO de la figura 10.19a. Lo que queda entonces es un disparador Schmitt no inversor, cuya entrada es el nodo etiquetado como v_{TR} , y cuya salida es el nodo etiquetado como v_{SQ} . Dibuje y etiquete su VTC si $R_1 = 10 \text{ k}\Omega$, $R_2 = 13 \text{ k}\Omega$, $R_3 = 4.7 \text{ k}\Omega$, y el diodo Zener es un dispositivo de 5.1 V; asimismo, suponga caídas de voltaje del diodo polarizado directamente de 0.7 V.

9.4 Rectificadores de precisión

- 9.19 Dibuje y etiquete la VTC del circuito de la figura 9.29a si $R_2 = 2R_1$ y la entrada no inversora del amp op es separada de tierra y regresada a un voltaje de referencia de -5 V . Enseguida, dibuje y etiquete v_O si v_I es una onda triangular con valores pico de $\pm 10 \text{ V}$.
- 9.20 a) Dibuje y etiquete la VTC del circuito de la figura 9.29a si $R_1 = R_2 = 10 \text{ k}\Omega$, y una tercera resistencia $R_3 = 150 \text{ k}\Omega$ se conecta entre la alimentación de $+15 \text{ V}$ y la terminal de la entrada no inversora del amp op. b) Repita el ejercicio, pero con las polaridades del diodo invertidas.
- 9.21 Una fuente v_I se conecta a un extremo de una resistencia de $10 \text{ k}\Omega$, mientras que el otro extremo se deja flotando. Denotando el voltaje en el lado flotante como v_O , utilice un circuito de superdiodo para implementar un *fijador (clamp) variable de precisión*, esto es, un circuito que proporcione $v_O = v_I$ para $v_I \leq V_{\text{amort}}$ y $v_O = V_{\text{amort}}$ para $v_I \geq V_{\text{amort}}$, donde V_{amort} es un voltaje continuamente ajustable desde 0 hasta 10 V por medio de un potenciómetro de $100 \text{ k}\Omega$. Suponga fuentes de alimentación reguladas de $\pm 15 \text{ V}$. Por último, haga una lista de las ventajas e inconvenientes del circuito resultante.
- 9.22 Modifique adecuadamente el FWR de la figura 9.30 de forma que, cuando sea alimentado con una onda triangular con valores pico de $\pm 5 \text{ V}$, se obtenga una onda triangular con valores pico de $\pm 5 \text{ V}$, pero con el doble de frecuencia. Suponga fuentes de alimentación reguladas de $\pm 15 \text{ V}$.
- 9.23 Suponiendo que $R_1 = R_2 = R_4 = 10 \text{ k}\Omega$ y $R_3 = 20 \text{ k}\Omega$ en el FWR de la figura 9.31, encuentre todos los voltajes de nodo para $v_I = 10 \text{ mV}$, 1 V y -1 V . Para un diodo polarizado directamente, suponga $v_D = (26 \text{ mV}) \ln[i_D / (20 \text{ fA})]$.
- 9.24 Discuta el efecto de las disparidades entre las resistencias del FWR de la figura 9.31, y derive una expresión para $100|(A_p - A_n)/A|$. Compare con el FWR de la figura 9.30 y haga comentarios al respecto.
- 9.25 Considere el circuito obtenido a partir del de la figura 9.31 aterrizando las terminales de la izquierda de R_1 y R_4 , separando de tierra a la entrada no inversora de AO_1 , y conectando a esta última la fuente v_I . a) Demuestre que el circuito modificado proporciona $v_O = A_p v_I$ para $v_I > 0$ y $v_O = -A_n v_I$ para $v_I < 0$, donde $A_p = 1 + (R_2 + R_3)/R_1$ y $A_n = R_3/R_2$. b) Especifique los valores de los componentes para $v_O = 5|v_I|$. Haga una lista de las ventajas y desventajas de este circuito.
- 9.26 Considere el circuito obtenido de la figura 9.31, pero removiendo R_1 , aterrizando la terminal izquierda de R_4 , separando de tierra a la entrada no inversora de AO_1 y conectando esta última con la fuente v_I . Analice el circuito modificado si $R_2 = R_3 = R$. Después de esto, discuta las implicaciones de la disparidad entre las resistencias.
- 9.27 a) Encuentre la VTC del circuito de la figura P9.27. b) Suponiendo que $\pm V_{\text{sat}} = \pm 13 \text{ V}$ y que $V_{D(\text{enc})} = 0.7 \text{ V}$, muestre todos los voltajes de nodo para $v_I = +3 \text{ V}$ y $v_I = -5 \text{ V}$. c) Haga una lista de las ventajas y desventajas de este circuito.

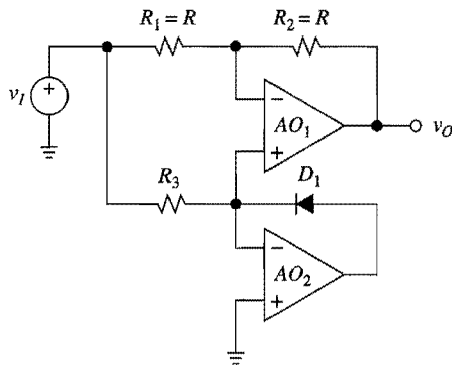


FIGURA P9.27

- 9.28 El circuito de la figura 9.30 se puede convertir en un FWR con alta impedancia de entrada si ambas entradas no inversoras se desconectan de tierra, para después unir las y conectarlas juntas con una entrada común v_I ; y si, además, se remueve R_4 y se aterriza la terminal izquierda de R_1 . a) suponiendo que $R_1 = R_2 = R_3 = R$ y que $R_5 = 2R$, encuentre la VTC del circuito modificado. b) Suponiendo que $V_{D(\text{enc})} = 0.7$, muestre todos los voltajes de nodo para $v_I = +2$ V y $v_I = -3$ V. c) Investigue el efecto de la disparidad entre las resistencias.
- 9.29 a) Encuentre la VTC del circuito de la figura P9.29; después, suponiendo que $V_{D(\text{enc})} = 0.7$ V, muestre todos los voltajes de nodo para $v_I = +1$ V y $v_I = -3$ V. b) Modifique adecuadamente el circuito para que acepte dos entradas v_1 y v_2 , y también proporcione $v_O = |v_1 + v_2|$.

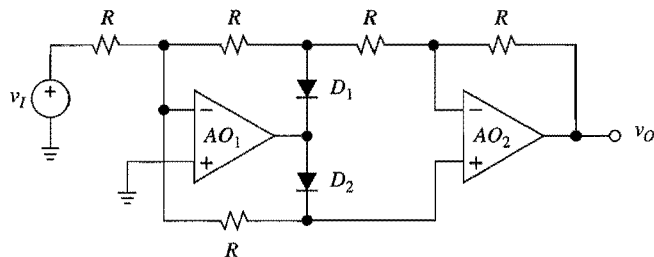


FIGURA P9.29

- 9.30 Investigue el efecto de los voltajes de desvío de entrada V_{OS1} y V_{OS2} de AO_1 y AO_2 en el FWR de la figura 9.30.

9.5 Interruptores analógicos

- 9.31 Utilizando un comparador 311, un JFET- n 2N4391 y un amp op 741, diseñe un circuito que acepte una señal analógica v_I y dos señales de control v_1 y v_2 , y que produzca una señal v_O tal que $v_O = 10v_I$ para $v_I > v_2$, y $v_O = -10v_I$ para $v_1 < v_2$. Suponga fuentes de poder de ± 15 V.
- 9.32 La resistencia de canal de un MOSFET se puede encontrar como $1/r_{ds(\text{enc})} \cong k(|v_{GS}| - |V_{GS(\text{enc})}|)$, para valores pequeños de $|v_{DS}|$, donde k se denomina el *parámetro de transconductancia del dispositivo*, en amperes por volt cuadrado. Suponiendo fuentes de poder de ± 5 V en la compuerta de transmisión de la figura 9.39a, y FET verdaderamente complementarios con $k = 100 \mu\text{A}/\text{V}^2$ y $|V_{GS(\text{enc})}| = 2.5$ V, encuentre la resistencia neta del interruptor para $v_I = \pm 5$ V, ± 2.5 V y 0 V. ¿Cuáles son los valores correspondientes de v_O si $R_L = 100 \text{ k}\Omega$?

9.6 Detectores de pico

- 9.33** Considere el circuito obtenido de la figura 9.40b si se regresa la entrada no inversora de AO_1 a la tierra, y la fuente v_I se aplica a la entrada inversora de AO_1 a través de una resistencia en serie que tiene el mismo valor que la resistencia de retroalimentación R . Discuta cómo opera el circuito modificado y muestre su respuesta a una entrada senoidal de amplitud creciente.
- 9.34** Diseñe un detector de pico a pico, esto es, un circuito que proporcione $v_O = v_{I(\text{máx})} - v_{I(\text{mín})}$.
- 9.35** Empleando el circuito de la figura 9.29a como punto de partida, diseñe un circuito para proporcionar la función de *magnitud del detector de pico*, $v_O = |v_I|_{\text{máx}}$.
- 9.36** Tres superdiodos del tipo de la figura 9.27 se conectan a tres fuentes distintas v_1 , v_2 y v_3 , y sus salidas están unidas y conectados a -15 V a través de un resistor de 10 k Ω . ¿Qué función proporciona el circuito? ¿Qué pasa si las polaridades del diodo se invierten? ¿Qué pasa si el nodo común a las salidas se conecta al nodo común de las entradas inversoras a través de un divisor de voltaje?

9.7 Amplificadores de muestreo y retención

- 9.37** Modifique adecuadamente el THA de la figura 9.45 para una ganancia de 2 V/V. ¿Cuál es la principal desventaja del circuito modificado, y cómo se debe tener cuidado con ella?
- 9.38** En el THA de la figura 9.48, considere que $C_{gd} = 1$ pF, $C_H = 1$ nF, y que la corriente de fuga neta a través de C_H es de 1 nA, fluyendo de derecha a izquierda. Suponiendo que $v_I = 1.000$ V, encuentre v_O a) muy poco tiempo después de que el circuito cambia al modo de espera, y b) 50 ms después.
- 9.39** El THA de la figura P9.39 utiliza un capacitor de retroalimentación $C_F = C_H$ para proporcionar una compensación de primer orden para la caída debida a la fuga en C_H . a) Explique la forma en que funciona el circuito. ¿Cuáles son las funciones del JFET de canal p J_1 y de los JFET de canal n J_2 y J_3 ? b) Suponiendo una fuga promedio de 1 nA en cada capacitor y una disparidad de fuga de 5% , estime la caída de voltaje para el caso en que $C_F = C_H = 1$ nF. ¿Cuál sería la fuga si C_F se retirara y fuera reemplazado con un alambre?

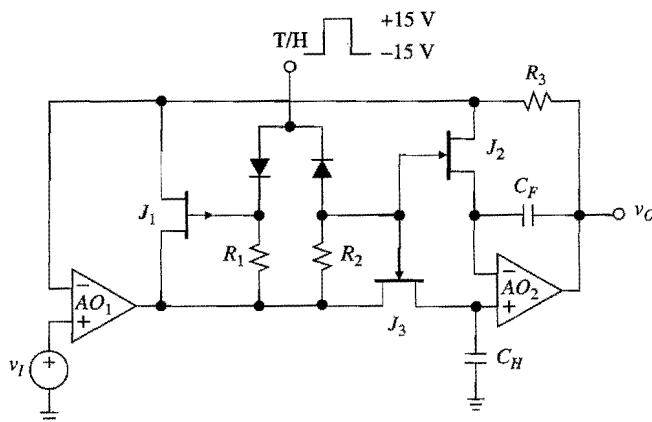


FIGURA P9.39

REFERENCIAS

1. J. Sylvan, "High Speed Comparators Provide Many Useful Circuit Functions when Used Correctly", *Analog Dialogue*, vol. 23, núm. 4, Analog Devices, Norwood, MA, 1989.
2. J. Williams, "High-Speed Comparator Techniques", Application Note AN-13, *Linear Applications Handbook Volume I*, Linear Technology, Milpitas, CA, 1990.
3. S. Guinta, "Capacitance and Capacitors", *Analog Dialogue*, vol. 30, núm. 2, Analog Devices, Norwood, MA, 1996.
4. B. Razavi, *Principles of Data Conversion System Design*, IEEE Press, Piscataway, NJ, 1995.
5. R. J. Widlar, "Unique IC Buffer Enhances Op Amp Designs, Tames Fast Amplifiers", Application Note AN-16, *Linear Applications Handbook Volume I*, Linear Technology, Milpitas, CA, 1990.
6. D. A. Johns y K. W. Martin, *Analog Integrated Circuit Design*, John Wiley & sons, Nueva York, 1997.

GENERADORES DE SEÑAL

- 10.1 Generadores de onda senoidal
 - 10.2 Multivibradores
 - 10.3 Temporizadores monolíticos
 - 10.4 Generadores de onda triangular
 - 10.5 Generadores de onda de diente de sierra
 - 10.6 Generadores monolíticos de forma de onda
 - 10.7 Convertidores V - F y F - V
- Problemas
Referencias

Los circuitos estudiados hasta el momento se categorizan como circuitos de procesamiento porque operan sobre señales existentes. Por lo tanto, ahora se desea investigar la clase de circuitos que se utilizan para generar dichas señales. A pesar de que algunas veces las señales se obtienen de transductores, en la mayoría de los casos éstas necesitan ser sintetizadas dentro del sistema. Algunos de los ejemplos más comunes son la generación de pulsos de reloj para la medición del tiempo y el control, los portadores de señal para la transmisión y almacenamiento de información, las señales de barrido para el despliegue de información, las señales de prueba para la medición y pruebas automáticas, y las señales de audio para la síntesis de música y voz.

La función de un generador de señales es producir una forma de onda con características predeterminadas como frecuencia, amplitud, forma y ciclo de trabajo. Algunas veces, estas características están diseñadas para ser programables externamente, a través de señales de control apropiadas, siendo el ejemplo más típico el oscilador controlado por voltaje. En general, los generadores de señal emplean alguna forma de retroalimentación junto con dispositivos con características dependientes del tiempo, tales como los capacitores. Las dos categorías principales de los generadores de señales que serán investigados en este capítulo son los osciladores senoidales y los osciladores de relajamiento.

Osciladores senoidales

Estos osciladores emplean conceptos de la teoría de sistemas para crear un par de polos conjugados justo sobre el eje imaginario del plano complejo para mantener la oscilación senoidal sostenida. El espectro de inestabilidad, que fue de gran interés en el capítulo 8, ahora se explota con el propósito de lograr una oscilación predecible.

La pureza senoidal de una onda periódica se expresa a través de su *distorsión armónica total*

$$\text{THD} (\%) = 100 \sqrt{D_2^2 + D_3^2 + D_4^2 + \dots} \quad (10.1)$$

donde D_k ($k = 2, 3, 4, \dots$) es la relación de la amplitud de la k -ésima armónica sobre la amplitud de la fundamental en la serie de Fourier de la onda dada. Por ejemplo, la onda triangular para la cual $D_k = 1/k^2$, $k = 3, 5, 7, \dots$, tiene una $\text{THD} = 100 \times \sqrt{1/3^4 + 1/5^4 + 1/7^4 + \dots} \cong 12\%$, lo cual indica una aproximación cruda a una onda senoidal, en donde dicha onda triangular tiene una THD de 12%. Por otro lado, una onda senoidal pura tiene todas sus armónicas iguales a cero, excepto para la fundamental, por lo tanto, en este caso $\text{THD} = 0\%$. Entonces, resulta evidente que el objetivo de un generador de onda senoidal es lograr una THD tan baja como sea posible.

Osciladores de relajamiento

Estos osciladores emplean dispositivos biestables, tales como los interruptores, los disparadores Schmitt, las compuertas lógicas y los flip-flops, para cargar y descargar en forma repetida un capacitor. Las formas de onda que por lo general se obtienen con este método son las ondas triangulares, de diente de sierra, exponenciales, cuadradas y de pulso.

En lo subsiguiente, con frecuencia será necesario encontrar el tiempo Δt que se requiere para cargar (o descargar) una capacitancia en una cantidad dada Δv . Las dos formas más comunes de carga/descarga son la lineal y la exponencial.

Cuando una corriente constante I excita a una capacitancia C , esta última se carga o descarga a una velocidad constante, con lo que se produce un *transitorio lineal* o una *rampa* del tipo de la figura 10.1a. Con frecuencia, los ingenieros describen esta rampa a través de una relación fácil de recordar, es decir,

$$C\Delta v = I\Delta t$$

que se lee, “ce delta v es igual a i delta t”. Lo anterior permite estimar el tiempo requerido para efectuar un cambio Δv a velocidad constante, de la siguiente manera

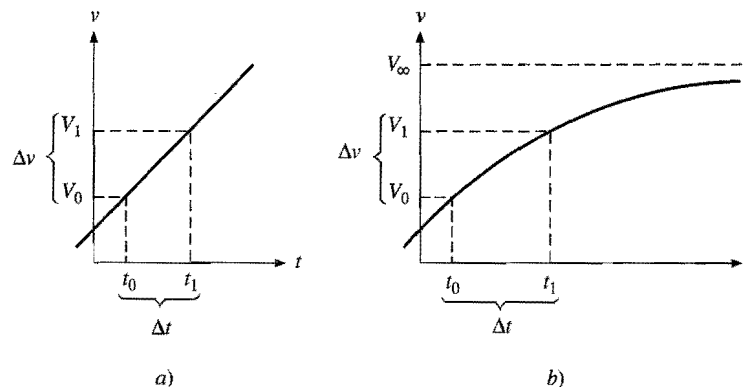


FIGURA 10.1
Formas de onda lineal y exponencial.

$$\Delta t = \frac{C}{I} \Delta v \quad (10.2)$$

Cuando C se carga o descarga a través de una resistencia en serie R , ocurre un *transitorio exponencial*. En referencia a la figura 10.1b, el voltaje instantáneo de la capacitancia es

$$v(t) = V_{\infty} + (V_0 - V_{\infty}) \exp[(t - t_0)/\tau]$$

donde V_0 es el voltaje inicial, V_{∞} es el voltaje de estado estable que se alcanzará en el límite $t \rightarrow \infty$, y $\tau = RC$ es la constante de tiempo que define al transitorio. Esta ecuación se aplica sin importar los valores y polaridades de V_0 y V_{∞} . El transitorio alcanza un valor intermedio específico V_1 en un instante t_1 , tal que $V_1 = V_{\infty} + (V_0 - V_{\infty}) \exp[(t_1 - t_0)/\tau]$. Si se aplica el logaritmo natural en ambos lados de la ecuación y se resuelve para $\Delta t = t_1 - t_0$, es posible estimar el tiempo requerido para cargar o descargar C desde V_0 hasta V_1 de la siguiente manera

$$\Delta t = \tau \ln \frac{V_{\infty} - V_0}{V_{\infty} - V_1} \quad (10.3)$$

En lo sucesivo, se usarán con frecuencia estas ecuaciones.

10.1 GENERADORES DE ONDA SENOIDAL

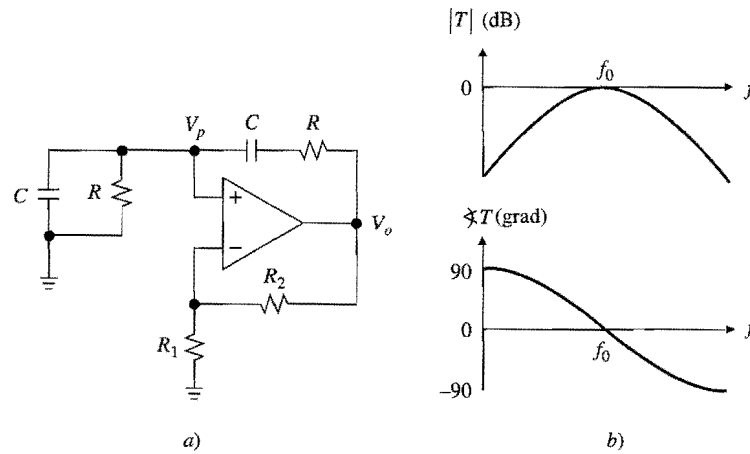
Con certeza, es posible afirmar que la onda senoidal es una de las formas de onda fundamentales —tanto en el sentido matemático, puesto que cualquier otra forma de onda se puede expresar como una combinación de Fourier de ondas senoidales básicas, como en el sentido práctico, debido a que se usa en forma extensiva como señal de prueba, de referencia y como portadora. A pesar de su simplicidad, su generación resulta una tarea demandante si se desea estar cerca de la pureza. Asimismo, los circuitos de amps op que han obtenido mayor prominencia en la generación de ondas senoidales son el *oscilador de puente de Wien* y el *oscilador de cuadratura*, los cuales se expondrán a continuación. Otra técnica, basada en la conversión de la onda triangular a onda senoidal, se expondrá en la sección 10.4.

Oscilador básico de puente de Wien

En el circuito de la figura 10.2a se emplea tanto retroalimentación negativa, a través de R_2 y R_1 , como retroalimentación positiva, a través de los circuitos RC en serie y en paralelo. Además, el comportamiento del circuito resulta muy afectado por la prevalencia de la retroalimentación positiva o negativa. Es necesario que los componentes de los circuitos RC no tengan los mismos valores; sin embargo, si éstos se igualan, se simplifica tanto el análisis como el inventario.

El circuito se puede ver como un amplificador no inversor que amplifica a V_p en la cantidad dada por la ecuación

$$A = \frac{V_o}{V_p} = 1 + \frac{R_2}{R_1} \quad (10.4)$$

**FIGURA 10.2**

Circuito de puente de Wien y su lazo de ganancia $T(jf)$ para el caso $R_2/R_1 = 2$.

donde, por simplicidad, se supone un amp op ideal. Después, se sustituye V_p por el mismo amp op a través de los dos circuitos RC como $V_p = [Z_p / (Z_p + Z_s)]V_o$, donde $Z_p = R \parallel (1/j2\pi fC)$ y $Z_s = R + 1/j2\pi fC$. Al expandir los términos, se obtiene

$$B(jf) = \frac{V_p}{V_o} = \frac{1}{3 + j(f/f_0 - f_0/f)} \quad (10.5)$$

donde $f_0 = 1/2\pi RC$. La ganancia total experimentada por una señal al recorrer el lazo es $T(jf) = AB$, o bien

$$T(jf) = \frac{1 + R_2/R_1}{3 + j(f/f_0 - f_0/f)} \quad (10.6)$$

La cual es una función pasa banda puesto que se aproxima a cero tanto en frecuencias altas como en bajas. Su valor pico ocurre en $f = f_0$ y es igual a

$$T(jf_0) = \frac{1 + R_2/R_1}{3} \quad (10.7)$$

El hecho de que $T(jf_0)$ sea real indica que una señal de frecuencia f_0 experimentará un cambio de fase neto de cero al recorrer el lazo. Dependiendo de la magnitud de $T(jf_0)$, se tienen tres posibilidades distintas:

1. $T(jf_0) < 1$, esto es, $A < 3$ V/V. Cualquier perturbación de frecuencia f_0 surgida en la entrada del amp op, primero es amplificada por $A < 3$ V/V, y después por $B(jf_0) = \frac{1}{3}$ V/V, para una ganancia neta menor de uno. La intuición indica que esta perturbación se reduce cada vez que recorre el lazo hasta que de manera eventual decae hasta cero. Así, es posible establecer que la retroalimentación negativa (a través de R_2 y R_1) prevalece

- sobre la retroalimentación positiva (a través de Z_s y Z_p), lo que resulta en un sistema estable. En consecuencia, los polos del circuito descansan en la mitad izquierda del plano complejo.
2. $T(jf_0) > 1$, esto es, $A > 3$ V/V. Ahora la retroalimentación positiva prevalece sobre la retroalimentación negativa, lo cual indica que una perturbación de frecuencia f_0 se amplificará en forma regenerativa, ocasionando que el circuito rompa en oscilaciones de magnitud creciente. Así, el circuito es *inestable* y sus polos descansan en la mitad derecha del plano complejo. Como es sabido, las oscilaciones se presentarán hasta que se alcancen los límites de saturación del amp op. Después de eso, cuando se observe a v_O con el osciloscopio o cuando se le visualice utilizando PSpice, aparecerá como una onda senoidal recortada.
 3. $T(jf_0) = 1$, o bien $A = 3$ V/V *exactamente*, esta condición se denomina como *estabilidad neutral*, debido a que las retroalimentaciones positiva y negativa se aplican en cantidades iguales. Cualquier perturbación de frecuencia f_0 primero es amplificada por 3 V/V y después por $\frac{1}{3}$ V/V, lo cual indica que, una vez iniciada, se sostendrá en forma indefinida. Como es sabido, esto corresponde a un par de polo que está justo sobre el eje $j\omega$. Las condiciones $\angle T(jf_0) = 0^\circ$ y $|T(jf_0)| = 1$, en conjunto se denominan el *criterio de Barkhausen* para la oscilación en $f = f_0$. La naturaleza pasa banda de $T(jf)$ permite que la oscilación ocurra sólo en $f = f_0$; además, cualquier intento de oscilación en otras frecuencias se desalienta en forma natural debido a que ahí $\angle T \neq 0^\circ$ y $|T| < 1$. Con base en la ecuación 10.7, la estabilidad neutral se alcanza con

$$\frac{R_2}{R_1} = 2 \quad (10.8)$$

Resulta evidente que, cuando se cumple esta condición, los componentes alrededor del amp op forman un *punte balanceado* en $f = f_0$.

En un circuito de la vida real, el cambio de los componentes hace difícil mantener al puente balanceado de manera exacta. Además, se deben tomar precauciones: *a)* para que la oscilación inicie en forma espontánea al encender el circuito y *b)* para que su amplitud se mantenga por debajo de los límites de saturación del amp op y así evitar la distorsión excesiva. Estos objetivos se satisfacen haciendo que la relación R_2/R_1 sea *dependiente de la amplitud*, de manera que en los niveles bajos de señal ésta sea sólo un poco mayor que 2 para asegurar que la oscilación inicie, y en los niveles altos de señal ésta sea sólo un poco menor que 2 para limitar la amplitud. Entonces, una vez que la oscilación ha iniciado, ésta crecerá y se estabilizará de forma automática en algún nivel intermedio donde $R_2/R_1 = 2$ *exactamente*.

La estabilización de la amplitud toma muchas formas, todas las cuales utilizan elementos no lineales para reducir R_2 o incrementar R_1 junto con la amplitud de la señal. Para proporcionar una base intuitiva a esta exposición, se continuará usando la función $T(jf)$, pero en un sentido incremental debido a la no linealidad que ahora presenta el circuito.

Control automático de amplitud

El circuito de la figura 10.3a utiliza un circuito simple diodo-resistor para controlar el valor efectivo de R_2 . En niveles de señal bajos los diodos están apagados, por lo tanto, la resistencia de 100 k Ω no tiene ningún efecto. Entonces, se tiene que $R_2/R_1 = 22.1/10.0 = 2.21$, o

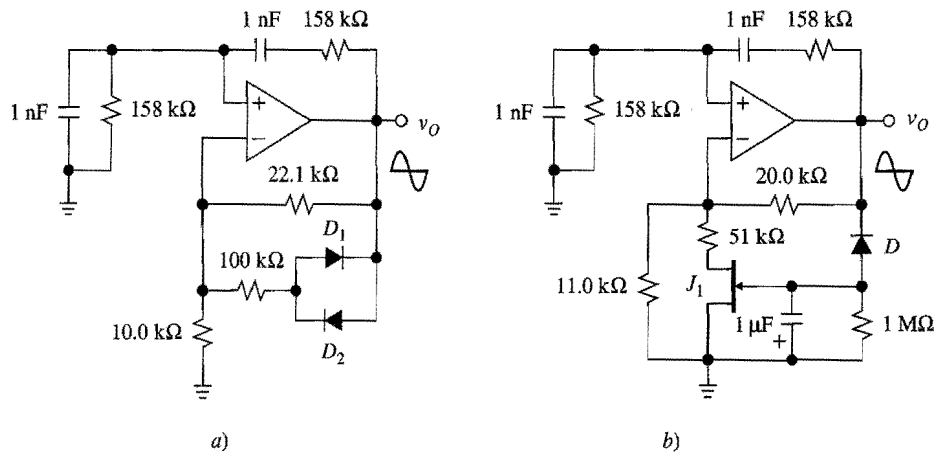


FIGURA 10.3
Osciladores prácticos de puente de Wien.

bien $T(jf_0) = (1 + 2.21)/3 = 1.07 > 1$, lo que indica el surgimiento de la oscilación. Conforme la oscilación crece, los diodos son llevados de forma gradual a la conducción en medios ciclos alternados. En el límite de la conducción fuerte del diodo, efectivamente R_2 cambiaría a $(22.1 \parallel 100) = 18.1 \text{ k}\Omega$, de donde se obtiene $T(jf_0) = 0.937 < 1$. Sin embargo, antes de que se alcance esta condición límite, la amplitud se estabilizará automáticamente en algún nivel intermedio de la conducción del diodo donde $R_2/R_1 = 2$ exactamente, o $T(jf_0) = 1$. El proceso se puede visualizar a través de Pspice usando el siguiente archivo.



Oscilador de puente de Wien:

```

Cp 3 0 1nF IC=0V
Rp 3 0 158k
Cs 3 36 1nF IC=0V
Rs 36 6 158k
R1 2 0 10k
R2 2 6 22.1k
R3 2 26 100k
D1 26 6 D1N4148
D2 6 26 D1N4148
.model D1N4148 D(Is=0.1p Rs=16 CJO=2p Tt=12n Bv=100 Ibv=0.1p)
.lib eval.lib
XOA 3 2 7 4 6ua741
VCC 7 0 dc 15V
VEE 4 0 dc -15V
.tran 50us 15ms 0ms 50us UIC
.probe
.end

```

Como se muestra en la figura 10.4, la salida se estabiliza automáticamente en una amplitud pico $V_{om} \cong 1.5 \text{ V}$.

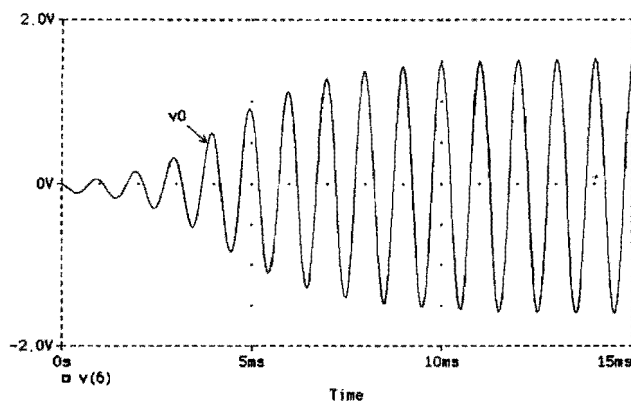


FIGURA 10.4
Utilización de PSpice para desplegar la salida del circuito
de la figura 10.3a.

Una desventaja del circuito anterior es que V_{om} es muy sensible a las variaciones en la caída de voltaje del diodo. El circuito de la figura 10.3b contrarresta este inconveniente utilizando un JFET- n como el elemento estabilizador.¹ Al encenderse el circuito, cuando la capacitancia de $1\ \mu\text{F}$ aún está descargada, el voltaje de compuerta está cerca de 0 V, lo cual indica una resistencia de canal baja. En efecto, el JFET acorta la resistencia de $51\ \text{k}\Omega$ a la tierra para proporcionar $R_2/R_1 \approx 20.0/(11.0 \parallel 51) \approx 2.21 > 2$, por lo tanto la oscilación empieza a construirse. El diodo y la capacitancia de $1\ \mu\text{F}$ forman un pico negativo, cuyo voltaje se vuelve cada vez más negativo conforme crece la oscilación. Lo anterior reduce en forma gradual la conductividad del JFET, ya que en el límite de corte completo se tendría $R_2/R_1 = 20.0/11.0 = 1.82 < 2$. Sin embargo, la amplitud se estabiliza en forma automática en algún punto intermedio donde $R_2/R_1 = 2$ exactamente. Si el voltaje compuerta fuente correspondiente se denota como $V_{GS(\text{crit})}$, y la amplitud pico de salida como V_{om} , se tiene que $-V_{om} = V_{GS(\text{crit})} - V_{D(\text{enc})}$. Por ejemplo, con $V_{GS(\text{crit})} = -4.3\ \text{V}$ se tiene que $V_{om} \approx 4.3 + 0.7 = 5\ \text{V}$.

En la figura 10.5 se muestra otro esquema popular de estabilización de la amplitud,² pero esta vez utilizando un limitador de diodo para una programación más fácil de la ampli-

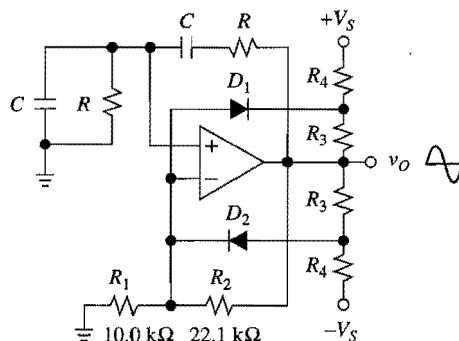


FIGURA 10.5
Oscilador de puente de Wien con el uso de un
limitador para la estabilización de la amplitud.

tud. Como es usual para niveles de salida bajos los diodos se polarizan en corte, produciendo $R_2/R_1 = 2.21 > 2$. La oscilación crece hasta que los diodos se vuelven conductivos en picos de salida alternados. Gracias a la simetría del circuito de fijación estos picos también son simétricos o bien $\pm V_{om}$. Para estimar V_{om} se debe considerar el instante cuando D_2 empieza a conducir. Suponiendo que la corriente a través de D_2 aún es despreciable, y denotando el voltaje en el ánodo de D_2 como V_2 , se utiliza KCL para escribir $(V_{om} - V_2)/R_3 \cong [V_2 - (-V_S)]/R_4$, donde $V_2 = V_n + V_{D2(enc)} \cong V_{om}/3 + V_{D2(enc)}$. Al eliminar V_2 y resolviendo se obtiene $V_{om} \cong 3[(1 + R_4/R_3)V_{D2(enc)} + V_S]/(2R_4/R_3 - 1)$. Por ejemplo, con $R_3 = 3 \text{ k}\Omega$, $R_4 = 20 \text{ k}\Omega$, $V_S = 15 \text{ V}$ y $V_{D(enc)} = 0.7 \text{ V}$, se obtiene $V_{om} \cong 5 \text{ V}$.

Consideraciones prácticas

La exactitud y la estabilidad de la oscilación, al igual que la dinámica del amp op, resultan afectadas por la calidad de los componentes pasivos. Los capacitores de policarbonato y los resistores de película delgada son buenas elecciones para los elementos en el circuito de retroalimentación positiva. En la práctica, con el fin de compensar para las tolerancias de los componentes, en la práctica los circuitos de puente de Wien con frecuencia están equipados con correctores adecuados para el ajuste exacto de f_0 , así como para la minimización de THD. Con la corrección apropiada, se pueden alcanzar niveles de THD de hasta 0.01%.¹ Asimismo, se observa que debido a la acción de filtrado proporcionada por el circuito de retroalimentación positiva, la onda senoidal v_P disponible en la entrada no inversora generalmente es más pura que v_O . En consecuencia, es deseable utilizar a v_P como la salida, aunque se podría requerir de un buffer para evitar perturbar el circuito.

Para evitar los efectos limitantes de la velocidad de respuesta para una determinada amplitud pico de salida V_{om} , el amp op debe tener $SR > 2\pi V_{om}f_0$. Una vez que esta condición es cumplida, el factor limitante se convierte en el GBP finito, cuyo efecto es una reducción de la frecuencia real de la oscilación. Es posible comprobar² que para mantener este cambio dentro de 10% cuando se utiliza un amp op de GBP constante, éste debe tener $GBP \geq 43 f_0$. Con el fin de compensar para esta disminución, se pueden distorsionar en forma anticipada los valores de los elementos del circuito de retroalimentación positiva, en una forma similar a las técnicas de distorsión previa de filtros expuestas en la sección 6.6.

El extremo inferior del rango de frecuencia depende de qué tan grandes pueden hacerse los componentes en el circuito reactivo. Con el uso de amps op de entrada FET para minimizar los errores de corriente de polarización a la entrada, el valor de R se puede incrementar fácilmente hasta el rango de decenas de megaohms. Por ejemplo, utilizando $C = 1 \mu\text{F}$ y $R = 15.9 \text{ M}\Omega$ se obtiene $f_0 = 0.01 \text{ Hz}$.

Osciladores de cuadratura

Las ideas expuestas anteriormente se pueden generalizar y hacer un oscilador de cualquier filtro de segundo orden que sea capaz de dar $Q = \infty$ así como $Q < 0$. Para este fin primero se aterriza la entrada, debido a que ya no es necesaria; después se diseña para una Q inicialmente negativa y así se obliga a los polos a estar en el semiplano derecho del plano complejo y entonces se asegura que la oscilación inicie; por último, se incluye un circuito adecuado dependiente de la amplitud para jalar de forma automática a los polos de regreso hasta el eje $j\omega$ y obtener $Q = \infty$, o una oscilación sostenida.

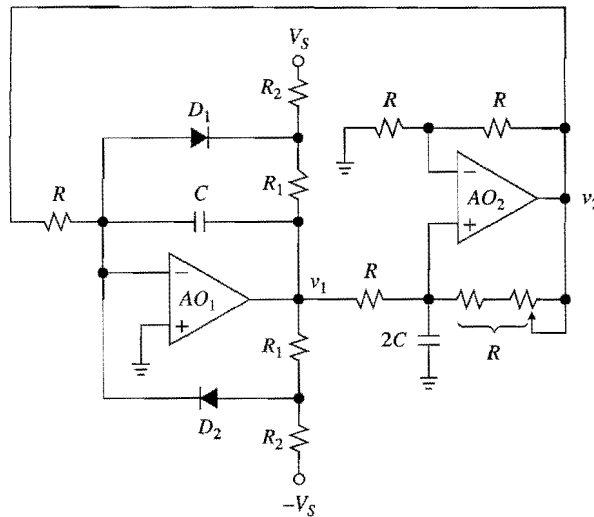


FIGURA 10.6
Oscilador de cuadratura.

Las topologías de filtros del tipo de lazo de los integradores son de interés especial, debido a que éstos proporcionan dos oscilaciones en cuadratura, es decir, oscilaciones con un cambio relativo de fase de 90° . En la figura 10.6 se muestra cómo un filtro bicuadrático se puede convertir en un oscilador de cuadratura. Para ahorrar un amp op, AO_2 es un integrador no inversor o de Deboo con $f_0 = 1/2\pi RC$, que está ajustado para ser escasamente regenerativo y así asegurar que la oscilación inicie. En niveles de señal bajos AO_1 es un integrador sin pérdida con $f_0 = 1/2\pi RC$. Sin embargo, en cuanto la amplitud de la señal crece lo suficiente para activar el diodo del limitador, AO_1 se vuelve un integrador con pérdida. Después de eso, la pérdida debida a AO_1 compensará la regeneración debida a AO_2 , lo cual sostiene a la oscilación en $f_0 = 1/2\pi RC$. Para estimar V_{om} , considere el instante en el que v_1 alcanza su pico positivo. Al repetir pasos que ya son familiares, se utiliza KCL para escribir $(V_{om} - V_{D2(enc)})/R_1 \cong [V_{D2(enc)} - (-V_S)]/R_2$, o bien $V_{om} \cong V_{D(enc)} + (R_1/R_2)(V_S + V_{D2(enc)})$. De manera típica, la THD de v_1 es del orden de 1%; sin embargo, la de v_2 es más baja gracias al filtrado adicional proporcionado por AO_2 .

10.2 MULTIVIBRADORES

Los multivibradores son circuitos regenerativos diseñados especialmente para aplicaciones de temporización. Se clasifican como biestables, astables y monoestables.

En un *multivibrador biestable* ambos estados son estables, por lo que se necesitan comandos externos para llevar al circuito a un estado determinado. Tal es el caso del flip-flop común, el cual toma diferentes nombres, dependiendo de la forma en que se efectúan los comandos externos.

Un *multivibrador astable* conmuta espontáneamente entre un estado y el otro sin ningún comando externo. También llamado *multivibrador de carrera libre*, sus tiempos son establecidos mediante un circuito adecuado, que usualmente comprende un capacitor o un cristal de cuarzo.

Un *multivibrador monoestable*, también llamado *one-shot*, es estable en uno de sus dos estados. Si es llevado al otro estado a través de un comando externo llamado *disparador*, éste regresa espontáneamente a su estado estable, después de un retraso establecido mediante un circuito temporizador adecuado.

En este texto, los multivibradores astables y monoestables son de gran importancia. Estos circuitos se realizan mediante comparadores de voltaje o con compuertas lógicas, especialmente con compuertas CMOS.

Multivibrador básico de carrera libre

En el circuito de la figura 10.7a, el comparador amp op 301 y las resistencias de retroalimentación positiva R_1 y R_2 forman un disparador inversor Schmitt. Suponiendo una saturación de salida simétrica en $\pm V_{\text{sat}}$ = ± 13 V, los umbrales del disparador Schmitt también son simétricos en $\pm V_T = \pm V_{\text{sat}} R_1 / (R_1 + R_2) = \pm 5$ V. La señal para la entrada inversora es proporcionada por el mismo amp op a través del circuito.

Cuando se enciende el circuito ($t = 0$), v_o oscilará hacia $+V_{\text{sat}}$ o hacia $-V_{\text{sat}}$, puesto que éstos son los únicos estados estables admitidos por el disparador Schmitt. Al suponer que oscila hacia $+V_{\text{sat}}$, de forma que $v_p = +V_T$, se ocasionará que R cargue a C hacia V_{sat} , lo que lleva a una elevación exponencial en v_N con la constante de tiempo $\tau = RC$. En cuanto v_N alcanza un nivel con $v_p = V_T$, v_o salta hasta $-V_{\text{sat}}$, invirtiendo la corriente de capacitancia y también ocasionando que v_p salte hasta $-V_T$. Entonces, v_N decrece exponencialmente hacia $-V_{\text{sat}}$ hasta que éste alcanza un nivel con $v_p = -V_T$, punto en el cual v_o de nuevo salta hasta $+V_{\text{sat}}$, repitiendo por ende el ciclo. Resulta evidente que una vez encendido, el circuito tiene la capacidad de iniciar y después sostener la oscilación, con v_o saltando una y otra vez entre $+V_{\text{sat}}$ y $-V_{\text{sat}}$, y v_N respondiendo de manera exponencial una y otra vez entre $+V_T$ y $-V_T$. Después del ciclo de encendido las formas de onda se vuelven periódicas.

La frecuencia de oscilación es de gran interés, ésta se encuentra a partir del periodo T puesto que $f_0 = 1/T$. Gracias a la simetría de los niveles de saturación, v_o tiene un ciclo de trabajo de 50%, por lo tanto sólo es necesario encontrar $T/2$. Al aplicar la ecuación 10.3 con $\Delta t = T/2$, $\tau = RC$, $V_\infty = V_{\text{sat}}$, $V_0 = -V_T$, y $V_1 = +V_T$, se obtiene

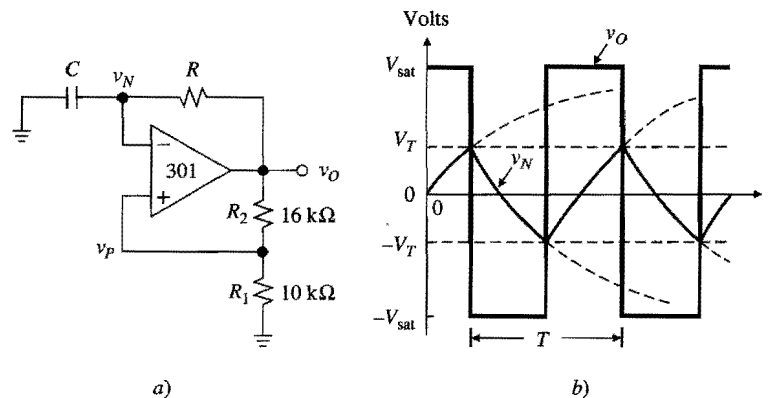


FIGURA 10.7
Multivibrador básico de carrera libre.

$$\frac{T}{2} = RC \ln \frac{V_{\text{sat}} + V_T}{V_{\text{sat}} - V_T}$$

Sustituyendo $V_T = V_{\text{sat}}/(1 + R_2/R_1)$ y simplificando términos se obtiene

$$f_0 = \frac{1}{T} = \frac{1}{2RC \ln(1 + 2R_1/R_2)} \quad (10.9)$$

Con los componentes mostrados, $f_0 = 1/(1.62RC)$. Si se utiliza la relación $R_1/R_2 = 0.859$, entonces $f_0 = 1/2RC$.

Se observa que f_0 depende únicamente de los componentes externos. En particular, no resulta afectado por V_{sat} , el cual es conocido como un parámetro mal definido puesto que varía de un amp op a otro y también depende de los voltajes de alimentación. Cualquier variación en el V_{sat} ocasionará que V_T varíe proporcionalmente, lo cual asegura el mismo tiempo de transición y, por ende, la misma frecuencia de oscilación.

La máxima frecuencia de operación está determinada por la velocidad del comparador. Con el amp op 301 como un comparador, el circuito produce una onda cuadrada razonablemente buena hasta el rango de 10 kHz. Lo anterior se puede extender en forma significativa utilizando un dispositivo más rápido. Sin embargo, en frecuencias más altas la capacitancia parásita de la entrada no inversora hacia tierra se convierte en un factor limitante. Esto se compensa utilizando una capacitancia adecuada en paralelo con R_2 .

La frecuencia de operación más baja depende de los límites superiores prácticos de R y C , así como de la fuga neta en el nodo de la entrada inversora. En este caso, los comparadores de entrada FET son una buena elección.

A pesar de que f_0 no resulta afectada por las incertidumbres en V_{sat} , con frecuencia es deseable estabilizar los niveles de salida para una amplitud de onda cuadrada más limpia y predecible. Esto se logra fácilmente con un circuito fijador de voltaje apropiado. Si se desea que f_0 varíe, es conveniente utilizar un arreglo de décadas de capacitancias *década*, un interruptor rotatorio para la selección de la década, así como una resistencia variable para una sintonización continua dentro de la década seleccionada.

EJEMPLO 10.1. Diseñe un generador de onda cuadrada que satisfaga las siguientes especificaciones: a) f_0 debe ser variable en pasos de década desde 1 Hz hasta 10 kHz; b) f_0 debe ser variable en forma continua dentro de cada intervalo de década; c) la amplitud estabilizada debe ser de ± 5 V. Suponga suministros muy poco regulados de ± 15 V.

Solución. Para asegurar niveles de salida estables de ± 5 V, se usa una fijación de diodo de puente como en la figura 10.8. Cuando el amp op se satura en +13 V, la corriente fluye a través de la ruta R_3 - D_1 - D_5 - D_4 , fijando entonces a v_O en $V_{D1(\text{enc})} + V_{Z5} + V_{D4(\text{enc})}$. Para fijar en 5 V, se usa $V_{Z5} = 5 - 2V_{D(\text{enc})} = 5 - 2 \times 0.7 = 3.6$ V. Cuando el amp op se satura en -13 V, la corriente fluye a través de la ruta D_3 - D_5 - D_2 - R_3 , fijando a v_O en -5 V.

Para variar f_0 en pasos de década se usan las cuatro capacitancias y el interruptor rotatorio que se muestran en la figura. Si se desea variar f_0 dentro de una década dada, R se implementa con un potenciómetro. Para tratar con las tolerancias de los componentes se asegura una cantidad adecuada de traslapes entre los intervalos de décadas adyacentes. Asimismo, para estar en el lado seguro, se impone un rango de variabilidad continua desde 0.5 hasta 20, que está sobre un rango 40 a 1. Entonces se tiene que $R_{\text{pot}} + R_s = 40R_s$, o bien $R_{\text{pot}} = 39R_s$. Para mantener bajos los errores de corriente de polarización de entrada se impone $I_{R(\text{mín})} \gg I_B$, por ejemplo, $I_{R(\text{mín})} = 0 \mu\text{A}$. Además, se establece $R_1 = R_2 = 33 \text{ k}\Omega$, de forma que $V_T = 2.5$ V. Entonces $R_{\text{máx}} = (5 - 2.5)/(10 \times 10^{-6}) = 250 \text{ k}\Omega$. Como $R_s \ll R_{\text{pot}}$, se usa un potenciómetro de 250 k Ω . Por lo tanto, $R_s = 250/39 = 6.4 \text{ k}\Omega$ (usar 6.2 k Ω).

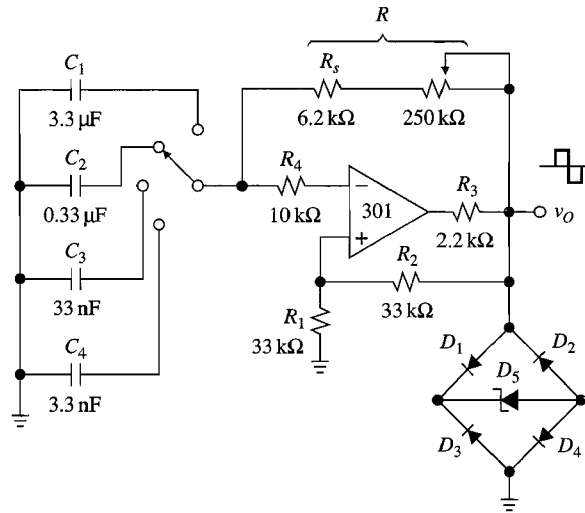


FIGURA 10.8
Generador de onda cuadrada del ejemplo 10.1.

Para encontrar C_1 , se establece $f_0 = 0.5$ Hz con el potenciómetro configurado a su máximo valor. A partir de la ecuación 10.9, $C_1 = 1/[2 \times 0.5 \times (250 + 6.2) \times 10^3 \times \ln 3] = 3.47 \mu\text{F}$. El valor estándar más cercano es $C_1 = 3.3 \mu\text{F}$. Por lo tanto, $C_2 = 0.33 \mu\text{F}$, $C_3 = 33 \text{ nF}$ y $C_4 = 3.3 \text{ nF}$.

La función de R_4 es proteger la etapa de entrada del comparador en el momento de apagar el circuito, cuando los capacitores pueden estar cargados aún, y la de R_3 es suministrar corriente al puente, así como a R_2 a R y a la carga externa, si existe alguna. La máxima corriente manejada por R es cuando $v_O = +5\text{V}$, $v_N = -2.5\text{V}$ y el potenciómetro está posicionado en cero. Esta corriente es $[5 - (-2.5)]/6.2 = 1.2\text{ mA}$. También se tiene $I_{R2} = 5/66 = 0.07\text{ mA}$. Al establecer una corriente de puente de 1 mA y permitiendo una carga de corriente máxima de 1 mA , se tiene $I_{R3(\text{máx})} = 1.2 + 0.07 + 1 + 1 \approx 3.3\text{ mA}$. Por ende, $R_3 = (13 - 5)/3.3 = 2.4\text{ k}\Omega$ (por seguridad, usar $2.2\text{ k}\Omega$). Para el puente de diodo se utiliza un arreglo CA3039 (Harris).

En la figura 10.9 se muestra un multivibrador diseñado para la operación con una sola fuente de poder. Con el uso de un comparador rápido el circuito puede operar bien en el rango de los cientos de kilohertz. Como es sabido, el circuito proporciona $V_{OL} \approx 0$ y, si $R_4 \ll R_3 + (R_1 \parallel R_2)$, éste suministra $V_{OH} \approx V_{CC}$. Al encender el circuito ($t = 0$), cuando C aún está descargada, v_O se eleva ocasionando que C cargue hacia V_{CC} a través de R . Tan pronto como v_N alcanza a V_{TH} , v_O decrece ocasionando que C descargue hacia la tierra. En lo sucesivo, la oscilación se vuelve periódica con un ciclo de trabajo $D(\%) = 100 T_H/(T_L + T_H)$ y $f_0 = 1/(T_L + T_H)$. Al aplicar la ecuación 10.3 dos veces, primero con $\Delta t = T_L$, $V^\infty = 0$, $V_0 = V_{TH}$ y $V_1 = V_{TL}$, después con $\Delta t = T_H$, $V^\infty = V_{CC}$, $V_0 = V_{TL}$ y $V_1 = V_{TH}$, después de combinar términos se obtiene

$$f_0 = \frac{1}{RC \ln \left(\frac{V_{TH}}{V_{TL}} \times \frac{V_{CC} - V_{TL}}{V_{CC} - V_{TH}} \right)} \quad (10.10)$$

Para simplificar el inventario y lograr que $D = 50\%$, es costumbre establecer $R_1 = R_2 = R_3$, después de lo cual $f_0 = 1/(RC \ln 4) = 1/1.39RC$. Los osciladores de este tipo con

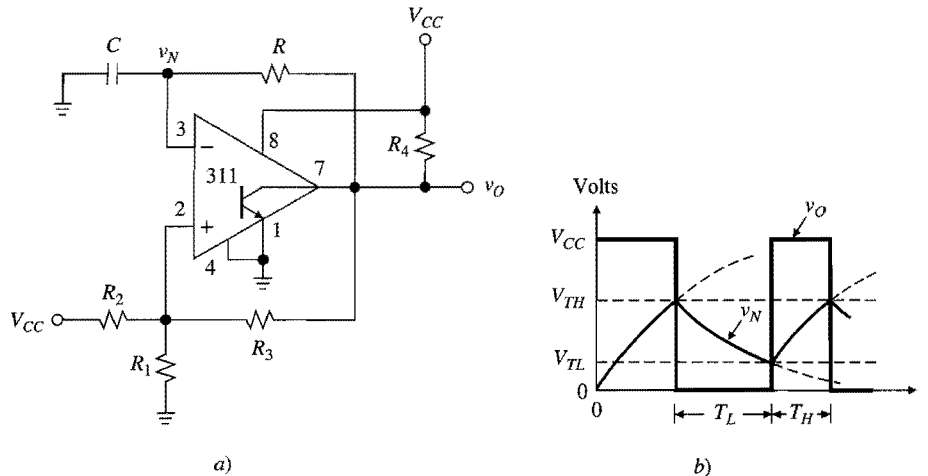


FIGURA 10.9
Multivibrador de carrera libre con una sola fuente de alimentación.

facilidad alcanzan estabilidades cercanas al 0.1%, siendo predecibles inicialmente en un orden de 5% a 10%.

EJEMPLO 10.2. En el circuito de la figura 10.9 especifique los componentes para $f_0 = 1$ kHz, y verifique los resultados con PSpice para $V_{CC} = 5$ V.

Solución. Se utiliza $R_1 = R_2 = R_3 = 33$ k Ω , $R_4 = 2.2$ k Ω , $C = 10$ nF y $R = 73.2$ k Ω . El archivo de entrada es:

```

Multivibrador astable:
VCC 8 0 dc 5V
.lib eval.lib
XCMP 2 3 8 0 7 0 LM111
C 0 3 10nF IC=0
R 3 7 73.2k
R1 2 0 33k
R2 2 8 33k
R3 2 7 33k
R4 7 8 2.2k
.tran 10us 2ms 0 10us uic
.probe
.end

```

En la figura 10.10 se muestran las formas de onda.

Multivibrador de carrera libre con el uso de compuertas CMOS

Las compuertas lógicas CMOS son particularmente atractivas cuando en el mismo chip deben coexistir funciones analógicas y digitales. Una compuerta CMOS cuenta con una impedancia de entrada extremadamente alta, un rango de entrada y una oscilación de salida de riel a riel, un consumo de potencia extremadamente bajo, así como con la velocidad y el

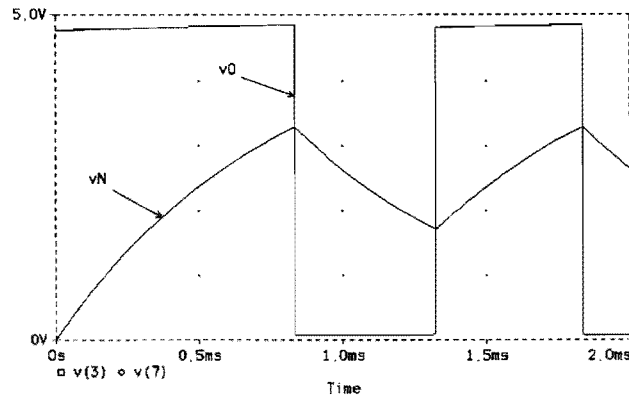


FIGURA 10.10
Formas de onda para el circuito del ejemplo 10.2.

bajo costo de los sistemas de circuitos lógicos. La compuerta más simple es el inversor mostrado en la figura 10.11. Esta compuerta puede ser observada como un detector de umbral del tipo inversor que proporciona $v_O = V_{OH} = V_{DD}$ para $v_I < V_T$, y $v_O = V_{OL} = 0$ para $v_I > V_T$. El umbral V_T es el resultado de la operación interna del transistor, y nominalmente está en el punto medio entre V_{DD} y 0, o bien $V_T \cong V_{DD}/2$. Los diodos de protección, normalmente en corte, evitan que v_I se eleve por encima de $V_{DD} + V_{D(enc)}$ o caiga por debajo de $-V_{D(enc)}$, con lo que protegen a los FET contra posibles descargas electrostáticas.

En el circuito de la figura 10.12a se supone que v_2 se eleva al encender el circuito ($t = 0$). Entonces, por la acción inversora de I_2 , v_O permanece baja y C comienza a cargar hacia $v_2 = V_{DD}$ a través de R . La consiguiente elevación exponencial se conduce hacia I_1 a través de R_1 como la señal v_1 . Tan pronto como v_1 crece hasta V_T , I_1 cambia su estado y reduce a v_2 , lo que obliga a I_2 a elevar a v_O . Como el voltaje a través de C no puede cambiar en forma instantánea, el cambio de escalón en v_O ocasiona que v_3 cambie desde V_T hasta $V_T + V_{DD} \cong 1.5 V_{DD}$, como se muestra en el diagrama de tiempos. Estos cambios ocurren mediante una acción de salto similar a la de los disparadores Schmitt.

Teniendo a v_3 alto y a v_2 bajo, ahora C descargará hacia $v_2 = 0$ a través de R . Tan pronto como el valor de v_3 decae hasta V_T , el circuito salta de regreso al estado previo;

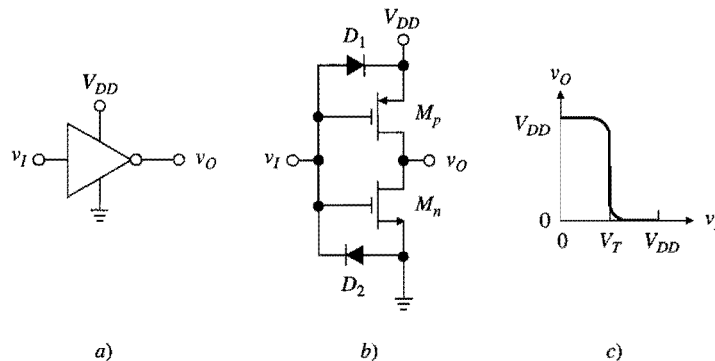


FIGURA 10.11
Inversor CMOS: símbolo lógico, diagrama interno del circuito y VTC.

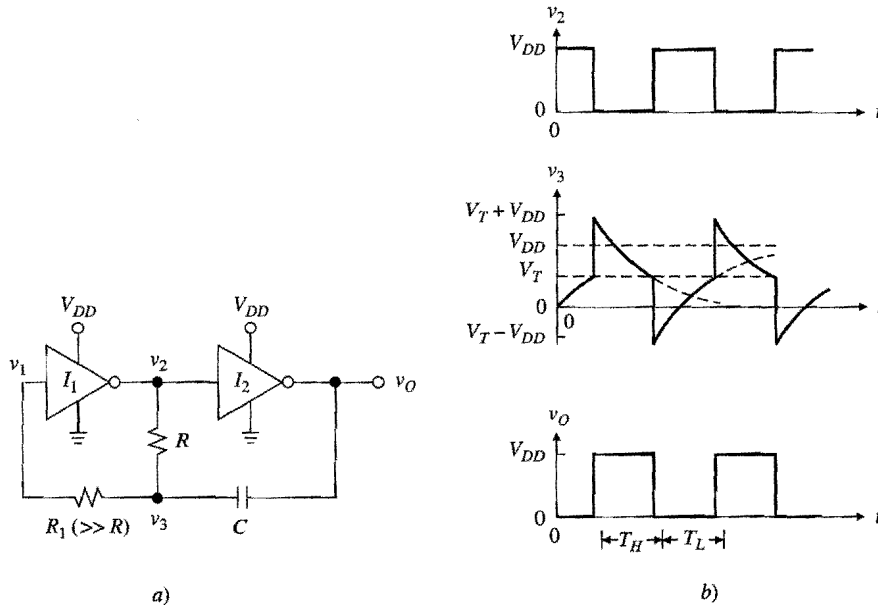


FIGURA 10.12
Multivibrador de carrera libre de compuerta CMOS.

esto es, v_2 se eleva y v_O decae. El cambio de paso en v_O ocasiona que v_3 salte desde V_T hasta $V_T - V_{DD} \cong -0.5V_{DD}$, después de lo cual v_3 cargará de nuevo hacia $v_2 = V_{DD}$. Como se muestra, v_2 y v_O saltarán una y otra vez entre 0 y V_{DD} , pero en antifase, y lo harán cada vez que v_3 llegue a V_T .

Para encontrar $f_0 = 1/(T_H + T_L)$, de nuevo se utiliza la ecuación 10.3, primero con $\Delta t = T_H$, $V^\infty = 0$, $V_0 = V_T + V_{DD}$, y $V_1 = V_T$, después con $\Delta t = T_L$, $V^\infty = V_{DD}$, $V_0 = V_T - V_{DD}$, y $V_1 = V_T$. El resultado es

$$f_0 = \frac{1}{RC \ln \left(\frac{V_{DD} + V_T}{V_T} \times \frac{2V_{DD} - V_T}{V_{DD} - V_T} \right)} \quad (10.11)$$

Para $V_T = V_{DD}/2$ se obtiene $f_0 = 1/(RC \ln 9) = 1/2.2RC$ y $D(\%) = 50\%$. En la práctica existe una dispersión que se debe a las variaciones de producción en los valores de V_T . Lo anterior afecta a f_0 y por ende el circuito está limitado a aplicaciones donde la exactitud de la frecuencia no tiene una importancia primordial.

Se observa que si v_3 se aplicara directamente a I_1 , los diodos de protección de entrada de I_1 fijarían a v_3 y alterarían de manera significativa los tiempos. Esto se evita utilizando la resistencia de desacoplamiento $R_1 \gg R$ (en la práctica, $R_1 \cong 10R$ será suficiente).

Oscilador de cristal CMOS

En aplicaciones donde se requiere conservar el tiempo de manera muy precisa, la frecuencia debe ser mucho más exacta y estable que la proporcionada por los osciladores RC simples. Esta necesidad se satisface por medio de osciladores de cristal, de los cuales se mues-

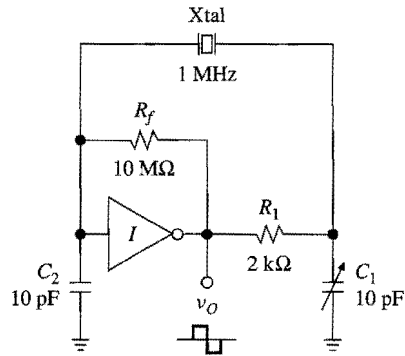


FIGURA 10.13
Oscilador de cristal de compuerta CMOS.

tra un ejemplo en la figura 10.13. Como el circuito explota las características de resonancia electromecánica³ de un cristal de cuarzo para establecer f_0 , éste actúa más como un amplificador sintonizado que como un multivibrador. Aquí la idea es colocar un circuito que incluya un cristal en el ciclo de retroalimentación de un amplificador inversor de alta ganancia. Este circuito enruta una porción de la señal de salida de regreso a la entrada, donde dicha señal se reamplifica de tal forma que sostiene a la oscilación en una frecuencia determinada por el cristal.

Una compuerta CMOS está hecha para operar como un amplificador de ganancia alta mediante una polarización cerca del centro de su VTC, donde la pendiente está más pronunciada y por ende se maximiza la ganancia. Como se muestra, con la utilización de una resistencia plana de retroalimentación R_f se establece el punto de operación de cc en $V_O = V_I = V_T \cong V_{DD}/2$. Además, gracias a la corriente de fuga de entrada extremadamente baja de las compuertas CMOS, R_f se puede hacer bastante grande. La función de los componentes restantes es ayudar a establecer la pérdida y la fase apropiadas, así como proporcionar una acción de filtro pasa bajas para impedir la oscilación en las armónicas altas del cristal.

A pesar de que los cristales deben ser ordenados para frecuencias específicas, existe en el mercado una variedad de unidades terminadas comúnmente usadas, es decir, cristales de 32.768 kHz para relojes de pulso, de 3.579545 MHz para sintonizadores de televisión y de 100 kHz, 1 MHz, 2 MHz, 4 MHz, 5 MHz, 10 MHz, etc., para aplicaciones digitales de reloj. Como se muestra, un oscilador de cristal se sintoniza simplemente al variar una de sus capacitancias. Los osciladores de cristal del tipo mostrado alcanzan fácilmente estabilidades del orden de 1 ppm/°C (1 parte por millón por grado Celsius).⁴

El ciclo de trabajo de los generadores de reloj no es necesariamente de 50%. Las aplicaciones que requieren una simetría perfecta de onda cuadrada se satisfacen fácilmente alimentando el oscilador a un flip-flop basculante. Entonces, este último produce una onda cuadrada con $D(\%) = 50\%$, pero con la mitad de frecuencia del oscilador. Para lograr la frecuencia deseada simplemente se utiliza un cristal con una frecuencia dos veces más alta.

Multivibrador monoestable

Al recibir un pulso de disparo en la entrada, un multivibrador monoestable o one-shot produce un pulso con una duración específica T . Esta duración se puede generar digitalmente al contar un número específico de pulsos desde una fuente de reloj o en forma analógica,

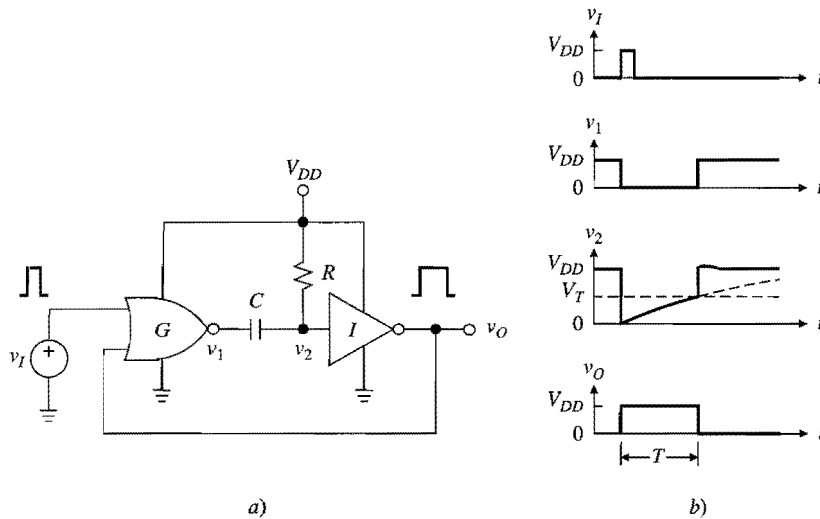


FIGURA 10.14
One-shot de compuerta CMOS.

utilizando un capacitor para el control del tiempo. Los one-shots se utilizan para generar comandos estroboscópicos y retrasos, así como para la eliminación del rebote en interruptores.

El circuito de la figura 10.14 utiliza una compuerta NOR G y un inversor I . El NOR produce una salida alta sólo cuando ambas entradas son bajas; si al menos una de las entradas es alta, la salida será baja. Aunque bajo condiciones normales, v_I es bajo y C permanece en estado estable, por lo tanto $v_2 = V_{DD}$ debido a la acción de R , y $v_O = 0$ por la acción inversora. Además, como ambas entradas al NOR son bajas, su salida es alta, o $v_1 = V_{DD}$, lo que indica voltaje cero a través de C .

La llegada de un pulso de disparo v_I ocasiona que la compuerta NOR cambie v_1 a bajo. Como el voltaje a través de C no puede cambiar de forma instantánea, v_2 también se cambiará a bajo ocasionando que v_O se cambie a alto. Aun si ahora se desactiva el pulso de disparo, la compuerta NOR conservará bajo a v_1 debido a que v_O es alto. Sin embargo, esta situación no durará indefinidamente porque R ahora está cargando a C hacia V_{DD} . De hecho, tan pronto como v_2 alcanza V_T , el inversor salta llevando de regreso a v_O a bajo. En respuesta a esto, la compuerta NOR obliga a que v_1 se eleve, y entonces C transmite este escalón al inversor, reforzando su salto inicial en la forma de un disparador Schmitt. Aun cuando v_2 trata de cambiar desde V_T hasta $V_T + V_{DD} \cong 1.5 V_{DD}$, el diodo de protección interno D_1 del inversor, mostrado explícitamente en la figura 10.11b, fijará a v_2 cerca de V_{DD} , con lo cual C se descarga. Ahora el circuito está de regreso en el estado estable que precedía a la llegada del pulso de disparo. El tiempo T se encuentra mediante la ecuación 10.3 de la siguiente forma

$$T = RC \ln \frac{V_{DD}}{V_{DD} - V_T} \quad (10.12)$$

Para $V_T = V_{DD}/2$, lo anterior se reduce a $T = RC \ln 2 = 0.69RC$.

Un one-shot *redispensible* comienza un ciclo nuevo cada vez que el disparo se activa, incluyendo su activación durante T . En contraste un one-shot no redispensible es insensible a las activaciones durante T .

10.3 TEMPORIZADORES MONOLÍTICOS

La necesidad de las funciones monoestables y astables aparece con tanta frecuencia que hay circuitos especiales⁴ llamados temporizadores *IC*, los cuales están disponibles para satisfacer estos requerimientos. Entre la variedad de productos disponibles, el que ha obtenido una aceptación más amplia en términos de costo y versatilidad es el temporizador 555. Otro producto popular es el temporizador 2240, el cual combina un temporizador con un contador programable para proporcionar flexibilidad de tiempos adicional.

El temporizador 555

Como se muestra en la figura 10.15, los bloques básicos del temporizador 555 son: *a)* tres resistores idénticos, *b)* un par de comparadores de voltaje, *c)* un flip-flop, y *d)* un interruptor BJT Q_O . Las resistencias establecen el umbral del comparador en $V_{TH} = (2/3)V_{CC}$ y $V_{TL} = (1/3)V_{CC}$. Para obtener flexibilidad adicional, el nodo superior del umbral es accesible externamente a través de la patita 5 para que el usuario pueda modular el valor de V_{TH} . Independientemente del valor de V_{TH} , siempre se tiene que $V_{TL} = V_{TH}/2$.

El estado del flip-flop es controlado por los comparadores de la siguiente manera: *a)* Cada vez que el voltaje en la entrada de disparador (DISP) cae por debajo de V_{TL} , CMP_2 se enciende y configura el flip-flop, obligando a que Q se eleve y \bar{Q} disminuya; además con un voltaje bajo en su base, Q_O está en corte. *b)* Cada vez que el voltaje en la entrada de umbral (UMB) sube por encima de V_{TH} , CMP_1 se enciende y limpia el flip-flop, obligando a que Q disminuya y \bar{Q} crezca. Con un voltaje alto aplicado en su base a través de la resistencia de 100Ω , Q_O ahora está encendido. En resumen, si DISP cae por debajo de V_{TL} , Q_O se apaga, y si UMB se eleva por encima de V_{TH} , Q_O se enciende. El flip-flop incluye una entrada de reinicio (RES) para obligar a un valor bajo de Q y de esta forma Q_O se encienda sin importar las condiciones en las entradas de los comparadores.

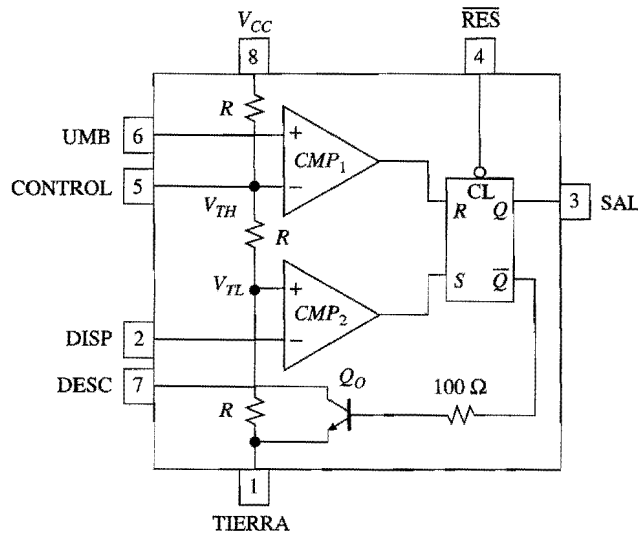


FIGURA 10.15
Diagrama de bloques del temporizador 555.

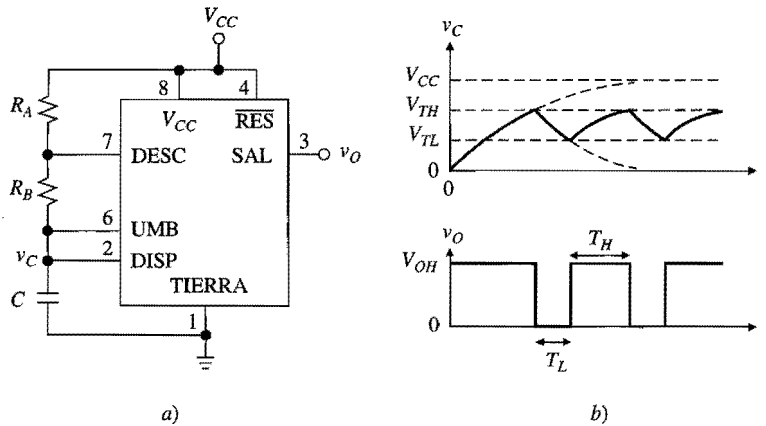


FIGURA 10.16
El temporizador 555 como un multivibrador astable.

El 555 está disponible en sus versiones bipolar y CMOS. La versión bipolar opera en un amplio rango de voltajes de suministro, típicamente $4.5 \text{ V} \leq V_{CC} \leq 18 \text{ V}$, y tienen la capacidad de alimentar y utilizar corrientes de salida de 200 mA. El TLC555 (Texas Instruments), el cual es una versión popular CMOS, está diseñado para operar en un rango de suministro de potencia de 2 V a 18 V, además tienen la capacidad de suministrar y utilizar corriente de salida de 100 mA y 10 mA, respectivamente. El interruptor de transistores un MOSFET-*n* del tipo de enriquecimiento. Las ventajas de los temporizadores CMOS son su bajo consumo de energía, sus impedancias muy altas y su oscilación de salida de riel a riel.

El 555 como un multivibrador astable

En la figura 10.16 se muestra la forma en que se configura el 555 para su operación astable utilizando sólo tres componentes externos. Para entender la operación del circuito, observe el diagrama interno de la figura 10.15.

Al encenderse el circuito ($t = 0$), cuando el capacitor todavía está descargado, el voltaje en la entrada DISP es menor que V_{TL} . Lo anterior hace que el valor de Q esté en alto y conserva a BJT en corte, lo que permite que C cargue hacia V_{CC} a través de la combinación en serie de $R_A + R_B$. Tan pronto como v_C llega a V_{TH} , CMP_1 se enciende y hace que el valor de Q sea bajo. Esto activa a Q_O , que a su vez jala la patita DESC hasta $V_{CE(sat)} \cong 0 \text{ V}$. En consecuencia, ahora C se descarga hacia tierra a través de R_B . En cuanto v_C alcanza a V_{TL} , CMP_2 se enciende, llevando a Q a alto y apagando a Q_O . Lo anterior reestablece las condiciones para un nuevo ciclo de operación astable.

Los intervalos de tiempo T_L y T_H se encuentran a través de la ecuación 10.3. Durante T_L la constante de tiempo es $R_B C$, por lo tanto $T_L = R_B C \ln(V_{TH}/V_{TL}) = R_B C \ln 2$; durante T_H la constante de tiempo es $(R_A + R_B)C$, por lo tanto $T_H = (R_A + R_B)C \ln[(V_{CC} - V_{TL})/(V_{CC} - V_{TH})]$. En consecuencia,

$$T = T_L + T_H = R_B C \ln 2 + (R_A + R_B)C \ln \frac{V_{CC} - V_{TH} / 2}{V_{CC} - V_{TH}} \quad (10.13)$$

Al sustituir $V_{TH} = (2/3)V_{CC}$ y resolviendo para $f_0 = 1/T$ y $D(\%) = 100T_H/(T_L + T_H)$ se obtiene

$$f_0 = \frac{1.44}{(R_A + 2R_B)C} \quad D(\%) = 100 \frac{R_A + R_B}{R_A + 2R_B} \quad (10.14)$$

Se observa que las características de oscilación están definidas por los componentes externos y son independientes de V_{CC} . Para prevenir que el ruido de la fuente de poder ocasione disparos falsos cuando v_C se aproxime a cualquier umbral, se utiliza un capacitor de paso de $0.01 \mu\text{F}$ entre la patita 5 y tierra: esto limpiará a V_{TH} y a V_{TL} . La exactitud de los tiempos⁴ del 555 astable se aproxima a 1%, con una estabilidad de temperatura de $0.005\%/^\circ\text{C}$ y una estabilidad de la fuente de poder de $0.05\%/V$.

EJEMPLO 10.3. En el circuito de la figura 10.16 especifique los componentes adecuados para $f_0 = 50 \text{ kHz}$ y $D(\%) = 75\%$.

Solución. Sea $C = 1 \text{ nF}$, de forma que $R_A + 2R_B = 1.44/f_0C = 28.85 \text{ k}\Omega$. Al establecer $(R_A + R_B)/(R_A + 2R_B) = 0.75$ se obtiene $R_A = 2R_B$. Resolviendo se obtiene $R_A = 14.4 \text{ k}\Omega$ (utilizar $14.3 \text{ k}\Omega$) y $R_B = 7.21 \text{ k}\Omega$ (utilizar $7.15 \text{ k}\Omega$).

Como V_{TL} y V_{TH} permanecen estables durante el ciclo de oscilación, el esquema de comparador dual utilizado en el 555 permite frecuencias de operación más altas que los esquemas de un solo comparador de la sección previa. De hecho, algunas versiones del 555 operan fácilmente hasta el rango de los megahertz. El límite superior de frecuencia está determinado por los retrasos de propagación combinados de los comparadores, el flip-flop y el transistor de interrupción. El límite inferior de frecuencia está determinado de acuerdo con qué tan grandes pueden hacerse de manera práctica los valores de los componentes externos. Gracias a las corrientes de entrada extremadamente bajas, los temporizadores CMOS permiten resistencias externas muy grandes, por ello es posible obtener constantes de tiempo muy largas sin necesidad de usar capacitancias excesivamente grandes.

Como $T_H > T_L$, el circuito siempre proporciona $D(\%) > 50\%$. En el límite $R_A \ll R_B$ se puede aproximar un ciclo de trabajo simétrico; sin embargo, si R_A se hace muy pequeña se puede ocasionar una excesiva disipación de potencia. Una mejor aproximación a la simetría perfecta es utilizar un flip-flop basculante de salida, como se expuso en la sección anterior.

El 555 como un multivibrador monoestable

En la figura 10.17 se muestra la conexión del 555 para su operación monoestable. Bajo condiciones normales, la entrada DISP es mantenida alta, y el circuito se encuentra en el estado estable representado por Q baja. Además, el interruptor BJT Q_O está cerrado, lo cual mantiene a C descargado, o bien $v_C \cong 0$.

El circuito se dispara bajando la entrada DISP por debajo de V_{TL} . Cuando se hace esto, CMP_2 configura el flip-flop para hacer Q alto y desactivar Q_O . Lo anterior libera a C para que se cargue hacia V_{CC} a través de R . Sin embargo, en cuanto v_C alcanza a V_{TH} , el comparador superior limpia el flip-flop, obligando a que Q baje y a que Q_O se encienda. La capacitancia se descarga rápidamente, y el circuito regresa al estado estable que precedió a la llegada del pulso de disparo.

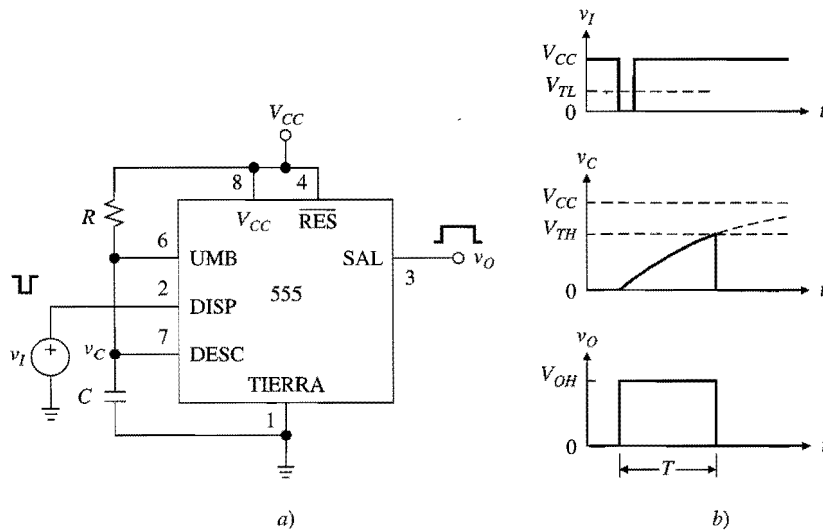


FIGURA 10.17
El temporizador 555 como un multivibrador monoestable.

El ancho T del pulso se encuentra fácilmente a través de la ecuación 10.3, de la siguiente forma

$$T = RC \ln \frac{V_{CC}}{V_{CC} - V_{TH}} \quad (10.15)$$

Si $V_{TH} = (2/3)V_{CC}$ se obtiene $T = RC \ln 3$, o bien

$$T = 1.10 RC \quad (10.16)$$

De nuevo se observa la independencia de V_{CC} . Para mejorar la inmunidad al ruido se conecta un capacitor entre la patita 5 y tierra (véase la figura 10.15).

Control de voltaje

Si se desea, las características de tiempos del 555 se pueden modular a través de la entrada CONTROL. Si V_{TH} se cambia de su valor nominal de $(2/3)V_{CC}$ se tendrán tiempos de carga de la capacitancia más largos o más cortos, dependiendo de si V_{TH} se incrementó o se redujo.

Cuando el temporizador se configura para su operación astable, la modulación de V_{TH} hace que T_H varíe mientras T_L permanece sin cambio, como lo indica la ecuación 10.13. En consecuencia, la salida es una serie de pulsos de ancho constante con una velocidad de repetición variable. Lo anterior se denomina *modulación de posición de pulso (PPM)*.

Cuando el temporizador se configura para su operación monoestable, la modulación de V_{TH} hace que T varíe de acuerdo a la ecuación 10.15. Si el monoestable se dispara por medio de una serie de pulsos constantes, la salida será una serie de pulsos con la misma frecuencia que la entrada, pero con el ancho de pulso modulado por V_{TH} . Ahora se tiene la *modulación de ancho de pulso (PWM)*.

De esta manera, PPM y PWM representan dos formas comunes de codificación de información para almacenamiento y transmisión. Es importante observar que una vez que V_{TH} es rebasado externamente, V_{TH} y V_{CC} ya no están relacionados; por ende, las características de tiempo ya no son independientes de V_{CC} .

EJEMPLO 10.4. Suponiendo que en el multivibrador del ejemplo 10.3 $V_{CC} = 5$ V, encuentre el rango de variación de f_0 y $D(\%)$ si el voltaje en la entrada CONTROL se modula al acoplarle en ca una onda senoidal externa con una amplitud pico de 1 V.

Solución. El rango de variación de V_{TH} es $(2/3)5 \pm 1$ V, o entre 4.333 V y 2.333 V. Sustituyendo en la ecuación 10.13 se obtiene $T_L = 4.96 \mu\text{s}$ y $7.78 \mu\text{s} \leq T_H \leq 31.0 \mu\text{s}$, por lo tanto se tiene $27.8 \text{ kHz} \leq f_0 \leq 78.5 \text{ kHz}$, y $61.1\% \leq D(\%) \leq 86.2\%$.

Circuitos temporizadores/contadores

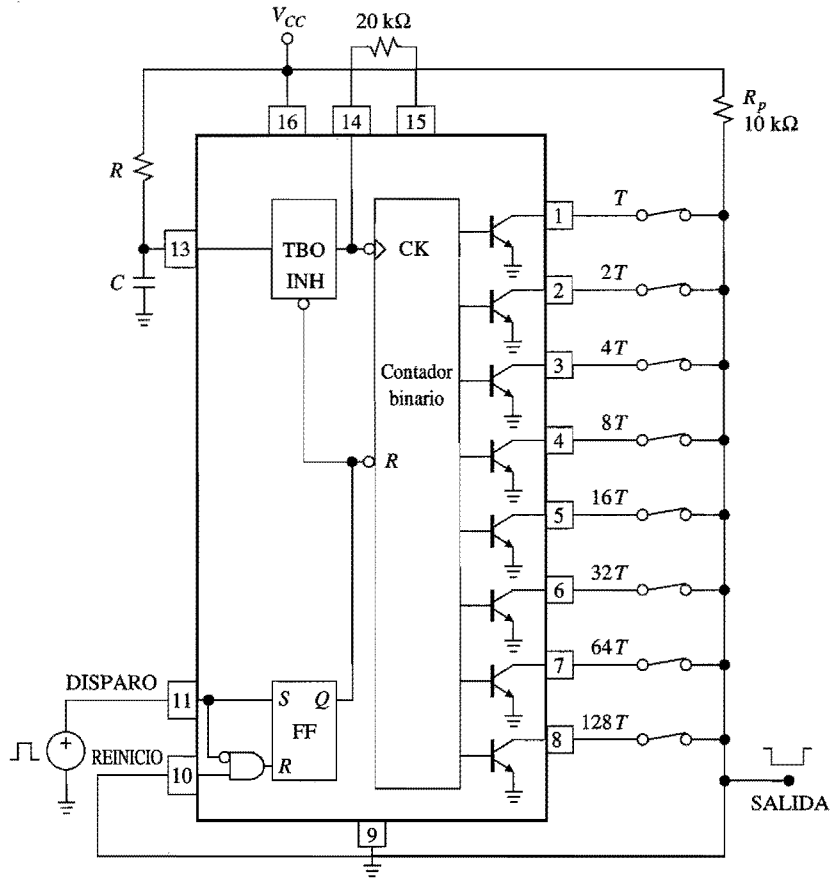
En aplicaciones que requieren retrasos muy largos, los valores de los componentes de temporización pueden volverse tan grandes que dejan de ser prácticos. Este inconveniente se contrarresta utilizando componentes de tamaño manejable y después estirando la escala de tiempo del multivibrador con un contador binario. Este concepto se explota en el popular circuito 2240 temporizador/contador, así como en otros dispositivos similares. Como se muestra en la figura 10.18, los elementos básicos del 2240 son un oscilador de base de tiempo base (TBO), un contador de rizo de 8 bits y un flip-flop de control (FF). El TBO es similar al temporizador 555, excepto que R_B se ha eliminado para reducir el número de componentes externos, y los umbrales del comparador se han cambiado a $V_{TL} = 0.27 V_{CC}$ y $V_{TH} = 0.73 V_{CC}$ para que el valor del logaritmo en la ecuación 10.13 sea exactamente igual a 1. Por lo tanto, la base de tiempo es

$$T = RC \quad (10.17)$$

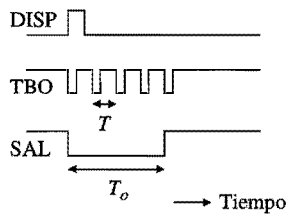
El contador binario consiste de ocho flip-flops basculantes los cuales son separados mediante BJT de colector abierto. La cantidad deseada de estiramiento del tiempo se programa conectando una combinación adecuada de salidas de contador a un resistor jalador común R_p en una configuración OR cableado. Una vez que se selecciona una combinación particular, la salida será baja mientras cualquiera de las salidas seleccionadas sea baja. Por ejemplo, si se conecta sólo la patita 5 al resistor jalador se obtiene $T_o = 16T$, mientras que si se conectan las patitas 1, 3 y 7 se obtiene $T_o = (1 + 4 + 64)T = 69T$, donde T_o es la duración del ciclo de temporización de salida. Mediante la elección adecuada del patrón de conexión es posible programar T_o en cualquier punto en el rango $T \leq T_o \leq 255T$.

El propósito del flip-flop de control es trasladar los comandos del DISPARADOR externo y REINICIAR a los controles apropiados para el TBO y el contador. Cuando el circuito se enciende, éste se activa en el estado de reinicio, donde el TBO es inhibido y todas las salidas de colector abierto son altas. Al recibir un pulso de disparo externo, el flip-flop de control se pone en alto iniciando un ciclo de temporización en el que se activa el TBO y se obliga a que el nodo de salida común del contador sea bajo. Ahora, el TBO correrá hasta que se alcance la cuenta programada mediante el patrón OR cableado. En este punto la salida se eleva a alto, reiniciando al flip-flop de control y deteniendo al TBO. Entonces, el circuito está en el estado de reinicio, esperando la llegada del próximo pulso de disparo.

Si las etapas de contador de dos o más 2240 se colocan en cascada, es posible alcanzar retrasos verdaderamente largos. Por ejemplo, si dos contadores de 8 bits se colocan en



a)



b)

FIGURA 10.18

a) Generador programable de retraso con el uso del temporizador/contador XR-2240. b) Diagrama de temporización. (Cortesía de Exar.)

cascada se obtiene una longitud de contador efectiva de 16 bits, lo que permite que T_o pueda programarse en cualquier punto en el rango que va desde T hasta más de $65 \times 10^3 T$. De esta manera se generan retrasos de horas, días o meses usando valores de componentes de temporización relativamente pequeños. Como los contadores no afectan la exactitud de los tiempos, la precisión de T_o depende sólo de la de T , en forma típica esta última es de alrededor de 0.5%. Asimismo, se puede hacer una sintonía fina de T mediante el ajuste de R .

10.4 GENERADORES DE ONDA TRIANGULAR

Las ondas triangulares se generan mediante la carga y descarga alternativa de un capacitor con una corriente constante. En el circuito de la figura 10.19a la corriente para C es proporcionada por el AO , el cual es un amp op de entrada JFET que funciona como un convertidor $V-I$ de carga flotante. El convertidor recibe una señal de dos niveles desde un amp op comparador 301 configurado como un disparador Schmitt. Debido a la inversión introducida por AO , el disparador Schmitt debe ser del tipo no inversor. En la figura también se muestra una fijación de diodo para estabilizar los niveles de salida del disparador Schmitt en $\pm V_{fijo} = \pm(V_{Z5} + 2V_{D(enc)})$. En consecuencia, los umbrales de entrada del disparador Schmitt son $\pm V_T = \pm(R_1/R_2)V_{fijo}$.

El comportamiento del circuito se visualiza en términos de las formas de onda de la figura 10.19b. Se supone que al encenderse el circuito ($t = 0$) CMP oscila hasta $+V_{sat}$ de forma que $v_{SQ} = +V_{fijo}$. Así, AO convierte este voltaje en una corriente de valor V_{fijo}/R entrando a C desde la izquierda. Esto ocasiona que v_{TR} disminuya rápidamente. Tan pronto como v_{TR} alcanza $-V_T$, el disparador Schmitt salta y v_{SQ} cambia desde $+V_{fijo}$ hasta $-V_{fijo}$. Además, AO convierte este nuevo voltaje en una corriente de capacitancia de la misma magnitud pero con polaridad opuesta. En consecuencia, ahora v_{TR} crecerá rápidamente. En cuanto v_{TR} alcanza $+V_T$, el disparador Schmitt salta de nuevo, repitiéndose por ende el ciclo. En la figura 10.19b también se muestra la forma de onda v_1 en la entrada no inversora CMP .

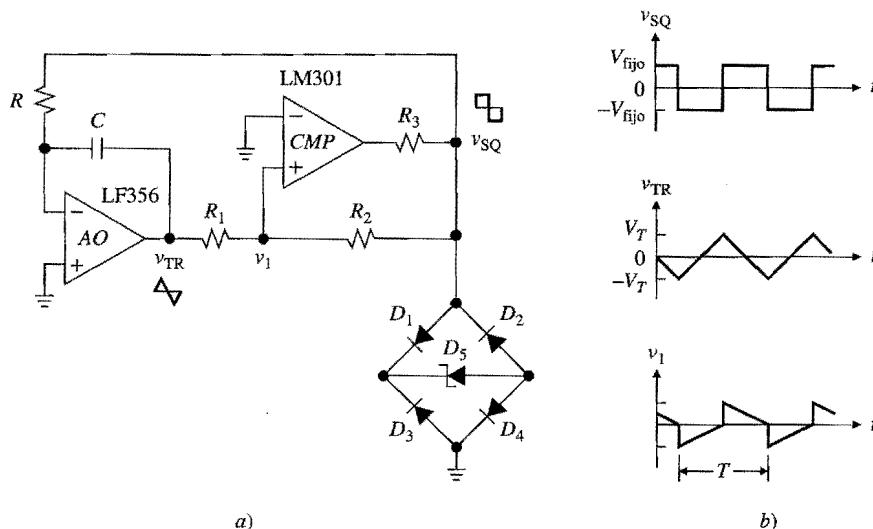


FIGURA 10.19
Generador básico de ondas triangular/cuadrada.

Por el principio de superposición, esta forma de onda es una combinación lineal de v_{TR} y v_{SQ} , la cual ocasiona que el disparador Schmitt salte siempre que la misma llega a 0 V.

Por simetría, el tiempo requerido por v_{TR} para subir desde $-V_T$ hasta $+V_T$ es $T/2$. Como el capacitor se opera a corriente constante, es posible aplicar la ecuación 10.2 con $\Delta t = T/2$, $I = V_{fijo}/R$ y $\Delta v = 2V_T = 2(R_1/R_2)V_{fijo}$. Si $f_0 = 1/T$ se obtiene

$$f_0 = \frac{R_2/R_1}{4RC} \quad (10.18)$$

lo que indica que f_0 depende sólo de los componentes externos, lo cual representa una característica deseable. Como es usual, f_0 se puede variar en forma continua por medio de R , o en pasos de década mediante C . El rango de frecuencia operativa está limitado en el extremo superior por el SR y el GBP de AO así como por la velocidad de respuesta de CMP ; en el extremo inferior está limitado por el tamaño de R y C , así como por la corriente de polarización de entrada de AO y la fuga del capacitor. De manera usual, una buena elección para AO es un amp op de entrada FET, mientras que CMP debe ser un amp op no compensado o, aún mejor, un comparador de voltaje de alta velocidad.

EJEMPLO 10.5. En el circuito de la figura 10.19a especifique los componentes adecuados para una onda cuadrada con valores pico de ± 5 V, una onda triangular con valores pico de ± 10 V, y f_0 variable en forma continua desde 10 Hz hasta 10 kHz.

Solución. Se necesita $v_{ZS} = V_{fijo} - 2V_{D(enc)} = 5 - 2 \times 0.7 = 3.6$ V, y $R_2/R_1 = V_{fijo}/V_T = 5/10 = 0.5$ (usar $R_1 = 20$ k Ω , $R_2 = 10$ k Ω). Como f_0 debe ser variable en un rango 1000:1, R se realiza con un potenciómetro y una resistencia en serie R_s tal que $R_{pot} + R_s = 1000R_s$, o $R_{pot} \cong 10^3R_s$. Use $R_{pot} = 2.5$ M Ω y $R_s = 2.5$ k Ω . Para $R = R_{mín} = R_s$ se quiere $f_0 = f_{0(máx)} = 10$ kHz. A partir de la ecuación 10.18, $C = 0.5/(10^4 \times 4 \times 2.5 \times 10^3) = 5$ nF. La función de R_3 es proporcionar corriente a R , R_2 , al puente de diodo y a la carga de salida bajo todas las condiciones de operación. Ahora, $I_{R(máx)} = V_{fijo}/R_{mín} = 5/2.5 = 2$ mA, e $I_{R_2(máx)} = V_{fijo}/R_2 = 5/10 = 0.5$ mA. Al establecer una corriente de puente de 1 mA y permitiendo una carga máxima de corriente de 1 mA se obtiene $I_{R_3(máx)} = 2 + 0.5 + 1 + 1 = 4.5$ mA. Entonces, $R_3 = (13 - 5)/4.5 = 1.77$ k Ω (utilizar 1.5 k Ω por seguridad). Para el puente de diodo se usa un arreglo de diodos CA3039 (Harris).

Control de pendiente

Con la modificación de la figura 10.20a, los tiempos de carga y descarga se pueden ajustar en forma independiente para generar ondas asimétricas. Con $v_{SQ} = +V_{fijo}$, D_3 se enciende y D_4 se apaga, por lo tanto, la corriente de descarga es $I_H = [V_{fijo} - V_{D(enc)}]/(R_H + R)$. Con $v_{SQ} = -V_{fijo}$, D_3 se apaga y D_4 se enciende, y la corriente de carga es $I_L = [V_{fijo} - V_{D(enc)}]/(R_L + R)$. Los tiempos de carga y descarga se encuentran, respectivamente, con $C \times 2V_T = I_L T_L$ y $C \times 2V_T = I_H T_H$. La función de D_1 y D_2 es compensar el término $V_{D(enc)}$ debido a D_3 y D_4 . Con D_1 y D_2 en su sitio ahora se tiene $V_T/R_1 = [V_{fijo} - V_{D(enc)}]/R_2$. Si se combina toda la información anterior se obtiene

$$T_L = 2 \frac{R_1}{R_2} C(R_L + R) \quad T_H = 2 \frac{R_1}{R_2} C(R_H + R) \quad (10.19)$$

La frecuencia de oscilación es $f_0 = 1/(T_H + T_L)$. Es impatente observar que si una de las pendientes se hace mucho más pronunciada que la otra, v_{TR} se aproximará a un diente de sierra y v_{SQ} a una serie de pulsos angostos.

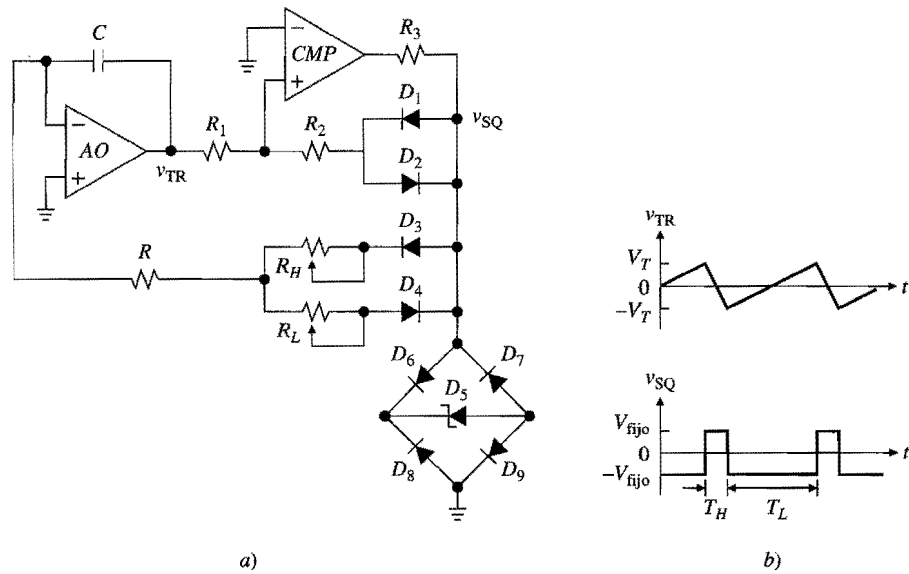


FIGURA 10.20
Generador de onda triangular con pendientes ajustables en forma independiente.

Oscilador controlado por voltaje

Muchas aplicaciones requieren que f_0 sea programable en forma automática, por ejemplo, mediante un voltaje de control v_I . El circuito requerido, conocido como un *oscilador controlado por voltaje* (VCO), está diseñado para proporcionar $f_0 = kv_I$, $v_I > 0$, donde k es la sensibilidad del VCO, en hertz por volt.

En la figura 10.21 se muestra una configuración popular de VCO. Aquí, AO es un convertidor V-I que obliga a C a conducir una corriente linealmente proporcional a v_I . Para

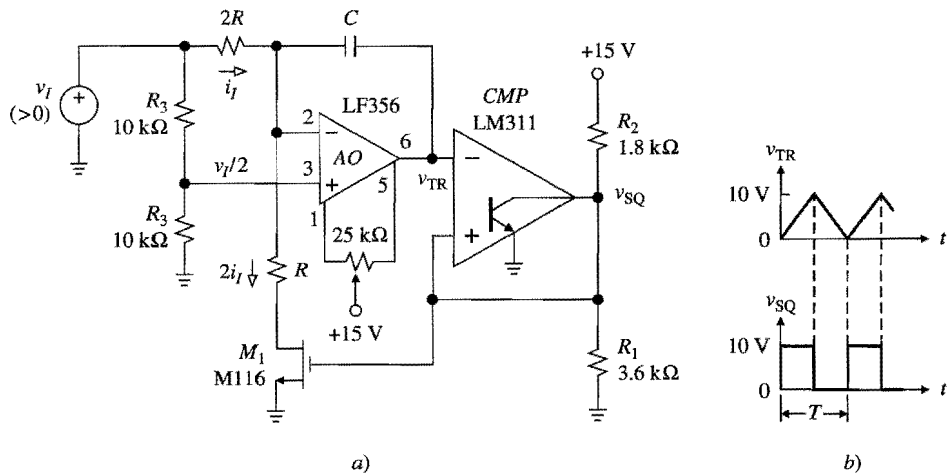


FIGURA 10.21
Oscilador controlado por voltaje de onda triangular cuadrado. (Las fuentes de poder son de ± 15 V.)

asegurar que el capacitor cargue y descargue, esta corriente se debe alternar entre polaridades opuestas. Como se verá en breve, la polaridad se controla mediante el interruptor MOSFET n . Además, el *CMP* forma un disparador Schmitt cuyos niveles de salida son $V_{OL} = V_{CE(sat)} \cong 0$ V cuando el BJT de salida está saturado, y $V_{OH} = V_{CC}/(1 + R_2/R_1) = 10$ V cuando el BJT está apagado. Como la entrada no inversora se obtiene directamente de la salida, los umbrales de disparo también son $V_{TL} = 0$ V y $V_{TH} = 10$ V. El circuito opera de la siguiente forma.

El voltaje en ambas entradas de *AO* es $v_I/2$ debido a la acción divisora de voltaje del amp op, por lo tanto la corriente a través de la resistencia $2R$ siempre es $i_I = (v_I - v_I/2)/2R = v_I/4R$. Se supone que el disparador Schmitt inicia en su estado bajo, o bien $v_{SQ} \cong 0$ V. Con un voltaje de compuerta bajo M_1 está apagado, de esta manera toda la corriente suministrada por la resistencia $2R$ fluye hacia *C*, lo que ocasiona que v_{TR} disminuya rápidamente.

En cuanto v_{TR} alcanza $V_{TL} = 0$ V, el disparador Schmitt salta, causando que v_{SQ} brinque hasta 10 V. Con un voltaje de compuerta alto, M_1 se activa y acorta R hasta la tierra, sumiendo la corriente $(v_I/2)/R = 2i_I$. Como sólo la mitad de esta corriente es suministrada por la resistencia $2R$, la otra mitad debe venir de *C*. Por ende, el efecto de la activación de M_1 es invertir la corriente a través de *C* sin afectar su magnitud. En consecuencia, ahora v_{TR} se eleva rápidamente.

Tan pronto como v_{TR} alcanza $V_{TH} = 10$ V, el disparador Schmitt salta de regreso a 0 V, lo cual desactiva a M_1 y reestablece las condiciones del medio ciclo previo. En consecuencia, el circuito está oscilando. Si se utiliza la ecuación 10.2 con $\Delta t = t/2$, $I = v_I/4R$ y $\Delta v = V_{TH} - V_{TL}$, y después se resuelve para $f_0 = 1/T$, se obtiene

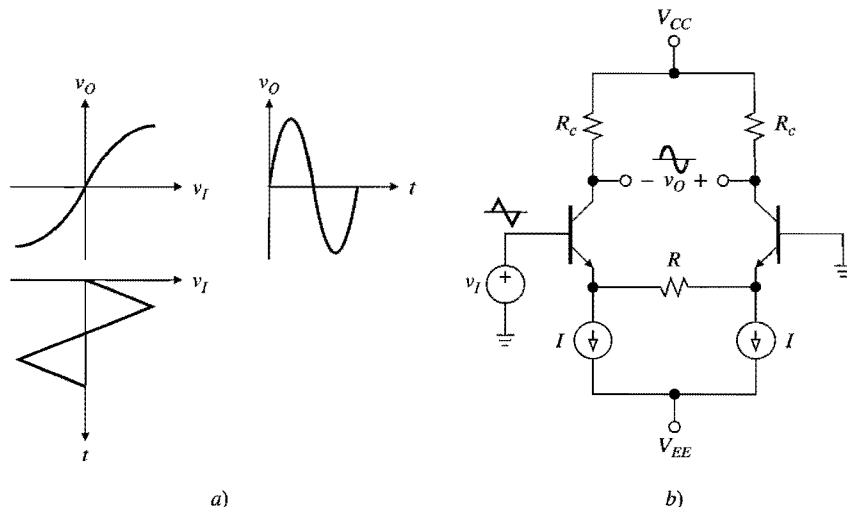
$$f_0 = \frac{v_I}{8RC(V_{TH} - V_{TL})} \quad (10.20)$$

Con $V_{TH} - V_{TL} = 10$ V se obtiene $f_0 = kv_I$, $k = 1/80RC$. Utilizando, por ejemplo, $R = 10$ k Ω , $2R = 20$ k Ω y $C = 1.25$ nF se obtiene una sensibilidad $k = 1$ kHz/V. Si después v_I se varía en el rango desde 10 mV hasta 10 V, éste arrastra a f_0 al rango desde 10 Hz hasta 10 kHz.

En frecuencias altas, la precisión de la ecuación 10.20 está limitada por las dinámicas del *AO*, *CMP* y M_1 y, en frecuencias bajas, por la corriente de polarización de entrada y el desvío de voltaje del *AO*. Para anular este último, v_I se establece en un valor bajo, por ejemplo 10 mV, y después se ajusta el potenciómetro para la anulación del desvío con un ciclo de trabajo de 50%. Otra fuente de error es la resistencia de canal $r_{ds(enc)}$ del interruptor FET. En las hojas de datos del FET M116 (Siliconix) se encuentra que $r_{ds(enc)} = 100$ Ω típico. Con $R = 10$ k Ω , lo anterior representa un error de sólo 1%; si se desea, éste se puede eliminar mediante la reducción de R de 10 k Ω a 10 k $\Omega - 100$ $\Omega = 9.9$ k Ω .

Conversión de onda triangular a senoidal

Si una onda triangular se pasa a través de un circuito que muestra una VTC senoidal, como se muestra en la figura 10.22a, el resultado es una onda senoidal. Como la formación de ondas no lineales es independiente de la frecuencia, este tipo de generación de onda senoidal es particularmente conveniente cuando se utiliza en conexión con VCO de salida triangular, debido a que estos últimos ofrecen rangos de sintonización mucho más amplios que los osciladores de puente de Wien. En la práctica, los acondicionadores de onda aproximan una VTC senoidal mediante la explotación de las características no lineales de diodos o transistores.⁴

**FIGURA 10.22**

a) VTC de un convertidor de onda triangular a senoidal. b) Acondicionador logarítmico de onda.

En el circuito de la figura 10.22b una VTC senoidal se aproxima mediante la sobreexcitación apropiada de un par con diferencial emisor degenerado. Cerca de los puntos en los que la entrada cruza por cero, la ganancia del par es aproximadamente lineal; sin embargo, conforme la señal se aproxima a cada pico, uno de los BJT es llevado al borde del corte, donde la VTC se vuelve logarítmica y produce un redondeo gradual de la onda triangular. La THD de la salida se minimiza⁴ hasta alrededor de 0.2% para $RI \cong 2.5V_T$ y $V_{im} \cong 6.6V_T$, donde V_{im} es la amplitud pico de la onda triangular y V_T es el voltaje térmico ($V_T \cong 26$ mV a temperatura ambiente). Esto se traslada a $RI \cong 65$ mV y $V_{im} \cong 172$ mV, lo cual indica que la onda triangular se debe escalar apropiadamente para llenar los requerimientos del acondicionador de onda.

En la figura 10.23 se muestra la configuración práctica de un acondicionador de onda. La función de formación la realiza el par de BJT idénticos LM394, cuya salida se convierte en una corriente de una sola terminal con la ayuda del espejo de corriente Q_3 - Q_4 ; después, esta corriente se convierte en un voltaje por medio del amp op. El circuito se calibra con la ayuda de un osciloscopio/analizador de espectro de la siguiente manera: a) primero, se ajusta el potenciómetro de 25 k Ω para una salida simétrica; b) enseguida, se ajusta el potenciómetro de 5 k Ω para una mínima distorsión de salida, y c) por último, se ajusta el potenciómetro de 50 k Ω para la amplitud de salida deseada. El atenuador de entrada, diseñado para ondas triangulares con valores pico de ± 5 V, se puede adaptar fácilmente a otras amplitudes. Con la calibración apropiada, la THD se logra mantener por debajo de 1%.

10.5 GENERADORES DE ONDA DE DIENTE DE SIERRA

Un ciclo de diente de sierra se genera mediante la carga de un capacitor a una velocidad constante para después descargarlo rápidamente con un interruptor. En la figura 10.24 se

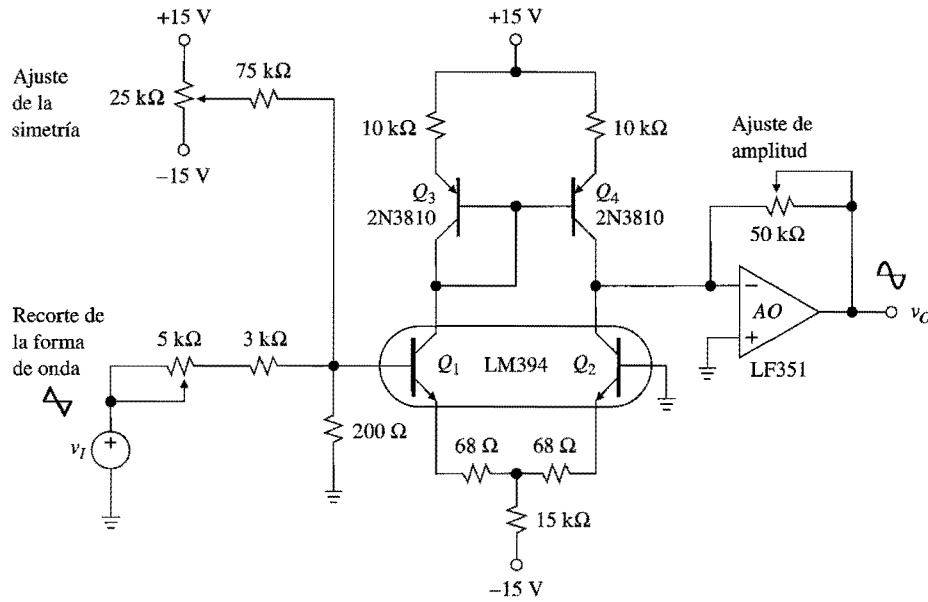


FIGURA 10.23
Acondicionador logarítmico de onda práctica.

muestra un circuito que utiliza este principio. La corriente para C es proporcionada por AO , el cual es un convertidor $V-I$ de carga flotante. Para que v_{ST} sea una rampa positiva, i_f siempre debe fluir desde la unión sumadora, o bien $v_I < 0$. Por su parte, R_2 y R_3 establecen el umbral $V_T = V_{CC}/(1 + R_2/R_3) = 5$ V.

Al encenderse el circuito ($t = 0$), cuando C aún está descargada, las entradas del comparador 311 son $v_P = 0$ V y $v_N = 5$ V, lo que indica que el BJT de salida está en saturación y

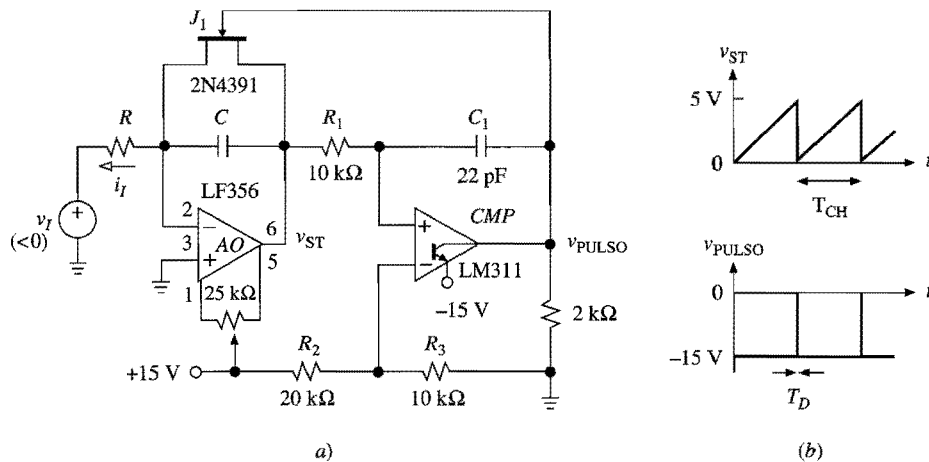


FIGURA 10.24
Oscilador controlado por voltaje de onda de diente de sierra/pulsos.

$v_{PULSO} \cong -15$ V. Con un voltaje de compuerta así de bajo, el JFET- $n J_1$ está en corte, lo cual permite que C cargue. En cuanto la subsiguiente rampa v_{ST} alcanza a V_T , la salida del comparador BJT se apaga, permitiendo que el resistor de $2 \text{ k}\Omega$ jale a v_{PULSO} a tierra. Este cambio de estado tiene lugar en una forma de salto debido a la acción de retroalimentación positiva proporcionada por C_1 . Como ahora $v_{GS} = 0$, el interruptor JFET se cierra y C se descarga rápidamente, llevando a v_{ST} hasta 0 V.

La respuesta inmediata del comparador a este cambio en v_{ST} se evita mediante la carga acumulada en C_1 durante la transición de v_{PULSO} desde -15 V hasta 0 V. Esta acción de one-shot, cuya duración T_D es proporcional a $R_1 C_1$, está diseñada para asegurar que C realice una descarga completa. Con los valores mostrados para los componentes, $T_D < 1 \mu\text{s}$. Después del tiempo T_D , v_{PULSO} regresa a -15 V, lo que apaga de nuevo a J_1 y permite que C vuelva a cargarse. Por lo tanto, el ciclo se repite por sí mismo.

El tiempo de carga T_{CH} se encuentra por medio de la ecuación 10.2 con $\Delta t = T_{CH}$, $I = |v_I|/R$ y $\Delta v = V_T$. Si $f_0 = 1/(T_{CH} + T_D)$, se obtiene

$$f_0 = \frac{1}{RCV_T / |v_I| + T_D} \quad (10.21)$$

Cuando $T_D \ll T_{CH}$, la ecuación anterior se simplifica a

$$f_0 = \frac{|v_I|}{RCV_T} \quad (10.22)$$

lo que indica que f_0 es linealmente proporcional al voltaje de control v_I . Con $R = 90.9 \text{ k}\Omega$ y $C = 2.2 \text{ nF}$, $f_0 = k|v_I|$, $k = 1 \text{ kHz/V}$, por lo tanto si v_I se varía desde -10 mV hasta -10 V , f_0 es barrida desde 10 Hz hasta 10 kHz . Si al circuito le aplicamos directamente un sumidero de corriente i_I , también puede funcionar como un *oscilador controlado por corriente* (CCO), en este caso $f_0 = i_I/CV_T$. Una aplicación común de los CCO de diente de sierra se encuentra en la música electrónica, donde la corriente de control es proporcionada por un convertidor exponencial $V-I$ diseñado para una sensibilidad de 1 octava por volt en un rango de frecuencia de 10 décadas, típicamente desde 16.3516 Hz hasta 16.744 kHz .

Consideraciones prácticas

Una buena elección para AO es un amp op de entrada FET que combine una baja corriente de polarización de entrada, la cual es crítica en el extremo inferior del rango de control, con un buen desempeño en lo referente a la velocidad de respuesta, lo cual es muy importante en el extremo superior. El voltaje de desvío de entrada no es muy importante en el modo CCO; sin embargo, en el modo VCO la anulación del desvío sí puede ser necesaria. También, J_1 debe mostrar bajos niveles de fuga y de $r_{ds(enc)}$.

La exactitud de alta frecuencia del oscilador está limitada por la presencia de T_D en la ecuación 10.21. El error subsiguiente se compensa acelerando el capacitor que carga el tiempo necesario para mejorar el retraso T_D . Esto se logra haciendo que V_T decrezca junto con la frecuencia, por ejemplo apareando v_I , que es negativo, con la unión de R_2 y R_3 por medio de una adecuada resistencia en serie R_4 . Es posible comprobar (véase el problema 10.31) que si se elige $R_4 = (R_2 \parallel R_3) \times (RC/T_D - 1)$, f_0 se vuelve linealmente proporcional a $|v_I|$, lo anterior al precio de una pequeña reducción de la amplitud del diente de sierra en frecuencias altas.

Estos circuitos, también llamados *generadores de función*, están diseñados para proporcionar las formas de onda básicas con un mínimo de componentes externos. El corazón de un generador de formas de onda es un VCO que genera las ondas triangulares y cuadradas. La onda senoidal se produce cuando la onda triangular pasa a través de un chip acondicionador de onda, mientras que las ondas de diente de sierra y de serie de pulsos se obtienen al configurar el oscilador para un ciclo de trabajo altamente asimétrico. Las dos configuraciones más frecuentes de VCO son del tipo *capacitor aterrizado* y de *emisor acoplado*,⁴ ambas están disponibles en unidades separadas o como parte de sistemas complejos, tales como los lazos por amarre de fase (PLLs), los decodificadores de tono, los convertidores $V-F$ y controladores PWM.

VCO de capacitor aterrizado

Estos circuitos están basados en el principio de carga y descarga de un capacitor aterrizado a velocidades controladas por generadores de corriente programables. Con referencia a la figura 10.25a, se observa que cuando el interruptor SW está hacia arriba, C carga a una velocidad establecida por la fuente de corriente i_H . En cuanto v_{TR} alcanza el umbral superior V_{TH} , el disparador Schmitt cambia su estado y coloca a SW hacia abajo, ocasionando que C descargue a una velocidad establecida por el sumidero de corriente i_L . Una vez que v_{TR} alcanza V_{TL} , el disparador nuevamente cambia su estado, colocando a SW hacia arriba y repitiendo el ciclo.

Para permitir el control automático de frecuencia, i_H e i_L se hacen programables mediante un voltaje de control externo v_I . Si las magnitudes de i_L e i_H son iguales, la forma de onda de salida será simétrica. En forma inversa, si una de las corrientes es mucho más grande que la otra, v_{TR} se aproximará a una onda de diente de sierra.

La configuración con capacitor aterrizado se usa en el diseño de VCO de temperatura estable con frecuencias de operación de hasta decenas de megahertz. Dos de los productos más populares que utilizan esta configuración son el generador de función NE566 (Signetics) y el generador de formas de onda de precisión ICL8038 (Harris).

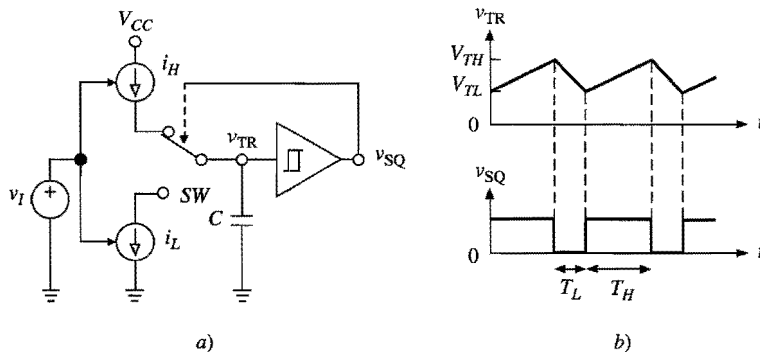


FIGURA 10.25
VCO de capacitor aterrizado.

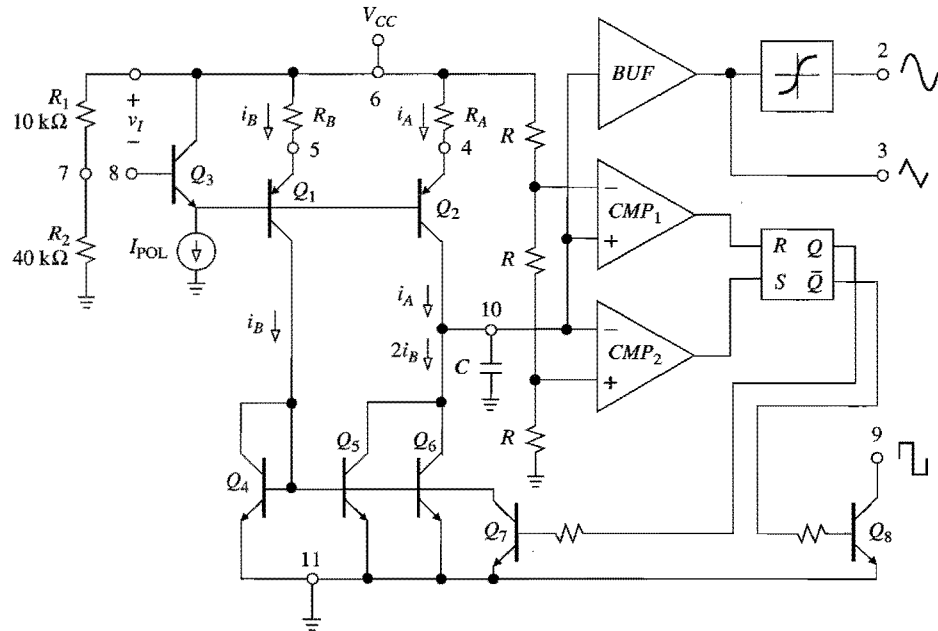


FIGURA 10.26

Diagrama simplificado del circuito del generador de formas de onda ICL8038. (Cortesía de Harris Semiconductor.)

Generador de formas de onda ICL 8038

En el circuito⁵ de la figura 10.26, Q_1 y Q_2 forman dos fuentes de corriente programables cuyas magnitudes se establecen por medio de los resistores externos R_A y R_B . La señal para Q_1 y Q_2 es proporcionada por el seguidor emisor Q_3 , el cual también compensa para las caídas de voltaje del base-emisor y así produce $i_A = v_I/R_A$ e $i_B = v_I/R_B$, con v_I referenciado a V_{CC} como se muestra en la figura. Mientras que i_A es alimentada directamente hacia C , i_B se desvía al espejo de corriente Q_4 - Q_5 - Q_6 donde experimenta una inversión de polaridad así como una amplificación por 2 debido a la acción combinada de Q_5 y Q_6 . El resultado es un sumidero de corriente de magnitud $2i_B$.

El disparador Schmitt es similar al del temporizador 555, con $V_{TL} = (1/3)V_{CC}$ y $V_{TH} = (2/3)V_{CC}$. Cuando la salida Q del flip-flop es alta, Q_7 se satura y jala a las bases de Q_5 y Q_6 hacia abajo, lo cual apaga el sumidero de corriente. En consecuencia, C se carga a una velocidad establecida por $i_H = i_A$. Una vez que el voltaje de la capacitancia alcanza V_{TH} , CMP_1 se enciende y limpia el flip-flop, desactivando a Q_7 y activando al espejo de corriente. La corriente neta que sale de C ahora es $i_L = 2i_B - i_A$; cuando $2i_B > i_A$, esta corriente ocasionará que C se descargue. En cuanto V_{TL} es alcanzado, CMP_2 se enciende y enciende el flip-flop, repitiendo, por ende, el ciclo. Es posible demostrar (véase el problema 10.32) que

$$f_0 = 3 \left(1 - \frac{R_B}{2R_A} \right) \frac{v_I}{R_A C V_{CC}} \quad D(\%) = 100 \left(1 - \frac{R_B}{2R_A} \right) \quad (10.23)$$

Con $R_A = R_B = R$ el circuito produce formas de onda simétricas con $f_0 = kv_I$, $k = 1.5/RCV_{CC}$. Como se muestra en la figura, el dispositivo también está equipado con un bufer de ganancia unitaria para aislar la forma de onda desarrollada a través de C , un acondicionador de onda para convertir la onda triangular en una onda senoidal de baja distorsión y un transistor de colector abierto (Q_8) para proporcionar, con la ayuda de un resistor jalador externo, una salida de onda cuadrada.

En la figura 10.27 se muestra el acondicionador de onda⁵ utilizado en el 8038. El circuito es conocido como un *acondicionador de punto de ruptura* de la onda porque utiliza un conjunto de puntos de ruptura a niveles de señal designados para satisfacer una VTC mediante una aproximación lineal por partes. El circuito, diseñado para procesar ondas triangulares que se alternan entre $(1/3)V_{CC}$ y $(2/3)V_{CC}$, usa las cadenas resistivas mostradas a la derecha para establecer dos conjuntos de voltajes de puntos de ruptura simétricos alrededor del valor de rango medio $(1/2)V_{CC}$. El circuito funciona de la siguiente manera.

Para v_I cercano a $(1/2)V_{CC}$, todos los BJT impares están apagados, obteniéndose $v_O = v_I$. En consecuencia, la pendiente inicial de la VTC es $a_0 = \Delta v_O / \Delta v_I = 1$ V/V. Cuando v_I se incrementa hasta el primer punto de ruptura, el BJT de base común Q_1 se enciende y es una carga para la fuente, cambiando la pendiente de la VTC de a_0 a $a_1 = 10/(1 + 10) = 0.909$ V/V. El incremento posterior de v_I hasta el segundo punto de ruptura activa a Q_3 , cambiando la pendiente a $a_2 = (10 \parallel 2.7)[1 + (10 \parallel 2.7)] = 0.680$ V/V. El proceso se repite para los puntos de ruptura restantes por encima $(1/2)V_{CC}$, así como para los puntos de ruptura correspondientes por debajo de $(1/2)V_{CC}$. Conforme v_I se separa de su valor de rango medio, el circuito aproxima una VTC senoidal con niveles de THD alrededor de 1% o menos mediante la reducción progresiva de la pendiente. Se observa que los BJT pares y nones asociados con cada punto de ruptura son complementarios entre sí. Lo anterior resulta en una cancelación de primer orden de las correspondientes caídas de voltaje base-emisor, lo cual produce puntos de ruptura más predecibles y estables.

Aplicaciones del 8038 básico⁵

En la conexión básica de la figura 10.28 el voltaje de control v_I se deriva de V_{CC} a través del divisor de voltaje interno R_1 y R_2 (véase la figura 10.26), por lo tanto $v_I = (1/5)V_{CC}$. Insertando en la ecuación 10.23 se obtiene

$$f_0 = \frac{0.3}{RC} \quad D(\%) = 50\% \quad (10.24)$$

indicando que f_0 es independiente de V_{CC} , lo cual representa una característica deseable como se mencionó anteriormente. Mediante la elección apropiada de R y C , el circuito se puede hacer oscilar en cualquier frecuencia desde 0.001 Hz hasta 1 MHz. El corrimiento térmico de f_0 típicamente es de 50 ppm/°C. Para un desempeño óptimo, i_A e i_B se deben confinar dentro del rango que va de $1 \mu\text{A}$ a 1 mA.

Para una simetría perfecta es crucial que i_L e i_H estén exactamente en una relación 2:1. Mediante el ajuste de R_{SIM} el nivel de distorsión de la onda senoidal se logra mantener cercano a 1%. Si un potenciómetro de 100 k Ω se conecta entre las patitas 12 y 11 es posible controlar el grado de balance del acondicionador de onda, para posteriormente reducir la THD.

Como se ha mencionado, la salida de onda cuadrada es del tipo colector abierto, por lo tanto se requiere un resistor jalador R_p . Las amplitudes de pico a pico de las ondas cuadra-

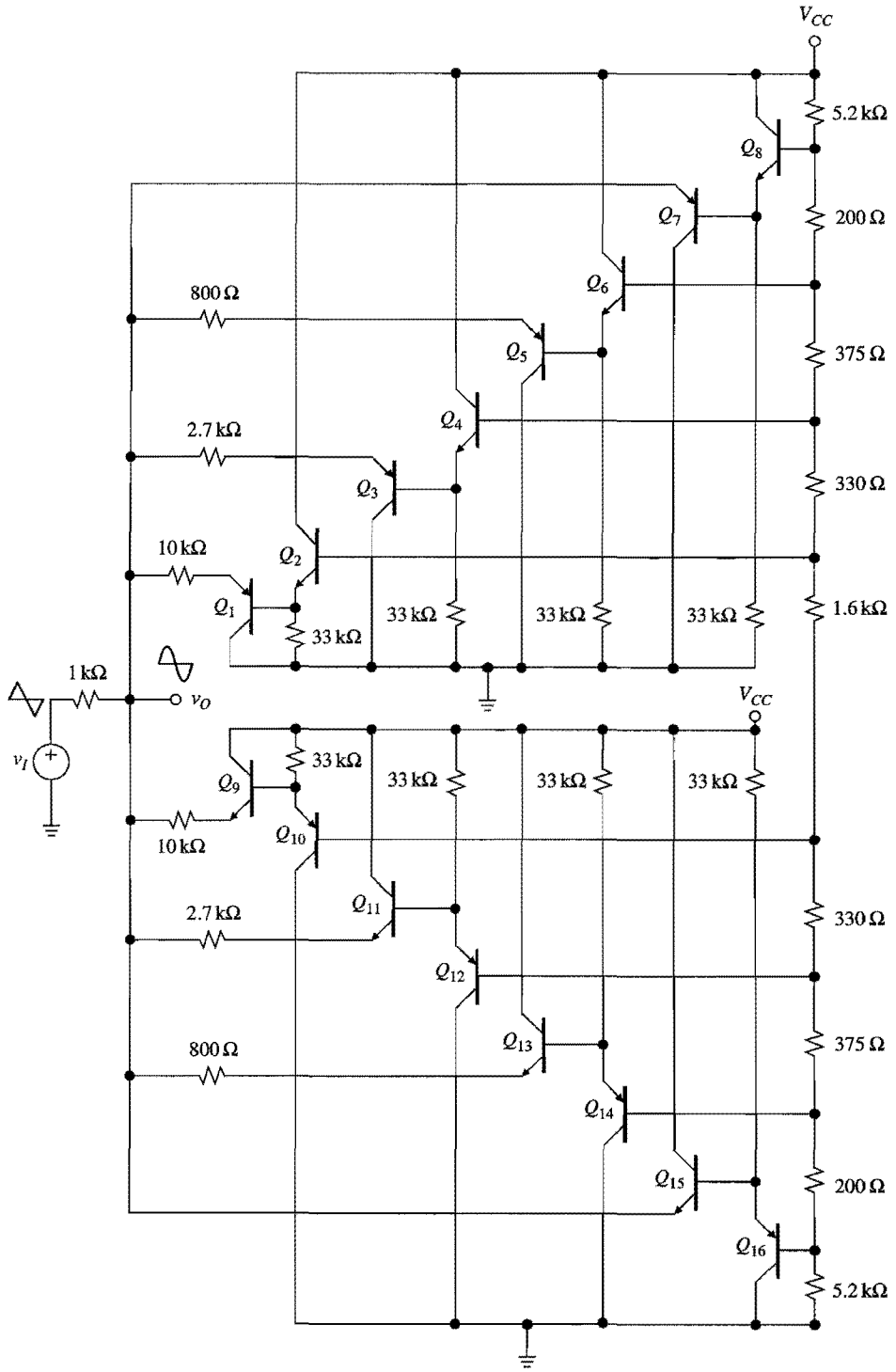


FIGURA 10.27
Acondicionador de punto de ruptura de la onda. (Cortesía de Harris Semiconductor.)

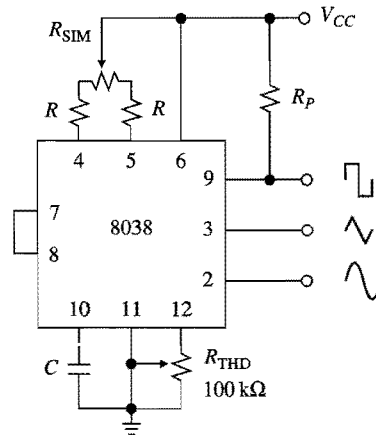


FIGURA 10.28
Conexión básica del ICL8038 para
frecuencia fija, ciclo de trabajo de
50%. (Cortesía de Harris
Semiconductor.)

das, triangulares y senoidales son, respectivamente, V_{CC} , $0.33V_{CC}$ y $0.22V_{CC}$. Las tres ondas están centradas en $V_{CC}/2$. Si la energía del 8038 se obtiene desde fuentes de poder idénticas, las ondas serán simétricas con respecto a tierra.

EJEMPLO 10.6. Suponiendo que $V_{CC} = 15$ V en el circuito de la figura 10.28, especifique los componentes adecuados para $f_0 = 10$ kHz.

Solución. Se establece $i_A = i_B = 100 \mu\text{A}$, que es un valor dentro del rango recomendado. Entonces, $R = (15/5)/0.1 = 30 \text{ k}\Omega$, y $C = 0.3/(10 \times 10^3 \times 30 \times 10^3) = 1 \text{ nF}$. Se utiliza $R_P = 10 \text{ k}\Omega$ y $R_{SIM} = 5 \text{ k}\Omega$ para permitir un ajuste de simetría de $\pm 20\%$. Después, R se recalcula como $30 - 5/2 = 27.5 \text{ k}\Omega$ (usar $27.4 \text{ k}\Omega$). Para calibrar el circuito, R_{SIM} se ajusta de forma que la onda cuadrada tenga $D(\%) = 50\%$, y R_{THD} se ajusta hasta que la THD de la onda senoidal sea minimizada.

Si el voltaje de la patita 8 se varía, es posible obtener barridos automáticos de frecuencia. En algunas aplicaciones, el hecho de que el voltaje de control deba estar referenciado al riel V_{CC} resulta molesto. Lo anterior se evita al suministrar la energía al 8038 entre la tierra y una fuente negativa, como se muestra en la figura 10.29. En este diagrama también se muestra un amp op que convierte el voltaje de control v_I en una corriente i_I , la cual eventualmente se divide entre Q_1 y Q_2 . Este esquema también elimina cualquier error proveniente de la cancelación imperfecta de las caídas de voltaje base-emisor de Q_3 y del par Q_1 - Q_2 . Para una conversión V - I exacta, se debe anular el voltaje de desvío de entrada del amp op. El circuito mostrado está diseñado para proporcionar $i_I = v_I/(5 \text{ k}\Omega)$ en un rango 1 000:1; además, i está calibrada de la siguiente manera: a) con $v_I = 10.0$ V y el brazo de R_3 colocado en el centro, R_2 se ajusta para $D(\%) = 50\%$; por ende, R_1 se ajusta para la frecuencia de escala completa deseada f_{FS} ; b) con $v_I = 10.0$ mV, R_4 se ajusta para $f_0 = f_{FS}/10^3$; por ende, R_3 se ajusta para $D(\%) = 50\%$; si es necesario, el ajuste de R_4 se repite; c) con $v_I = 1$ V, R_5 se ajusta para una THD mínima.

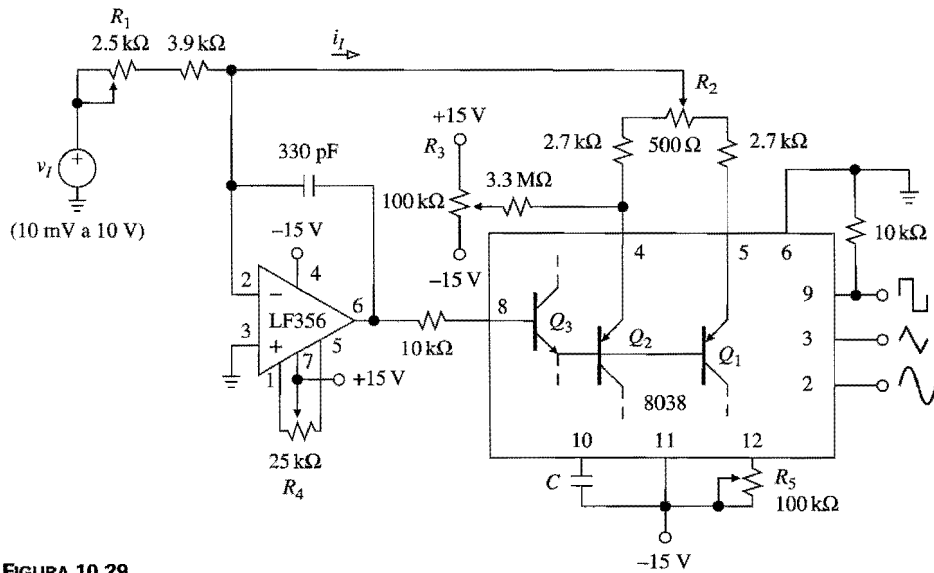


FIGURA 10.29
El ICL8038 como oscilador lineal controlado por voltaje. (Cortesía de Harris Semiconductor.)

VCO de emisor acoplado

Estos VCO utilizan un par de etapas Darlington acopladas en cruz y un capacitor temporizador de emisor acoplado, como se muestra⁴ en la figura 10.30a. Las dos etapas se polarizan con corrientes de emisor idénticas, y las oscilaciones de sus colectores están restringidas a sólo una caída de voltaje de diodo por medio de las fijaciones D_1 y D_2 .

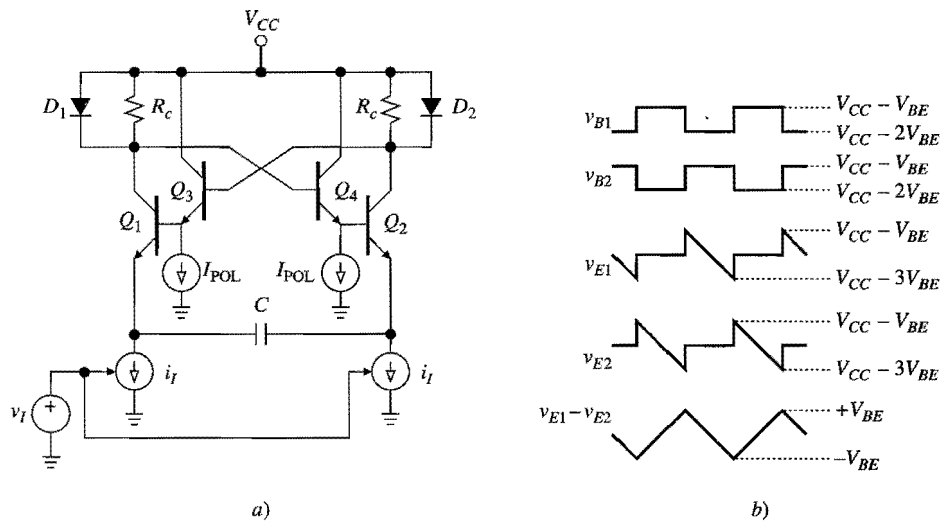


FIGURA 10.30
VCO de emisor acoplado.

El acoplamiento en cruz entre las dos etapas asegura que ya sea Q_1-D_1 o Q_2-D_2 (pero no ambos) estén conduciendo en cualquier tiempo dado. Este comportamiento biestable es similar al de los inversores acoplados en cruz en las configuraciones de flip-flop. Sin embargo, a diferencia de los flip-flops el acoplamiento capacitivo entre los emisores ocasiona que el circuito alterne entre sus dos estados en la forma de un multivibrador astable. Durante cualquier medio ciclo, la placa del capacitor conectada a la etapa que está encendida permanece en un potencial constante, mientras que la placa conectada a la etapa que está apagada disminuye rápidamente a una velocidad establecida por i_I . Cuando la rampa se aproxima al umbral de conducción del emisor del BJT correspondiente, este último se enciende; obligando a que el otro BJT se apague debido a la acción de retroalimentación positiva proveniente del acoplamiento en cruz. Por lo tanto, C se carga y descarga en forma alternada a una velocidad determinada por i_I .

La operación del circuito se visualiza mejor si se siguen las formas de onda de la figura 10.30b. Es importante observar que las formas de onda del emisor son idénticas excepto por un retraso de medio ciclo. Además, si éstas alimentan a un amplificador de diferencias con una alta impedancia de entrada se produce una onda triangular simétrica con una amplitud pico a pico de dos caídas de voltaje base-emisor. La frecuencia de oscilación se encuentra a través de la ecuación 10.2 con $\Delta t = T/2$ y $\Delta v = 2V_{BE}$. Si $f_0 = 1/T$ se obtiene

$$f_0 = \frac{i_I}{4CV_{BE}} \quad (10.25)$$

lo cual indica la capacidad del circuito para funcionar como CCO.

El oscilador de emisor acoplado cuenta con algunas ventajas: *a*) es simple y simétrico, *b*) se maneja por medio del control automático de frecuencia, y *c*) es capaz en forma inherente de operar en frecuencias altas, puesto que consiste de BJTs *n*pn no saturadores. Sin embargo, en su forma básica de la figura 10.30a, tiene un inconveniente importante que es el corrimiento térmico de V_{BE} , el cual es típicamente de $-2\text{mV}/^\circ\text{C}$. Existen varios métodos⁴ para la estabilización de f_0 con la temperatura. Uno de estos métodos consiste en hacer que i_I sea proporcional a V_{BE} para recuperar su relación independiente de la temperatura. Dos de los dispositivos más populares que utilizan esta técnica son de los PLL del tipo NE560 (Signetics) y XR-210/15 (Exar). Otros métodos consisten en modificar el circuito básico para eliminar por completo el término V_{BE} . Aunque la complejidad del circuito se incrementa, el extremo superior del rango útil de frecuencia disminuye, ya que estos métodos logran corrimientos térmicos de hasta $20\text{ ppm}/^\circ\text{C}$. Dos de los productos populares que utilizan este enfoque son el generador monolítico de funciones XR-2206/07 (Exar) y el convertidor *V-F* AD537 (Analog Devices).

Generador de funciones XR-2206

Este dispositivo utiliza un CCO de emisor acoplado para generar las ondas triangular y cuadrada, así como un acondicionador logarítmico de onda para convertir la onda triangular en una onda senoidal.⁴ Los parámetros del CCO están diseñados para que cuando el circuito se conecte en la configuración básica de la figura 10.31, la frecuencia de oscilación sea

$$f_0 = \frac{1}{RC} \quad (10.26)$$

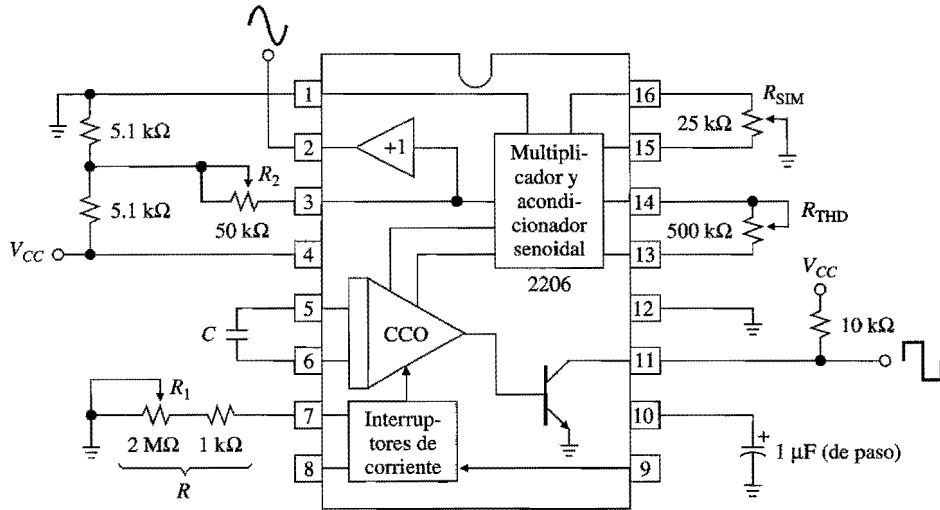


FIGURA 10.31
Conexión básica del XR-2206 para la generación de onda senoidal con baja distorsión.
(Cortesía de Exar.)

El rango de operación de la frecuencia va desde 0.01 Hz hasta más de 1 MHz, con una estabilidad térmica típica de 20 ppm/°C. El rango recomendado para R es desde 1 k Ω hasta 2 M Ω , y el rango óptimo es desde 4 k Ω hasta 200 k Ω . Como se muestra en la figura, si R se varía con un potenciómetro, se permite para f_0 un barrido 2000:1. Los ajustes de simetría y distorsión son proporcionados por R_{SIM} y R_{THD} , respectivamente. Con una calibración adecuada, el circuito puede alcanzar una THD $\approx 0.5\%$.

La amplitud y el desvío de la onda senoidal son establecidos por el circuito resistivo externo a la patita 3. Si la resistencia equivalente, vista por esta patita, se denomina como R_3 , la amplitud pico es aproximadamente de 60 mV por cada kilohm de R_3 . Por ejemplo, con el brazo de R_2 colocado en el centro, la amplitud pico de la onda senoidal es $[25 + (5.1 \parallel 5.1)] \times (60 \text{ mV}) \approx 1.65 \text{ V}$. El desvío de la onda senoidal es el mismo que el voltaje de cc establecido por el circuito externo. Pero, con los componentes mostrados en la figura, éste es igual a $V_{CC}/2$.

Si las patitas 13 y 14 se ponen en cortocircuito, la acción de redondeo realizada por el acondicionador de onda se desactiva, de tal manera que la forma de onda de salida se vuelve triangular. Su desvío es el mismo que el de la onda senoidal; sin embargo, su amplitud pico es aproximadamente dos veces más grande, por lo tanto, se requiere un resistor jalador.

En la figura 10.32 se muestra otra configuración del 2206 utilizada ampliamente, la cual explota la capacidad del dispositivo para operar con dos resistencias temporizadoras distintas R_1 y R_2 . Con la patita de control 9 sin conectar o en alto, sólo R_1 está activa y el circuito oscila en $f_1 = 1/R_1C$; en forma similar, con la patita 9, en bajo sólo R_2 está activa y el circuito oscila en $f_2 = 1/R_2C$. Por lo tanto, la frecuencia se puede cambiar entre dos niveles, referidos comúnmente como *frecuencia de marca* y *frecuencia de espacio*, cuyos valores están determinados en forma independiente por R_1 y R_2 . Asimismo, la *clave de cambio de frecuencia* (FSK, *frequency shift keying*) es un método de transmisión de datos ampliamente usado en sistemas de telecomunicaciones. Si la señal de control de la FSK se obtiene de la salida de onda cuadrada, R_1 y R_2 estarán activas en medios ciclos de oscilación

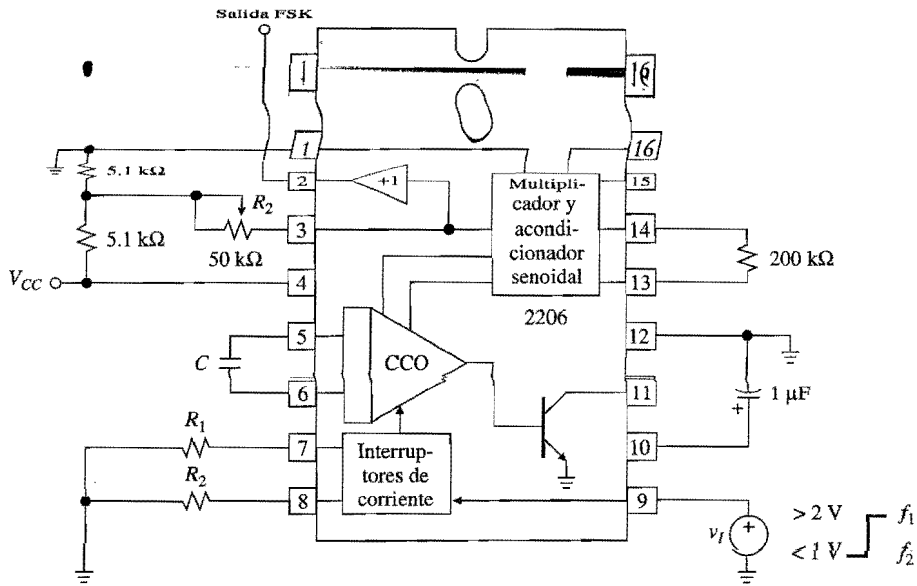


FIGURA 10.32
Generador senoidal FSK. (Cortesía de Exar.)

alternados. Esta característica se puede explotar para configurar el 2206 como un generador de pulsos o de ondas de diente de sierra.

10.7 CONVERTIDORES V-F Y F-V

La función de un *convertidor de voltaje a frecuencia* (VFC) es aceptar una entrada analógica y generar una serie de pulsos con frecuencia

$$f_o = kv_i \tag{10.27}$$

donde k es la *sensibilidad* del VFC, en hertz por volt. De esta forma, el VFC proporciona una forma simple de conversión analógica a digital. La razón primordial para este tipo de conversión es que una serie de pulsos se puede transmitir y decodificar con mucha mayor precisión que una señal analógica, en especial si la ruta de transmisión es larga y con ruido. Si también se desea el aislamiento eléctrico, éste se puede completar sin pérdida de precisión utilizando optoacopladores o transformadores de pulso baratos. Además, si se combina un VFC con un contador binario y un lector digital, se obtiene un voltímetro digital de bajo costo.⁶

Los VFC usualmente tienen especificaciones de desempeño más estrictas que los VCO. Los requerimientos típicos son *a*) un rango dinámico amplio (cuatro décadas o más), *b*) la capacidad de operar en frecuencias relativamente altas (cientos de kilohertz o más altas), *c*) un error de linealidad bajo (desviación de la línea recta que va desde cero hasta la escala completa, menor a 0.1%), *d*) una alta precisión del factor de escala y alta estabilidad con la temperatura y el voltaje de alimentación. Por otro lado, la forma de onda de salida tiene un interés secundario mientras sus niveles sean compatibles con las señales lógicas estándar. El VFC pertenece a dos categorías: a los *multivibradores de barrido amplio* y a los *VFC por balanceo de cargas*.⁴

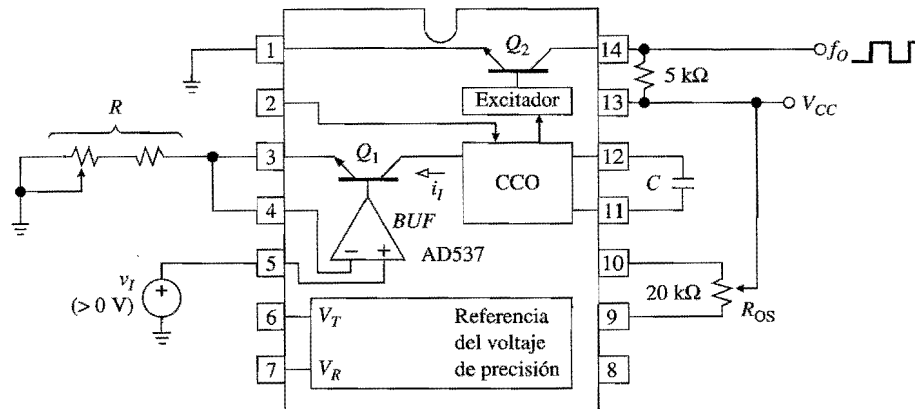


FIGURA 10.33
El convertidor voltaje a frecuencia AD537. (Cortesía de Analog Devices.)

Multivibrador de barrido amplio VFC

Estos circuitos son, en esencia, multivibradores astables controlados por voltaje, que son diseñados teniendo en mente especificaciones de desempeño para VFC. Por lo general, el multivibrador es una versión estabilizada con temperatura del concepto básico de CCO presentado en la figura 10.30. Un producto popular⁷ incluido en esta categoría es el AD537 (Analog Devices) que se muestra en la figura 10.33. El amp op y Q_1 forman un buffer convertidor V - I , el cual convierte a v_I en la corriente i_I para el CCO, de acuerdo a la ecuación $i_I = v_I/R$. Los parámetros del CCO se eligieron de forma que $f_o = i_I/10C$, o bien

$$f_o = \frac{v_I}{10RC} \quad (10.28)$$

Esta relación es bastante precisa en un rango dinámico de al menos cuatro décadas, hasta una corriente de 1 mA y una frecuencia de 100 kHz. Por ejemplo, con $C = 1$ nF, $R = 10$ kΩ y $V_{CC} = 15$ V, si v_I se varía desde 1 mV hasta 10 V, i_I se modifica desde $0.1 \mu\text{A}$ hasta 1 mA y f_o desde 10 Hz hasta 100 kHz. Para minimizar el error de conversión V - I en el extremo inferior del rango, el error de desvío de entrada del amp op se anula internamente a través de R_{OS} . Con un capacitor de calidad adecuada (poliestireno o cerámica NPO para un bajo corrimiento térmico y una baja absorción dieléctrica), los niveles de error de linealidad son 0.1% típico para $f_o \leq 10$ kHz y 0.15% típico para $f_o \leq 100$ kHz.

A pesar de que en la figura se muestra la conexión para $v_I > 0$, el dispositivo se puede configurar fácilmente para $v_I < 0$ mediante el aterrizado de la entrada no inversora del amp op, separando de tierra la terminal izquierda de R , y aplicando ahí v_I . El dispositivo también funciona como un convertidor de corriente a frecuencia (CFC) si se hace que la corriente de control fluya desde el nodo de la entrada inversora. Por ejemplo, si la patita 5 se aterriza y R se reemplaza por un diodo fotodetector que funciona como sumidero de corriente, la intensidad de luz se convertirá en frecuencia.

El AD537 también incluye en el chip una referencia de voltaje de precisión para estabilizar el factor de escala del CCO. Lo anterior produce una estabilidad térmica típica de 30 ppm/°C. Para el mejoramiento adicional de la versatilidad del dispositivo, dos nodos del sistema del circuito de referencia están disponibles para el usuario, éstos son, V_R y V_T . El

voltaje V_R es una referencia de voltaje estable de 1.00 V. La obtención de v_I a partir de la patita 7 en la figura 10.33 produce $f_O = 1/10RC$, y si R es un transductor resistivo, como un fotorresistor o un termistor, éste convertirá la luz o la temperatura en una frecuencia.

El voltaje V_T es un voltaje linealmente proporcional a la temperatura absoluta T , esto es, $V_T = (1 \text{ mV/K})T$. Por ejemplo, en $T = 25^\circ\text{C} = 273.2 \text{ K}$ se tiene que $V_T = 298.2 \text{ mV}$. Si v_I se deriva de la patita 6 en la figura 10.33, entonces $f_O = T/(RC \times 10^4 \text{ K})$, lo que indica que el circuito convierte la temperatura absoluta en frecuencia. Por ejemplo, con $R = 10 \text{ k}\Omega$ y $C = 1 \text{ nF}$, la sensibilidad es de 10 Hz/K . Otras escalas de temperatura, como la Celsius o la Fahrenheit, se pueden adaptar mediante el ajuste adecuado del rango de entrada con la ayuda de V_R .

EJEMPLO 10.7. En el circuito de la figura 10.34, especifique los componentes adecuados para producir conversión Celsius a frecuencia con una sensibilidad de $10 \text{ Hz}/^\circ\text{C}$; después bosqueje el procedimiento de calibración.

Solución. Para $T = 0^\circ\text{C} = 273.2 \text{ K}$ se tiene $V_T = 0.2732 \text{ V}$ y se quiere $f_O = 0$. Por lo tanto, R_3 debe experimentar una caída de 0.2732 V . Al establecer $0.2732/R_3 = (1.00 - 0.2732)/R_2$ se obtiene $R_2 = 2.66R_3$. Para una sensibilidad de $10 \text{ Hz}/^\circ\text{C}$ se quiere $10 = 1/10^4 RC$, donde $R = R_1 + (R_2 \parallel R_3)$ es la resistencia efectiva vista por Q_1 . Sea $C = 3.9 \text{ nF}$; entonces, $R = 2.564 \text{ k}\Omega$. Si $R_3 = 2.74 \text{ k}\Omega$; entonces, $R_2 = 2.66 \times 2.74 = 7.29 \text{ k}\Omega$ (usar $6.34 \text{ k}\Omega$ en serie con un potenciómetro de $2 \text{ k}\Omega$). Por último $R_1 = 2.564 - (2.74 \parallel 7.29) = 572 \Omega$ (usar 324Ω en serie con un potenciómetro de 500Ω).

Para calibrar, el IC se coloca en un ambiente a 0°C y R_2 se ajusta para que el circuito apenas esté oscilando, por ejemplo, $f_O \cong 1 \text{ Hz}$. Después, el IC se mueve a un ambiente a 100°C y R_1 se ajusta para que $f_O = 1.0 \text{ kHz}$.

En la figura 10.34 se muestra otra característica útil del AD537, es decir, la capacidad de transmitir información sobre un par trenzado. Este par sirve para el propósito dual de suministrar energía al dispositivo y acarrear datos de frecuencia en la forma de modulación

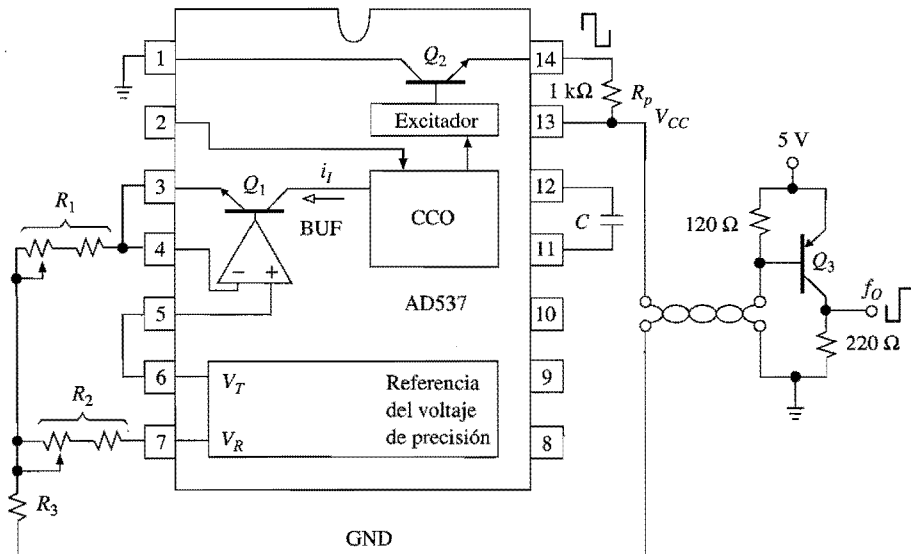


FIGURA 10.34

Aplicación del AD537 como un convertidor temperatura a frecuencia con transmisión de dos vías. (Cortesía de Analog Devices.)

de corriente. Con los valores de parámetro mostrados, la corriente suministrada por el AD537 alterna entre alrededor de 1.2 mA durante el medio ciclo en el cual Q_2 está apagado, y $1.2 + [5 - V_{EB3(sat)} - V_{CE2(sat)}]/R_p \cong 1.2 + (5 - 0.8 - 0.1)/1 = 5.3$ mA durante el medio ciclo en el cual Q_2 está encendido. Esta diferencia de corriente es captada por Q_3 como una caída de voltaje a través de la resistencia de 120Ω . Esta caída está diseñada para ser lo suficientemente baja como para mantener a Q_3 en corte cuando la corriente es de 1.2 mA, pero además es lo suficientemente alta como para llevar a Q_3 en saturación cuando la corriente es de 5.3 mA. En consecuencia, Q_3 reconstruye una onda cuadrada de 5 V en el extremo receptor. El rizo alrededor de 0.5 V que aparece a través de la resistencia de 120Ω no afecta el desempeño del AD537, gracias a su alto PSRR.

VFC por balanceo de cargas

La técnica de balanceo de cargas⁸ suministra a un capacitor con carga continua a una velocidad que es linealmente proporcional al voltaje de entrada v_I , el cual simultáneamente saca del capacitor paquetes discretos de carga a una velocidad f_O tal que el flujo neto de carga siempre es igual a cero. El resultado es $f_O = kv_I$. En la figura 10.35 se ilustra este principio usando el convertidor V-F VFC32 (Burr-Brown).

De tal manera, AO convierte a v_I en una corriente $i_I = v_I/R$ que fluye hacia el nodo sumador; el valor de R se elige de tal forma que siempre se tenga $i_I < 1$ mA. Con SW abierto, i_I fluye hacia C_1 y ocasiona que v_1 disminuya su valor rápidamente. Tan pronto como v_1 llega a 0 V, CMP se enciende y dispara un one-shot de precisión que cierra a SW y activa a Q_1 por un intervalo de tiempo T_H establecido por C . El one-shot, cuyos detalles se han

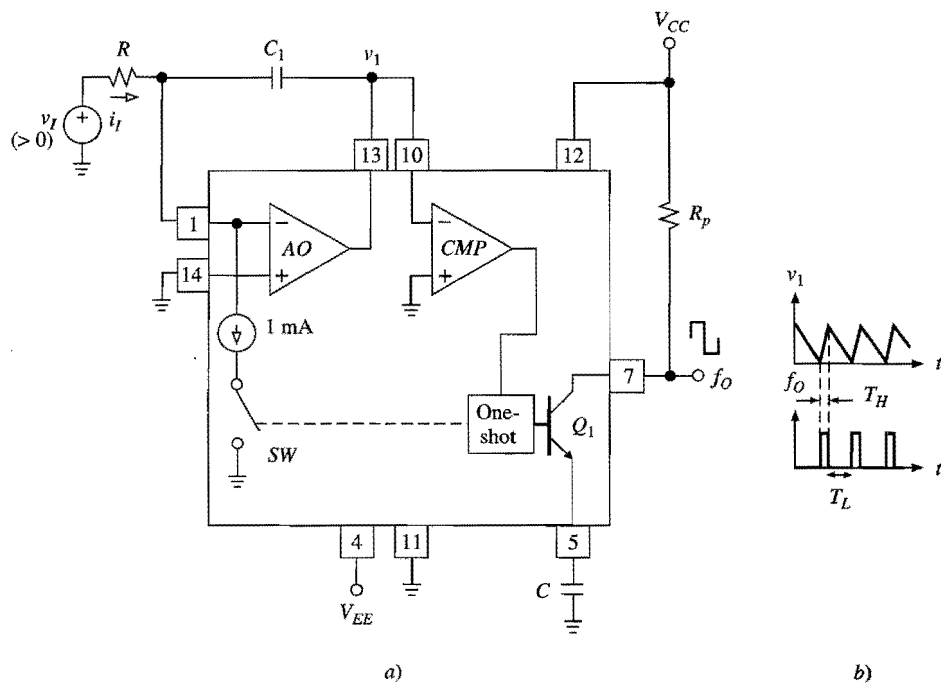


FIGURA 10.35
Convertidor voltaje a frecuencia VFC32. (Cortesía de Burr-Brown.)

omitido por simplicidad, utiliza un umbral de 7.5 V y una corriente de carga de 1 mA para proporcionar

$$T_H = \frac{7.5 \text{ V}}{1 \text{ mA}} C \quad (10.29)$$

Al cerrarse SW se ocasiona que una corriente neta de magnitud $(1 \text{ mA} - i_I)$ que fluye desde la unión sumadora de AO . En consecuencia, durante T_H , v_I se eleva rápidamente en una cantidad $\Delta v_I = (1 \text{ mA} - i_I)T_H/C_1$. Después de que el tiempo del one-shot se acaba, SW se abre y v_I reinicia su descenso rápido a una velocidad de nuevo establecida por i_I . El tiempo T_L que requiere v_I para regresar a cero es tal que $T_L = C_1 \Delta v_I / i_I$. Si Δv_I se elimina y se toma $f_O = 1/(T_L + T_H)$, con la ayuda de la ecuación 10.29, se obtiene

$$f_O = \frac{v_I}{7.5RC} \quad (10.30)$$

donde f_O está en hertz, v_I en volt, R en ohm, y C en farad. Como se deseaba, f_O es linealmente proporcional a v_I . Además, el ciclo de trabajo $D(\%) = 100 \times T_H/(T_H + T_L)$, se puede expresar fácilmente como

$$D(\%) = 100 \frac{v_I}{R \times 1 \text{ mA}} \quad (10.31)$$

y es posible encontrar que también es proporcional a v_I . Para obtener la mejor linealidad, en las hojas de datos se recomienda diseñar para un ciclo de trabajo máximo de 25%, el cual corresponde a $i_{I(\text{máx})} = 0.25 \text{ mA}$.

La ausencia de C_1 en las ecuaciones anteriores indica que ni la tolerancia ni el corriente térmico de este capacitor son críticos, por lo tanto su valor se puede elegir en forma arbitraria. Sin embargo, para un desempeño óptimo, las hojas de datos recomiendan utilizar el valor de C_1 que produzca $\Delta v_I \cong 2.5 \text{ V}$. Por otro lado, C aparece en la ecuación 10.30, por lo tanto éste debe ser del tipo de bajo desplazamiento como las de cerámica NPO. Si C y R tienen coeficientes térmicos iguales y opuestos, el desplazamiento total se reduce hasta 20 ppm/°C. Para la operación precisa en valores bajos de v_I , el voltaje de desvío de entrada de AO se debe anular.

El VFC32 ofrece un rango dinámico de 6 décadas con errores de linealidad típicos de 0.005%, 0.025% y 0.05% de la lectura a escala completa para frecuencias de escala completa de 10 kHz, 100 kHz y 500 kHz, respectivamente. A pesar de que en la figura 10.35 se muestra la conexión para $v_I > 0$, el circuito se configura fácilmente para $v_I < 0$ o para la operación de entrada de corriente en una forma similar al AD537 expuesto con anterioridad.

EJEMPLO 10.8. En el circuito de la figura 10.35, especifique los componentes para que la entrada en una escala completa de 10 V produzca una salida en escala completa de 100 kHz. El circuito está preparado para la anulación del voltaje de desvío, así como para el ajuste de la escala completa.

Solución. Se tiene $T = 1/10^5 = 10 \mu\text{s}$. Para $D(\%)_{\text{máx}} = 25\%$ se usa $T_H = 2.5 \mu\text{s}$. A partir de la ecuación 10.29, $C = 2.5 \times 10^{-6} \times 10^{-3}/7.5 = 333 \text{ pF}$ (usar un capacitor NPO de 330 pF con 1% de tolerancia). A partir de la ecuación 10.30, $R = 10/(7.5 \times 330 \times 10^{-12} \times 10^5) = 40.4 \text{ k}\Omega$ (usar un resistor 1% de película de metal de 34.8 kΩ en serie con un potenciómetro cermet para el ajuste de escala completa). Al establecer $\Delta v_{I(\text{máx})} = 2.5 \text{ V}$ se obtiene $C_1 = (10^{-3} \times 2.5 \times 10^{-6})/2.5 = 1 \text{ nF}$.

Para anular el voltaje de desvío de entrada de AO , se utiliza el esquema de la figura 5.19b con $R_A = 62 \Omega$, $R_B = 150 \text{ k}\Omega$ y $R_C = 100 \text{ k}\Omega$. La calibración es similar a la del ejemplo 10.7.

Conversión frecuencia a voltaje

El convertidor de frecuencia a voltaje (FVC) realiza la operación inversa, es decir, acepta una forma de onda periódica de frecuencia f_I y produce un voltaje analógico de salida

$$v_O = kf_I \quad (10.32)$$

donde k es la sensibilidad del FVC, en volts por hertz. Los FVC tienen aplicación como tacómetros en el control de velocidad y en las mediciones rotacionales de algunos motores. Además se usan junto con los VFC para volver a convertir la serie transmitida de pulsos en un voltaje analógico.

Un VFC por balanceo de cargas se configura fácilmente como un FVC mediante la aplicación de la entrada periódica al comparador y tomando la salida desde el amp op, el cual ahora tiene la resistencia R en la trayectoria de retroalimentación (véase la figura 10.36). Por lo general, la señal de entrada requiere un acondicionamiento apropiado para producir un voltaje de cruce por cero confiable para *CMP*. En la figura se muestra un circuito pasa altas para adaptar las entradas de tipo TTL y CMOS. En cada pico negativo de v_1 , *CMP* dispara el one-shot, cerrando *SW* y jalando 1 mA de C_1 para una duración T_H como la proporcionada en la ecuación 10.29. En respuesta a esta serie de pulsos de corriente, v_O crece hasta que la corriente que sale de la unión sumadora de *AO* en paquetes de 1 mA es exactamente contrabalanceada por la corriente inyectada continuamente por v_O a través de R , o bien $f_I \times 10^{-3} \times T_H = v_O/R$. Resolviendo para v_O y utilizando la ecuación 10.29 se obtiene

$$v_O = 7.5RCf_I \quad (10.33)$$

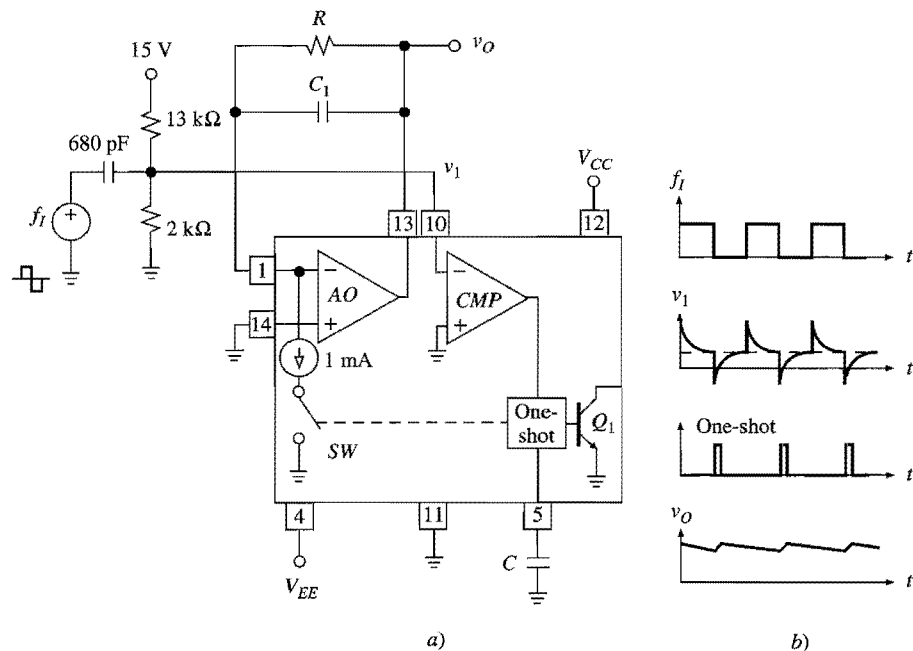


FIGURA 10.36

Conexión VFC para la conversión frecuencia a voltaje, y sus correspondientes formas de onda. (Cortesía de Burr-Brown.)

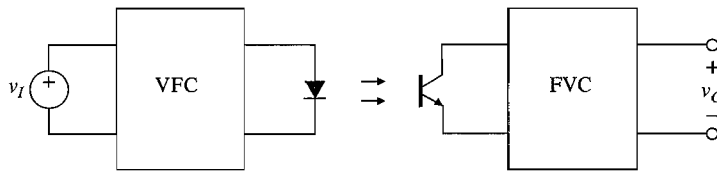


FIGURA 10.37
Transmisión de información analógica en forma aislada.

Como se expuso anteriormente, el valor de C se determina con base en un ciclo de trabajo máximo de 25%, mientras que R ahora establece el valor de escala completa de v_O . Como en el caso del VFC, el voltaje de desvío de entrada de AO se debe anular para evitar la degradación de la exactitud de la conversión en el extremo inferior del rango.

Entre cerraduras consecutivas de SW , R ocasionará que C_1 se descargue algo, lo que resulta en un rizo de salida. Lo anterior puede estar sujeto a objeciones, especialmente en el extremo inferior del rango de conversión donde la relación rizo a señal tiene sus peores valores. La ondulación máxima es $V_{r(\text{máx})} = (1 \text{ mA})T_H/C_1$. Utilizando la ecuación 10.29, se obtiene

$$V_{r(\text{máx})} = \frac{C}{C_1} 7.5 \text{ V} \quad (10.34)$$

lo cual indica que el rizo se reduce haciendo a C_1 adecuadamente grande. Sin embargo, una capacitancia muy grande hace más lenta la respuesta a un cambio rápido en f_I , puesto que esta respuesta está gobernada por la constante de tiempo $\tau = RC_1$. Por lo tanto, el valor óptimo de C_1 representa un punto de equilibrio entre los dos requisitos opuestos.

En la figura 10.37 se muestra, en forma de diagrama de bloques, un arreglo VFC-FVC típico para la transmisión de información analógica en forma aislada. Aquí, v_I usualmente es una señal de un transductor que ha sido amplificada por medio de un amplificador de instrumentación. El VFC convierte v_I en una serie de pulsos de corriente para el LED, el fototransistor reconstruye la serie de pulsos en el extremo receptor, y el FVC convierte de nuevo la frecuencia en una señal analógica v_O . En el ejemplo mostrado se utiliza un optoaislador; sin embargo, también son posibles otras formas de acoplamiento aislado, como la fibra óptica, los transformadores de pulsos y por RF.

PROBLEMAS

10.1 Generadores de onda senoidal

10.1 Para el circuito de puente de Wien de la figura 10.2a, demuestre que para cualquier valor de los componentes en su circuito de retroalimentación positiva, éste proporciona $B(jf_0) = 1/(1 + R_s/R_p + C_p/C_s)$ y $f_0 = 1/2\pi \sqrt{R_s R_p C_s C_p}$, donde R_p y C_p son los elementos en paralelo y R_s y C_s los elementos en serie. Después, verifique que la estabilidad neutral requiere que $R_2/R_1 = R_s/R_p + C_p/C_s$.

10.2 Sin considerar el limitador de la figura 10.3a, obtenga las expresiones para $T(s)$ en los casos donde la resistencia de retroalimentación es 22.1 k Ω , 20.0 k Ω y 18.1 k Ω . Después, encuentre las ubicaciones de los polos para cada uno de los tres casos.

- 10.3 En el problema 10.1 se indica que la frecuencia de un oscilador de puente de Wien se modifica variando, por ejemplo R_p . Sin embargo, para mantener la estabilidad neutral, también se debe variar R_s de tal forma que la relación R_s/R_p se mantenga constante. Esta inoportuna restricción se evita mediante el circuito⁹ de la figura P10.3. a) Demuestre que f_0 todavía es igual a la del problema 10.1, pero que la estabilidad neutral ahora requiere que $(R_2/R_1)(1 + R_3/R_p) = R_s/R_p + C_p/C_s$. b) Verifique que si $R_2/R_1 = C_p/C_s$, esta condición se simplifica a $R_3 = (R_1/R_2)R_s$. c) Suponiendo unos amps op de entrada JFET suficientemente rápidos en el diseño mostrado, encuentre el rango de variabilidad de f_0 .

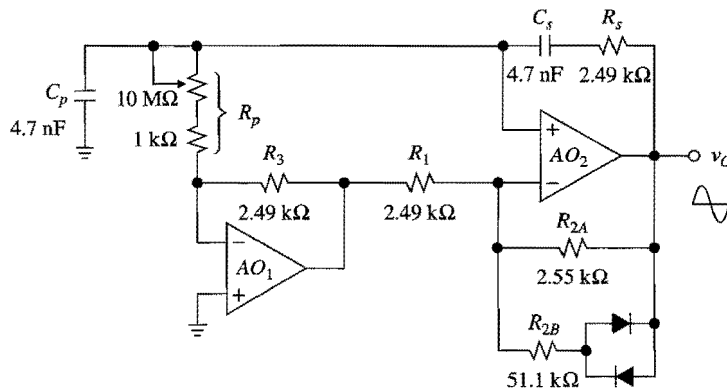


FIGURA P10.3

- 10.4 En el oscilador de cuadratura de la figura 10.6 especifique los componentes adecuados para $f_0 = 10$ kHz y $V_{om} = 5$ V. Después, suponiendo diodos 1N4148 y amps op 741, verifique los resultados con PSpice.
- 10.5 En el oscilador de cuadratura de la figura 10.6 considere que la resistencia variable se ajusta a $R(1 - \epsilon)$, $\epsilon \ll 1$. Demuestre que al encenderse el circuito, los polos se ubican en la mitad derecha del plano s en $s = (\epsilon/4 \pm j)/RC$.
- 10.6 a) Suponiendo que $R_1 = 20$ k Ω , $R_2 = 10$ k Ω , $C_1 = 20$ nF y $C_2 = 10$ nF en el filtro pasa bajas KRC de la figura 3.23, muestre un diseño para transformarlo en un oscilador de onda senoidal sin cambiar los valores o la topología de los elementos dados, b) Encuentre f_0 .

10.2 Multivibradores

- 10.7 En el circuito de la figura 10.7a sea $R = 330$ k Ω , $C = 1$ nF, $R_1 = 10$ k Ω , $R_2 = 20$ k Ω . Suponiendo fuentes de poder de ± 15 V, encuentre f_0 y $D(\%)$ si una tercera resistencia $R_3 = 30$ k Ω se conecta entre la patita de la entrada no inversora del 301 y la alimentación de -15 V.
- 10.8 En los circuitos de la figura 10.7a sea $R_1 = R_2 = 10$ k Ω , y suponga que una fuente de control v_I se conecta a la entrada no inversora del comparador por medio de una resistencia en serie de 10 k Ω . Dibuje el circuito modificado, y demuestre que éste permite el control automático del ciclo de trabajo. ¿Cuáles son las expresiones para $D(\%)$ y f_0 en términos de v_I ? ¿Cuál es el rango permisible para v_I ?
- 10.9 En los circuitos de las figuras 10.9a y 10.12a, especifique los componentes adecuados para $f_0 = 100$ kHz. Los circuitos deben tener la opción preparados para el ajuste exacto de f_0 .

- 10.10** a) Utilizando un comparador 339, diseñe un multivibrador astable de una sola fuente de poder con $f_0 = 10 \text{ kHz}$ y $D(\%) = 60\%$. b) Repita el inciso a), pero con $D(\%) = 40\%$.
- 10.11** Los inversores de la figura 10.12 tienen los siguientes niveles de umbral en $V_{DD} = 5 \text{ V}$; $V_T = 2.5 \text{ V}$ típico, 1.1 V mínimo y 4.0 V máximo. a) Especifique los componentes adecuados para $f_0 = 100 \text{ kHz}$ típica. b) Encuentre el porcentaje de dispersión de f_0 debido a la dispersión de V_T .
- 10.12** En comparación con el oscilador de dos compuertas de la figura 10.12a, la contraparte de tres compuertas de la figura P10.12 tiene la garantía de que siempre iniciará. Suponiendo $V_T = 0.5 V_{DD}$, dibuje las formas de onda de temporización y derive una expresión para f_0 .

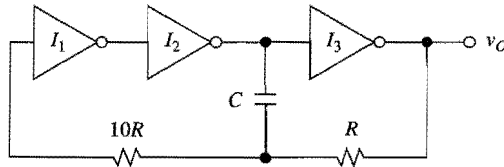


FIGURA P10.12

- 10.13** Si en la figura P10.12 se remueve el capacitor y cada resistor se reemplaza con un alambre, el circuito resultante se denomina un *oscilador de anillo* y se usa con frecuencia para medir los retrasos de propagación de las compuertas lógicas. a) Dibuje los voltajes en las salidas de compuerta contra el tiempo; después derive una relación entre el retraso promedio de propagación de la compuerta t_p y la frecuencia de oscilación f_0 . b) ¿Se puede extender esta técnica a cuatro compuertas dentro del lazo? Explique su respuesta.
- 10.14** Suponiendo las especificaciones de dispersión del umbral del problema 10.11, encuentre los componentes adecuados para $T = 10 \mu\text{s}$ (típico) en el one-shot de la figura 10.14a; después, encuentre el porcentaje de dispersión de T .
- 10.15** Diseñe un one-shot utilizando dos compuertas NAND CMOS. Enseguida, explique cómo trabaja, muestre sus formas de onda y derive una expresión para T . (Recuerde que la salida de una compuerta NAND es baja sólo cuando ambas entradas son altas.)
- 10.16** Considere el circuito obtenido a partir de la figura 10.14a conectando la salida de G directamente a la entrada de I , insertando una resistencia R entre la entrada inferior de G y tierra, y conectando la salida de I a la entrada inferior de G a través de una capacitancia en serie C . Dibuje el circuito modificado; después, dibuje y etiquete sus formas de onda, y encuentre T si $R = 100 \text{ k}\Omega$, $C = 220 \text{ pF}$ y $V_T = 0.4 V_{DD}$.

10.3 Temporizadores monolíticos

- 10.17** Considere que el multivibrador astable 555 de la figura 10.16a se modifica de la siguiente manera: R_B se pone en corto y el alambre que conecta el nodo inferior de R_A a la patita 7 es cortado para permitir la inserción de una resistencia en serie R_C . a) Dibuje el circuito modificado y demuestre que si se elige $R_C = R_A/2.362$ se obtiene $D(\%) = 50\%$. b) Especifique los componentes adecuados para $f_0 = 10 \text{ kHz}$ y $D(\%) = 50\%$.
- 10.18** a) Verifique que si las terminales UMBRAL y DISPARO del temporizador CMOS TLC555 se unen para formar una entrada común, entonces el dispositivo forma un disparador Schmitt inversor con $V_{TL} = (1/3)V_{DD}$, $V_{TH} = (2/3)V_{DD}$, $V_{OL} = 0 \text{ V}$ y $V_{OH} = V_{DD}$, donde V_{DD} es el voltaje de alimentación. b) Usando sólo un resistor y un capacitor, configure el dispositivo como un multivibrador de carrera libre de 100 kHz , y verifique que su ciclo de trabajo es de 50% .
- 10.19** Diseñe un one-shot 555 cuyo ancho de pulso se pueda variar a cualquier valor desde 1 ms hasta 1 s , por medio de un potenciómetro de $1 \text{ M}\Omega$.

- 10.20** Un one-shot 555 de $10\ \mu\text{s}$ está alimentado con $V_{CC} = 15\ \text{V}$. ¿Qué voltaje se debe aplicar a la entrada CONTROL para cambiar T de $10\ \mu\text{s}$ a $20\ \mu\text{s}$? ¿Para cambiar T de $10\ \mu\text{s}$ a $5\ \mu\text{s}$?
- 10.21** Utilizando un temporizador 555 alimentado con $V_{CC} = 5\ \text{V}$, diseñe un multivibrador astable controlado por voltaje cuya frecuencia de oscilación sea $f_0 = 10\ \text{kHz}$ cuando $V_{TH} = (2/3)V_{CC}$, pero que pueda ser variada en el rango $5\ \text{kHz} \leq f_0 \leq 20\ \text{kHz}$ mediante la modificación externa de V_{TH} . ¿Cuáles son los valores de V_{TH} y $D(\%)$ correspondientes a los extremos de este rango de frecuencia?
- 10.22** En el circuito de la figura 10.18, especifique los componentes e interconexiones de salida adecuados para $T = 1\ \text{s}$ y $T_o = 3\ \text{min}$.

10.4 Generadores de onda triangular

- 10.23** En el circuito de la figura 10.19a, considere que la salida no inversora de AO se desconecta de tierra y se conecta a una fuente de $+3\ \text{V}$. Dibuje el circuito modificado; después, dibuje y etiquete sus formas de onda y encuentre f_0 y $D(\%)$ si $R = 30\ \text{k}\Omega$, $C = 1\ \text{nF}$, $R_1 = 10\ \text{k}\Omega$, $R_2 = 13\ \text{k}\Omega$, $R_3 = 2.2\ \text{k}\Omega$ y D_5 es un diodo de referencia de $5.1\ \text{V}$.
- 10.24** En el circuito de la figura 10.19a considere que $R_1 = R_2 = R = 10\ \text{k}\Omega$, $R_3 = 3.3\ \text{k}\Omega$, $V_{D(\text{enc})} = 0.7\ \text{V}$, $V_{Z5} = 3.6\ \text{V}$, y suponga una fuente de control v_I conectada a la entrada no inversora de AO a través de una resistencia en serie de $10\ \text{k}\Omega$. Dibuje el circuito modificado, y demuestre que éste permite el control automático del ciclo de trabajo. ¿Cuáles son las expresiones para $D(\%)$ y f_0 en términos de v_I ? ¿Cuál es el rango permisible para v_I ?
- 10.25** En el circuito de la figura 10.20a especifique los componentes adecuados para que ambas ondas tengan amplitudes pico de $5\ \text{V}$ y T_L y T_H sean ajustables independientemente desde $80\ \mu\text{s}$ hasta $50\ \text{ms}$.
- 10.26** Utilizando un amp op CMOS conectado como un integrador de Deboo, y un temporizador CMOS 555 conectado como un disparador Schmitt en la forma del problema 10.18, diseñe un generador de onda triangular con un solo alimentador. Después, muestre sus formas de onda y derive una expresión para f_0 .
- 10.27** El efecto de las tolerancias de los componentes en el VCO de la figura 10.21a se compensa al insertar una resistencia variable en serie R_s entre la fuente de control v_I y el resto del circuito, y disminuyendo adecuadamente el valor de C para permitir el ajuste de k en ambas direcciones. Diseñe un VCO con $k = 1\ \text{kHz/V}$, con k ajustable en un rango de $\pm 25\%$.
- 10.28** En la figura P10.28 se muestra otro VCO popular. Dibuje y etiquete sus formas de onda, y encuentre una expresión para f_0 en términos de v_I .

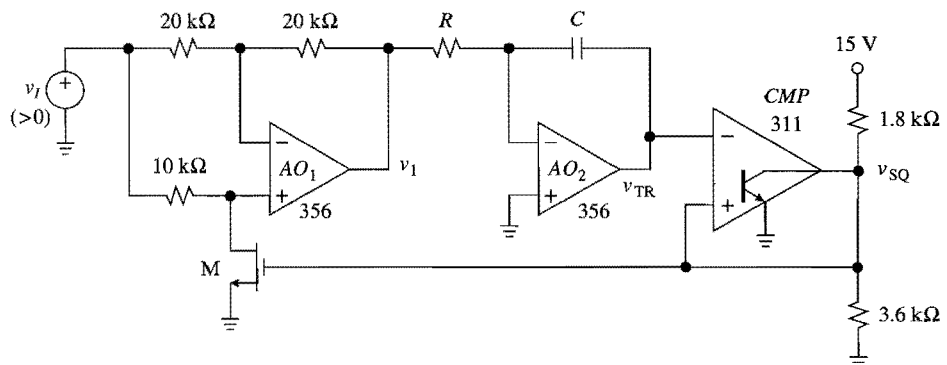


FIGURA P10.28

- 10.29** Diseñe un circuito acondicionador de onda que acepte la salida triangular del VCO de la figura 10.21 y la convierta en una onda senoidal de amplitud y desvío variables. La amplitud y el desvío deben ser ajustables en forma separada en los rangos de 0 a 5 V y -5 V a $+5$ V, respectivamente.
- 10.30** En la figura P10.30 se muestra un convertidor de onda triangular a senoidal, R_1 y R_2 se encuentran estableciendo que v_{SENO} y $v_{\text{TR}}/(1 + R_2/R_1)$ tienen a) pendientes idénticas en los cruces por cero, y b) valores pico iguales a $V_{D(\text{enc})} = 0.7$ V en $I_D = 1$ mA. Encuentre R_1 y R_2 si v_{TR} tiene valores pico de ± 5 V; después, utilice PSpice para graficar v_{TR} y v_{SENO} contra el tiempo.

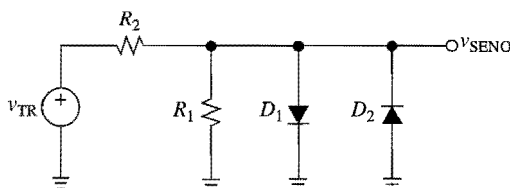


FIGURA P10.30

10.5 Generadores de onda de diente de sierra

- 10.31** a) Demuestre que si una resistencia R_4 se conecta entre la fuente v_I y la patita de la entrada inversora del 311 de la figura 10.24 a, se obtiene $V_T = V_{T0} - k|v_I|$, $V_{T0} = V_{CC}/[1 + R_2/(R_3 \parallel R_4)]$, $k = 1/[1 + R_4/(R_2 \parallel R_3)]$. b) Verifique que si $R_4 = (R_2 \parallel R_3)(R_C/T_D - 1)$ se elimina el término T_D en la ecuación 10.21 y se obtiene $f_0 = |v_I|/RCV_{T0}$. c) Suponiendo que $T_D \cong 0.75 \mu\text{s}$, especifique los componentes adecuados para una sensibilidad de 2 kHz/V y una amplitud de diente de sierra de 5 V a baja frecuencia. Este circuito debe estar compensado contra el error debido a T_D .

10.6 Generadores monolíticos de forma de onda

- 10.32** Derive la ecuación 10.23.
- 10.33** Suponiendo un $V_{CC} = 15$ V, diseñe un generador de diente de sierra ICL8038 con $f_0 = 1$ kHz y $D(\%) = 99\%$. El circuito debe estar preparado para el ajuste de frecuencia en un rango de $\pm 20\%$.
- 10.34** Especifique C para una frecuencia de escala completa de 20 kHz, en el VCO de la figura 10.29.
- 10.35** Suponiendo un $V_{CC} = 15$ V, diseñe un generador de diente de sierra XR-2206 con $f_0 = 1$ kHz, $D(\%) = 99\%$, y picos de diente de sierra iguales a 5 V y 10 V.

10.7 Convertidores V-F y F-V

- 10.36** a) Utilizando el VFC AD537, diseñe un circuito que acepte un voltaje en el rango -10 V $< v_S < 10$ V y lo convierta en una frecuencia en el rango 0 Hz $< f_O < 20$ kHz. El circuito debe estar alimentado con fuentes de poder de ± 15 V muy poco regulados. b) Repita el ejercicio, pero para el caso de una entrada de 4 mA $< i_S < 20$ mA y un rango de salida de $0 < f_O < 100$ kHz.
- 10.37** Repita el ejemplo 10.7 pero para la escala Fahrenheit.
- 10.38** El circuito de la figura P10.38 permite que el VFC32 trabaje con entradas bipolares. a) Analice el circuito tanto para $v_I > 0$ como para $v_I < 0$, y encuentre una condición para las resistencias

que asegure que $f_O = k|v_I|$. b) Especifique los componentes adecuados para una sensibilidad del VFC de 10 kHz/V.

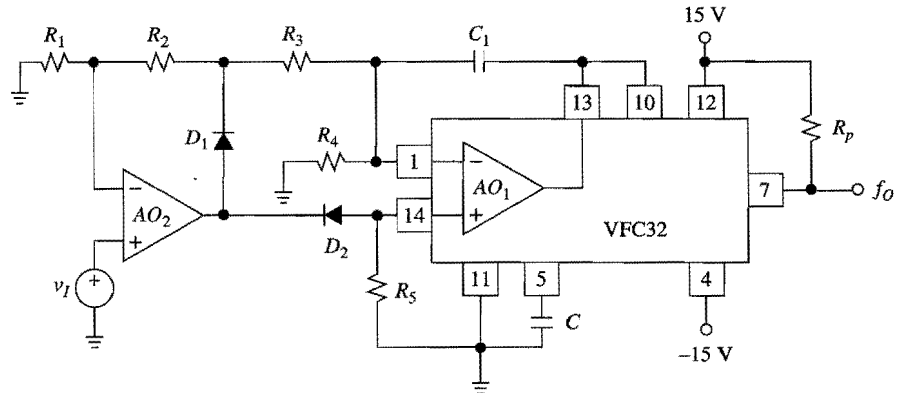


FIGURA P10.38

- 10.39** Especifique los valores adecuados de los componentes para que el FVC de la figura 10.36 produzca una salida de escala completa de 10 V, para una entrada de escala completa de 100 kHz y con un rizo máximo de 10 mV. Después, estime el tiempo requerido para que la salida se establezca dentro de 0.1% del valor final, para un cambio de escala completa en f_i .
- 10.40** Utilizando un optoacoplador 4N28, diseñe una red resistiva externa para proporcionar un vínculo optoacoplado entre el VFC del ejemplo 10.8 y el FVC del problema 10.39. El transistor del 4N28 proporciona $I_{C(\text{mín})} = 1$ mA con una corriente de diodo a $I_D = 10$ mA. Suponga alimentaciones de ± 15 V.

REFERENCIAS

1. "Sine Wave Generation Techniques", Application Note AN-263, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
2. E. J. Kennedy, *Operational Amplifier Circuits: Theory and Applications*, Oxford University Press, Nueva York, 1988.
3. J. Williams, "Circuit Techniques for Clock Sources", Application Note AN-12, *Linear Applications Handbook Volume I*, Linear Technology, Milpitas, CA, 1990.
4. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
5. *Linear & Telecom ICs for Analog Signal Processing Applications*, Harris Semiconductor, Melbourne, FL, 1993-1994, pp. 7-129.
6. P. Klonowsky, "Analog-to-Digital Conversion Using Voltage-to-Frequency Converters", Application Note AN-276, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
7. B. Gilbert y D. Grant, "Applications of the AD537 IC Voltage-to-Frequency Converter", Application Note AN-277, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
8. J. Williams, "Design Techniques Extend V/F Converter Performance", EDN, 16 de mayo de 1985, pp. 153-164.
9. P. Brokaw, "FET Op Amps Add New Twist to an Old Circuit", EDN, 5 de junio de 1974, pp. 75-77.

REFERENCIAS Y REGULADORES DE VOLTAJE

- 11.1 Especificaciones de comportamiento
 - 11.2 Referencias de voltaje
 - 11.3 Aplicaciones de las referencias de voltaje
 - 11.4 Reguladores lineales
 - 11.5 Aplicaciones de los reguladores lineales
 - 11.6 Reguladores conmutados
 - 11.7 Reguladores conmutados monolíticos
- Problemas**
Referencias

La función de una referencia de voltaje o la de un regulador es proporcionar un voltaje de cc V_O estable, comenzando desde una fuente de poder V_I menos estable. En la figura 11.1 se muestra la configuración general.

En el caso de un regulador, por lo general V_I es un voltaje pobremente especificado, tal como la salida de un transformador y un rectificador de diodo filtrado en forma cruda. La salida regulada V_O se usa después para alimentar otros circuitos, denominados en forma colectiva como la *carga* y caracterizados por la corriente I_O obtenida por la carga desde el regulador.

En el caso de una referencia de voltaje, V_I ya está regulado de alguna forma, por lo tanto la función de la referencia es producir un voltaje aún más estable V_O para servir como un estándar para otros circuitos. El papel de una referencia es similar al de un diapason para un conjunto musical. Por ejemplo, la precisión de escala completa de un multímetro digital se establece mediante un voltaje de referencia interna de calidad adecuada. Lo mismo ocurre con las fuentes de poder; es decir, los convertidores A-D, D-A, $V-F$ y $F-V$; los circuitos transductores; los VCOs; los amplificadores logarítmicos/antilogarítmicos; y una variedad de otros circuitos y sistemas requieren de algún tipo de referencia estándar, o regla, para funcionar con el grado de exactitud deseado. Por lo tanto, los requerimientos primordiales de una referencia de voltaje son la *precisión* y la *estabilidad*. Las necesidades típicas de estabilidad están en el orden de 100 ppm/°C (partes por millón por grado Celsius) o mejores. Para minimizar los errores debidos al autocalentamiento, las referencias de voltaje incluyen capacidades modestas para la corriente de salida, en forma general en el orden de unos cuantos miliamperios.

De manera tradicional el estándar de voltajes ha sido la celda Weston, que es un dispositivo electromecánico el cual, a 20 °C, origina un voltaje reproducible de 1.018636 V con

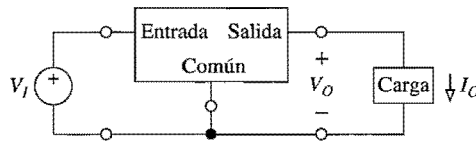


FIGURA 11.1
Conexión básica de una referencia/regulador
de voltaje.

un coeficiente térmico de 40 ppm/°C. En la actualidad, existen referencias en estado sólido con mucha mayor estabilidad. Aun cuando los dispositivos semiconductores resultan fuertemente afectados por la temperatura, se han desarrollado efectivas técnicas de compensación para alcanzar coeficientes térmicos por debajo de 1 ppm/°C. Estas técnicas también se explotan en la síntesis de voltajes o corrientes con coeficientes térmicos predecibles para su uso en aplicaciones de sensado de temperatura. Lo anterior forma la base de una variedad de transductores de temperatura monolíticos y acondicionadores de señal.

Los parámetros de desempeño de los reguladores de voltaje son similares a los de las referencias de voltaje, excepto que los requerimientos son menos severos y las capacidades de corriente de salida son mucho más altas. Dependiendo del tipo de regulador, el nivel de la corriente de salida se encontrará en el rango que va desde 100 mA hasta 10 A o aún más alto.

En este capítulo se expondrán dos categorías populares: los *reguladores lineales* y los *reguladores conmutados*. Los reguladores lineales controlan a V_O mediante el ajuste continuo de un transistor de potencia conectado en serie entre V_I y V_O . La simplicidad de este esquema tiene como contraparte una eficiencia pobre debido a la potencia disipada en el transistor.

Por su parte, los reguladores conmutados mejoran la eficiencia por medio de la operación del transistor como un interruptor de alta frecuencia, el cual, en forma inherente, disipa menos potencia que un transistor que opera en el modo continuo. Además, a diferencia de sus contrapartes lineales, los reguladores conmutados generan salidas que son más altas que la entrada no regulada o aún de la polaridad opuesta; también proporcionan salidas múltiples, salidas aisladas y pueden hacerse para correr directamente fuera de la línea de potencia de ca sin la necesidad de los voluminosos transformadores de potencia. No obstante, el precio que se debe pagar por estas ventajas es la necesidad de bobinas, capacitores y sistemas de circuitos más complejos para el control, junto con un comportamiento mucho más ruidoso. Sin embargo, los reguladores conmutados se usan en forma amplia como fuente de energía para computadoras y equipos portátiles. Aun en el diseño de fuentes de poder para sistemas analógicos, es común explotar la eficiencia y las ventajas de bajo peso de los reguladores conmutados para generar voltajes prerregulados, si éstos son ruidosos, y después usar reguladores lineales para proporcionar voltajes posrregulados para sistemas de circuitos analógicos críticos.¹

11.1 ESPECIFICACIONES DE RENDIMIENTO

La capacidad de una referencia de voltaje o de un regulador para mantener una salida constante bajo condiciones externas variables, se caracteriza en términos de parámetros de desempeño tales como la *regulación de línea* y *de carga*, y el *coeficiente térmico*. En el caso de

Regulación de línea y de carga

La *regulación de línea*, también llamada *regulación de entrada* o de *la fuente de poder*, proporciona una medida de la capacidad del circuito para mantener la salida recomendada bajo condiciones de entrada variables. En el caso de las referencias de voltaje, por lo general la entrada es un voltaje no regulado o, en el mejor de los casos, un voltaje regulado de más calidad que la misma referencia. En el caso de los reguladores de voltaje, la entrada usualmente se deriva de la línea de 60 Hz a través de un transformador para bajar el voltaje, un rectificador de puente de diodos, y un filtro de capacitor, además está afectada por un rizo significativo. Con referencia al simbolismo de la figura 11.1, se define

$$\text{Regulación de línea} = \frac{\Delta V_O}{\Delta V_I} \quad (11.1a)$$

donde ΔV_O es el cambio en la salida que resulta de un cambio ΔV_I en la entrada. La regulación de línea se expresa en milivolts o microvolts por volt, dependiendo del caso. Una definición alternativa es

$$\text{Regulación de línea (\%)} = 100 \frac{\Delta V_O / V_O}{\Delta V_I} \quad (11.1b)$$

donde las unidades obtenidas son porcentajes por volt. Si se consultan los catálogos se encontrará que ambas formas están en uso.

Un parámetro relacionado es la *razón de eliminación de rizo* (RRR), expresada en decibeles como

$$\text{RRR}_{\text{dB}} = 20 \log_{10} \frac{V_{ri}}{V_{ro}} \quad (11.2)$$

donde V_{ro} es el rizo de salida que resulta de un rizo V_{ri} en la entrada. La RRR se usa especialmente en conexión con los reguladores de voltaje para proporcionar una indicación de la cantidad de rizo (usualmente 120 Hz) alimentado hacia la salida.

La *regulación de carga* provee una medida de la capacidad del circuito para mantener el voltaje de salida recomendado bajo condiciones de carga variables, esto es

$$\text{Regulación de carga} = \frac{\Delta V_O}{\Delta I_O} \quad (11.3a)$$

Tanto las referencias de voltaje como los reguladores de voltaje se deben comportar como fuentes de voltaje ideales, entregando un voltaje prescrito de forma independiente de la carga de corriente. La característica *i-v* de dicho dispositivo es una línea vertical colocada en $v = V_O$. En la práctica, una referencia o un regulador muestran una impedancia de salida distinta de cero cuyo efecto es una pequeña dependencia de V_O sobre I_O . Esta dependencia se expresa a través de la regulación de carga en milivolts por miliampere o por ampere, dependiendo de las capacidades de la corriente de salida. La definición alternativa

$$\text{Regulación de carga (\%)} = 100 \frac{\Delta V_O / V_O}{\Delta I_O} \quad (11.3b)$$

expresa la dependencia mencionada anteriormente en porcentajes por miliampere o por ampere.

EJEMPLO 11.1. Las hojas de datos del regulador de voltaje de 5 V μ A7805 (Fairchild) indican que V_O cambia típicamente en 3 mV cuando V_I se varía desde 7 V hasta 25 V, y en 5 mV cuando I_O se varía desde 0.25 A hasta 0.75 A. Además, $\text{RRR}_{\text{dB}} = 78$ dB en 120 Hz. a) Estime la regulación de línea y la regulación de carga típicas de este dispositivo. ¿Cuál es la impedancia de salida del regulador? b) Estime la cantidad de rizo de salida V_{ro} por cada volt de V_{ri} .

Solución.

- a) Regulación de línea = $\Delta V_O / \Delta V_I = 3 \times 10^{-3} / (25 - 7) = 0.17$ mV/V. En forma alternativa, regulación de línea = $100(0.17 \text{ mV/V}) / (5 \text{ V}) = 0.0033\% / \text{V}$. Regulación de carga = $\Delta V_O / \Delta I_O = 5 \times 10^{-3} / [(750 - 250)10^{-3}] = 10$ mV/A. De manera alternativa, regulación de carga = $100(10 \text{ mV/A}) / (5 \text{ V}) = 0.2\% / \text{A}$. La impedancia de salida es $\Delta V_O / \Delta I_O = 0.01 \Omega$.
- b) $V_{ro} = V_{ri} / 10^{78/20} = 0.126 \times 10^{-3} \times V_{ri}$. Por lo tanto, un rizo de 1 V y 120 Hz en la entrada ocasionará un rizo de salida de 0.126 mV.

Coeficiente térmico

El *coeficiente térmico* de V_O , denotado como $\text{TC}(V_O)$, proporciona una medida de la capacidad del circuito para mantener el voltaje de salida V_O recomendado bajo condiciones térmicas variables. Se define en dos formas,

$$\text{TC}(V_O) = \frac{\Delta V_O}{\Delta T} \quad (11.4a)$$

en cuyo caso se expresa en milivolts o microvolts por grado Celsius, o bien

$$\text{TC}(V_O) (\%) = 100 \frac{\Delta V_O / V_O}{\Delta T} \quad (11.4b)$$

en tal caso se expresa en porcentajes por grado Celsius. Si se reemplaza 100 por 10 se obtiene el TC en partes por millón por grado Celsius. Las referencias de voltaje buenas tienen TCs en el orden de unas cuantas partes por millón por grado Celsius.

EJEMPLO 11.2. Las hojas de datos de la referencia de voltaje de precisión de 10 V REF101KM (Burr-Brown) proporcionan una línea de regulación típica de 0.001%/V, una regulación de carga típica de 0.001%/mA, y un TC máximo de 1 ppm/°C. Encuentre la variación de V_O provocada por: a) un cambio de V_I desde 13.5 V hasta 35 V; b) un cambio de ± 10 mA en I_O ; c) un cambio de temperatura desde 0 °C hasta 70 °C.

Solución.

- a) A partir de la ecuación 11.1b, $0.001\% / \text{V} = 100(\Delta V_O / 10) / (35 - 13.5)$, o bien $\Delta V_O = 2.15$ mV típico.
- b) A partir de la ecuación 11.3b, $0.001\% / \text{mA} = 100(\Delta V_O / 10) / (\pm 10 \text{ mA})$, o bien $\Delta V_O = \pm 1$ mV típico.
- c) A partir de la ecuación 11.4b, $1 \text{ ppm}/^\circ\text{C} = 10^6(\Delta V_O / 10) / (70^\circ\text{C})$, o bien $\Delta V_O = 0.7$ mV máximo. Se observa que éstas son variaciones bastante pequeñas para una fuente de 10 V.

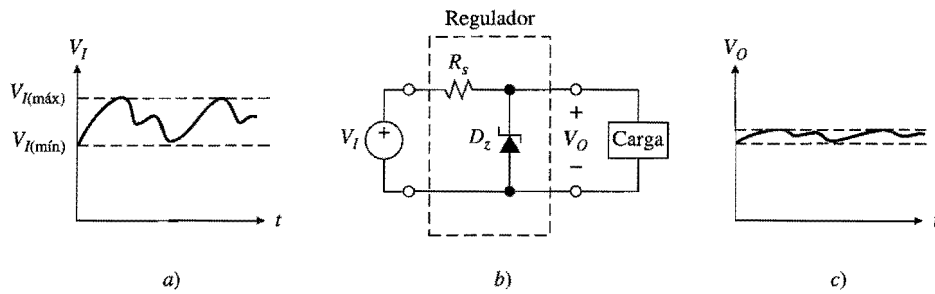


FIGURA 11.2
El diodo Zener como un regulador en paralelo.

En el caso de las referencias de voltaje, el *ruido de salida* y la *estabilidad a largo plazo* también son importantes. Las hojas de datos de la antes mencionada REF101 proporcionan un ruido de salida típico de $6 \mu\text{V}$ de pico a pico desde 0.1 Hz hasta 10 Hz, y una estabilidad a largo plazo de 50 ppm/(1000 horas). Lo anterior significa que durante un periodo de 1000 horas (alrededor de 42 días) la salida de la referencia puede, en forma típica, cambiar en $(50 \times 10^{-6})10 \text{ V} = 0.5 \text{ mV}$.

Ejemplos ilustrativos

A continuación se aplicarán los conceptos anteriores al análisis del regulador en paralelo clásico de la figura 11.2. La entrada es un voltaje bruto, el cual se supone que cae dentro de los límites conocidos, o bien $V_{I(\text{mín})} \leq V_I \leq V_{I(\text{máx})}$. La meta es producir un V_O de salida tan insensible como sea posible a las variaciones de entrada y carga. Lo anterior se logra explotando la característica i - v cercana a la vertical de un diodo Zener. Como se muestra en la figura 11.3a, esta característica se puede aproximar con una línea recta que tenga una pendiente de $1/r_z$ y una intersección con el eje v en $-V_{Z0}$, por lo tanto, las coordenadas V_Z e I_Z de un punto de operación arbitrario hacia abajo de la curva están relacionadas de la siguiente forma $V_Z = V_{Z0} + r_z I_Z$. La resistencia r_z , llamada la *resistencia dinámica* del diodo Zener,

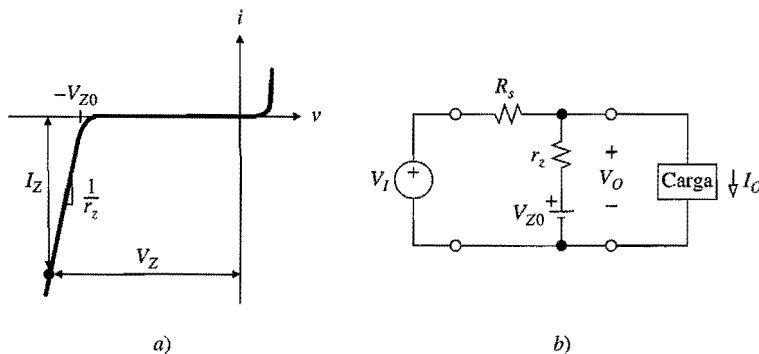


FIGURA 11.3
Característica del diodo de ruptura, y el circuito equivalente del regulador en paralelo.

típicamente se encuentra en el rango que va desde unos pocos ohms hasta varios cientos de ohms, dependiendo del diodo. Los diodos Zener se especifican en el punto correspondiente al 50% de la potencia máxima. Por lo tanto, un diodo Zener de 6.8 V, 0.5 W y 10 Ω tiene, en el punto de potencia del 50%, $I_Z = (P_Z/2)/V_Z = (500/2)/6.8 \cong 37$ mA. Además, $V_{Z0} = V_Z - r_z I_Z = 6.8 - 10 \times 37 \times 10^{-3} = 6.43$ V.

Resulta evidente que un diodo Zener se puede modelar con una fuente de voltaje V_{Z0} y una resistencia en serie r_z , por lo tanto el circuito de la figura 11.2b se vuelve a dibujar como en la figura 11.3b. Para funcionar como un regulador, el diodo debe operar dentro de la región de ruptura bajo todas las posibles condiciones de línea y carga. En particular, nunca se debe permitir que I_Z caiga por debajo de algún valor de seguridad $I_{Z(\text{mín})}$. Un análisis simple revela que R_s debe satisfacer

$$R_s \leq \frac{V_{I(\text{mín})} - V_{Z0} - r_z I_{Z(\text{mín})}}{I_{Z(\text{mín})} + I_{O(\text{máx})}} \quad (11.5)$$

El valor de $I_{Z(\text{mín})}$ se elige como un punto de equilibrio entre la necesidad de asegurar la operación adecuada en el peor de los casos y la necesidad de evitar el gasto excesivo de energía. Un punto de equilibrio razonable es $I_{Z(\text{mín})} \cong (1/4)I_{O(\text{máx})}$.

Ahora es posible estimar la regulación de línea y de carga. Por medio del principio de superposición, se encuentra fácilmente que

$$V_O = \frac{r_z}{R_s + r_z} V_I + \frac{R_s}{R_s + r_z} V_{Z0} - (R_s \parallel r_z) I_O \quad (11.6)$$

De los términos en el lado derecho de la ecuación sólo el segundo es deseable. Los otros dos indican dependencia de línea y de carga en la siguiente forma

$$\text{Regulación de línea} = \frac{r_z}{R_s + r_z} \quad (11.7a)$$

$$\text{Regulación de carga} = -(R_s \parallel r_z) \quad (11.7b)$$

Multiplicando por 100/ V_O se obtienen las regulaciones en su forma porcentual.

EJEMPLO 11.3. Un voltaje bruto $10 \text{ V} \leq V_I \leq 20 \text{ V}$ se estabiliza mediante un diodo Zener de 6.8 V, 0.5 W y 10 Ω y sirve para alimentar una carga con $0 \leq I_O \leq 10$ mA. a) Encuentre el valor adecuado para R_s , y estime la regulación de línea y de carga. b) Estime el efecto de los cambios de escala completa de V_I e I_O sobre V_O .

Solución.

- a) Sea $I_{Z(\text{mín})} = (1/4)I_{O(\text{máx})} = 2.5$ mA. Entonces, $R_s \leq (10 - 6.43 - 10 \times 0.0025)/(2.5 + 10) = 0.284$ k Ω (usar 270 Ω). Regulación de línea = $10/(270 + 10) = 35.7$ mV/V; multiplicando por 100/6.5 se obtiene 0.55%/V. Regulación de carga = $-(10 \parallel 270) = -9.64$ mV/mA, o bien -0.15%/mA.
- b) Si V_I se modifica desde 10 V hasta 20 V se obtiene $\Delta V_O = (35.7 \text{ mV/V}) \times (10 \text{ V}) = 0.357$ V, lo cual representa un cambio de 5.5% en V_O . Si I_O se varía desde 0 hasta 10 mA se obtiene $\Delta V_O = -(9.64 \text{ mV/mA}) \times (10 \text{ mA}) = -0.096$ V, lo cual representa un cambio de -1.5%.

Las capacidades modestas de regulación de línea y de carga de un diodo se logran mejorar en forma dramática con la ayuda de un amp op. En el circuito de la figura 11.4 se

Solución. Regulación de carga = $-75/[1 + 2 \times 10^5 \times 39/(39 + 24)] = -0.6 \mu\text{V}/\text{mA} = -0.06 \text{ ppm}/\text{mA}$. Utilizando $1/\text{PSRR} = 30 \mu\text{V}/\text{V}$ y $1/\text{CMRR} = 10^{-90/20} = 31.6 \mu\text{V}/\text{V}$, se obtiene la regulación de línea = $(1 + 24/39) \times (30 + 15.8)10^{-6} = 74 \mu\text{V}/\text{V} = 7.4 \text{ ppm}/\text{V}$. Estos resultados muestran mejoras dramáticas en relación con el circuito de la figura 11.3.

Voltaje de caída

El circuito de la figura 11.4 funcionará apropiadamente siempre y cuando V_I no caiga tan bajo como para ocasionar que el amp op se sature. Lo anterior se aplica a las referencias de voltaje y reguladores en general, y la diferencia mínima entre V_I y V_O para la cual el circuito todavía funciona adecuadamente se llama el *voltaje de caída* V_{DO} . En el ejemplo de la figura 11.4 el 741 requiere que V_{CC} sea al menos un par de volts más alto que V_O , por lo tanto en este caso $V_{\text{DO}} \cong 2 \text{ V}$. Además, como el nivel de alimentación máxima del 741 es de 36 V, se deduce que el rango de voltaje de entrada permisible para el circuito es $12 \text{ V} < V_I < 36 \text{ V}$.

Circuitos de arranque

En el circuito autorregulado de la figura 11.4, V_O depende de V_Z , que, a su vez, depende de V_O , siendo éste más grande que V_Z para mantener al diodo polarizado en forma inversa. Si al encender el circuito V_O no oscila hacia un valor más grande que V_Z , el diodo nunca se encenderá, haciendo que la retroalimentación positiva a través de R_3 prevalezca sobre la retroalimentación negativa a través de R_2 y R_1 . El resultado es un disparador Schmitt enganchado en el estado indeseable $V_O = V_{\text{OL}}$. La posibilidad de que se dé este comportamiento indeseable es común en la mayoría de los circuitos autopolarizados, y se evita mediante el uso de los sistemas de circuitos adecuados conocidos como *circuitos de arranque*, para así sobreutilizar el amplificador y evitar que éste se enganche en tal estado indeseable cuando la potencia se aplica por primera vez.

La realización particular de la figura 11.4 iniciará apropiadamente debido a la naturaleza interna del amp op utilizado. Con referencia a la figura 5.1 se observa que al encender el circuito, cuando v_P y v_N todavía son cero, las primeras dos etapas del 741 permanecen apagadas, lo cual permite que I_B encienda la etapa de salida. En consecuencia, V_O se volverá positivo hasta que el diodo Zener se encienda y el circuito se estabilice en $V_O = (1 + R_2/R_1)V_Z$. Sin embargo, si se utiliza otro tipo de amp op, puede suceder que el circuito no sea capaz de autoelevarse nunca, en cuyo caso se requerirían circuitos de arranque. En la sección 11.4 se presentará un ejemplo.

11.2 REFERENCIAS DE VOLTAJE

Además de las regulaciones de línea y de carga, la estabilidad térmica es el requerimiento de rendimiento más demandante para las referencias de voltaje, debido a la tendencia de los componentes IC a estar fuertemente influenciados por la temperatura.² Por ejemplo, al considerar la unión *pn* de silicón, la cual constituye la base de los diodos y los BJTs, su voltaje polarizado directamente V_D y su corriente I_D se relacionan de la siguiente forma $V_D = V_T \ln(I_D/I_s)$, donde V_T es el *voltaje térmico* e I_s la *corriente de saturación*. Sus expresiones son

$$V_T = kT / q \quad (11.11a)$$

$$I_s = BT^3 \exp(-V_{G0}/V_T) \quad (11.11b)$$

donde $k = 1.381 \times 10^{-23}$ es la constante de Boltzmann, $q = 1.602 \times 10^{-19}$ C es la carga del electrón, T es la temperatura absoluta, B es una constante de proporcionalidad y $V_{G0} = 1.205$ V es el voltaje de banda prohibida para el silicón.

El TC del voltaje térmico es

$$TC(V_T) = k/q = 0.0862 \text{ mV}/^\circ\text{C} \quad (11.12)$$

El TC de la caída de voltaje V_D de la unión, con una I_D de polarización específica, es $TC(V_D) = \partial V_D/\partial T = (\partial V_T/\partial T) \ln(I_D/I_s) + V_T \partial[\ln(I_D/I_s)]/\partial T = V_D/T - V_T \partial(3 \ln T - V_{G0}/V_T)/\partial T$. El resultado es

$$TC(V_D) = -\left(\frac{V_{G0} - V_D}{T} + \frac{3k}{q}\right) \quad (11.13)$$

Suponiendo que $V_D = 650$ mV a 25°C , se obtiene $TC(V_D) \cong -2.1$ mV/ $^\circ\text{C}$. Los ingenieros recuerdan esto al afirmar que la caída directa de una unión de silicón decrece en alrededor de 2 mV por cada grado Celsius de incremento. Las ecuaciones 11.12 y 11.13 constituyen la base de las dos aproximaciones comunes a la estabilización térmica, éstas son las *referencias de diodo Zener compensado térmicamente* y las *referencias de banda prohibida*. La ecuación 11.12 también es la base de los *sensores de temperatura* en estado sólido.

Referencias de diodo Zener compensado térmicamente

La estabilidad térmica de V_O en la referencia autorregulada de la sección previa no puede ser mejor que la de V_Z . Como se muestra en la figura 11.5a, $TC(V_Z)$ es una función de V_Z , lo mismo que I_Z . Existen dos mecanismos diferentes mediante los cuales se rompe la caracte-

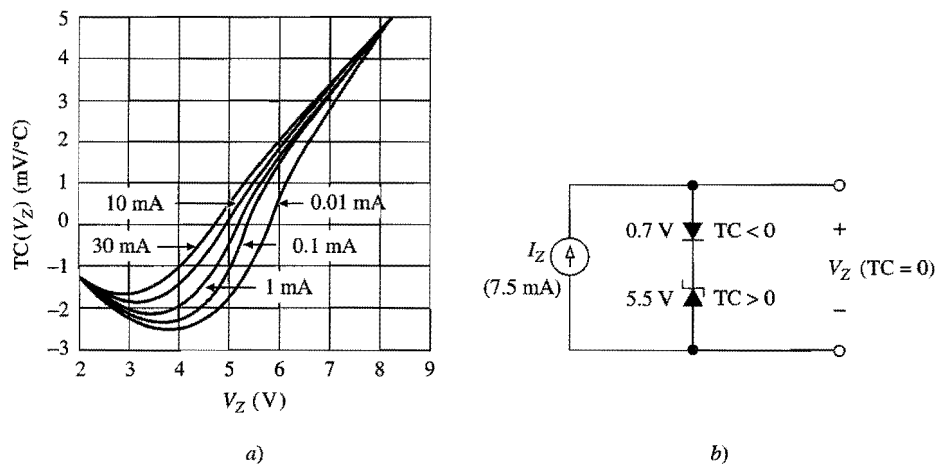


FIGURA 11.5

a) $TC(V_Z)$ como una función de V_Z e I_Z . b) Diodo de ruptura térmicamente compensado. (Cortesía de Motorola, Inc.)

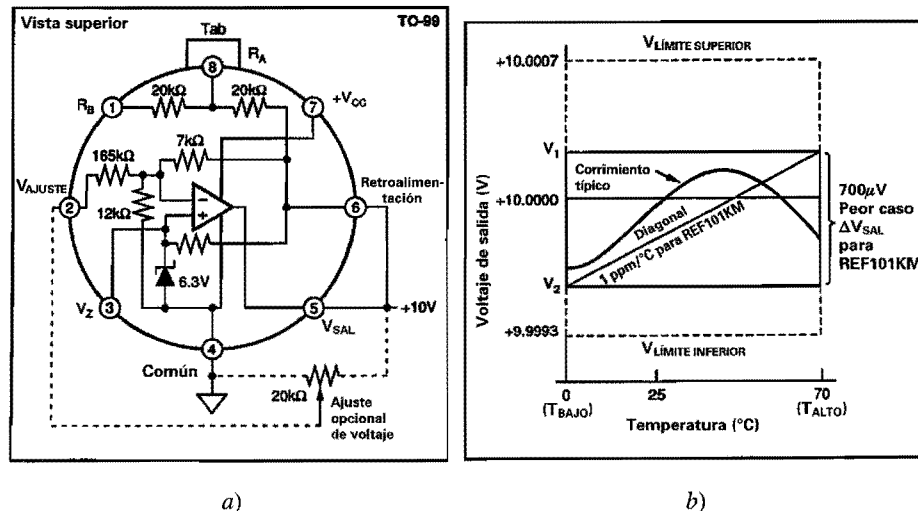


FIGURA 11.6
Referencia de voltaje REF101 de 10 V y su característica de corrimiento. (Cortesía de Burr-Brown.)

rística $i-v$: el *rompimiento de emisión de campo* que domina por debajo de 5 V y produce TCs negativos, y el *rompimiento de avalancha*, el cual domina por encima de 5 V y produce TCs positivos. La idea detrás de los diodos Zener compensados térmicamente es conectar un diodo polarizado directamente en serie con un diodo Zener que tiene un TC igual pero opuesto, y después sintonizar I_Z para llevar el TC del dispositivo compuesto hasta cero.³ Lo anterior se ilustra en la figura 11.5b para los diodos compensados de la popular serie 1N821-9 (Motorola). El dispositivo compuesto, cuyo voltaje se ha reetiquetado como $V_Z = 5.5 + 0.7 = 6.2$ V, utiliza $I_Z = 7.5$ mA para minimizar $TC(V_Z)$. El rango de este TC va desde 100 ppm/°C (1N821) hasta 5 ppm/°C (1N829).

Las referencias autorreguladas basadas en diodos Zener compensados térmicamente están disponibles en forma monolítica. Un ejemplo es la referencia de precisión REF101 de 10 V (Burr-Brown), la cual se muestra en la figura 11.6a. El dispositivo incluye también un par de resistencias idénticas de 20 kΩ para facilitar las aplicaciones. La curva de corrimiento típica de la figura 11.6b indica un cambio de salida máximo de 0.7 mV para una excursión térmica de 0 °C a 70 °C. En la figura 11.7 se muestran otras especificaciones.

Otro dispositivo popular⁴ es el diodo de referencia de precisión LM329 (National Semiconductor) que se muestra en la figura 11.8 (abajo). Este dispositivo emplea el diodo Zener Q_3 en serie con la unión BE de Q_{13} para lograr TCs en el rango que va desde 100 ppm/°C hasta 6 ppm/°C, dependiendo de la versión. El dispositivo también usa un sistema activo de circuitos de retroalimentación para reducir la resistencia dinámica efectiva hasta $r_z = 0.6$ Ω típica, 1 Ω máxima. Con excepción de su estabilidad mucho mayor y su resistencia dinámica mucho más baja, actúa como un diodo Zener ordinario, y está polarizado a través de un resistor en serie para proporcionar regulación en paralelo. La corriente polarizada puede estar en cualquier punto entre 0.6 mA y 15 mA.

La estabilidad térmica se puede mejorar posteriormente a través de un termostato de sustrato.⁴ La referencia estabilizada LM399 de la figura 11.8 utiliza el diodo activo LM329 mencionado anteriormente (mostrado en la parte inferior de la figura) para proporcionar la referencia apropiada y los circuitos de estabilización adecuados (mostrados en la parte su-

ESPECIFICACIONES

ELÉCTRICAS

En $T_A = +25^\circ\text{C}$ y fuentes de poder de $+15\text{VDC}$, a menos que se especifique lo contrario.

PARÁMETROS	CONDICIONES	REF101JM, KM, RM, SM			UNIDADES
		MÍN	TIP	MÁX	
VOLTAJE DE SALIDA					
Inicial	$T_A = +25^\circ\text{C}$	9.995	10.000	10.005	V
Rango de ajuste ⁽¹⁾ vs. temperatura		-0.100		+0.250	V
KM	0°C a $+70^\circ\text{C}$			1	ppm/ $^\circ\text{C}$
JM	0°C a $+70^\circ\text{C}$			2	ppm/ $^\circ\text{C}$
SM	-55°C a $+125^\circ\text{C}$			3	ppm/ $^\circ\text{C}$
RM	-55°C a $+125^\circ\text{C}$			6	ppm/ $^\circ\text{C}$
vs. alimentación (reg. de línea)	$V_{CC} = 13.5$ a 35V		0.001	0.002	%/V
vs. corriente de salida (regulación de carga)	$I_L = 0$ a $\pm 10\text{mA}$		0.001	0.002	%/mA
vs. tiempo	$T_A = +25^\circ\text{C}$		50		ppm/1000hrs
RUIDO	0.1Hz a 10Hz		6	25	$\mu\text{Vp-p}$
CORRIENTE DE SALIDA	Fuente o sumidero	± 10			mA
RANGO DE VOLTAJE DE ENTRADA		13.5		35	V
CORRIENTE DE POLARIZACIÓN	$I_{SAL} = 0$		4.5	6	mA
TIEMPO DE CALENTAMIENTO	Hasta 0.1%		10		μs
RESISTORES NO COMPROMETIDOS					
Resistencia			20		k Ω
Idénticos hasta			± 0.01	± 0.05	%
TCR			50		ppm/ $^\circ\text{C}$
Seguimiento TCR			2		ppm/ $^\circ\text{C}$
RANGO DE TEMPERATURA					
Especificación					
JM, KM		0		+70	$^\circ\text{C}$
RM, SM		-55		+125	$^\circ\text{C}$
Operación					
JM, KM		-25		+85	$^\circ\text{C}$
RM, SM		-55		+125	$^\circ\text{C}$
Almacenamiento		-85		+125	$^\circ\text{C}$

NOTAS: 1) El arreglo del desvío de voltaje afectará un poco al corrimiento. Para más detalles, véanse las instrucciones de instalación y operación.
2) El "método de caja" se usa para especificar el corrimiento del voltaje de salida frente a la temperatura. Véase la sección Discusión del Desempeño.

FIGURA 11.7

Especificaciones de la referencia de voltaje REF101 de 10 V. (Cortesía de Burr-Brown.)

perior de la figura) para el sensado de la temperatura del sustrato y para conservar ésta en algún valor establecido por encima de la temperatura ambiente máxima esperada. El sensado térmico se realiza a través de la unión BE de Q_4 , y el calentamiento del sustrato por medio del transistor disipador de potencia Q_1 . Cuando el circuito se enciende, Q_1 calienta el sustrato a 90°C , donde éste se mantiene en menos de 2°C sobre las variaciones del ambiente desde 0°C hasta 70°C . El resultado es un TC típico de $0.3\text{ ppm}/^\circ\text{C}$. Otra referencia estabilizada térmicamente es la LTZ1000 Super Zener (Linear Technology). Un inconveniente obvio de estos dispositivos es la energía adicional requerida para calentar el chip. Por ejemplo, a 25°C , el LM399 disipa 300 mW . En la figura 11.11 se mostrará un uso de la LM399.

Un problema notable con los diodos de ruptura es el ruido, especialmente el ruido de avalancha, el cual ataca a los dispositivos con voltajes de ruptura por encima de 5 V , donde predominan las rupturas de avalancha. El uso de estructuras de diodo de los tipos *enterrado* o *subsuperficial*⁴ reduce en forma significativa el ruido, al mismo tiempo que mejora la estabilidad a largo plazo y la reproducibilidad. La LM399 utiliza esta estructura para alcanzar un nivel típico de ruido de $7\ \mu\text{V}$ (rms) desde 10 Hz hasta 10 kHz . Cuando el ruido se convierte en un factor, es posible usar las técnicas para el filtrado de ruido del tipo expuesto en la sección 7.4.

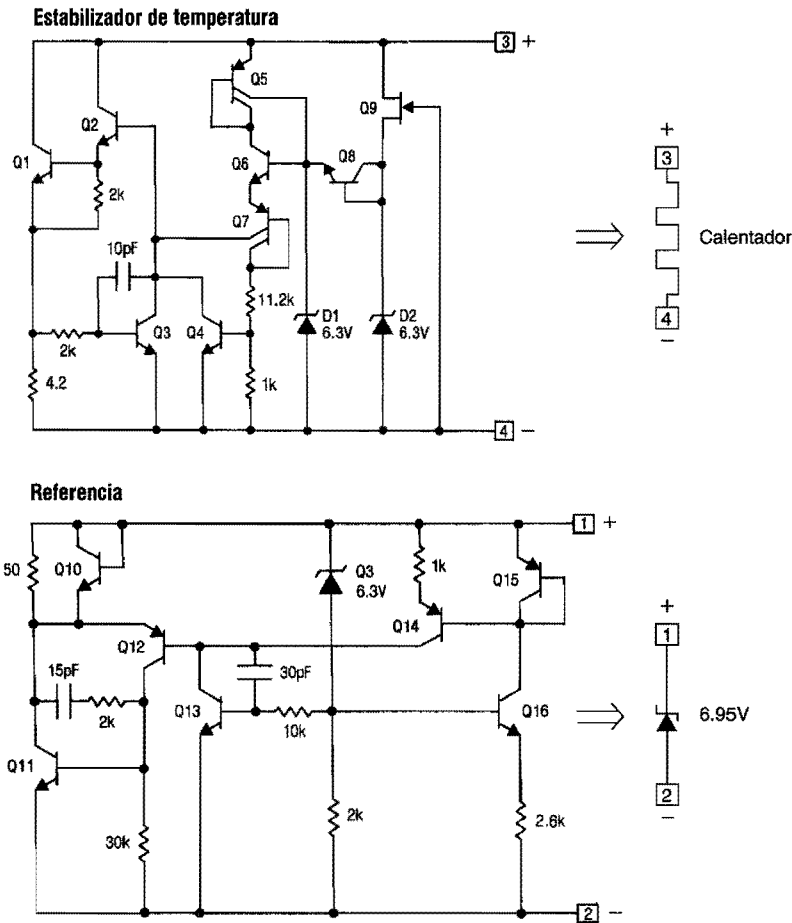


FIGURA 11.8
Diagrama de la referencia térmicamente estabilizada LM399 de 6.95 V.
(Cortesía de National Semiconductor.)

Referencias de voltaje de banda prohibida (*bandgap*)

Como los mejores voltajes de ruptura están en un rango entre 6 V y 7 V, en forma usual requieren fuentes de voltaje del orden de 10 V para poder operar. Lo anterior resulta un inconveniente en sistemas alimentados desde fuentes más bajas, como las de 5 V. Esta limitación se contrarresta mediante las *referencias de voltaje de banda prohibida*, llamadas así porque su salida está determinada primordialmente por el voltaje de banda prohibida $V_{G0} = 1.205$ V. Estas referencias se basan en la idea de sumar la caída de voltaje V_{BE} de una unión base-emisor, la cual tiene un TC negativo, a un voltaje KV_T proporcional al voltaje térmico V_T , el cual tiene un TC positivo.² Con referencia a la figura 11.9a se tiene que $V_{BG} = KV_T + V_{BE}$, por lo tanto $TC(V_{BG}) = KTC(V_T) + TC(V_{BE})$, lo que indica que para lograr que $TC(V_{BG}) = 0$ se necesita $K = -TC(V_{BE})/TC(V_T)$ o bien, utilizando las ecuaciones 11.12 y 11.13,

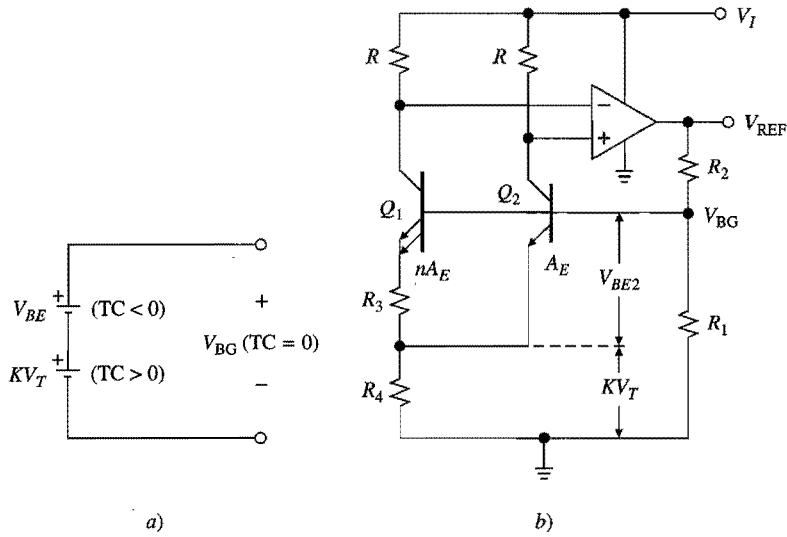


FIGURA 11.9
Referencia de voltaje de banda prohibida.

$$K = \frac{V_{G0} - V_{BE}}{V_T} + 3 \quad (11.14)$$

Sustituyendo en $V_{BG} = KV_T + V_{BE}$ se obtiene

$$V_{BG} = V_{G0} + 3V_T \quad (11.15)$$

A 25 °C se tiene que $V_{BG} = 1.205 + 3 \times 0.0257 = 1.282$ V.

En la figura 11.9b se muestra una de las diversas configuraciones populares de celda de banda prohibida. El circuito, conocido como *celda Brokaw* debido a su inventor,⁵ está basado en dos BJTs con diferentes áreas de emisor. El área de emisor de Q_1 es n veces más grande que el área de emisor A_E de Q_2 , por lo tanto las corrientes de saturación satisfacen $I_{s1}/I_{s2} = n$, de acuerdo con la ecuación 5.32. Con resistencias de colector idénticas, las corrientes de colector también son idénticas debido a la acción del amp op. (Al ignorar las corrientes base, se tiene $KV_T = R_4(I_{C1} + I_{C2}) = 2R_4I_{C1}$, o bien

$$KV_T = 2R_4 \frac{V_{BE2} - V_{BE1}}{R_3} = \frac{2R_4}{R_3} V_T \ln \frac{I_{C2}I_{s1}}{I_{s2}I_{C1}} = \frac{2R_4}{R_3} V_T \ln n$$

lo que indica que

$$K = 2 \frac{R_4}{R_3} \ln n \quad (11.16)$$

Esta constante se sintoniza adecuadamente al ajustar la relación R_4/R_3 . El amp op eleva el voltaje de la celda hasta $V_{REF} = (1 + R_2/R_1)V_{BG}$.

EJEMPLO 11.5. Suponiendo que en el circuito de la figura 11.9b, $n = 4$ y $V_{BE2}(25\text{ }^\circ\text{C}) = 650$ mV, especifique R_4/R_3 para $\text{TC}(V_{BG}) = 0$ a $25\text{ }^\circ\text{C}$, y R_2/R_1 para $V_{\text{REF}} = 5.0$ V.

Solución. Por medio de la ecuación (11.14), $K = (1.205 - 0.65)/0.0257 + 3 = 24.6$. Entonces, $R_4/R_3 = K/(2 \ln 4) = 8.87$. Además, estableciendo $5.0 = (1 + R_2/R_1)1.282$ se obtiene $R_2/R_1 = 2.9$.

Gracias a su capacidad de funcionar con voltajes de alimentación bajos, las referencias de banda prohibida (véanse también las configuraciones alternativas² de los problemas 11.5 y 11.6) tienen una amplia aplicación como: partes de sistemas del tipo de los reguladores de voltaje; convertidores D-A, A-D, V-F, y F-V; medidores de gráfico de barras; y circuitos supervisorios de fuentes de poder. Este tipo de referencias también están disponibles como productos separados, ya sea como *referencias de dos terminales* o *de tres terminales*, y algunas veces están configuradas con herramientas para la corrección externa.

Un ejemplo de referencia de dos terminales es el ya familiar LM385 con diodo de referencia de micropotencia de 2.5 V (National Semiconductor). Además de la celda de banda prohibida, el dispositivo incluye un sistema de circuitos para minimizar su resistencia dinámica, así como para llevar el voltaje de celda hasta 2.5 V. En forma típica, tiene un TC de $20\text{ ppm}/^\circ\text{C}$ y una resistencia dinámica de $0.4\ \Omega$. Además, está polarizado con una simple resistencia en serie y su corriente de operación puede estar en cualquier punto entre $20\ \mu\text{A}$ y 20 mA .

Un ejemplo de una referencia de tres terminales es la referencia de precisión REF-05 de 5 V (Analog Devices). Su salida, en un nivel de $5.00\text{ V} \pm 30\text{ mV}$, se puede ajustar externamente en un rango de $\pm 300\text{ mV}$. La versión REF-05A tiene $\text{TC} = 3\text{ ppm}/^\circ\text{C}$ para $-55\text{ }^\circ\text{C} \leq T \leq 125\text{ }^\circ\text{C}$, regulación de línea = $0.006\%/V$ para $8\text{ V} \leq V_I \leq 33\text{ V}$, regulación de carga = $0.005\%/mA$ para $0 \leq I_O \leq 10\text{ mA}$, ruido de salida = $10\ \mu\text{V}$ de pico a pico desde 0.1 Hz hasta 10 Hz , y una estabilidad a largo plazo = $65\text{ ppm}/1000\text{ horas}$.

Sensores monolíticos de temperatura

El voltaje KV_T que surge en las celdas de banda prohibida es linealmente *proporcional a la temperatura absoluta* (PTAT). Como tal, constituye la base para una variedad de sensores monolíticos de temperatura⁶ conocidos como *VPTATs* e *IPATs*, dependiendo de si producen un voltaje PTAT o una corriente PTAT. Estos sensores tienen las ventajas del bajo precio de la fabricación IC y no requieren del costoso sistema de circuitos de linealización común en otros sensores, como los termopares, RTDs y termistores. Además de la medición y el control de la temperatura, entre sus aplicaciones más comunes se incluyen la detección del nivel de fluidos, la medición de la velocidad de flujo, la anemometría, la polarización de circuitos PTAT, y la compensación de la unión fría de termopares. Asimismo, los IPATs se utilizan en aplicaciones de sentido remoto debido a su insensibilidad a las caídas de voltaje en tirados largos de alambre.

Un VPTAT popular es el sensor de temperatura de precisión LM335 (National Semiconductor). Como se muestra en la figura 11.10a, este dispositivo actúa como un diodo de referencia, excepto que su voltaje es PTAT con $\text{TC}(V) = 10\text{ mV}/K$. Por lo tanto, a temperatura ambiente proporciona $V(25\text{ }^\circ\text{C}) = (10\text{ mV}/K) \times (273.2 + 25)K = 2.982\text{ V}$. El dispositivo también está equipado con una tercera terminal para el ajuste exacto de su TC. La versión LM335A incluye una exactitud de temperatura inicial de $\pm 1\text{ }^\circ\text{C}$. Después de la calibración en $25\text{ }^\circ\text{C}$, su exactitud típica es de $\pm 0.5\text{ }^\circ\text{C}$ para $-40\text{ }^\circ\text{C} \leq T \leq 100\text{ }^\circ\text{C}$. Su corriente de operación puede estar en cualquier punto entre 0.5 mA y 5 mA , y su resistencia dinámica es menor a $1\ \Omega$.

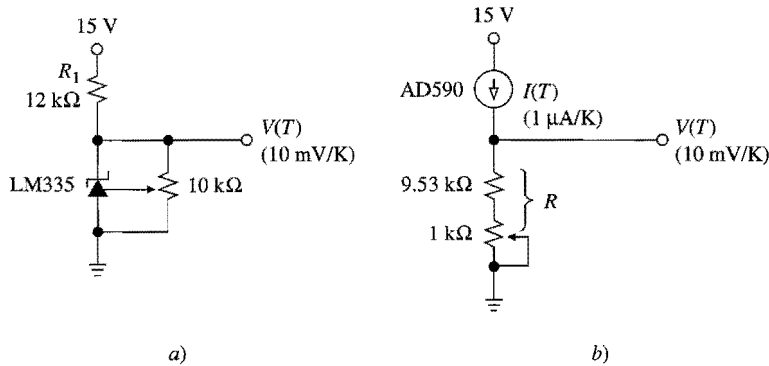


FIGURA 11.10
Sensores de temperatura básicos utilizando el VPTAT LM335 y el IPTAT AD590.

Un IPTAT popular es el transductor de temperatura de dos terminales AD590 (Analog Devices). Para el usuario, este dispositivo aparece como una fuente de corriente de alta impedancia, la cual proporciona $1 \mu\text{A}/\text{K}$. Al terminar en una resistencia aterrizada, como en la figura 11.10b, se obtiene un VPTAT con una sensibilidad de $R \times (1 \mu\text{A}/\text{K})$. La versión AD590M incluye una exactitud de temperatura de $\pm 0.5 \text{ }^\circ\text{C}$ máxima. Después de la calibración en $25 \text{ }^\circ\text{C}$, la exactitud es de $\pm 0.3 \text{ }^\circ\text{C}$ máxima para $-55 \text{ }^\circ\text{C} \leq T \leq 150 \text{ }^\circ\text{C}$. El dispositivo opera apropiadamente siempre y cuando el voltaje a través de sus terminales esté entre 4 V y 30 V.

Otros dispositivos para el procesamiento de temperatura incluyen los sensores para las escalas Celsius y Fahrenheit, así como los acondicionadores de señal de termopares. Para ver los dispositivos disponibles, consultar los catálogos de los fabricantes.

11.3 APLICACIONES DE LAS REFERENCIAS DE VOLTAJE

Cuando se utilizan las referencias de voltaje, se debe tener cuidado de evitar que los sistemas de circuitos externos y las interconexiones alambradas degraden el desempeño de la referencia. Lo anterior puede requerir el uso de amps op de precisión y resistores de corrimiento bajo, junto con cableado y técnicas especiales de construcción de circuitos. Como un ejemplo, considere el circuito⁷ de la figura 11.11, el cual utiliza un amp op de precisión para llevar la salida de una referencia estabilizada térmicamente hasta 10.0 V. Se desea evaluar el impacto de las no idealidades del amp op y del cableado. De las hojas de datos del LM399 se obtiene que $\text{TC}_{\text{máx}} = 2 \text{ ppm}/^\circ\text{C}$ y $r_{z(\text{máx})} = 1.5 \Omega$, y en las hojas de datos del LT1001 se observa que $\text{TC}(V_{\text{OS}})_{\text{máx}} = 1 \mu\text{V}/^\circ\text{C}$, $\text{TC}(I_{\text{B}}) \cong 4 \text{ pA}/^\circ\text{C}$, $\text{CMRR}_{\text{dB}(\text{mín})} = 106 \text{ dB}$, y $\text{PSRR}_{\text{dB}(\text{mín})} = 103 \text{ dB}$.

El corrimiento máximo debido al LM399 es $2 \times 10^{-6} \times 6.95 = 13.9 \mu\text{V}/^\circ\text{C}$, y se atribuye al error de entrada total del LT1001 que es $1 \times 10^{-6} + (20 \parallel 8.87)10^3 \times 4 \times 10^{-12} \cong 1 \mu\text{V}/^\circ\text{C}$; en consecuencia, el corrimiento de salida en el peor de los casos es $(1 + 8.87/20) \times (13.9 + 1) = 1.44 \times 14.9 = 21.5 \mu\text{V}/^\circ\text{C}$. La regulación de línea debida al LM399 en este caso es $1.5 (1.5 + 7500) = 200 \mu\text{V}/\text{V}$, y la regulación de línea debida al LT1001 es $10^{-103/20} + 0.5 \times 10^{-106/20} = (7.1 + 2.5) = 9.6 \mu\text{V}/\text{V}$; por consiguiente, la regulación de línea en el peor de los casos es $1.44(200 + 9.6) = 303 \mu\text{V}/\text{V}$. Para tener una

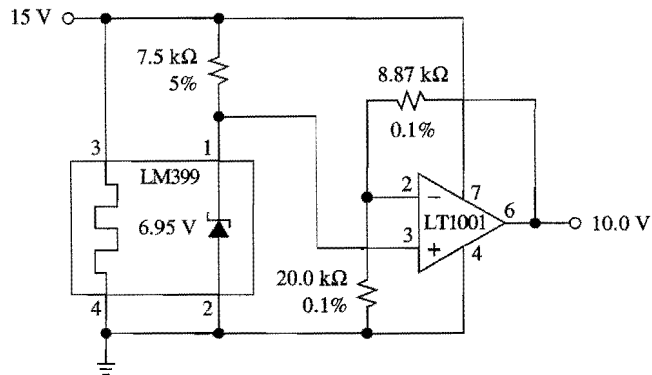


FIGURA 11.11
Referencia de 10 V con buffer.

idea, un cambio de 1 V en la fuente de poder tiene el mismo efecto que un cambio de temperatura de $303/21.5 \cong 14^\circ\text{C}$. Resulta evidente que el uso de un amp op de precisión causa una degradación insignificante en el presente ejemplo.

Sin embargo, cuando el circuito es fabricado, su corrimiento se logra por medio de los efectos del termopar que surgen de gradientes térmicos a través de los metales distintos. Las terminales kovar de los ICs forman uniones con la traza de cobre de la tarjeta de circuitos impresa. Un gradiente de sólo 1°C entre la terminal del chip LM399 genera un error térmico del orden de $50\mu\text{V}$. Los gradientes térmicos se reducen al utilizar cojinetes y trazos para garantizar una cantidad igual de disipación del calor en las dos uniones, así como al poner atención a otras fuentes de calor como las de las fuentes potencia.

Aún después de que todas las fuentes de error anteriores han sido minimizadas, se debe poner atención especial al cableado y a las interconexiones, debido a que las caídas de voltaje a través de las resistencias parásitas degradan el desempeño en forma significativa. Por ejemplo, una pista de cobre con una resistencia parásita de 1Ω desarrolla un error de $1\text{mV}/\text{mA}$ e introduce un TC de $4(\mu\text{V}/\text{mA})/^\circ\text{C}$ (El TC del cobre es de $0.004\%/^\circ\text{C}$). Para una referencia de 10 V, esto corresponde a una degradación de la exactitud de 0.01% y un TC de $0.4\text{ppm}/^\circ\text{C}$.

Una técnica efectiva para combatir los errores de resistencia parásita, especialmente en aplicaciones de alta corriente, es *el sensado remoto*, que ya fue ilustrado en la figura 2.22 en relación con los amplificadores de instrumentación. La técnica se muestra en la figura 11.12 para una referencia REF101 cuya capacidad de corriente de salida se refuerza con un transistor de potencia con ganancia alta LM395. Para evitar que las pérdidas de voltaje a través de las resistencias parásitas r_s degraden el voltaje recibido por la carga, la retroalimentación y las patitas comunes se conectan a la carga mediante un par de alambres separados, con lo cual se asegura que el voltaje de 10 V aparezca *directamente a través de la carga*, sin importar las ofensas de las caídas de voltaje. La resistencia parásita de este conjunto adicional de alambres es menos crítica debido a que involucra corrientes mucho más bajas.

Fuentes de voltaje

Las referencias de voltaje se pueden usar fácilmente como la base para una variedad de fuentes de voltaje de precisión. El circuito de la figura 11.13 utiliza el par de resistencias idénticas dentro de la referencia REF101 de 10 V mostrada en la figura 11.6a, para propor-

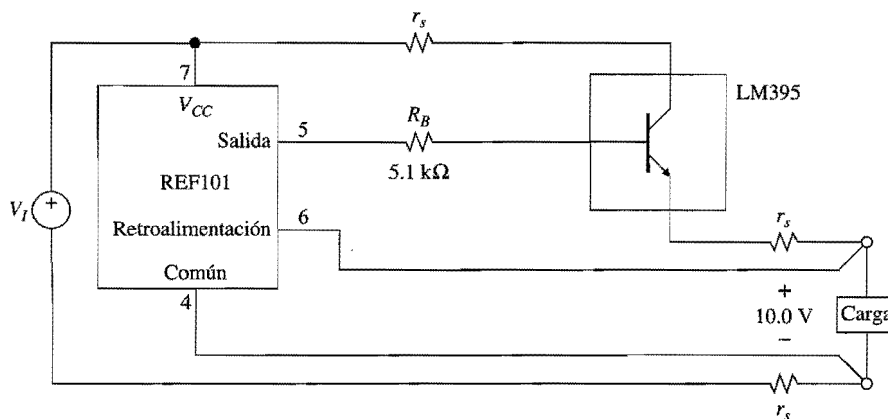


FIGURA 11.12

Sensado remoto para eliminar el efecto de las caídas de voltaje no deseadas, debidas a las resistencias parásitas r_s de los alambres.

cionar una fuente de voltaje variable. Cuando el pot está en la parte baja, el amp op actúa como un amplificador inversor de ganancia unitaria y proporciona $V_O = -10$ V; pero, cuando el pot está en la parte superior, éste actúa como un buffer de ganancia unitaria y proporciona $V_O = +10$ V. En consecuencia, si el pot se varía de extremo a extremo, la salida se mueve en el rango $-10 \text{ V} \leq V_O \leq +10 \text{ V}$. Con imaginación, es posible configurar una gran variedad de otros circuitos útiles^{7,8} (véanse también los problemas al final del capítulo).

Fuentes de corriente

Una referencia de voltaje se puede convertir fácilmente en una referencia de corriente⁹ mediante la autoelevación de su terminal común con un seguidor de voltaje, como en la figura 11.14. Mediante la acción del amp op, el voltaje a través de R siempre es V_{REF} , por lo tanto, el circuito proporciona

$$I_O = \frac{V_{REF}}{R} \quad (11.17)$$

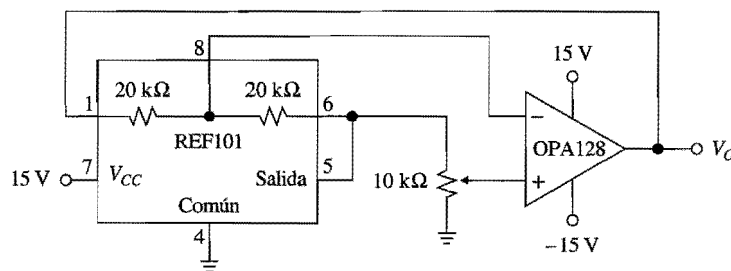


FIGURA 11.13

Referencia variable en el rango $-10 \text{ V} \leq V_O \leq 10 \text{ V}$.

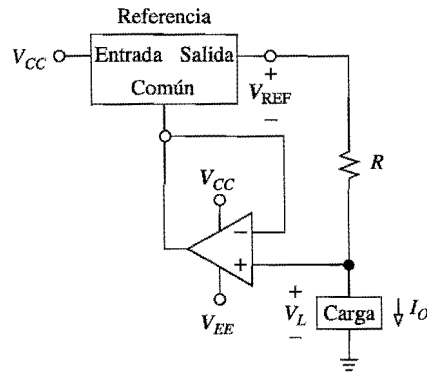


FIGURA 11.14
Conversión de una referencia de voltaje
en una fuente de corriente.

independiente del voltaje V_L desarrollado por la carga, dado que no ocurren efectos de saturación. El rango de valores permisible para V_L es llamado el *cumplimiento del voltaje* de la fuente de corriente.

EJEMPLO 11.6. El circuito de la figura 11.14 utiliza una referencia de 5 V con $TC = 20 \mu\text{V}/^\circ\text{C}$, regulación de línea = $50 \mu\text{V}/\text{V}$ y voltaje de caída $V_{\text{DO}} = 3 \text{ V}$, y un amp op de entrada JFET con $TC(V_{\text{OS}}) = 5 \mu\text{V}/^\circ\text{C}$ y $\text{CMRR}_{\text{dB}} = 100 \text{ dB}$. a) Especifique R para $I_O = 10 \text{ mA}$. b) Encuentre los valores de $TC(I_O)$ y de la resistencia R_o vista por la carga, en el peor de los casos. c) Suponiendo suministros de $\pm 15 \text{ V}$, encuentre el cumplimiento de voltaje.

Solución.

- $R = 5/10 = 500 \Omega$ (usar 499Ω , 1%)
- Un cambio de 1°C en T ocasiona un cambio del peor de los casos en el voltaje a través de R de $20 + 5 = 25 \mu\text{V}/^\circ\text{C}$; el cambio correspondiente en I_O es de $25 \times 10^{-6}/500 = 50 \text{ nA}/^\circ\text{C}$. Un cambio de 1 V en V_L ocasiona un cambio de $50 \mu\text{V}/\text{V}$ en V_{REF} y un cambio de $10^{-100/20} = 10 \mu\text{V}/\text{V}$ en V_{OS} , para un cambio en el peor de los casos en I_O de $(50 + 10)10^{-6}/500 = 120 \text{ nA}/\text{V}$. Por lo tanto, $R_{o(\text{mín})} = (1 \text{ V})/(120 \text{ nA}) = 8.33 \text{ M}\Omega$.
- $V_L \leq V_{\text{CC}} - V_{\text{DO}} - V_{\text{REF}} = 15 - 3 - 5 = 7 \text{ V}$.

El principio de autoelevación se puede aplicar fácilmente al caso de las referencias de diodo para implementar, ya sea fuentes de corriente, o sumideros de corriente. Lo anterior se muestra en la figura 11.15, donde $I_O = V_{\text{REF}}/R$ para ambos circuitos. La función de R_1 es polarizar el diodo. Si se utiliza un diodo de referencia LM385, estableciendo una corriente de polarización de $100 \mu\text{A}$ cuando $V_L = 0$ se obtiene $R_1 = 150 \text{ k}\Omega$. El cumplimiento de voltaje de la fuente es $V_L \leq V_{\text{OH}} - V_{\text{REF}}$, y el del sumidero es $V_L \geq V_{\text{OL}} + V_{\text{REF}}$. Si se utilizan un amp op 741 y un diodo de 2.5 V, entonces $V_L \leq 10.5 \text{ V}$ para la fuente, y $V_L \geq -10.5 \text{ V}$ para el sumidero.

Cuando los circuitos que se acaban de exponer no satisfacen las demandas de carga y corriente, se pueden usar transistores reforzadores de corriente. El circuito de la figura 11.16a utiliza un BJT *pnp* para suministrar corriente. Mediante la acción del amp op, el voltaje a través de la resistencia R que determina la corriente es V_{REF} , por lo tanto la corriente que entra al emisor es $I_E = V_{\text{REF}}/R$. La corriente que sale del colector es $I_C = [\beta/(\beta + 1)]I_E$, así $I_O = [\beta/(\beta + 1)]V_{\text{REF}}/R \cong V_{\text{REF}}/R$. El cumplimiento de voltaje es $V_L \leq V_{\text{CC}} - V_{\text{REF}} - V_{\text{EC}(\text{sat})}$.

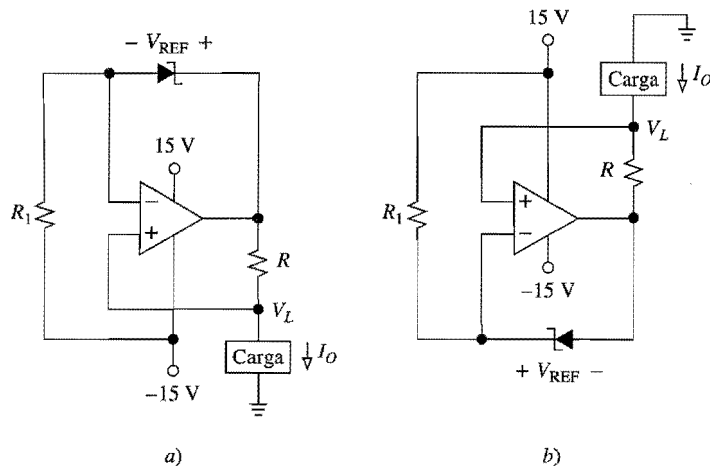


FIGURA 11.15
Utilización de un diodo de referencia para realizar una fuente de corriente y un sumidero de corriente.

EJEMPLO 11.7. Considere que el circuito de la figura 11.16a utiliza un amp op 741 con $V_{CC} = 15\text{ V}$, un diodo LM385 de 2.5 V con una corriente de polarización de 0.5 mA , y un BJT 2N2905 con $R_2 = 1\text{ k}\Omega$. a) Especifique R y R_1 para $I_O = 100\text{ mA}$. b) Suponiendo los parámetros típicos del BJT, encuentre el cumplimiento de voltaje de la fuente, y verifique que el 741 está operando dentro de las especificaciones.

Solución.

- a) Se tiene que $R = 2.5/0.1 = 25\ \Omega$ (usar $24.9\ \Omega$, 1%), y $R_1 = (15 - 2.5)/0.5 = 25\text{ k}\Omega$ (usar $24\text{ k}\Omega$).
- b) $V_L \leq 15 - 2.5 - 0.2 = 12.3\text{ V}$. Las entradas del 741 están en $15 - 2.5 = 12.5\text{ V}$, lo cual las ubica dentro de las especificaciones para el rango de voltaje de entrada. Suponiendo que $\beta = 100$ de forma que $I_B = 1\text{ mA}$, se encuentra que la salida del 741 está en $V_{CC} - V_{REF} - V_{EB(enc)}$

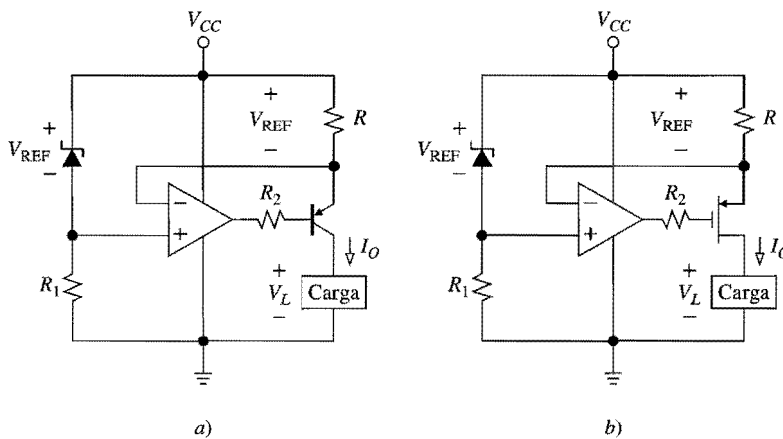


FIGURA 11.16
Fuentes de corriente con transistores de reforzamiento de corriente.

$-R_2 I_B = 15 - 2.5 - 0.7 - 1 \times 1 = 10.8 \text{ V}$ (lo cual está por debajo de $V_{OH} = 13 \text{ V}$), y absorbe una corriente de 1 mA (que está por debajo de $I_{sc} = 25 \text{ mA}$). En consecuencia, el 741 está operando dentro de las especificaciones.

Para corrientes de salida más altas, el transistor se puede reemplazar por un *pnp* Darlington de potencia, o por un *p*-MOSFET de enriquecimiento como en la figura 11.16*b*. En estos casos se podría requerir el disipador de calor, que será expuesto en la sección 11.5.

Usos de los sensores de temperatura

En las aplicaciones de termómetros es deseable que $V(T)$ e $I(T)$ se calibren en grados Celsius o Fahrenheit en lugar de en grados Kelvin. Si se utiliza un VPTAT o un IPTAT, entonces se requiere un acondicionamiento adecuado del sistema de circuitos.⁶

El circuito de la figura 11.17 sensa la temperatura a través del IPTAT AD590, cuya corriente se puede expresar como $I(T) = 273.2 \mu\text{A} + (1 \mu\text{A}/^\circ\text{C})T$, con T en grados Celsius. Por el principio de superposición,

$$V_O(T) = R_2(273.2 + T)10^{-6} - 10R_2 / R_1$$

Resulta evidente que si $R_1 = 10/(273.2 \times 10^{-6}) = 36.6 \text{ k}\Omega$ se producirá una cancelación y se obtendrá $V_O(T) = R_2 10^{-6} T$, con T en grados Celsius. Para una sensibilidad de $100 \text{ mV}/^\circ\text{C}$ se usa $R_2 = (100 \text{ mV})/(1 \mu\text{A}) = 100 \text{ k}\Omega$. Con la intención de compensar para las diferentes tolerancias, R_1 se realiza con un resistor de $35.7 \text{ k}\Omega$ en serie con un potenciómetro de $2 \text{ k}\Omega$, y R_2 con un resistor de $97.6 \text{ k}\Omega$ en serie con un potenciómetro de $5 \text{ k}\Omega$. Para calibrar, *a*) el IPTAT se coloca en un baño de hielo ($T = 0^\circ\text{C}$) y R_1 se ajusta para $V_O(T) = 0 \text{ V}$; *b*) el IPTAT se coloca en agua hirviendo ($T = 100^\circ\text{C}$) y R_2 se ajusta para $V_O(T) = 10.0 \text{ V}$.

Otra aplicación popular de los sensores de temperatura es la compensación de la unión fría en mediciones de termopares.⁶ Un termopar es un sensor de temperatura que consiste en dos alambres de metales diferentes y que produce un voltaje del tipo

$$V_{TC} = \alpha(T_J - T_R)$$

donde T_J es la temperatura en la medición o la unión *caliente*; T_R es la temperatura en la referencia o la unión *fría*, formada en el punto en el que el termopar se conecta a los conductores (usualmente de cobre) del dispositivo de medición; y α es el *coeficiente de Seebeck*. Por ejemplo, los termopares del tipo J están hechos de hierro y constantano (55% Cu y 45% Ni), y proporcionan $\alpha = 52.3 \mu\text{V}/^\circ\text{C}$.

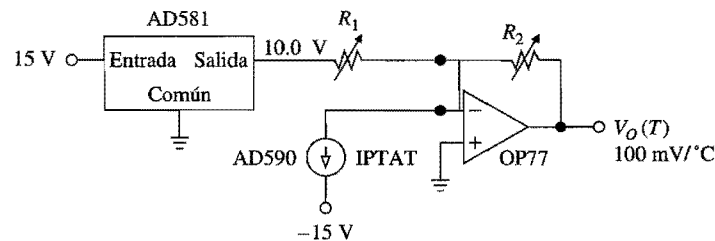


FIGURA 11.17
Sensor Celsius.

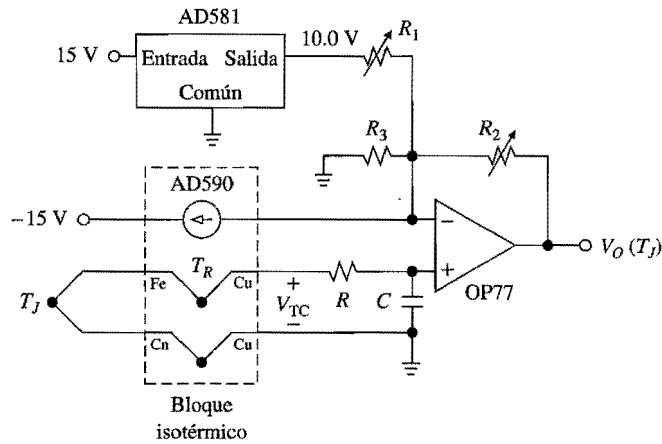


FIGURA 11.18
Compensación de unión fría del termopar utilizando el IPTAT
AD590.

Resulta evidente que un termopar proporciona en forma inherente sólo información de temperatura *relativa*. Si se desea medir T_J sin importar T_R , se debe utilizar otro sensor para medir a T_R , como se ejemplifica en la figura 11.18. Utilizando de nuevo el principio de superposición,

$$V_O = \left(1 + \frac{R_2}{R_1 \parallel R_3} \right) \alpha (T_J - T_R) + R_2 (273.2 + T_R) 10^{-6} - 10R_2 / R_1$$

donde tanto T_J como T_R están en grados Celsius. Como se hizo anteriormente, R_1 se selecciona para cancelar el término 273.2, R_3 para cancelar T_R , y R_2 para alcanzar la sensibilidad de salida deseada.

EJEMPLO 11.8. Si el termopar de la figura 11.18 es del tipo J para el cual $\alpha = 52.3 \mu\text{V}/^\circ\text{C}$, especifique los valores de los componentes adecuados para una sensibilidad de salida de 10 mV/ $^\circ\text{C}$. Describa su calibración.

Solución. Como se hizo anteriormente, se considera que $R_1 = 10/(273 \times 10^{-6}) = 36.6 \text{ k}\Omega$ para cancelar el término 273.2. De esto se obtiene

$$V_O = \left(1 + \frac{R_2}{R_1 \parallel R_3} \right) \alpha (T_J - T_R) + R_2 T_R 10^{-6}$$

Enseguida, se establece $[1 + R_2/(R_1 \parallel R_3)]\alpha = R_2 10^{-6} = 10 \text{ mV}/^\circ\text{C}$ para cancelar T_R , así como para alcanzar la sensibilidad de salida deseada. Los resultados son $R_2 = 10.0 \text{ k}\Omega$ y $R_3 = 52.65 \Omega$.

En la práctica, se usaría $R_3 = 52.3 \Omega$, 1%, y R_1 y R_2 se harían ajustables de la siguiente manera: a) la unión caliente se coloca en un baño de hielo y R_1 se ajusta para $V_O(T_J) = 0 \text{ V}$; b) la unión caliente se coloca en un ambiente caliente de temperatura conocida y R_2 se ajusta para la salida deseada (el segundo ajuste también se puede realizar con la ayuda de un simulador de voltaje de termopar).

Para suprimir el ruido recogido por los alambres del termopar, se utiliza un filtro RC como el que se muestra, por ejemplo con $R = 10 \text{ k}\Omega$ y $C = 0.1 \mu\text{F}$.

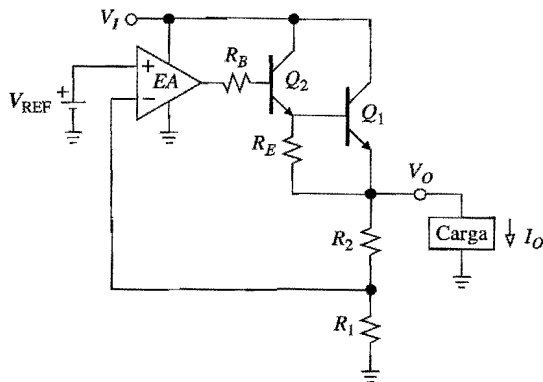


FIGURA 11.19
Regulador básico de voltaje en serie.

Los compensadores de unión fría de termopares también están disponibles como módulos IC autocontenidos. Dos ejemplos son la serie AD594/5/6/7 (Analog Devices) y el LF1025 (Linear Technology).

11.4 REGULADORES LINEALES

Como se muestra en la figura 11.19, un regulador de voltaje utiliza el par Darlington Q_1 y Q_2 , también llamado *elemento de paso en serie*, para transferir potencia desde una fuente de entrada no regulada V_I hasta una carga con un voltaje regulado V_O predefinido. La red de retroalimentación R_1 y R_2 muestrea V_O y alimenta una porción del mismo al amplificador de error EA para la comparación contra un V_{REF} de referencia. El amplificador proporciona el elemento de paso en serie con cualquier impulso que se requiera para llevar al error cerca de cero. El regulador es un ejemplo clásico de una retroalimentación serie-paralelo, y puede ser observado como un amp op no inversor que ha sido equipado con un reforzador de corriente Darlington para producir

$$V_O = \left(1 + \frac{R_2}{R_1} \right) V_{REF} \quad (11.18)$$

Como el amplificador de error proporciona corrientes en el orden de los miliamperes y la carga puede manejar corrientes en el orden de los amperes, se requiere una ganancia de corriente en el orden de 10^3 A/A. En forma usual, un solo BJT de potencia es insuficiente, por eso en su lugar se utiliza un par Darlington, cuya ganancia de corriente total es $\beta \cong \beta_1 \times \beta_2$. Se observa que para que un BJT *npn* funcione en la región activa, donde $I_C = \beta I_B$, se deben abarcar las condiciones $v_{BE} = V_{BE(enc)}$ y $v_{CE} \geq V_{CE(sat)}$. En forma típica, un BJT de baja potencia tiene $\beta \cong 100$, $V_{BE(enc)} \cong 0.7$ V, y $V_{CE(sat)} \cong 0.1$ V; un BJT de potencia puede tener $\beta \cong 20$, $V_{BE(enc)} \cong 1$ V, y $V_{CE(sat)} \cong 0.5$ V.

Debido a las amplias excursiones térmicas ocasionadas por el autocalentamiento, y los errores debidos a las resistencias parásitas en el sistema de alambrado, la exactitud y la estabilidad de los reguladores de voltaje son menos estrictas que aquellas de las referencias de voltaje. Por lo general, la fuente V_{REF} es del tipo de banda prohibida, y el regulador se configura para el V_O deseado mediante la selección apropiada de la relación R_2/R_1 .

La eficiencia del regulador está dada por la relación de la potencia promedio entregada a la carga sobre la potencia absorbida desde la fuente, o bien $\eta = P_O/P_I$. Como $P_O = V_O I_O$ y $P_I \cong V_I I_O$, se obtiene

$$\eta(\%) \cong 100 \frac{V_O}{V_I} \quad (11.19)$$

donde se han ignorado las corrientes producidas por la referencia, el amplificador y la red de retroalimentación comparadas con I_O .

EJEMPLO 11.19. En el regulador de la figura 11.19, sea $R_B = 510 \Omega$ y $R_E = 3.3 \text{ k}\Omega$. Suponiendo una referencia de banda prohibida y los parámetros típicos del BJT, encuentre a) R_2/R_1 para $V_O = 5.0 \text{ V}$, b) la corriente de salida del amplificador de error requerido para producir $I_O = 1 \text{ A}$, c) el voltaje de caída V_{DO} si el amplificador de error se satura en $V_{OH} = V_I - 0.5 \text{ V}$, y d) la eficiencia máxima alcanzable para la I_O dada.

Solución.

- a) Estableciendo $5 = (1 + R_2/R_1)1.282$ se obtiene $R_2/R_1 = 2.9$.
- b) Para $I_O = 1 \text{ A}$ se tiene que $I_{B1} = I_{E1}/(\beta_1 + 1) \cong 1/21 \cong 48 \text{ mA}$, e $I_{E2} = I_{B1} + V_{BE1(\text{enc})}/R_E \cong 48 \text{ mA}$. Por lo tanto, el amplificador de error debe producir $I_{OA} = I_{B2} = I_{E2}/(\beta_2 + 1) \cong 48/101 \cong 0.47 \text{ mA}$; además, $V_{OA} = V_{R_B} + V_{BE2(\text{enc})} + V_{BE1(\text{enc})} + V_O \cong 0.51 \times 0.47 + 0.7 + 1 + 5 \cong 7 \text{ V}$.
- c) Para que el circuito funcione apropiadamente se necesita $v_{OA} \leq V_{OH}$ y $v_{CE} \geq V_{CE(\text{sat})}$ para ambos BJTs. Se puede observar fácilmente que estas condiciones se satisfacen si $V_I \geq 7.5 \text{ V}$. Por lo tanto, $V_{DO} = 7.5 - 5 = 2.5 \text{ V}$.
- d) Como $V_I \geq 7.5 \text{ V}$, $\eta(\%) \leq 5/7.5 \cong 67\%$.

Protecciones

El desempeño confiable de un BJT de potencia resulta afectado en forma crítica por la capacidad de disipación de potencia, los niveles de corriente y voltaje, la temperatura de unión máxima y la segunda ruptura, que es un fenómeno resultante de la formación de puntos de calor dentro del BJT, los cuales pueden causar una repartición desigual de la carga total entre las diferentes regiones del dispositivo.¹⁰ Los factores anteriores definen una región restringida de la característica $i_C - v_{CE}$, conocida como el *área de operación segura* (SOA), dentro de la cual el dispositivo puede ser operado sin el riesgo de falla o degradación del desempeño. En la figura 11.20 se muestran los datos típicos del SOA para el caso de operación continua. Observe, por ejemplo, que mientras el BJT puede operar una corriente de 10 A hasta $v_{CE} \cong 12 \text{ V}$, en $V_{CE} = 100 \text{ V}$ sólo puede manejar 1 A sin el riesgo de una falla de segunda ruptura.

Los reguladores de voltaje están equipados con sistemas de circuitos especiales para proteger la etapa de potencia contra la *sobrecarga de corriente*, la *segunda ruptura* y la *sobrecarga térmica*. Cada circuito está diseñado para permanecer inactivo bajo condiciones normales de operación, así como para activarse en cuanto se presenta un intento por exceder los límites de seguridad correspondientes.

La protección contra la sobrecarga de corriente está dictada por consideraciones de máximo nivel de potencia. Como la potencia disipada por el BJT de paso en serie es $P \cong (V_I - v_O)i_O$, para la operación segura es necesario cerciorarse de que $i_O \leq P_{\text{máx}}/(V_I - v_O)$. El esquema de protección de la figura 11.21a, similar al expuesto al final del capítulo 5 para

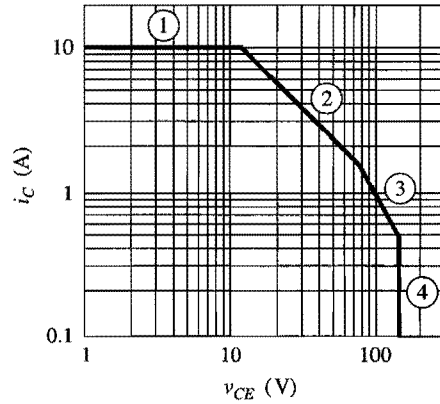


FIGURA 11.20
Área de operación segura (SOA) del BJT de potencia típico: 1) limitada por el alambre de unión, 2) limitada térmicamente, 3) limitada por la segunda ruptura y 4) limitada por el nivel máximo de voltaje.

los amps op, utiliza un enfoque de fuerza bruta para mantener a i_O por debajo del límite $I_{sc} = P_{m\acute{a}x}/V_I$, lo cual ocurre cuando la salida esta en corto circuito con la tierra, o bien $v_O = 0$. Como es sabido, la ecuaci3n de diseo resultante es

$$R_{sc} = \frac{V_{BE3(enc)}}{I_{sc}} \quad (11.20)$$

El esquema alternativo de la figura 11.21b, llamado *corriente de retroceso* por la forma de su curva, esta diseado para proporcionar una protecci3n mas eficiente mediante la elevaci3n del lımite superior hasta $I_{ret} = P_{m\acute{a}x}/(V_I - v_O)$ en $v_O = V_{REG}$, mientras que retiene el lımite de corto circuito $I_{sc} = P_{m\acute{a}x}/V_I$ en $v_O = 0$. Es posible demostrar (vease el problema 11.15) que las ecuaciones de diseo, suponiendo que I_{B3} es insignificante, son

$$\frac{1}{R_{fb}} = \frac{1}{R_{sc}} - \frac{I_{fb} - I_{sc}}{V_{REG}} \quad \frac{R_3}{R_4} = \frac{R_{fb}}{R_{sc}} - 1 \quad (11.21)$$

EJEMPLO 11.10. Un regulador de 5 V con $V_I = 8$ V utiliza un BJT de paso en serie de 12 W. a) Suponiendo los parametros tıpico del BJT, especifique los componentes adecuados para la protecci3n de salida de corto circuito. b) Repita el ejercicio, pero para la protecci3n de retroceso.

Soluci3n.

a) $I_{cc} = 12/8 = 1.5$ A; $R_{cc} = 0.7/1.5 = 0.47$ Ω .

b) $I_{ret} = 12/(8 - 5) = 4$ A; $R_{ret} = [1/0.47 - (4 - 1.5)/5]^{-1} = 0.61$ Ω ; $R_3/R_4 = 0.61/0.47 - 1 = 0.3$.
Para $v_O = 0$, se establece $V_{BE3(enc)}/R_4 \cong 10I_{B3}$. Suponiendo que $I_{B3} = 0.1$ mA, se obtiene $R_3 \cong 210$ Ω y $R_4 \cong 700$ Ω .

Para confinar al BJT de paso en serie dentro de su SOA, su corriente de colector se debe reducir en caso de que el voltaje de emisor colector se eleve por encima de un nivel de seguridad, un evento similar al que se presenta cuando existen transitorios de alto voltaje

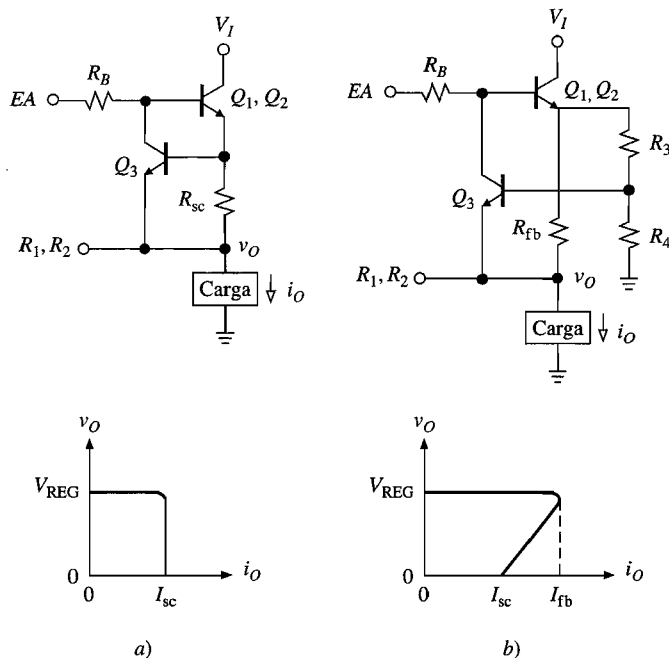


FIGURA 11.21
Protección de sobrecarga de salida: a) protección de corto circuito, y b) protección de retroceso de corriente.

presentes en la línea de entrada no regulada. Esta protección se realiza con un diodo Zener, como se muestra en la figura 11.22. Este diodo, que normalmente está en corte, está diseñado para encenderse en cuanto V_I se eleva por encima de un nivel de seguridad. Entonces, la corriente suministrada por D_z encenderá a Q_3 y desviará la corriente de la base del BJT de paso en serie, como en el caso de la sobrecarga de corriente. La función de R_5 es desacoplar la base de Q_3 del emisor de baja impedancia del BJT de potencia, y el papel de R_6 es limitar la corriente a través de D_z , particularmente en la presencia de grandes picos de ruido sobre la línea de entrada.

El autocalentamiento excesivo puede ocasionar un daño permanente a los BJTs, a menos de que se evite que las temperaturas de la unión suban por encima de un nivel de seguridad, que usualmente es de $175\text{ }^\circ\text{C}$ o menos. El BJT de paso en serie está protegido mediante el sensado de su temperatura instantánea y la reducción de su corriente de colector en caso de sobrecarga térmica. En el circuito de la figura 11.22 esta protección es proporcionada por Q_4 , que es un BJT montado en acoplamiento térmico cercano con el elemento de paso en serie. La temperatura se percibe explotando el TC negativo de V_{BE4} . Este BJT está diseñado para estar en corte durante las condiciones térmicas aceptables, así como para encenderse en cuanto la temperatura se aproxime a $175\text{ }^\circ\text{C}$. Una vez en conducción, Q_4 desviará la corriente de la base del BJT de paso en serie, reduciendo su conducción incluso al punto de apagarlo hasta que la temperatura descienda a un nivel más tolerable.

EJEMPLO 11.11. Suponiendo que $V_{BE4}(25\text{ }^\circ\text{C}) = 700\text{ mV}$, encuentre R_7 y R_8 para ocasionar la interrupción térmica a $175\text{ }^\circ\text{C}$ si V_{REF} es una referencia de banda prohibida.

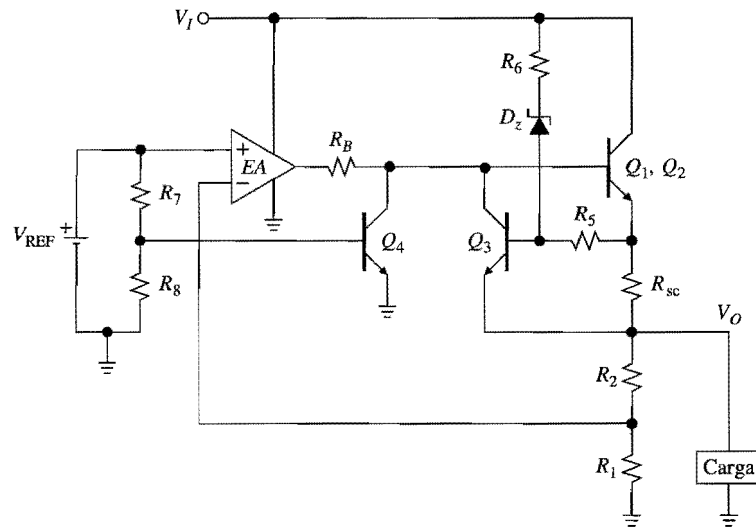


FIGURA 11.22
Regulador positivo con sobrecarga, SOA y protección térmica.

Solución. El voltaje requerido para encender Q_4 se puede estimar como $V_{BE4}(175\text{ }^\circ\text{C}) = V_{BE4}(25\text{ }^\circ\text{C}) + \text{TC}(V_{BE4})(175 - 25)^\circ\text{C} \cong 700\text{ mV} + (-2\text{ mV}/^\circ\text{C})150\text{ }^\circ\text{C} \cong 400\text{ mV}$. Ignorando I_{B4} y estableciendo $0.4 = [R_8/(R_8 + R_7)]1.282$ se obtiene $R_7/R_8 = 2.2$. Suponiendo que $I_{B4} = 0.1\text{ mA}$ y estableciendo $V_{REF}/(R_7 + R_8) \cong 10I_{B4}$ se obtiene $R_7 = 880\ \Omega$ y $R_8 = 400\ \Omega$.

Reguladores de voltaje monolíticos

Los libros de datos de los fabricantes reportan una amplia variedad de reguladores monolíticos. Por razones de espacio, en este texto sólo se presentarán algunos ejemplos.

Dos de los primeros productos en ganar una amplia popularidad fueron la serie de reguladores positivos $\mu\text{A}7800$ y la serie de reguladores negativos $\mu\text{A}7900$ (Fairchild). En la figura 11.23 se muestra la serie 7800, donde se identifican los siguientes bloques funcionales.

1. Q_{16} y Q_{17} forman el elemento de paso en serie.
2. Q_{15} , D_2 y Q_{14} proporcionan, respectivamente, la protección de corto circuito de salida, la protección SOA y la interrupción térmica.
3. Desde Q_1 hasta Q_7 se forma una combinación referencia de banda prohibida/amplificador de error diseñada para mantener la base de Q_6 en 5 V, a través de retroalimentación negativa.
4. R_{19} y R_{20} forman un circuito de retroalimentación diseñada para obtener

$$V_O = \left(1 + \frac{R_{20}}{R_{19}}\right) 5\text{ V} \quad (11.22)$$

V_O está programado de fábrica para una variedad de valores diferentes, por medio de la selección de la toma adecuada en R_{20} durante la fabricación. Por ejemplo, con $R_{20} = 0$ el dispositivo se configura para $V_O = 5\text{ V}$ y es llamado 7805; de la misma manera, $R_{20} = 10\text{ k}\Omega$ produce el regulador 7815 de 15 V, y $R_{20} = 7\text{ k}\Omega$ produce el regulador 7812 de 12 V.

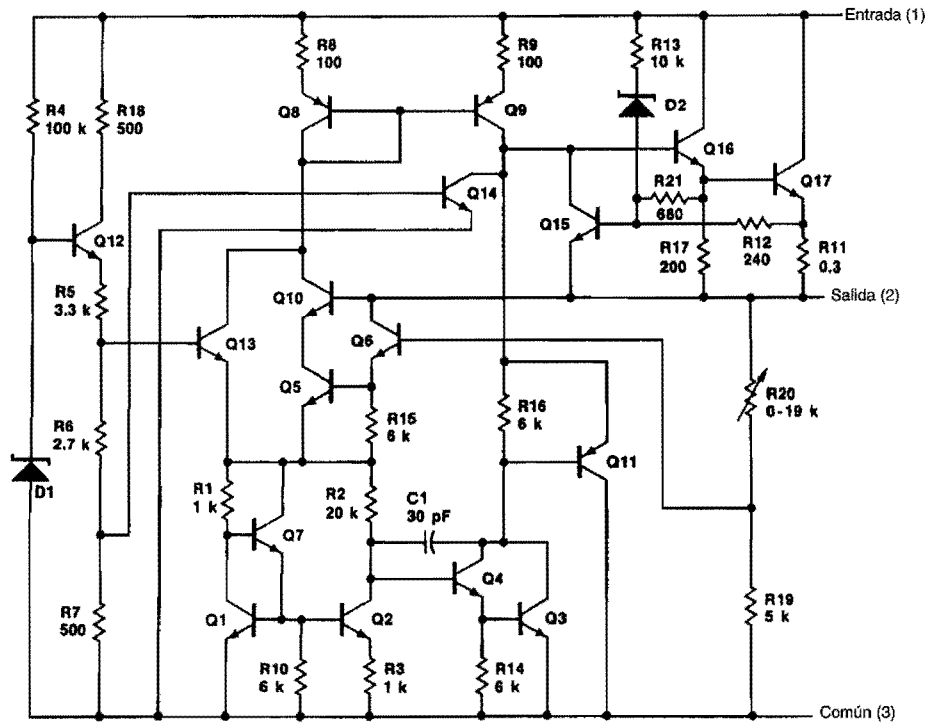


FIGURA 11.23

La serie μ A7800 de reguladores de voltaje positivos de tres terminales. (Derechos reservados, Fairchild Semiconductor Corporation, 1982. Usado con autorización.)

5. Q_{13} , junto con el circuito de polarización consistente en D_1 y Q_{12} , funciona como el circuito de inicio. Cuando el circuito se enciende, Q_{13} activa la sección de referencia de voltaje y también enciende el elemento en serie Q_{16} - Q_{17} a través del espejo de corriente Q_8 - Q_9 . Lo anterior ocasiona que V_O se vuelva positivo hasta que la retroalimentación negativa entra en actividad y apaga a Q_{13} , que por lo tanto permanece inactiva durante la operación normal.

En la figura 11.24 se muestran las características eléctricas del 7805.

El μ A78G es similar al 7800, excepto que R_{19} y R_{20} se omiten y que la base de Q_6 , referida como la *patita de control*, se hace accesible al usuario para la configuración externa de V_O . Este dispositivo, llamado *regulador ajustable de cuatro terminales*, es especialmente útil en el sensado remoto. Como se muestra en la figura 11.25, al montar el circuito de retroalimentación justo a través de la carga y al equiparla con retornos separados, se asegura un voltaje regulado $V_{REG} = (1 + R_2/R_1)5 \text{ V}$ justo en la carga, independientemente de cualquier caída de voltaje a través de las resistencias parásitas r_s de los alambres. La versión de cuatro terminales de los reguladores negativos 7900 es llamada μ A79G.

Otra clase popular de productos es ofrecida por los *reguladores ajustables de tres terminales*, de los cuales el regulador positivo LM317 y el regulador negativo LM337 (National Semiconductor) están entre los ejemplos más conocidos. En el diagrama funcional del LM317¹¹ presentado en la figura 11.26a, el diodo es una referencia de banda prohibida de 1.25 V, polarizada a $50 \mu\text{A}$. El amplificador de error proporciona la corriente que se requie-

Niveles máximos absolutos	
Voltaje de entrada (de 5 V a 18 V) (24 V)	35 V 40 V
Disipación de potencia interna	Limitada internamente
Rango de temp. de almacen.	-85°C a +150°C
Unión operativa	
Rango de temperatura	
μA7800	-55°C a +150°C
μA7800C	0°C a +125°C

μA7805C**Características eléctricas**

$V_{ENT} = 10 \text{ V}$, $I_{SAL} = 500 \text{ mA}$, $0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$, $C_{ENT} = 0.33 \text{ mF}$, $C_{SAL} = 0.1 \text{ mF}$, a menos de que se especifique lo contrario.

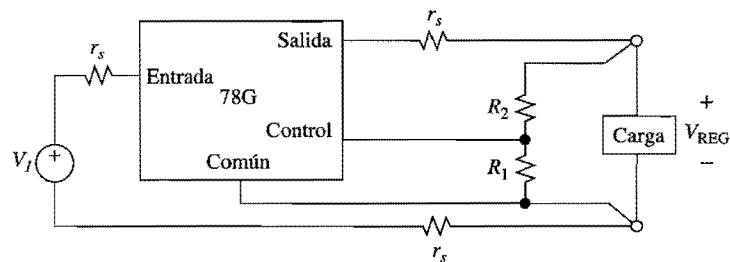
Característica	Condición (Nota)	Min	Tip	Máx	Unidad
Voltaje de salida	$T_J = 25^\circ\text{C}$	4.8	5.0	5.2	V
Regulación de línea	$T_J = 25^\circ\text{C}$ $7 \text{ V} \leq V_{ENT} \leq 25 \text{ V}$ $8 \text{ V} \leq V_{ENT} \leq 12 \text{ V}$		3	100	mV
			1	50	mV
Regulación de carga	$T_J = 25^\circ\text{C}$ $5 \text{ mA} \leq I_{SAL} \leq 1.5 \text{ A}$ $250 \text{ mA} \leq I_{SAL} \leq 750 \text{ mA}$		15	100	mV
			5	50	mV
Voltaje de salida	$7 \text{ V} \leq V_{ENT} \leq 20 \text{ V}$ $5 \text{ mA} \leq I_{SAL} \leq 1.0 \text{ A}$ $P \leq 15 \text{ W}$	4.75		5.25	V
Corriente de polarización	$T_J = 25^\circ\text{C}$		4.2	8.0	mA
Cambio de corriente de polarización	con línea			1.3	mA
	con carga			0.5	mA
Voltaje del ruido de salida	$T_A = 25^\circ\text{C}$, $10 \text{ Hz} \leq f \leq 100 \text{ kHz}$		40		μV
Rechazo del rizo	$f = 120 \text{ Hz}$, $8 \text{ V} \leq V_{ENT} \leq 18 \text{ V}$	62	78		dB
Caída de voltaje	$I_{SAL} = 1.0 \text{ A}$, $T_J = 25^\circ\text{C}$		2.0		V
Resistencia de salida	$f = 1 \text{ kHz}$		17		mΩ
Corriente de corto circuito	$T_J = 25^\circ\text{C}$, $V_{ENT} = 35 \text{ V}$		750		mA
Corriente de salida pico	$T_J = 25^\circ\text{C}$		2.2		A
Coefficiente de temperatura promedio del voltaje de salida	$I_{SAL} = 5 \text{ mA}$, $0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$		1.1		mV/°C

FIGURA 11.24

Características eléctricas del regulador del voltaje μA7805. (Derechos reservados, Fairchild Semiconductor Corporation, 1982. Usado con autorización.)

ra para mantener el voltaje en la patita de salida 1.25 V más alto que el voltaje en la patita de ajuste. Por lo tanto, al conectarse el dispositivo como en la figura 11.26b se obtiene $V_O = V_{AJU} + 1.25 \text{ V}$. Por el principio de superposición, $V_{AJU} = V_O / (1 + R_1/R_2) + (R_1 \parallel R_2)(50 \mu\text{A})$. Eliminando V_{AJU} se obtiene

$$V_O = \left(1 + \frac{R_2}{R_1}\right) 1.25 \text{ V} + R_2(50 \mu\text{A}) \quad (11.23)$$

**FIGURA 11.25**

Regulador ajustable con sensado remoto.

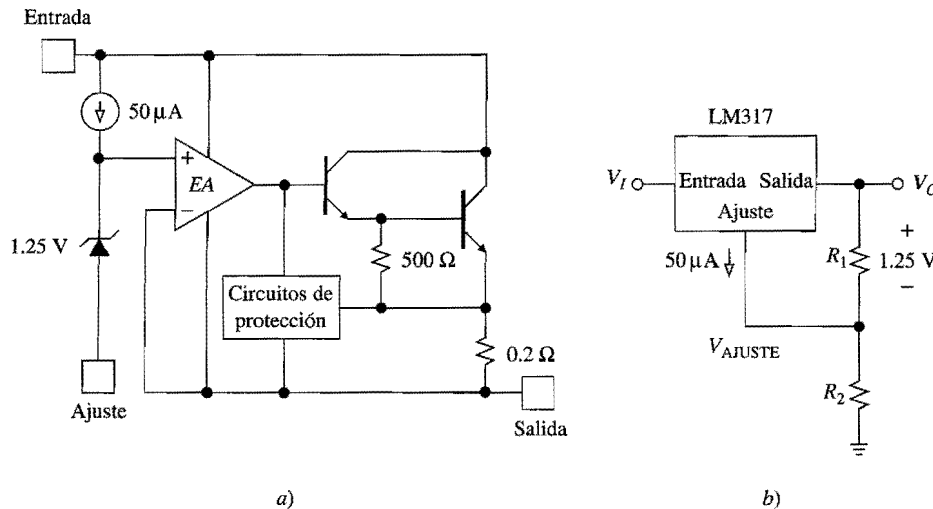


FIGURA 11.26
Diagrama funcional y conexión típica del regulador ajustable de tres terminales LM317.
(Cortesía de National Semiconductor.)

El propósito de R_1 y R_2 , además de establecer el valor de V_O , es proporcionar una ruta conductiva hacia tierra para la corriente de polarización del amplificador de error y de los circuitos restantes en ausencia de carga. Las hojas de datos recomiendan establecer una corriente de $5\ \text{mA}$ a través de R_1 para cumplir con este requerimiento. Se puede verificar que el efecto de la corriente de $50\ \mu\text{A}$ se vuelve insignificante, por lo tanto $V_O = (1 + R_2/R_1)1.25\ \text{V}$. Mediante la variación de R_2 , V_O se puede ajustar en cualquier punto entre $1.25\ \text{V}$ y $35\ \text{V}$.

Por último, están los reguladores de *baja caída* (LDO). Como es sabido, el voltaje de caída V_{DO} es la diferencia de voltaje mínima entre la entrada y la salida bajo la cual el circuito aún es capaz de regular dentro de la especificación. Por ejemplo, en la figura 11.24 se muestra que cuando $I_O = 1\ \text{A}$ el $\mu\text{A}7805$ tiene un $V_{DO} = 2.5\ \text{V}$ máximo, lo que indica que nunca debe permitirse que V_I caiga por debajo de $V_{I(\text{mín})} = V_{\text{REG}} + V_{DO} = 7.5\ \text{V}$. En aplicaciones automotoras, V_I se obtiene de una batería de auto cuyo voltaje puede caer fácilmente desde su nivel nominal de $12\ \text{V}$ hasta $6\ \text{V}$, en especial durante condiciones de “frío extremo”. Además, existen aplicaciones en las cuales se desea operar un regulador de la forma más eficiente posible. Como se ilustra en la figura 11.27, los reguladores positivos LDO minimizan V_{DO} mediante el uso de un BJT *pnp* como el elemento en serie y permitiendo que éste opere siempre al borde de la saturación para lograr que $V_{DO} \cong V_{EC(\text{sat})}$, que usualmente está en el orden de unas cuantas décimas de volt. Para evitar el uso de una R_{CC} , la cual incrementaría V_{DO} , el BJT *pnp* está equipado con un colector adicional de área pequeña que proporciona información de sensado de la corriente de colector, para los circuitos de protección contra la sobrecarga. Con frecuencia, los LDOs se usan con para proporcionar posregulación a las salidas más ruidosas de los reguladores conmutados.

11.5 APLICACIONES DE LOS REGULADORES LINEALES

La aplicación primordial de los reguladores de voltaje se da en las fuentes de poder, especialmente en las fuentes distribuidas donde el voltaje no regulado es llevado a diferentes

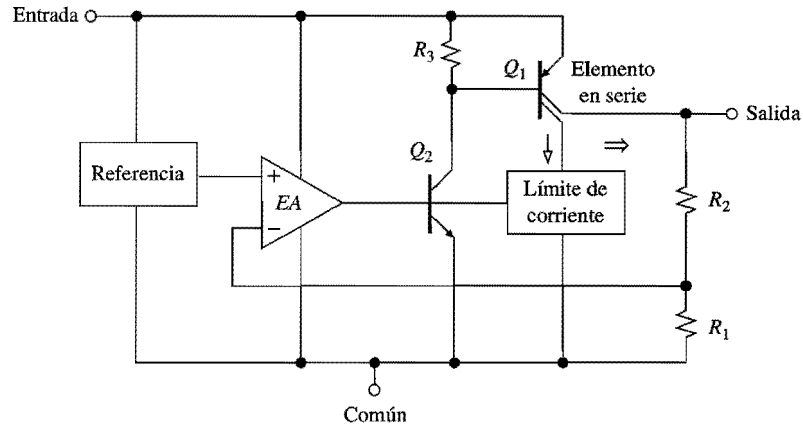


FIGURA 11.27
Diagrama de bloques de un regulador de caída baja (LDO).

subsistemas para ser tratado en forma local por reguladores especiales. Aparte de unos cuantos requerimientos simples, un regulador lineal por lo general es fácil de usarse. Como se ejemplifica en la figura 11.28, el dispositivo debe estar siempre equipado con un capacitor de entrada para reducir los efectos de la inductancia parásita en los alambres de entrada, especialmente si el regulador se localiza lejos de la fuente no regulada, y con un capacitor de salida para ayudar a mejorar la respuesta a cambios súbitos en la carga y en la corriente. Para obtener mejores resultados se deben usar alambres y trazas gruesos, manejar conductores cortos y montar ambos capacitores tan cerca del regulador como sea posible. Dependiendo del caso, se puede requerir un disipador de calor para mantener la temperatura interna en niveles tolerables.

Fuentes de potencia

Con la ayuda de unos cuantos componentes externos, un regulador de voltaje puede, al igual que una referencia de voltaje, ser configurado para una variedad de usos como fuente de voltaje o de corriente, la diferencia principal consiste en las corrientes disponibles mucho más altas.

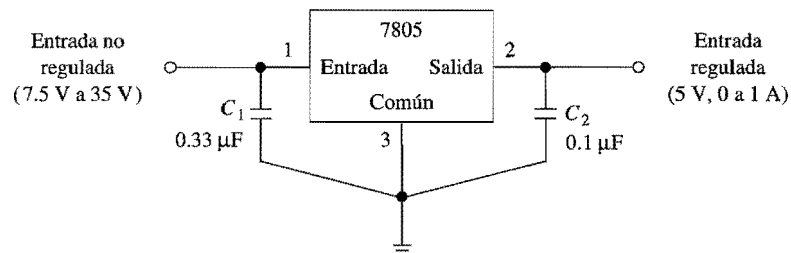


FIGURA 11.28
Conexión típica del regulador de voltaje $\mu A7805$. (Derechos reservados, Fairchild Semiconductor Corporation, 1982. Usado con autorización.)

Un regulador se configura para un voltaje de salida más alto mediante la elevación de su terminal común hasta un pedestal de voltaje adecuado. En la figura 11.29a se tiene que $V_O = V_{REG} + R_2 \times V_O / (R_1 + R_2)$, o bien

$$V_O = \left(1 + \frac{R_2}{R_1} \right) V_{REG} \quad (11.24)$$

El papel del amp op, el cual es alimentado desde la salida regulada para eliminar cualquier error PSRR y CMRR, es evitar que el circuito de retroalimentación sea cargada por la terminal común. Sin embargo, si la corriente de esta terminal es lo suficientemente pequeña, como en el caso de los reguladores ajustables de los tipos LM317 y LM337, entonces la regulación se puede realizar sin el amp op y el circuito se simplifica a la forma familiar de la figura 11.26b.

EJEMPLO 11.12. Si en la figura 11.29a se supone un regulador 7805, especifique los componentes adecuados para $V_O = 15.0$ V. ¿Cuál es el rango permisible para V_{CC} ? Comente acerca de la regulación de línea y de carga.

Solución. Se usa un amp op 741 con $R_1 = 10$ k Ω y $R_2 = 20$ k Ω . Para el ajuste exacto de V_O , un potenciómetro de 1 k Ω se interpone entre R_1 y R_2 , y la entrada no inversora se conecta a la escobilla.

De la figura 11.24 se obtiene que $V_{DO} = 2$ V, por lo tanto el rango de entrada permisible es 17 V $\leq V_{CC} \leq 35$ V. Los valores porcentuales de las regulaciones de línea y de carga son los mismos que para el 7805; sin embargo, sus valores en mV/V y mV/A ahora son 1 + $R_2/R_1 = 3$ veces más grandes.

En la figura 11.29b el amp op autoeleva la terminal común del regulador con el voltaje V_L desarrollado por la carga de salida, y el regulador mantiene el voltaje a través de R en kV_{REG} , donde k representa la fracción del potenciómetro entre la terminal central del pot y la salida del regulador, $0 \leq k \leq 1$. En consecuencia, del circuito se obtiene

$$I_O = k \frac{V_{REG}}{R} \quad (11.25)$$

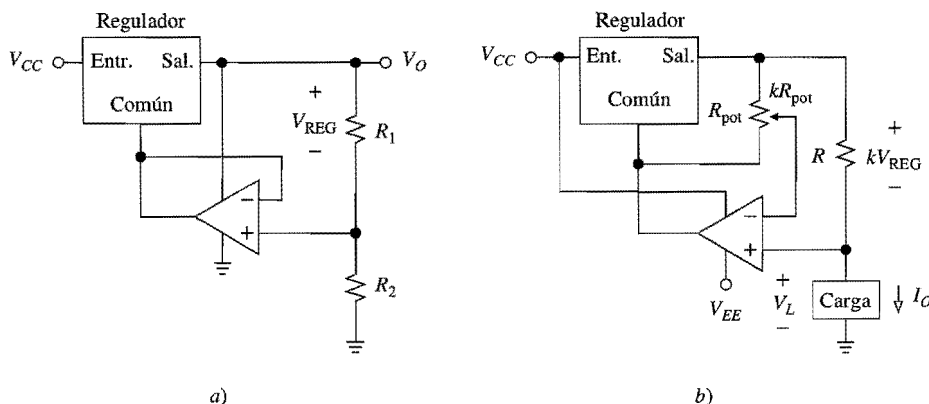


FIGURA 11.29

Configuración de un regulador a) como una fuente de voltaje de potencia, y b) como una fuente de corriente de potencia ajustable.

independientemente de V_L , siempre y cuando no ocurran efectos de saturación. Por lo tanto, se tiene una fuente de corriente ajustable, y su cumplimiento de voltaje es $V_L \leq V_{CC} - V_{DO} - kV_{REG}$. Si se necesita un sumidero de corriente se puede usar un regulador negativo. Pero, si se desea maximizar el cumplimiento para un V_{CC} dado, es posible utilizar un regulador con V_{DO} y V_{REG} bajos. Una buena elección puede ser un regulador de los tipos 317 o 337.

EJEMPLO 11.13. El circuito de la figura 11.29b utiliza un regulador LM317 de 1.25 V, cuyos parámetros son $V_{DO} = 2$ V y regulación de línea = 0.07%/V máximo. Suponiendo un potenciómetro de 10 k Ω , un amp op con $CMRR_{dB} \geq 70$ dB, y suministros de ± 15 V, especifique R para una corriente ajustable desde 0 hasta 1; enseguida, encuentre el cumplimiento de voltaje y la resistencia mínima equivalente vista por la carga para el caso $k = 1$.

Solución. $R = 1.25 \Omega$, 1.25 W (usar 1.24 Ω , 2 W). $V_L \leq 15 - 2 - 1.25 = 11.75$ V. Un cambio de 1 V en V_L ocasiona un cambio en I_O , en el peor de los casos, de $(1.25 \times 0.07/100 + 10^{-70/20})/1.25 = 0.953$ mA, por lo tanto $R_{o(mín)} = (1 \text{ V})/(0.953 \text{ mA}) = 1.05 \text{ k}\Omega$.

Consideraciones térmicas

La potencia disipada en la unión base-colector del BJT de paso en serie se convierte en calor, lo cual eleva la temperatura de la unión T_J . Para evitar un daño permanente al BJT, T_J se debe mantener dentro de un límite de seguridad. Para los dispositivos de silicón, este límite¹⁰ está en el rango de 150 °C a 200 °C. Para evitar la elevación excesiva de la temperatura, el calor se debe disipar del chip de silicón a la estructura colindante del paquete, y de ahí al ambiente. En equilibrio térmico, la elevación de la temperatura de un BJT disipador de potencia constante, con respecto al ambiente, se puede expresar como

$$T_J - T_A = \theta_{JA} P_D \quad (11.26)$$

donde T_J y T_A son, respectivamente las temperaturas de la unión y del ambiente, P_D es la potencia disipada y θ_{JA} es la *resistencia térmica de la unión al ambiente* en grados Celsius por watt. Esta resistencia, que representa la cantidad de temperatura elevada por unidad de potencia disipada, se obtiene de las hojas de datos. Por ejemplo, para $\theta_{JA} = 50$ °C/W la temperatura del chip se eleva 50 °C por encima de la temperatura ambiente por cada watt de potencia disipada. Si $T_A = 25$ °C y $P_D = 2$ W, entonces $T_J = T_A + \theta_{JA} P_D = 25 + 50 \times 2 = 125$ °C. Por otro lado, θ_{JA} también se puede ver como una medida de la capacidad de un dispositivo para disipar calor. Entre más baja sea θ_{JA} , más pequeña será la elevación de temperatura para una P_D dada. Resulta evidente que θ_{JA} y $T_{J(máx)}$ establecen un límite superior sobre P_D para una $T_{A(máx)}$ dada.

El proceso de transferencia de calor se puede modelar con un análogo de conducción eléctrica donde la potencia corresponde a la corriente, la temperatura al voltaje, y la resistencia térmica a la resistencia óhmica. Esta analogía se ilustra en la figura 11.30 para el caso de una operación al aire libre, esto es, sin provisiones para el enfriamiento. La resistencia térmica θ_{JA} consta de dos componentes

$$\theta_{JA} = \theta_{JC} + \theta_{CA} \quad (11.27)$$

donde θ_{JC} es la resistencia térmica *de la unión a empaque*, y θ_{CA} la *del encapsulado a ambiente*. Utilizando la ley de Ohm y la KVL, es posible encontrar la temperatura en cualquier punto de la ruta de flujo del calor, una vez que los otros parámetros ya se conocen. Si la ruta involucra más de una resistencia, la resistencia del circuito es la suma de las resistencias individuales.

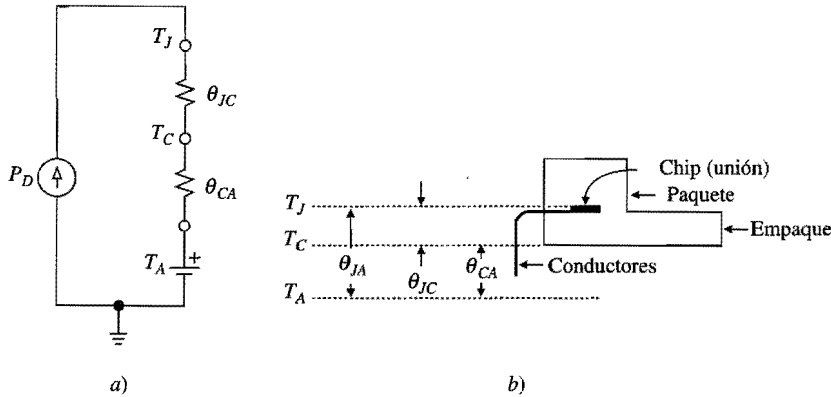


FIGURA 11.30

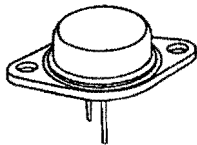
a) Análogo eléctrico del flujo de calor. b) Estructura del paquete típico operando al aire libre.

El componente θ_{JC} está determinado por la configuración del dispositivo y por el empaquetado. Para ayudar a reducir θ_{JC} , el dispositivo se encapsula en un empaque lo suficientemente grande, y la región del colector, donde se disipa la mayoría del calor, se coloca en contacto directo con el empaque. En la figura 11.31 se muestran dos empaques populares, junto con sus parámetros térmicos para el caso de las series $\mu A7800$ y $\mu A7900$. Por lo general, las hojas de datos proporcionan sólo θ_{JC} y θ_{JA} ; entonces, θ_{CA} se puede calcular como $\theta_{CA} = \theta_{JA} - \theta_{JC}$.

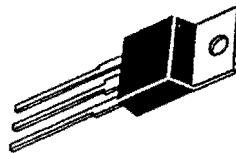
EJEMPLO 11.14. a) De acuerdo con la figura 11.24, $T_{J(\text{máx})} = 150^\circ\text{C}$ para el $\mu A7805$. Suponiendo que $T_{A(\text{máx})} = 50^\circ\text{C}$, encuentre la potencia máxima que puede disipar un paquete TO-220 que opera al aire libre. ¿Cuál es la temperatura correspondiente T_C del empaque? b) Encuentre la corriente máxima que se puede obtener del dispositivo si $V_I = 8\text{ V}$.

Solución.

- a) $P_{D(\text{máx})} = (T_{J(\text{máx})} - T_{A(\text{máx})})/\theta_{JA} = (150 - 50)/60 = 1.67\text{ W}$. Por la KVL, $T_C = T_J - \theta_{JC}P_D = 150 - (3 \times 1.67) = 145^\circ\text{C}$.
- b) Sin tomar en cuenta la corriente en la terminal común, se tiene que $P_D \cong (V_I - V_O)I_O$, por lo tanto $I_O \leq 1.67/(8 - 5) = 0.556\text{ A}$.



TO-3
(Encapsulado de metal)



TO-220
(Plástico moldeado)

FIGURA 11.31

Dos empaquetados de potencia populares. Para la serie $\mu A7800$, los niveles de resistencia térmica (máxima) típica son: TO-3: $\theta_{JC} = 3.5(5.5)^\circ\text{C/W}$, $\theta_{JA} = 40(45)^\circ\text{C/W}$; TO-220: $\theta_{JC} = 3.0(5.0)^\circ\text{C/W}$, $\theta_{JA} = 60(65)^\circ\text{C/W}$.

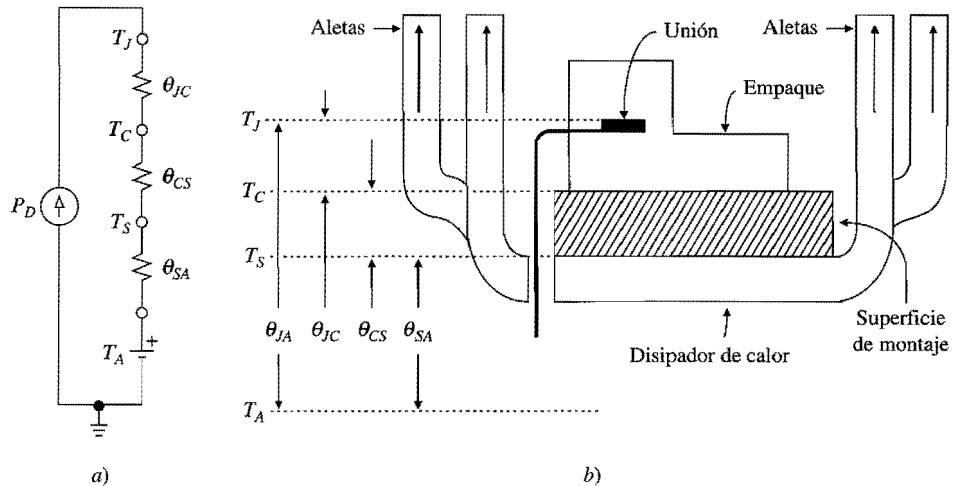


FIGURA 11.32

Análogo eléctrico del flujo de calor de un paquete montado sobre un disipador de calor.

En el caso de operación al aire libre, el calor encuentra mucha más resistencia a su propagación del encapsulado a ambiente, que de la unión a empaque. El usuario puede reducir significativamente la θ_{CA} por medio de un disipador de calor, el cual es una estructura de metal, usualmente con aletas, que está pegada, unida o fija al paquete del dispositivo para facilitar el flujo de calor del encapsulado a ambiente. En la figura 11.32, se ilustra el efecto de un disipador de calor. Mientras que θ_{JC} permanece sin cambio, θ_{CA} se altera de manera significativa en la siguiente forma

$$\theta_{CA} = \theta_{CS} + \theta_{SA} \quad (11.28)$$

donde θ_{CS} es la resistencia térmica de la superficie de montaje y θ_{SA} es la del sumidero de calor. La superficie de montaje en lo general es un aislante delgado de mica o fibra de vidrio que proporciona aislamiento eléctrico entre el empaque, que está conectado internamente al colector, y el disipador, el cual con frecuencia está unido al chasis. La superficie de montaje, usualmente untada con grasa de disipador de calor para asegurar un contacto térmico íntimo, tiene una resistencia térmica típica de menos de $1\text{ }^{\circ}\text{C}/\text{W}$.

Los disipadores de calor están disponibles en una gran variedad de formas y tamaños, con resistencias térmicas en el rango que va desde alrededor de $30\text{ }^{\circ}\text{C}/\text{W}$ para los tipos más pequeños hasta $1\text{ }^{\circ}\text{C}/\text{W}$ para las unidades verdaderamente masivas. La resistencia térmica se especifica para el caso de un disipador de calor montado con aletas verticales y con flujo de aire no obstruido. Después, el enfriamiento forzado del aire reduce la resistencia térmica. En el caso límite de un disipador de calor infinito y una superficie de montaje térmicamente perfecta, θ_{CA} se aproximaría a cero y la capacidad del dispositivo para expeler calor estaría limitada sólo por θ_{JC} . La combinación de empaque y disipador de calor mejor equipada para una aplicación específica se determina sobre la base de la disipación de potencia máxima esperada, la temperatura de la unión máxima permisible y la temperatura ambiente máxima anticipada.

EJEMPLO 11.15. Un regulador $\mu\text{A}7805$ debe cumplir los siguientes requerimientos: $T_{A(\text{máx})} = 60\text{ }^{\circ}\text{C}$, $I_{O(\text{máx})} = 0.8\text{ A}$, $V_{I(\text{máx})} = 12\text{ V}$ y $T_{J(\text{máx})} = 125\text{ }^{\circ}\text{C}$. Seleccione una combinación adecuada de empaque y disipador de calor.

Solución. $\theta_{JA(\text{máx})} = (125 - 60) / [(12 - 5)0.8] = 11.6 \text{ } ^\circ\text{C/W}$. Se usa el empaque TO-220, el cual es más barato y ofrece una mejor resistencia térmica. Entonces, $\theta_{CA} = \theta_{JA} - \theta_{JC} = 11.6 - 5 = 6.6 \text{ } ^\circ\text{C/W}$. Esto permite $0.6 \text{ } ^\circ\text{C/W}$ para la resistencia térmica de la superficie de montaje, y queda $\theta_{SA} = 6 \text{ } ^\circ\text{C/W}$. De acuerdo con los catálogos, un ejemplo de disipador de calor adecuado es la serie IERC HP1, cuyos niveles de θ_{SA} están en el rango de $5 \text{ } ^\circ\text{C/W}$ a $6 \text{ } ^\text{C/W}$.

Circuitos supervisores de suministro de potencia

Las formas de protección expuestas en la sección 11.4 salvaguardan al regulador. Un sistema de suministro de potencia bien diseñado incluirá también sistemas de circuitos para salvaguardar la carga y para monitorear el desempeño satisfactorio del suministro de potencia. Por lo general, las funciones requeridas son la protección contra el *sobrevoltaje* (OV), el sensado del *subvoltaje* (UV) y la detección de *pérdida de línea de ca*. Existe una variedad de circuitos especiales, conocidos como *circuitos supervisores de la fuente de poder*, que son diseñados para asistir al diseñador en esta tarea; el MC3425 (Motorola) es un ejemplo de los mismos.

Como se muestra en la figura 11.33, el circuito consiste en una referencia de banda prohibida de 2.5 V y en dos canales de comparador, uno para protección de OV y el otro para detección de UV. Los comparadores de entrada CMP_1 y CMP_3 tienen salidas de colec-

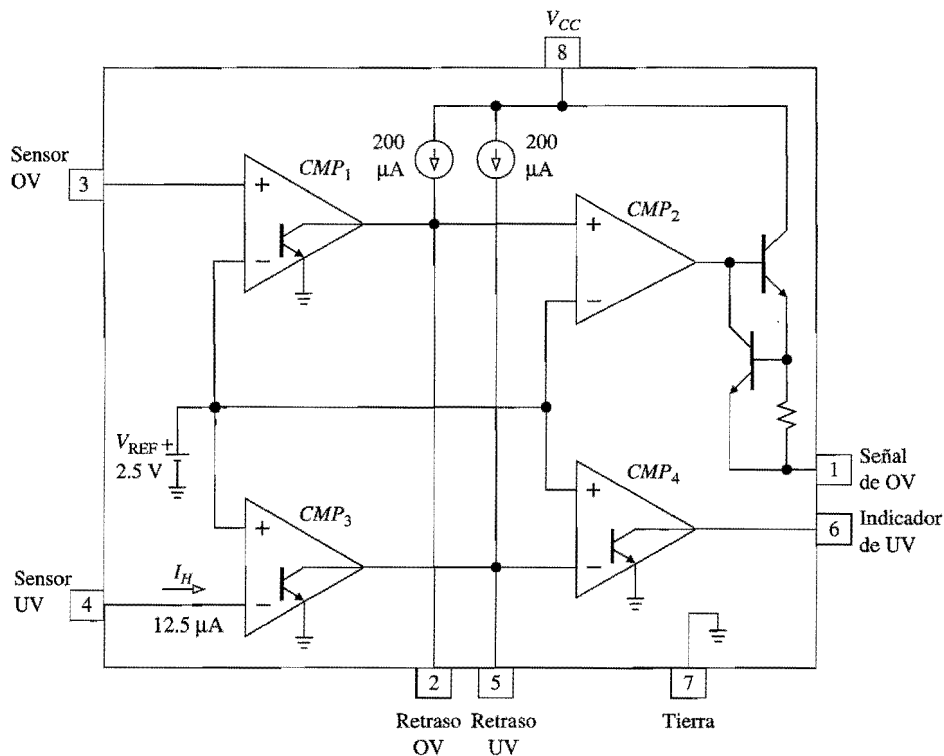


FIGURA 11.33

Diagrama simplificado del circuito de protección supervisorio de la fuente de poder/sobrevoltaje MC3425. (Cortesía de Motorola, Inc.)

tor abierto con levantadores activos de $200 \mu\text{A}$. Estas salidas son accesibles externamente para permitir el ajuste independiente de los retrasos de respuesta de los dos canales y así evitar los disparos en falso en ambientes ruidosos. Los retrasos se establecen conectando dos capacitores entre estas salidas y la tierra, como se muestra en las figuras subsiguientes.

Bajo condiciones normales, estas salidas son bajas. Sin embargo, podría surgir una condición de OV o de UV, ya sea CMP_1 o CMP_3 apagarán su BJT de salida para permitir al capacitor de retardo correspondiente cargar mediante el levantador de $200 \mu\text{A}$. Una vez que el voltaje del capacitor alcanza V_{REF} , el comparador de salida correspondiente se enciende, señalando que la condición persistió para el retardo completo de ese canal. El retardo de cualquier canal se obtiene a través de la ecuación 10.2 como $T_{DLY} = C_{DLY}(2.5 \text{ V})/(200 \mu\text{A})$, o bien

$$T_{DLY} = 12,500 C_{DLY} \quad (11.29)$$

donde C_{DLY} está en farads y T_{DLY} en segundos. Por ejemplo, utilizando $C_{DLY} = 0.01 \mu\text{F}$ se obtiene $T_{DLY} = 125 \mu\text{s}$.

Mientras que el comparador UV CMP_4 tiene una salida de colector abierto, el comparador OV CMP_2 tiene un reforzador de salida protegido contra la sobrecarga para soportar un rectificador controlado de silicio (SCR) externo para casos de emergencia debidos a la pérdida de energía.

Sensado OV/UV y detección de pérdida de línea

En la figura 11.34 se muestra una conexión típica 3425 para protección OV y sensado UV. El canal OV se dispara siempre que V_{CC} trata de elevarse por encima de un nivel V_{OV} tal que $V_{OV}/(1 + R_2/R_1) = V_{REF}$, o bien

$$V_{OV} = \left(1 + \frac{R_2}{R_1}\right) V_{REF} \quad (11.30)$$

Si la condición de OV persiste durante el retardo completo, como T_{OV} fue establecida por C_{OV} , el MC3425 enciende el SCR, el cual a su vez hace corto con el voltaje del regulador y funde el fusible, lo cual protege a la carga contra el sobrevoltaje prolongado y a la fuente de entrada no regulada contra la sobrecarga prolongada.

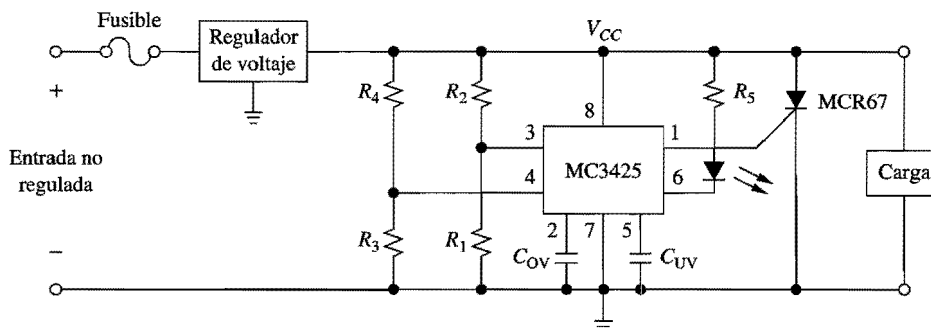


FIGURA 11.34

Protección contra el sobrevoltaje y sensado de subvoltaje utilizando el MC3425.

De la misma forma, el canal UV se dispara siempre que V_{CC} cae por debajo de

$$V_{UV} = \left(1 + \frac{R_4}{R_3}\right) V_{REF} \quad (11.31)$$

Una vez disparado, CMP_3 también activa un circuito interno que suma una corriente $I_H = 12.5 \mu\text{A}$ desde la patilla de entrada para el sensado UV. Esta corriente está diseñada para descargar el voltaje de su patita con la intención de producir *histéresis* y, por lo tanto, reducir la oscilación. El ancho de la histéresis es

$$\Delta V_{UV} = (R_3 \parallel R_4)(12.5 \mu\text{A}) \quad (11.32)$$

Por lo tanto, una vez que el CMP_3 se enciende como resultado de la caída de V_{CC} por debajo de V_{UV} , permanece en ese estado hasta que V_{CC} se eleva por encima de $V_{UV} + \Delta V_{UV}$. A menos que esto ocurra dentro del retraso T_{UV} , como fue establecido por C_{UV} , CMP_4 también se enciende y ocasiona que el LED se ilumine. Cuando V_{CC} regresa a un valor por arriba de $V_{UV} + \Delta V_{UV}$, CMP_3 regresa a estado original y desactiva a I_H .

EJEMPLO 11.16. En la figura 11.34, especifique los componentes adecuados para un nivel de disparo OV de 6.5 V con un retraso de 100 μs , y un nivel de disparo UV de 4.5 V con una histéresis de 0.25 V y un retraso de 500 μs .

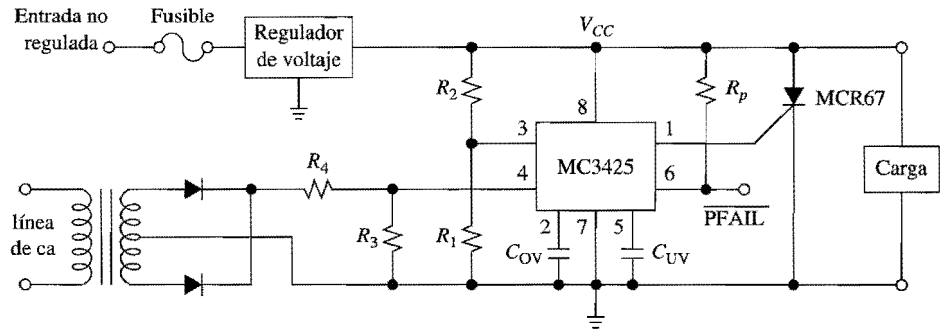
Solución. De las ecuaciones anteriores se obtiene $C_{OV} = 8 \text{ nF}$, $R_2/R_1 = 1.6$, $R_4/R_3 = 0.8$, $R_3 \parallel R_4 = 20 \text{ k}\Omega$, $C_{UV} = 40 \text{ nF}$. Se usa $C_{OV} = 8.2 \text{ nF}$, $C_{UV} = 43 \text{ nF}$, $R_1 = 10.0 \text{ k}\Omega$, $R_2 = 16.2 \text{ k}\Omega$, $R_3 = 45.3 \text{ k}\Omega$, $R_4 = 36.5 \text{ k}\Omega$.

En los sistemas basados en microprocesadores, la pérdida de línea de ca, ya sea total o parcial, se debe detectar a tiempo para permitir el rescate de la información de status que es vital en la memoria no volátil, así como para desactivar algunos dispositivos que pudieran ser afectados en forma adversa por la operación con baja potencia, como los motores o bombas. El circuito de la figura 11.35a monitorea la línea de ca a través de un transformador con derivación central (que puede ser el mismo transformador involucrado en la generación de la entrada no regulada al regulador de voltaje) y utiliza el canal UV para detectar la pérdida de línea. La operación del circuito se entiende mejor con la ayuda de las formas de onda de la figura 11.35b.

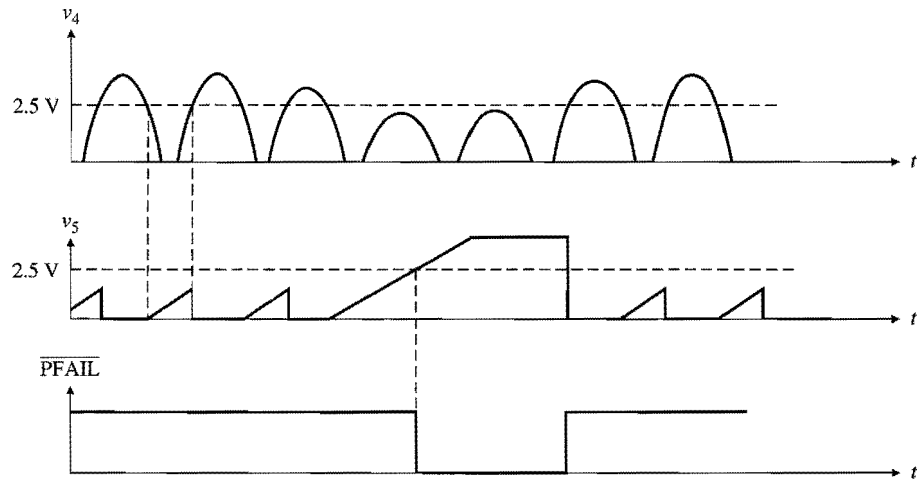
El capacitor de retraso C_{UV} se escoge lo suficientemente grande para que, bajo condiciones de línea normales, no tenga tiempo suficiente entre picos consecutivos de ca para cargar más de 2.5 V. Lo anterior también se denomina *operación de one-shot redispensible*. Sin embargo, la línea podría caer hasta el extremo de causar que los picos en la patita 4 de sensado UV caigan por debajo del umbral de 2.5 V, ya que así C_{UV} cargaría completamente y dispararía el CMP_4 , provocando un comando **PFAIL**. Lo anterior se puede utilizar para interrumpir el microprocesador e iniciar rutinas de falla de potencia apropiadas.

11.6 REGULADORES DE CONMUTADOS

Como es sabido, en un regulador, el transistor de paso en serie transfiere potencia desde V_I hasta V_O en forma continua. Como se muestra en la figura 11.36a, el BJT opera en la región activa adelantada, donde actúa como una fuente de corriente controlada disipando la potencia $P = V_{CE}I_C + V_{BE}I_B$. Al ignorar la corriente de base y la corriente producida por los



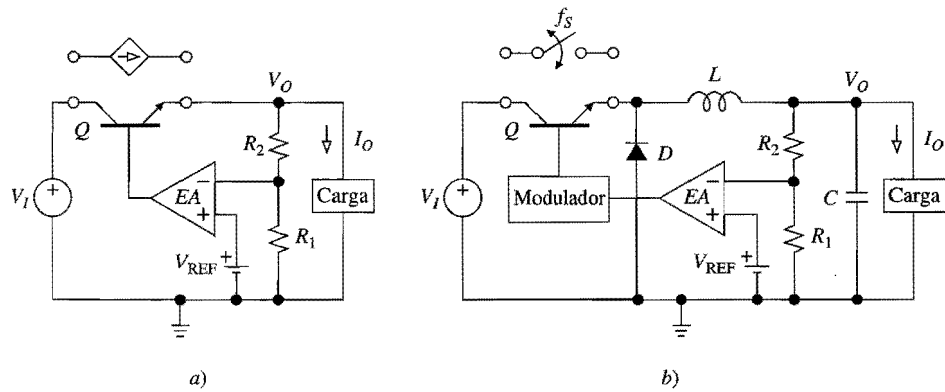
a)



b)

FIGURA 11.35

Protección contra el sobrevoltaje con circuito de detección de pérdida de línea de ca, y sus formas de onda típicas.



a)

b)

FIGURA 11.36

Regulador lineal y regulador conmutado.

circuitos de control comparadas con la corriente de carga I_O , se puede escribir $P \cong (V_I - V_O)I_O$. Como ya se ha visto, la disipación es precisamente la que limita la eficiencia de un regulador lineal a

$$\eta(\%) = 100 \frac{V_O}{V_I} \quad (11.33)$$

Por ejemplo, con $V_I = 12$ V y $V_O = 5$ V, sólo se tiene $\eta = 41.7\%$.

Como es sabido, la operación adecuada requiere que $V_I \geq V_O + V_{DO}$, donde V_{DO} es el voltaje de caída. Un regulador lineal del tipo caída baja (LDO) se puede fabricar de forma que opere eficientemente al alimentarlo con un voltaje prerregulado cercano a $V_O + V_{DO}$. Sin embargo, en ausencia de cualquier prerregulación, V_I puede variar hasta muy por encima de $V_O + V_{DO}$, haciendo ineficiente aun al regulador LDO cuando V_I está en su máximo.

Los reguladores conmutados alcanzan eficiencias más altas al operar el transistor como un interruptor conmutado periódicamente. En este caso el BJT puede estar en corte, disipando $P \cong V_{CE}I_C \cong (V_I - V_O) \times 0 = 0$, o en saturación, disipando $P \cong V_{SAT}I_C$, la cual generalmente es pequeña porque así lo es el voltaje V_{SAT} a través del interruptor cerrado. Por lo tanto un BJT conmutado disipa mucho menos potencia que un BJT activo directamente. El precio de la operación en el modo de interruptor es la necesidad de una bobina que proporcione una transferencia de paquetes de energía de alta frecuencia desde V_I hasta V_O , y un capacitor suavizador para asegurar un bajo rizo de salida. Sin embargo, L y C manipulan la energía sin disipar potencia, al menos en un sentido ideal. En consecuencia, la combinación de interruptores y elementos reactivos de pérdida baja hace a los reguladores conmutados inherentemente más eficientes que sus contrapartes lineales.

La regulación en el modo de interruptor se efectúa ajustando el ciclo de trabajo D del interruptor, definido como

$$D = \frac{t_{ENC}}{t_{ENC} + t_{APAG}} = \frac{t_{ENC}}{T_S} = f_S t_{ENC} \quad (11.34)$$

donde t_{ENC} y t_{APAG} son los intervalos de tiempo durante los cuales el transistor está encendido y apagado; $T_S = t_{ENC} + t_{APAG}$ es la duración de un ciclo del interruptor; y $f_S = 1/T_S$ es la frecuencia de operación del interruptor. Existen dos formas de ajustar el ciclo de trabajo: *a*) en la *modulación del ancho de pulso* (PWM) f_S se mantiene fija y t_{ENC} se ajusta; y *b*) en la *modulación de la frecuencia de pulso* (PFM), t_{ENC} (o t_{APAG}) se conserva fijo y f_S se ajusta. Es evidente que los reguladores conmutados requieren un sistema de circuitos de control más complejo que sus contrapartes lineales.

Topologías básicas

Si la combinación interruptor-bobina-diodo se observa como una estructura T, entonces, dependiendo de cuál rama esté ocupada por la bobina, se tienen las tres topologías de la figura 11.37, llamadas, por razones de longitud, las topologías *de oposición*, *de refuerzo* y *de oposición-refuerzo*; así, resulta claro que el circuito de la figura 11.36*b* es un circuito de oposición. A pesar de que las topologías se presentan para su operación con $V_I > 0$, éstas se pueden configurar fácilmente para $V_I < 0$ mediante la inversión apropiada de las polaridades del interruptor y el diodo. Además, es posible un amplio rango de variantes^{12,13} por medio de la modificación adecuada de las estructuras de la bobina y el interruptor. Para obtener un mejor discernimiento, este texto se enfoca en la topología de oposición, aunque

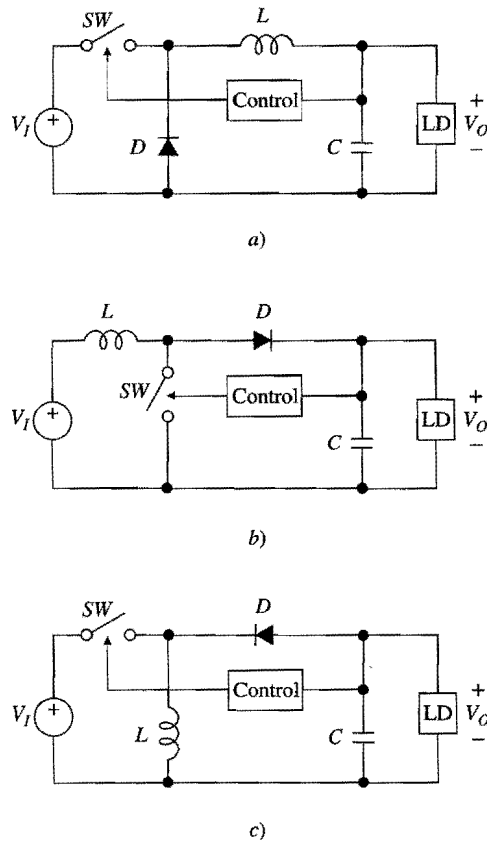


FIGURA 11.37
Topologías básicas de reguladores conmutados:
a) de oposición, b) de reforzamiento y c) de
oposición-reforzamiento.

también se pueden aplicar análisis similares a las otras topologías. Suponiendo que $V_I > V_O$, la operación de oposición se describe de la siguiente manera.

Durante t_{ENC} el interruptor se cierra y conecta la bobina a V_I . El diodo está apagado, por lo tanto, la situación es como se presenta en la figura 11.38a, donde V_{SAT} es la caída de voltaje desarrollada por el interruptor cerrado. Durante este tiempo se crea corriente y energía magnética en la bobina de acuerdo con las leyes conocidas $di_L/dt = v_L/L$ y $w_L = (1/2)Li_L^2$. Si V_I y V_O no cambian de manera apreciable durante un ciclo del interruptor, el voltaje v_L de la bobina permanece relativamente constante en $v_L = V_I - V_{\text{SAT}} - V_O$. Las diferenciales se pueden reemplazar con diferencias finitas y escribir $\Delta i_L = v_L \Delta t / L$, así, durante t_{ENC} la corriente de la bobina se *incrementa* en

$$\Delta i_L(t_{\text{ENC}}) = \frac{V_I - V_{\text{SAT}} - V_O}{L} t_{\text{ENC}} \quad (11.35)$$

Es importante recordar, de la física básica, que la corriente en una bobina no puede cambiar de forma instantánea. En consecuencia, cuando el interruptor se abre, *la bobina*

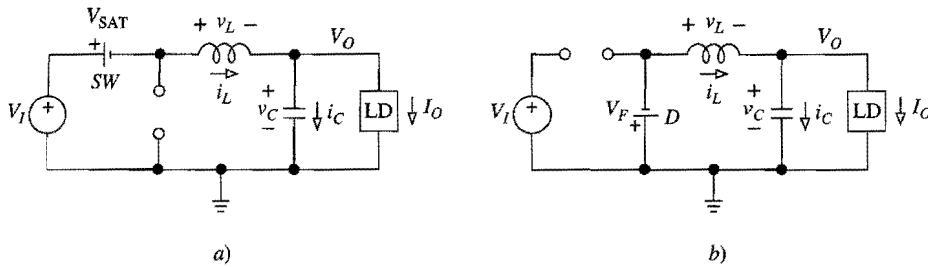


FIGURA 11.38

Circuitos equivalentes del regulador de oposición cuando SW está a) cerrado y b) abierto.

desarrollará cualquier voltaje que se requiera para mantener la continuidad de su corriente. Cuando el campo magnético se comienza a colapsar, di_L/dt cambia su polaridad al mismo tiempo que lo hace v_L , lo cual indica que el voltaje de la terminal izquierda de la bobina se volverá negativo hasta que el diodo receptor se encienda para proporcionar una ruta en la cual la corriente de la bobina pueda continuar fluyendo. Esta situación se presenta en la figura 11.38b, donde V_F es la caída de voltaje desarrollada por el diodo polarizado directamente. Ahora, el voltaje de la bobina es $v_L = -V_F - V_O$, lo que indica un *decremento* de la corriente de la bobina

$$\Delta i_L(t_{\text{APAG}}) = -\frac{V_F + V_O}{L} t_{\text{ENC}} \quad (11.36)$$

En la figura 11.39a se muestran las formas de onda de las corrientes del interruptor, el diodo y la bobina para el caso en el que la corriente de la bobina nunca cae hasta cero, situación que se denomina *modo de conducción continua* (CCM).

Una vez que el circuito ha alcanzado el estado de operación estable después del encendido del mismo, se tiene que $\Delta i_L(t_{\text{ENC}}) = -\Delta i_L(t_{\text{APAG}}) = \Delta i_L$, donde Δi_L es llamado el *rizo de la corriente de bobina*. Al utilizar las ecuaciones 11.34 a 11.36 se obtiene, para el regulador de oposición,

$$V_O = D(V_I - V_{\text{SAT}}) - (1 - D)V_F \quad (11.37)$$

Enseguida, al observar la topología de reforzamiento de la figura 11.37b, se nota que el voltaje de la bobina, supuesto nuevamente como positivo a la izquierda, es $v_L = V_I - V_{\text{SAT}}$ durante t_{ENC} , y $v_L = V_I - (V_F + V_O)$ durante t_{APAG} . Procediendo como en el caso de la oposición, se encuentra que, para el regulador de reforzamiento,

$$V_O = \frac{1}{1 - D}(V_I - DV_{\text{SAT}}) - V_F \quad (11.38)$$

De la misma forma, el voltaje de la bobina en la figura 11.37c, supuesto como positivo en la parte superior, es $v_L = V_I - V_{\text{SAT}}$ durante t_{ENC} , y $v_L = V_O - V_F$ durante t_{APAG} . En consecuencia, para el regulador de oposición-reforzamiento, se tiene que

$$V_O = -\frac{D}{1 - D}(V_I - V_{\text{SAT}}) + V_F \quad (11.39)$$

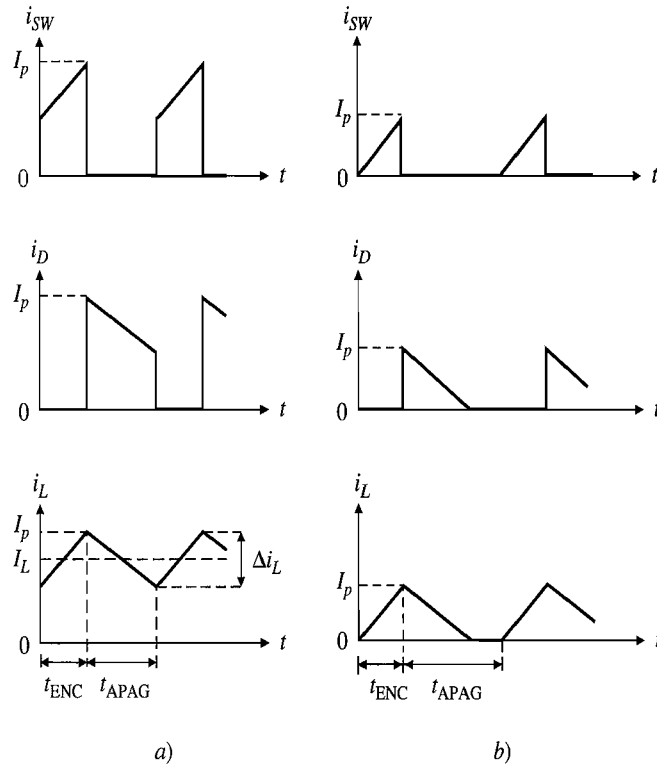


FIGURA 11.39

Formas de onda de corriente para las tres topologías básicas: a) modo de conducción continua (CCM), y b) modo de conducción discontinua (DCM).

En los límites ideales $V_{SAT} \rightarrow 0$ y $V_F \rightarrow 0$, las ecuaciones anteriores se simplifican, respectivamente, a las siguientes características *sin pérdida*.

$$V_O = DV_I \quad V_O = \frac{1}{1-D} V_I \quad V_O = -\frac{D}{1-D} V_I \quad (11.40)$$

Dado que $0 < D < 1$, el regulador de oposición produce $V_O < V_I$ y el regulador de reforzamiento $V_O > V_I$, siendo éstas las razones para sus nombres. Por analogía con los transformadores, los circuitos de oposición y reforzamiento también son llamados, respectivamente, reguladores de *paso abajo* y de *paso arriba*. En el circuito de oposición-reforzamiento la magnitud de la salida puede ser más pequeña o más grande que la magnitud de la entrada, dependiendo de si $D < 0.5$ o $D > 0.5$; además, la polaridad de la salida es opuesta a la de la entrada, por lo tanto este regulador también es llamado un regulador *inversor*. Es importante observar que el reforzamiento y la inversión de la polaridad no son posibles con reguladores lineales.

En el límite ideal de componentes sin pérdida y disipación de potencia cero mediante los circuitos de control, un regulador conmutado sería 100% eficiente si proporciona $P_O = P_I$, o bien $V_O I_O = V_I I_I$. Si se escribe

$$I_I = (V_O / V_I) I_O \quad (11.41)$$

se obtiene un estimado de la producción de corriente desde la fuente de entrada.

EJEMPLO 11.17. Dado un regulador con $V_I = 12$ V y $V_O = 5$ V, encuentre D si a) el interruptor y el diodo son ideales, y b) $V_{SAT} = 0.5$ V y $V_F = 0.7$ V. c) Repita los incisos a) y b) si 8 V $\leq V_I \leq 16$ V.

Solución.

- a) A partir de la ecuación 11.40, $D = 5/12 = 41.7\%$.
 b) A partir de la ecuación 11.37, $D = 46.7\%$.
 c) De las mismas ecuaciones se obtiene, para los dos casos, $31.2\% \leq D \leq 62.5\%$ y $35.2\% \leq D \leq 69.5\%$.

Selección de la bobina

Para una mejor comprensión del papel de L , es necesario hacer dos observaciones: a) La bobina debe llevar consigo alguna corriente promedio $I_L \neq 0$ para así poder alimentar la carga; de hecho, con referencia al modo continuo mostrado en la figura 11.39, es posible demostrar (véase el problema 11.31) que los circuitos de oposición, de reforzamiento y de oposición-reforzamiento se caracterizan, respectivamente, por

$$I_L = I_O \quad I_L = \frac{V_O}{V_I} I_O \quad I_L = \left(1 - \frac{V_O}{V_I}\right) I_O \quad (11.42)$$

b) En estado estable el voltaje promedio de la bobina V_L debe ser cero.

Al intervenir una fluctuación de línea o de carga, el controlador ajusta el ciclo de trabajo D para regular V_O de acuerdo con la ecuación 11.40, y la bobina ajusta I_L para cumplir con las demandas de carga y corriente de acuerdo con la ecuación 11.42. Por la ley de la inductancia $i_L = (1/L) \int v_L dt$, la bobina ajusta su corriente promedio I_L al integrar el desbalance de voltaje ocasionado por la fluctuación; este ajuste continúa hasta que el voltaje promedio de la bobina V_L sea llevado de nuevo hasta cero.

El efecto de una elevación o de una caída en I_O se puede ilustrar como un cambio hacia arriba o hacia abajo de la forma de onda de i_L en la figura 11.39a. Si I_O cae hasta el punto de hacer que $I_L = \Delta i_L/2$, la parte baja de la forma de onda de i_L alcanza cero. Cualquier decremento posterior de I_O por debajo de este valor crítico ocasiona que la parte baja de la forma de onda de i_L se recorte, como en la figura 11.39b, esta situación se denomina *modo de conducción discontinua* (DCM). Se observa que en el CCM V_O depende únicamente de D y V_I , sin importar I_O . En contraste, en el DCM V_O también depende de I_O , por eso D deberá de ser reducido en concordancia mediante el controlador, si no se hace esto se podría ocasionar, en el límite de una salida de circuito abierto, que $V_O \rightarrow V_I$ para los reguladores de oposición, que $V_O \rightarrow \infty$ para los de reforzamiento, y que $V_O \rightarrow -\infty$ para los de oposición-reforzamiento.

Para estimar un valor adecuado de L , es conveniente suponer que $V_{SAT} = V_F = 0$. Entonces, de las ecuaciones 11.35 y 11.36 se obtiene, para un regulador de oposición en estado estable, $t_{ENC} = L\Delta i_L / (V_I - V_O)$ y $t_{APAG} = L\Delta i_L / V_O$. Si $t_{ENC} + t_{APAG} = 1/f_S$ se obtiene, para el regulador de oposición,

$$L = \frac{V_O(1 - V_O/V_I)}{f_S \Delta i_L} \quad (11.43)$$

Procediendo en una forma similar, se encuentre que, para el regulador de reforzamiento,

$$L = \frac{V_I(1 - V_I/V_O)}{f_S \Delta i_L} \quad (11.44)$$

y para el regulador de oposición-reforzamiento,

$$L = \frac{V_I/(1 - V_I/V_O)}{f_S \Delta i_L} \quad (11.45)$$

Es usual que la elección de L sea una concesión entre la potencia de salida máxima con rizo de salida mínimo, y el tamaño físico pequeño con respuesta transitoria rápida.¹³ Además, si L se incrementa para una I_O dada se ocasiona que el sistema cambie de DCM a CCM. Un buen punto de inicio es elegir el rizo de corriente Δi_L , y después usar la ecuación apropiada para estimar L .

Existen diferentes criterios para especificar Δi_L . Una posibilidad¹³ es dejar que $\Delta i_L = 0.2I_{L(\text{máx})}$, donde $I_{L(\text{máx})}$ está definida ya sea por el nivel máximo de corriente de salida del regulador, como por la ecuación 11.42, o por el nivel máximo de la corriente pico del interruptor, como por $I_p = I_L + \Delta i_L/2$. El nivel del interruptor se vuelve importante especialmente en situaciones de paso arriba, donde I_L es considerablemente más grande que I_O . En forma alternativa, para evitar la operación discontinua, se puede dejar que $\Delta i_L = 2I_{O(\text{mín})}$, donde $I_{O(\text{mín})}$ es la corriente de carga anticipada mínima. Es posible usar otros criterios,^{13,14} dependiendo del tipo de regulación y de las metas de la aplicación específica.

Una vez que se ha elegido el valor de L , se debe encontrar una bobina que pueda manejar los valores pico y rms de i_L . El valor pico está limitado por la saturación del centro, si la bobina fuera a saturarse, su inductancia caería abruptamente, ocasionando una elevación desordenada en i_L durante t_{ENC} . Por otro lado, el valor rms está limitado por las pérdidas en los embobinados y el núcleo. A pesar de que la bobina ha sido percibida tradicionalmente como una característica intimidante, las hojas de datos de los reguladores conmutados modernos proporcionan bastante información útil para facilitar la selección de la bobina, incluyendo a las direcciones de los fabricantes y números de partes específicas.

EJEMPLO 11.18. Especifique una bobina para un regulador de reforzamiento con $V_I = 5$ V, $V_O = 12$ V, $I_O = 1$ A y $f_S = 100$ kHz. ¿Cuál es la corriente de carga mínima $I_{O(\text{mín})}$ para la operación continua?

Solución. En carga completa, $I_L = (12/5)1 = 2.4$ A. Sea $\Delta i_L = 0.2I_L = 0.48$ A. Entonces, de la ecuación 11.44 se obtiene $L = 61 \mu\text{H}$. En carga completa la bobina debe soportar $I_p = I_L + \Delta i_L/2 = 2.64$ A, e $I_{\text{rms}} = [I_L^2 + (\Delta i_L/\sqrt{2})^2]^{1/2} \cong I_L = 2.4$ A. Además, $I_{O(\text{mín})} = 0.1$ A.

Selección del capacitor

Para estimar un valor adecuado de C en la topología de oposición de la figura 11.37a, se observa que la corriente de bobina se divide entre el capacitor y la carga como $i_L = i_C + i_O$. En el estado estable la corriente promedio de capacitancia es cero y la corriente de carga es relativamente constante. Por lo tanto, es posible escribir $\Delta i_C = \Delta i_L$, lo cual indica que la forma de onda de i_C es similar a la de i_L , excepto porque i_C está centrada con respecto a cero. El rizo de i_C ocasiona un rizo de voltaje $\Delta v_C = (1/C) \int i_C dt$, donde la integración es desde $t_{\text{ENC}}/2$ (donde v_C alcanza su mínimo) hasta $t_{\text{ENC}} + t_{\text{APAG}}/2$ (donde v_C llega a su máximo). El área se encuentra fácilmente de la siguiente forma $\int i_C dt = 1/2 \times (t_{\text{ENC}}/2 + t_{\text{APAG}}/2) \times \Delta i_L/2 = \Delta i_L/8f_S$. De lo anterior se obtiene, para el regulador de oposición,

$$C = \frac{\Delta i_L}{8f_S \Delta v_C} \quad (11.46)$$

En la topología de reforzamiento de la figura 11.37b, la bobina está desconectada de la salida durante t_{ENC} , por lo tanto, durante este tiempo la corriente de carga es sustituida por el capacitor. Por medio de la ecuación 10.2, se estima el rizo como $\Delta v_C = I_O t_{\text{ENC}} / C$. Pero, $t_{\text{ENC}} = D / f_S$ y $D = 1 - V_I / V_O$, de esta manera se tiene, para el regulador de reforzamiento,

$$C = \frac{I_O (1 - V_I / V_O)}{f_S \Delta v_C} \quad (11.47)$$

Para la topología de oposición-reforzamiento se aplican consideraciones similares, por lo tanto

$$C = \frac{I_O / (1 - V_I / V_O)}{f_S \Delta v_C} \quad (11.48)$$

De las ecuaciones anteriores se obtiene C para un rizo específico Δv_C . En la práctica, los capacitores muestran una pequeña *resistencia equivalente en serie* (ESR) y una pequeña *inductancia equivalente en serie* (ESL) como se modela en la figura 11.40. La ESR contribuye con un término de rizo del tipo $\Delta v_{\text{ESR}} = \text{ESR} \times \Delta i_C$, donde Δi_C es la corriente de rizo del capacitor, lo que indica la necesidad de capacitores con ESR baja. El rizo Δv_C a través de C en la figura 11.40 y el rizo Δv_{ESR} a través de ESR se combinan para producir un rizo total V_{r_o} en la salida. Para hacer la estimación de la ESR máxima permitida, una aproximación razonable es permitir¹³ que $\frac{1}{3}$ de V_{r_o} provenga de Δv_C , y $\frac{2}{3}$ de V_{r_o} lo hagan desde Δv_{ESR} .

EJEMPLO 11.19. En el regulador de reforzamiento del ejemplo 11.18, especifique un capacitor para un rizo de salida $V_{r_o} \cong 100$ mV.

Solución. A carga completa y con $\Delta v_C \cong (1/3)V_{r_o} \cong 33$ mV, de la ecuación 11.47 se obtiene $C = 177 \mu\text{F}$. Para el regulador de reforzamiento se tiene $\Delta i_C = \Delta i_D = I_p$, por lo tanto a carga completa $\Delta i_C = 2.64$ A. Entonces, $\text{ESR} = (67 \text{ mV}) / (2.64 \text{ A}) \cong 25 \text{ m}\Omega$.

Los requerimientos para C y ESR pueden ser difíciles de satisfacer en forma simultánea, por eso, para contrarrestar este inconveniente, se puede incrementar el tamaño del capacitor, puesto que los capacitores más grandes tienden a tener ESR más pequeñas, o bien se puede filtrar el rizo existente con una etapa LC adicional en la salida.

Un regulador conmutado bien construido incluirá también un filtro LC en la entrada, tanto para facilitar los requerimientos de impedancia de salida para la fuente V_I , como para

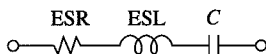


FIGURA 11.40
En la práctica, un capacitor tiene una resistencia equivalente en serie ESR y una inductancia equivalente en serie ESL.

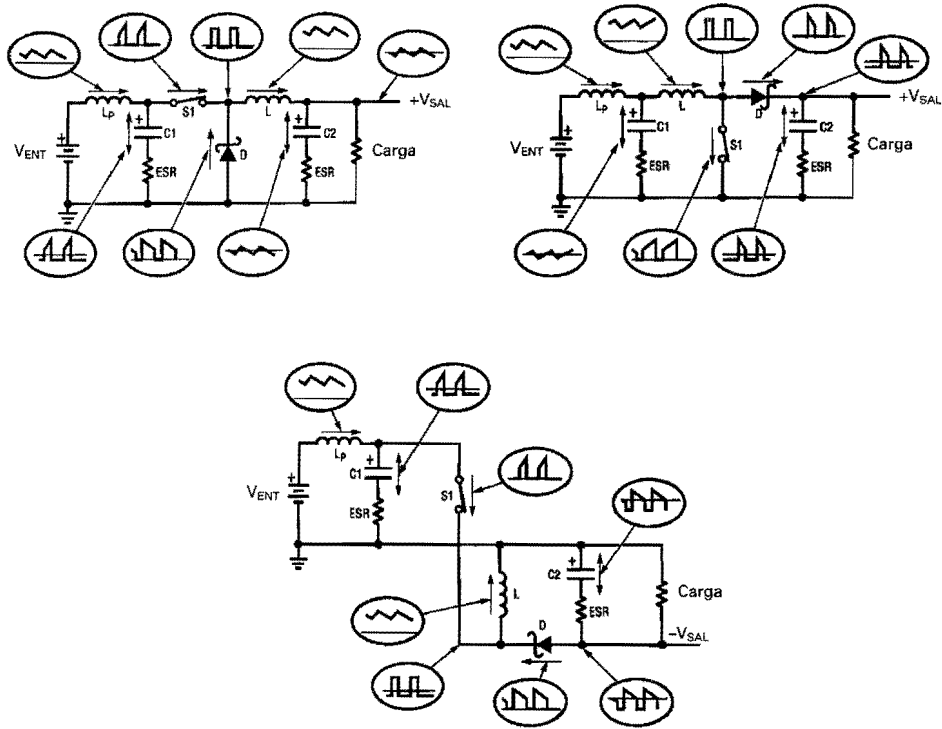


FIGURA 11.41
Formas de onda típicas para los reguladores de a) oposición, b) reforzamiento, y c) oposición-reforzamiento. (Cortesía de Linear Technology.)

evitar la inyección de interferencia electromagnética (EMI) después del regulador. Lo anterior se ilustra¹⁵ en la figura 11.41 para las tres topologías básicas que operan en CCM (las formas de onda que apuntan hacia las flechas son corrientes de elemento, las otras son voltajes de nodo). Se observa que la situación más difícil para un capacitor es cuando está en serie con el interruptor o con el diodo. Cuando está en serie con la bobina, como en la entrada de la topología de reforzamiento o en la salida de la topología de oposición, la acción de filtrado proporcionada por la bobina, por sí misma, resulta en una forma de onda más suave. De aquí se deduce que, de las tres topologías, el regulador de oposición tiene el rizo de salida más bajo.

Eficiencia

La eficiencia de un regulador de conmutado se encuentra mediante la ecuación

$$\eta(\%) = \frac{P_O}{P_O + P_{dis}} \tag{11.49}$$

donde $P_O = V_O I_O$ es la potencia entregada a la carga, y

$$P_{dis} = P_{SW} + P_D + P_{bob} + P_{cap} + P_{control} \tag{11.50}$$

es la suma de las pérdidas en el interruptor, el diodo, la bobina, el capacitor y el controlador del interruptor.

La pérdida del interruptor es la suma de un componente de *conducción* y un componente de *interrupción*, o bien $P_{SW} = V_{SAT}I_{SW} + f_S W_{SW}$. El componente de conducción se debe a la caída de voltaje distinta de cero V_{SAT} ; para el caso de un interruptor BJT en saturación, este componente se encuentra con $V_{CE(sat)}I_{SW(prom)}$, y para el caso de un interruptor FET con $r_{DS(enc)}I_{SW(rms)}^2$. El componente de interrupción se debe a los tiempos de elevación y caída de las formas de onda de la corriente y el voltaje del interruptor distintos de cero; el traslape de la forma de onda resultante ocasiona la disipación de un paquete de energía¹⁴ $W_{SW} \cong 2\Delta v_{SW}\Delta i_{SW}t_{SW}$ en cada ciclo, donde Δv_{SW} y Δi_{SW} son los cambios de corriente y voltaje en el interruptor, y t_{SW} es el tiempo efectivo de traslape.

Asimismo, la disipación del diodo¹³ es $P_D = V_F I_{F(prom)} + f_S W_D$, $W_D \cong V_R I_{F t_{RR}}$, donde V_R es el voltaje inverso del diodo, I_F la corriente adelantada al apagarse el circuito, y t_{RR} el tiempo de recuperación inverso. Los diodos Schottky son buenas elecciones debido a su caída de voltaje V_F inherentemente más baja y a la ausencia de efectos de almacenamiento de carga.

La pérdida del capacitor es $P_{cap} = ESR I_C^2$. La pérdida de la bobina consiste en dos términos, que son la pérdida del cobre $R_{bob} I_L^2$ en la resistencia de la bobina, y las pérdidas del núcleo, las cuales dependen de la corriente de bobina así como de f_S . Al final, el controlador contribuye con $V_I I_Q$, donde I_Q es la corriente promedio que se produce desde V_I , y que es exclusiva del interruptor.

EJEMPLO 11.20. Un regulador de oposición con $V_I = 15$ V, $I_O = 3$ A, $f_S = 50$ kHz, e $I_Q = 10$ mA, utiliza un interruptor con $V_{SAT} = 1$ V y $t_{SW} = 100$ ns, un diodo con $V_F = 0.7$ V y $t_{RR} = 100$ ns, una bobina con $R_{bob} = 50$ m Ω y $\Delta i_L = 0.6$ A y un capacitor con $ESR = 100$ m Ω . Suponiendo pérdidas en el centro de 0.25 W, encuentre η y compare con un regulador lineal.

Solución. De la ecuación 11.37 se obtiene $D = 38.8\%$. Entonces, $P_{SW} \cong V_{SAT} D I_O + 2f_S V_I I_O t_{SW} = 1.16 + 0.45 = 1.61$ W; $P_D \cong V_F (1 - D) I_O + f_S V_I I_O t_{RR} = 1.29 + 0.22 = 1.51$ W; $P_{cap} = ESR (\Delta i_L / \sqrt{12})^2 = 3$ mW; $P_{bob} = R_{bob} \times (\Delta i_L / \sqrt{12})^2 + 0.25$ W $\cong 0.25$ W; $P_{control} = 15 \times 10 = 0.15$ W; $P_O = 5 \times 3 = 15$ W; $P_{dis} = 3.52$ W; $\eta = 81\%$.

Un regulador lineal tendría $\eta = 5/15 = 33\%$. Lo que indica que, para entregar 15 W de potencia útil, disiparía 30 W, mientras que el regulador conmutado del presente ejemplo disipa sólo 3.52 W.

11.7 REGULADORES CONMUTADOS MONOLÍTICOS

Los reguladores monolíticos conmutados están disponibles en un amplio rango de especificaciones. Para corrientes de interruptor de hasta unos cuantos amperes, es usual que el interruptor se proporcione en el chip, junto con los circuitos de control. Entonces, todo lo que el usuario necesita proporcionar es la bobina, el capacitor de filtro a la salida, el capacitor paso en la entrada y el diodo de captura, que por lo general es del tipo Schottky. Cuando se utilizan corrientes más altas, el interruptor es proporcionado externamente por el usuario, y puede ser un BJT de potencia o un MOSFET de potencia. En general, se prefieren los FETs debido a que la ausencia de limitaciones de segunda ruptura y de efectos de almacenamiento de carga permite frecuencias de interrupción más altas, y por lo tanto, elementos de almacenamiento de energía más pequeños, en particular bobinas más chicas. Para minimizar la pérdida de potencia, se usa un FET con una $r_{DS(enc)}$ adecuadamente baja.

En los reguladores conmutados, la distribución y la orientación de los componentes es extremadamente crítica, por ello los fabricantes proporcionan las distribuciones de las tarjetas de circuitos impresos y los diagramas de la orientación de los componentes. Además,

para fomentar el uso de los reguladores conmutados, existen programas computacionales, como el *SwitcherCAD* de Linear Technology¹⁵ y el *Switchers Made Simple* de National Semiconductor.¹⁶

A pesar de que en el mercado se ofrecen controladores tanto de modulación del ancho de pulso (PWM), como de modulación de la frecuencia de pulso (PFM), en la actualidad la mayoría de los reguladores son controladores PWM que operan en una frecuencia fija f_S en el rango que va desde 10^4 hasta 10^6 Hz. Esta frecuencia se escoge como un compromiso entre un tamaño pequeño de bobina y capacitor, por un lado, y pérdidas de interrupción bajas y EMI y RFI reducidos, por el otro. Existen dos tipos de control PWM, que son el control de modo de voltaje y el control de modo de corriente.

Control de modo de voltaje

En la figura 11.42, se ejemplifica el control de modo de voltaje¹⁷ para la topología de oposición; ésta opera en el modo de conducción continua (CCM), y controla el t_{ENC} mediante la modulación de una forma de onda de diente de sierra v_S de frecuencia f_S con la salida del amplificador de error v_C . Para obtener una mejor visión de los diferentes aspectos involucrados, es importante observar el equivalente simplificado de la figura 11.43. Si la frecuencia de interrupción f_S es lo suficientemente alta como para que PWM pueda ser visto como un proceso continuo en el rango de frecuencia de interés, la *función de transferencia de control a salida* es (véase en problema 11.36)

$$H_{CO} = \frac{V_o}{V_c} = \frac{V_I}{V_{sm}} \times \frac{1 + j\omega/\omega_z}{1 - (\omega/\omega_0)^2 + (j\omega/\omega_0)/Q} \quad (11.51)$$

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad \omega_z = \frac{1}{ESRC} \quad Q = \frac{1}{(R_{bob} + ESR)\sqrt{C/L}} \quad (11.52)$$

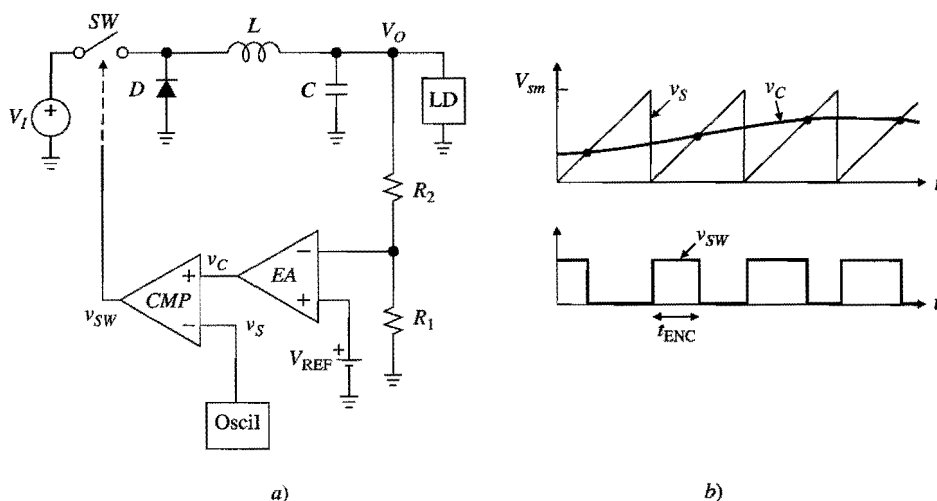


FIGURA 11.42
Control de modo de voltaje y formas de onda típicas.

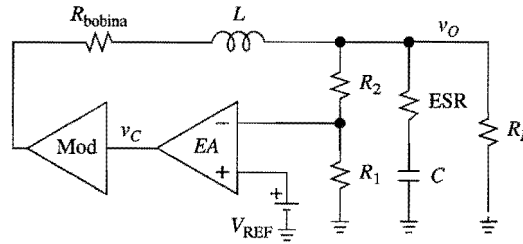


FIGURA 11.43
Circuito equivalente de un regulador de oposición
operando en CCM con control de modo de voltaje.

donde V_{sm} es el valor pico de la onda diente de sierra. Se observa que la presencia de L y C dentro del lazo resulta en un par de polos complejos, y que la presencia de ESR resulta en un cero.

La función del amplificador de error es asegurar una ganancia de lazo alta para la buena regulación, así como un margen de fase adecuado para la estabilidad. En la figura 11.44 se ejemplifica un amplificador de error, el cual tiene una frecuencia de polo en el origen para asegurar una ganancia de cc alta, dos frecuencias de cero en ω_1 y ω_2 para proporcionar conducción de fase en la vecindad de la frecuencia de cruce, además de dos frecuencias de polo en ω_3 y ω_4 para filtrar el ruido de interrupción. Su función de transferencia de ca es (véase el problema 11.37)

$$H_{EA} = \frac{V_c}{V_o} = -\frac{(1 + j\omega/\omega_1)(1 + j\omega/\omega_2)}{(j\omega/\omega_5)(1 + j\omega/\omega_3)(1 + j\omega/\omega_4)} \quad (11.53)$$

El circuito se realiza con $C_2 \gg C_1$ y $R_3 \ll R_2$, en cuyo caso sus frecuencias características se simplifican de la siguiente manera

$$\omega_1 = \frac{1}{R_4 C_2} \quad \omega_2 = \frac{1}{R_2 C_3} \quad \omega_3 = \frac{1}{R_3 C_3} \quad \omega_4 = \frac{1}{R_4 C_1} \quad \omega_5 = \frac{1}{R_2 C_2} \quad (11.54)$$

La ganancia de lazo total es $T = -H_{EA}H_{CO}$. Para una respuesta rápida, la frecuencia de cruce f_x debe especificarse tan alta como sea posible, una elección común¹⁸ es $f_x \cong f_s/5$. Como es sabido, la acción de retroalimentación del regulador con salida en paralelo resul-

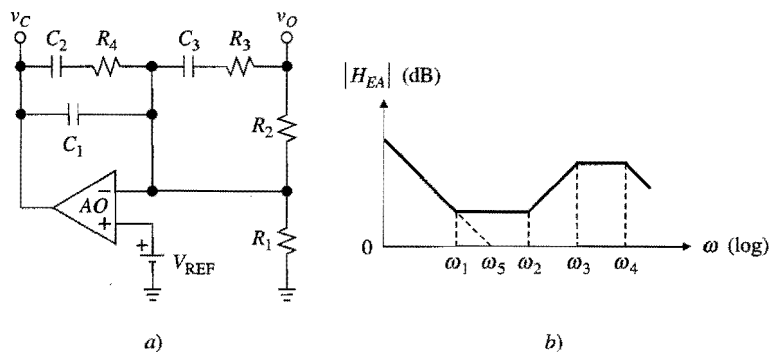


FIGURA 11.44
Amplificador de error para el regulador de oposición de la figura 11.43.

tará en una impedancia de salida baja sólo en el rango de la frecuencia de la ganancia de lazo sustancial. Después de pasar f_x , la impedancia de salida se reduce a la impedancia del capacitor en paralelo con la bobina.

EJEMPLO 11.21. Especifique los componentes adecuados en el amplificador de la figura 11.44 para un regulador de oposición CCM con $V_I = 12$ V, $f_S = 100$ kHz, $V_{sm} = 1$ V, $L = 100$ μ H, $C = 300$ μ F, $ESR = 0.05$ Ω y $R_{bob} \ll ESR$.

Solución. Se puede encontrar fácilmente que H_{CO} tiene una ganancia cc de 12 V/V, $f_0 = 920$ Hz, $f_z = 10.6$ kHz, y $Q = 11.5$. Además, considere que $f_x = 100/5 = 20$ kHz.

Una estrategia de diseño común¹⁸ es hacer que la ganancia de lazo T caiga hasta f_x con una pendiente de -20 dB/dec. Lo anterior requiere la imposición de que los ceros del amplificador de error satisfagan $f_1 = f_2 = f_0$, y que el primer polo satisfaga $f_3 = f_z$; además, para mantener un buen margen de fase, el segundo polo se posiciona en $f_4 = 2f_x$.

Para especificar por completo la H_{EA} se necesita un parámetro adicional, que es la frecuencia de ganancia unitaria f_5 asociada con el polo en el origen. El cálculo $|H_{CO}(jf_x)| = 1/18.5$ V/V indica que se requiere $|H_{EA}(jf_x)| = 18.5$ V/V para hacer que $|T| = 1$ V/V en la frecuencia de cruce especificada. Si la ecuación 8.10 se aplica dos veces, se encuentra que $f_5 = 1.47$ kHz. Después, utilizando la ecuación 11.54 y estableciendo de manera arbitraria $R_2 = 10$ k Ω , se tiene que $R_3 = 867$ Ω , $R_4 = 16.0$ k Ω , $C_1 = 240$ pF, $C_2 = 10.8$ nF, y $C_3 = 17.3$ nF, todos estos valores se pueden transformar fácilmente en los valores estándar más cercanos. Además, $R_1 = R_2/(V_O/V_{REF} - 1)$.

Los resultados de una simulación en PSpice, mostrados en la figura 11.45, revelan los valores reales $f_x \cong 18$ kHz y $\phi_m \cong 60^\circ$.

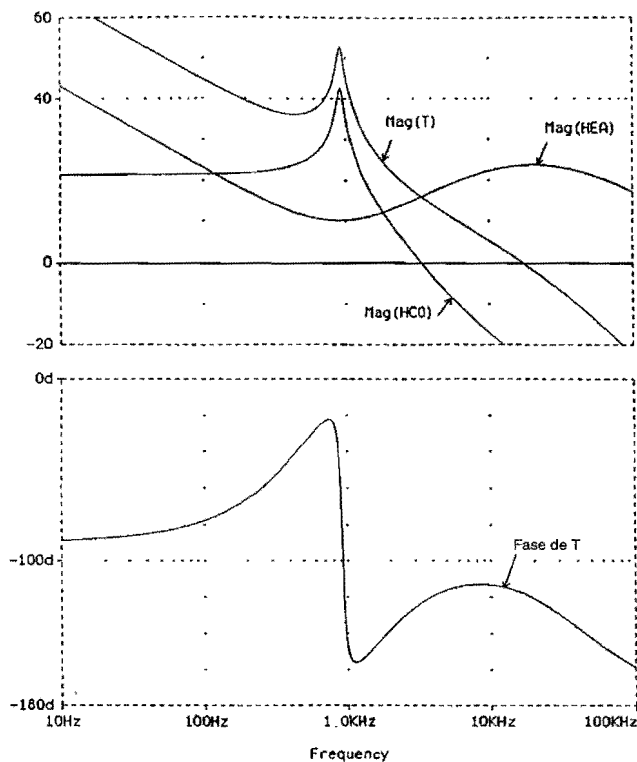


FIGURA 11.45
Gráficas de frecuencia en PSpice para el regulador de oposición del ejemplo 11.21.

Se observa que mientras que f_0 es conocida dentro de las tolerancias de L y C , f_z es menos predecible porque la ESR varía de acuerdo con la tecnología del capacitor, la temperatura y el envejecimiento. Además, la ecuación 11.51 revela que la ganancia depende de V_I , lo que indica que un incremento en V_I incrementará a f_z , y posiblemente trastorne a ϕ_m . Un remedio elemental es hacer que V_{sm} sea proporcional a V_I para asegurar una razón constante entre estos dos. En general, es posible afirmar que las raíces de H_{CO} tienden a ser afectadas, tanto por la entrada como por la carga, y que éstas cambian de forma dramática conforme el modo de operación cambia de CCM a DCM.¹² Resulta claro que el logro de la estabilidad en los reguladores conmutados puede ser compleja, ya que con frecuencia se requieren técnicas de prueba y error para encontrar una solución óptima.¹³

Control de modo de corriente

El control de modo de corriente,¹⁷ ejemplificado en la figura 11.46 para un regulador de reforzamiento que opera en CCM, utiliza el oscilador sólo para encender el interruptor. Una pequeña resistencia en serie R_s percibe la corriente de bobina, y el interruptor se apaga cuando esta corriente alcanza un pico controlado por la salida del amplificador de error v_C . (El control de la corriente pico sería un nombre más apropiado.) A pesar de su nombre, este esquema utiliza información tanto de corriente como de voltaje, lo cual está confirmado por la existencia de un ciclo de retroalimentación interior debido al muestreo de corriente mediante R_s , y un ciclo de retroalimentación exterior debido al muestreo de voltaje mediante R_1 y R_2 .

A diferencia del control de modo de voltaje, que enfatiza el control del voltaje de la bobina y por ende resulta en una respuesta de corriente alrededor de 90° , el control de modo de corriente actúa de manera directa sobre la corriente de la bobina, eliminando efectivamente el polo debido a la bobina. Por lo tanto, las ventajas del control de modo de corriente

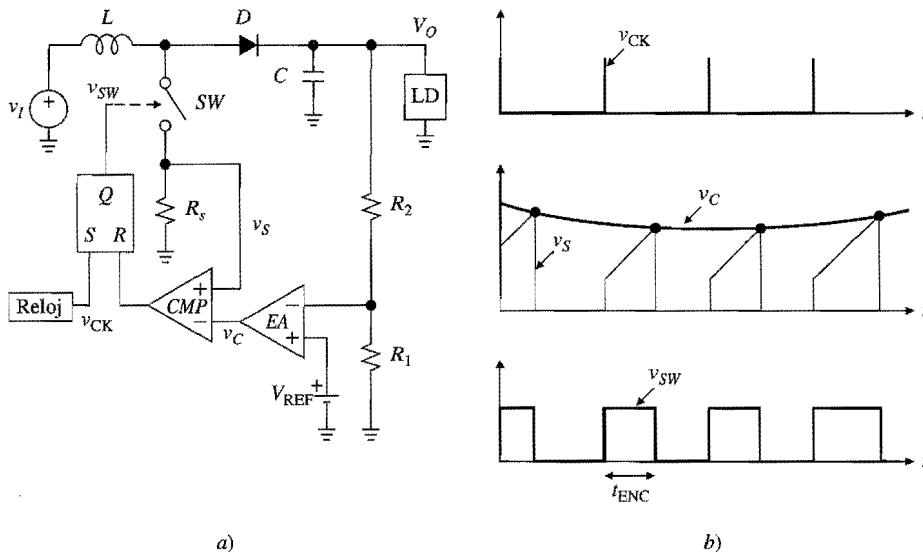


FIGURA 11.46
Control de modo de corriente y formas de onda típicas.

son una respuesta más rápida a las variaciones de línea y carga, junto con una simplificación de los requerimientos para la compensación de frecuencia (véase problema 11.38); además, la protección contra la sobrecarga de corriente se proporciona inherentemente en una forma pulso por pulso.

Regulador monolítico de interrupción LT1070

En la figura 11.47 se muestra el diagrama de bloques de un regulador monolítico bien documentado,¹³ el LT1070 (Linear Technology). El circuito opera en $f_S = 40$ kHz ($f_S = 100$ kHz en la versión LT1170) y utiliza el control de modo de corriente. El interruptor es un BJT *npn* con circuitos antisaturación que resultan adecuados para minimizar los efectos de almacenamiento de carga y por ende reducen las pérdidas de interrupción. La corriente del interruptor es percibida por una resistencia en serie de 20 m Ω . El amplificador de error es un amplificador de transconductancia (entrada de voltaje, salida de corriente) con una ganancia de transconductancia típica $g_m = 4.4$ mA/V. Su ganancia de voltaje está fijada por una red de compensación de la frecuencia externa Z_C como $H_{EA} \cong g_m Z_C$. Todos los circuitos internos se alimentan desde un regulador LDO de 2.3 V en el chip, el cual permite que el LT1070 opere en el rango de $3\text{V} \leq V_I \leq 60$ V.

Además de incluir las diferentes protecciones expuestas en la sección 11.4, los reguladores conmutados están equipados con previsiones para evitar el aumento excesivo de co-

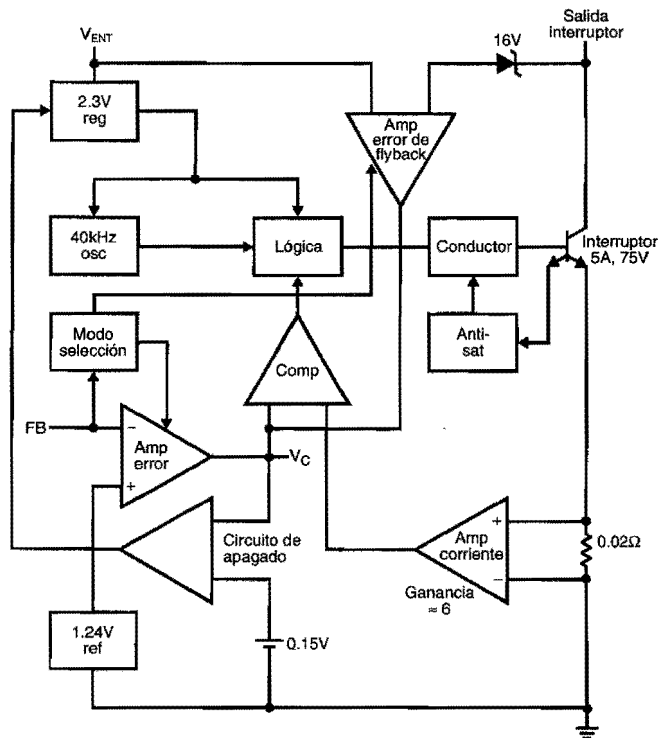


FIGURA 11.47
Regulador conmutado LT1070. (Cortesía de Linear Technology.)

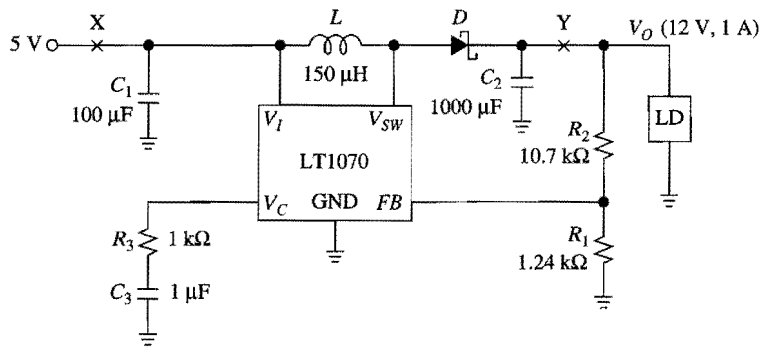


FIGURA 11.48
El LT1070 como un regulador de reforzamiento. (Cortesía de Linear Technology.)

riente cuando son encendidos. Esta previsión, conocida como *arranque suave*, se implementa al limitar el ciclo de trabajo D conforme el regulador eleva su salida partiendo de cero. En el LT1070, el arranque suave es proporcionado por el capacitor de la red de compensación de la frecuencia externa.

En la figura 11.48 se muestra una aplicación típica del LT1070. El voltaje de salida se programa a través de R_1 y R_2 de acuerdo con

$$V_O = \left(1 + \frac{R_2}{R_1}\right) V_{\text{REF}} \quad (11.55)$$

donde $V_{\text{REF}} = 1.24 \text{ V}$ es un voltaje de referencia de banda prohibida generado de manera interna. La red RC asociada con el nodo etiquetado como V_C es la red de compensación de la frecuencia recomendada en las hojas de datos. El diodo es del tipo Schottky, como el IN5822 (Motorola).

El rizo de salida se puede reducir posteriormente mediante el rompimiento del circuito en el punto Y y la inserción de un filtro LC que consiste en un inductor en serie de $10 \mu\text{H}$ y un capacitor en paralelo de $100 \mu\text{F}$. A diferencia de las otras topologías, el regulador de reforzamiento no está protegido contra el corto circuito debido al diodo que conecta a la entrada con la salida; lo anterior también ocasiona la irrupción de la corriente al encender el circuito. No obstante, es posible proporcionar una protección simple rompiendo el alambre en el punto X e insertando un fusible.

En la figura 11.49 se muestra un método ampliamente usado para crear salidas múltiples utilizando sólo un regulador conmutado. El circuito se basa en una variante popular de la topología de oposición-reforzamiento conocida como topología *flyback* porque utiliza inductores acoplados para transferir energía de la entrada a la salida. En la figura 11.50 esta topología se ilustra en detalle para el caso de dos bobinas acopladas que operan en CCM; así, cuando el interruptor cierra, se desarrolla energía en el centro debido al incremento de corriente en su embobinado primario; la polaridad del embobinado secundario se elige de forma que el diodo este polarizado de manera inversa, como en el caso de una sola bobina; lo anterior ocasiona que el diodo se polarice directamente, y por ende la energía almacenada se transfiere a la salida a través del embobinado secundario.

En la práctica, no toda la energía almacenada se acopla al(los) embobinado(s) secundario(s); de esta manera, la fracción que queda en el embobinado primario y la fuga de

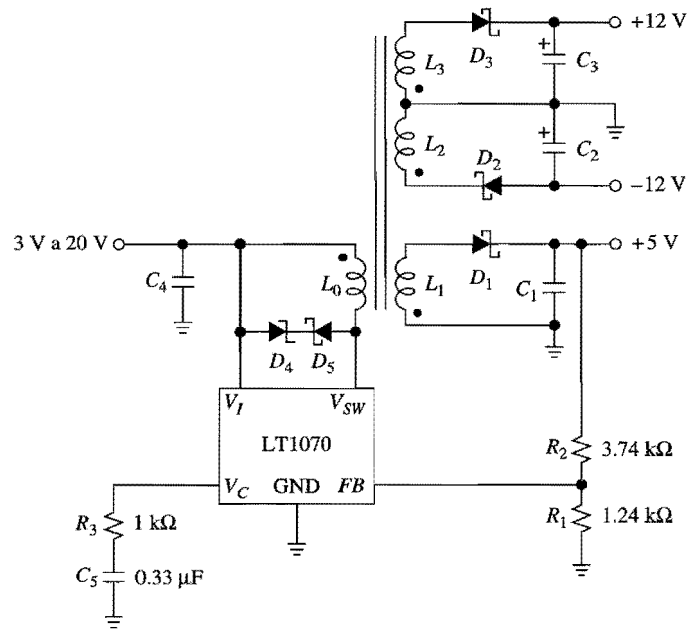


FIGURA 11.49

Regulador de flyback de salida triple usando el LT1070. (Cortesía de Linear Technology).

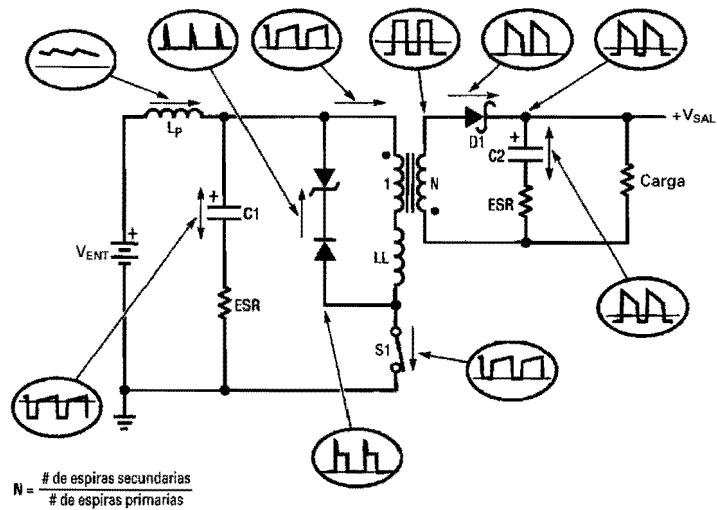


FIGURA 11.50

Formas de onda típicas para un regulador de flyback. (Cortesía de Linear Technology.)

inductancia LL ocasionan un pico de voltaje positivo a través del interruptor conforme este último es abierto. Para evitar el daño a la unión del colector base del BJT se utiliza una fijación de voltaje que consiste en un diodo Zener y un diodo rectificador, tal como se muestra en la figura. Esta fijación proporciona una ruta de corriente para el pico de fuga de la inductancia, y una vez que la energía correspondiente se ha disipado por completo en la fijación, el voltaje del interruptor se establece en su valor de *flyback* normal, el cual es $V_{SW} = V_I + V_O/N$, donde N es la relación de espiras.

La transferencia de energía se puede optimizar mediante la elección adecuada de las relaciones de espiras de las bobinas. Además, la estructura de bobinas acopladas permite las salidas múltiples y aisladas, según se desee. En el ejemplo de la figura 11.49 se proporciona regulación sólo para la salida de 5 V, y aislamiento únicamente para las salidas de ± 12 V. Las salidas de ± 12 V están escaladas a la salida de 5 V mediante la elección adecuada de las relaciones de espiras, y de la extensión hasta la cual éstas seguirán a la salida regulada; esta regulación, también llamada *regulación de cruce*, depende de qué tan hermético es el acoplamiento magnético de los embobinados. Si es necesario, estas salidas se pueden regular posteriormente con la ayuda de reguladores LDO individuales. Pero, si también se requiere aislamiento para la salida de 5 V, la señal de retroalimentación se puede obtener a través de un circuito optoacoplador adecuado.¹⁸

Mediante la utilización del programa antes mencionado SwitcherCAD, es posible encontrar los valores de la bobina requerida para un conjunto dado de especificaciones, como son $V_{O1} = 5$ V en 3 A y $V_{O2,3} = \pm 12$ V en 0.5 A con $V_I = 12$ V.

PROBLEMAS

11.1 Especificaciones de rendimiento

- 11.1** Un voltaje no regulado $V_I = (26 \pm 2)$ V se aplica a un regulador en paralelo que consiste en un resistor en serie de 200Ω y un diodo en paralelo de 18 V y 20Ω . Después, la salida de este regulador sirve para alimentar a un segundo regulador consistente en un resistor en serie de 300Ω y un diodo en paralelo de 12 V y 10Ω , para lograr un voltaje V_O aún mejor regulado para una carga R_L . Bosqueje el circuito; después encuentre sus regulaciones de línea y de carga y la R_L mínima permitida.
- 11.2** Usando un diodo Zener de 6.2 V y un amp op 741, diseñe una referencia autopolarizada negativa que acepte un voltaje negativo no regulado V_I y proporcione una salida regulada V_O ajustable desde -10 V hasta -15 V, por medio de un potenciómetro de $10 \text{ k}\Omega$. ¿Cuáles son los rangos permisibles para V_I e I_O ?

11.2 Referencias de voltaje

- 11.3** El diodo Zener térmicamente compensado IN827 proporciona, en $I_Z = 7.5$ mA, un $V_Z = 6.2$ V $\pm 5\%$ y un $\text{TC}(V_Z) = 10$ ppm/ $^\circ\text{C}$. a) Utilizando este diodo, junto con un amp op que tiene $\text{TC}(V_{OS}) = 5 \mu\text{V}/^\circ\text{C}$, diseñe una referencia autorregulada de 10.0 V con previsión para el ajuste exacto de V_O . b) Estime el cambio de V_O en el peor de los casos para una variación de la temperatura de 0 $^\circ\text{C}$ hasta 70 $^\circ\text{C}$.
- 11.4** Considere el circuito obtenido de la referencia autorregulada de la figura 11.4, separando de la tierra las terminales izquierdas de R_1 y D_Z , conectando estas terminales entre sí y regresando el nodo común resultante a la tierra mediante una resistencia variable R . a) Demuestre que esta modificación permite variar a V_O sin alterar la corriente del diodo. b) Obtenga una relación

entre V_O y V_Z . c) Especifique los componentes estándar para una referencia variable desde 10 V hasta 20 V, utilizando el diodo 1N827 del problema 11.3 como el elemento de referencia.

- 11.5 a) En la celda de banda prohibida² de la figura P11.5, suponga BJTs idénticos y demuestre que $V_{REF} = V_{BE1} + KV_T$, $K = (R_2/R_3)\ln(R_2/R_1)$. b) Suponiendo que $I_s(25^\circ\text{C}) = 5 \times 10^{-15}$ A para ambos BJTs, especifique los componentes adecuados para que $TC(V_{REF}) = 0$ a 25°C .

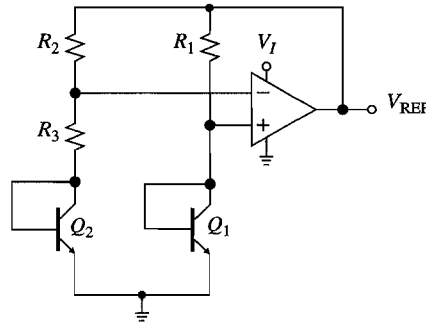


Figura P11.5

- 11.6 La referencia de banda prohibida alternativa² de la figura P11.6 es conocida, en honor a su inventor, como la *celda de banda prohibida Widlar*. a) Suponiendo BJTs idénticos con corrientes de base insignificantes, demuestre que $V_{REF} = V_{BE3} + KV_T$, $K = (R_2/R_3)\ln(I_{C1}/I_{C2})$. b) Especifique los componentes adecuados para que $TC(V_{REF}) = 0$ a 25°C , si $I_s(25^\circ\text{C}) = 2 \times 10^{-15}$ A para todos los BJTs, $I_{C1} = I_{C3} = 0.2$ mA, e $I_{C2} = I_{C1}/5$.

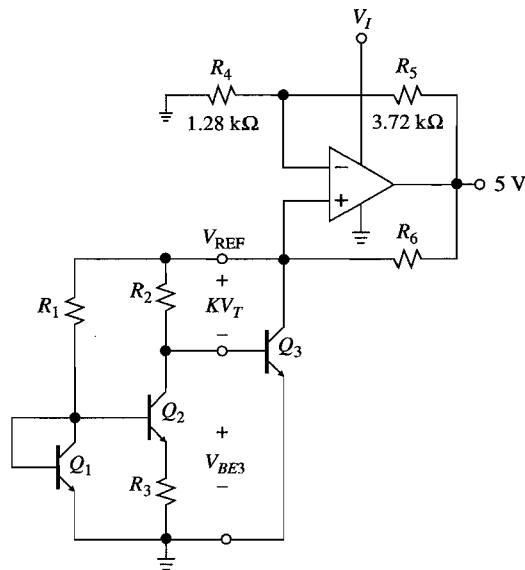


Figura P11.6

11.3 Aplicaciones de las referencias de voltaje

- 11.7 Utilizando la referencia REF101 de 10 V de la figura 11.6a y un amp op externo, pero no componentes adicionales, diseñe un circuito que proporcione: a) +10 V y -10 V, y que esté

alimentado desde fuentes de poder de ± 15 V; b) $+10$ V y $+5$ V, y que esté alimentado desde una sola fuente de poder de 15 V; c) $+5$ V y -5 V, y que esté alimentado desde fuentes de poder de ± 9 V; d) $+10$ V y $+20$ V, y que esté alimentado desde una sola fuente de poder de 24 V.

- 11.8** El LT1029 es un diodo de referencia de 5 V que opera con cualquier corriente entre 0.6 mA y 10 mA, y tiene un TC máximo de 20 ppm/ $^{\circ}$ C. Utilizando el LT1029 y un amp op de entrada JFET con $TC(V_{OS}) = 6 \mu\text{V}/^{\circ}\text{C}$, diseñe referencias de ± 2.5 V y estime sus desplazamientos térmicos en el peor de los casos. Suponga fuentes de poder de ± 5 V.
- 11.9** a) Utilizando la referencia REF101 de 10 V de la figura 11.6a y un amp op externo de entrada JFET, pero no componentes adicionales, diseñe una fuente de corriente de 1 mA. b) Suponiendo fuentes de poder de ± 15 V y un $TC(V_{OS}) = 1 \mu\text{V}/^{\circ}\text{C}$, utilice los datos de la figura 11.7 para estimar el cumplimiento del voltaje y el TC de su fuente en el peor de los casos. c) Encuentre el rango de variabilidad de la fuente si se emplea la conexión opcional de arreglo del voltaje mostrada en la figura 11.6a.
- 11.10** Suponiendo fuentes de poder de ± 15 V y utilizando como referencia de voltaje un LM385 con diodo de 2.5 V con una corriente de polarización de $100 \mu\text{A}$, diseñe un generador de corriente cuya salida sea variable en el rango -1 mA $\leq I_O \leq 1$ mA por medio de un potenciómetro de 10 k Ω .
- 11.11** El LM10 (National Semiconductor) consiste en dos amps op y una referencia de 200 mV conectados internamente como en la figura P11.11. Los amps op tienen capacidad de variación de salida de riel a riel, y el dispositivo requiere una corriente de polarización máxima de 0.5 mA proveniente de un voltaje de alimentación en el intervalo entre 1.1 V y 40 V. La versión LM10C tiene $TC(V_{REF}) = 0.003\%/^{\circ}\text{C}$, $TC(V_{OS}) = 5 \mu\text{V}/^{\circ}\text{C}$, regulación de línea = $0.0001\%/V$ y $CMRR_{dB} \cong PSRR_{dB} \cong 90$ dB. a) Usando el LM10C, diseñe una referencia de voltaje continuamente variable desde 0 hasta 10 V por medio de un potenciómetro de 10 k Ω . b) Encuentre el corrimiento térmico en el peor de los casos y la regulación de línea del circuito.
- 11.12** En la figura P11.12 se muestra un generador de corriente en el cual se utiliza el LM10 del problema 11.11. a) Analice el circuito y demuestre que cuando el voltaje aplicado externamente entre sus terminales es suficiente para mantener a los amps op en la región lineal, la corriente que el circuito absorbe en la terminal positiva y alimenta en la terminal negativa es $I_O = (1 + R_2/R_3)V_{REF}/R_1$. b) Especifique los componentes adecuados para que $I_O = 5$ mA. c) ¿Cuál es el rango de voltajes externos en los cuales este circuito operaría apropiadamente?

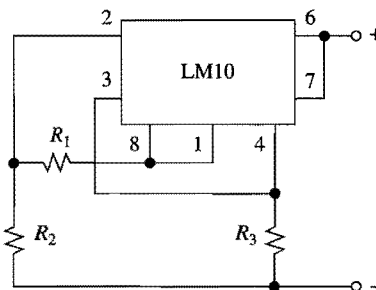


Figura P11.12

- 11.13** Diseñe un circuito que sense las temperaturas T_1 y T_2 en dos diferentes sitios, y que produzca $V_O = (0.1 \text{ V})(T_2 - T_1)$, T_1 y T_2 en grados Celsius. El circuito utiliza dos diodos idénticos con

$I_s(25^\circ\text{C}) = 2 \text{ fA}$ como sensores de temperatura, y dos potenciómetros para su calibración. Describa el procedimiento de calibración.

- 11.14** Especifique los componentes adecuados en el circuito de la figura 11.17 para un sensor Fahrenheit con una sensibilidad de $10 \text{ mV}/^\circ\text{F}$. Esquematice su calibración.

11.4 Reguladores lineales

- 11.15** Obtenga las expresiones para R_{ret} y R_3/R_4 en términos de R_{sc} , I_{sc} e I_{ret} en el esquema de protección de la figura 11.21b, suponiendo que I_{B3} es insignificante.
- 11.16** Utilizando un amp op 741, un LM385 con diodo de referencia de 2.5 V y BJTs *pnp*, diseñe un regulador negativo protegido contra la sobrecarga con $V_O = -12 \text{ V}$ e $I_{O(\text{máx})} = 100 \text{ mA}$.
- 11.17** Utilizando el LM10 del problema 11.11 y dos BJTs *nnp*, diseñe un regulador de voltaje de 100 mA protegido contra la sobrecarga, cuya salida pueda ser variada desde 0 hasta 15 V por medio de un potenciómetro de $10 \text{ k}\Omega$. Muestre la forma de alimentar el circuito y estime el voltaje de alimentación más bajo permisible.
- 11.18** En la figura P11.18 se muestra un regulador de alto voltaje basado en el LM10 del problema 11.11. Como el LM10 está alimentado por tres caídas V_{BE} , las capacidades de alto voltaje del circuito están limitadas sólo por los componentes externos. a) Analice el circuito y encuentre V_O en términos de V_{REF} . b) Especifique R_1 y R_2 para $V_O = 100 \text{ V}$. c) Suponiendo parámetros BJT típicos, estime V_{DO} para $I_O = 1 \text{ A}$.

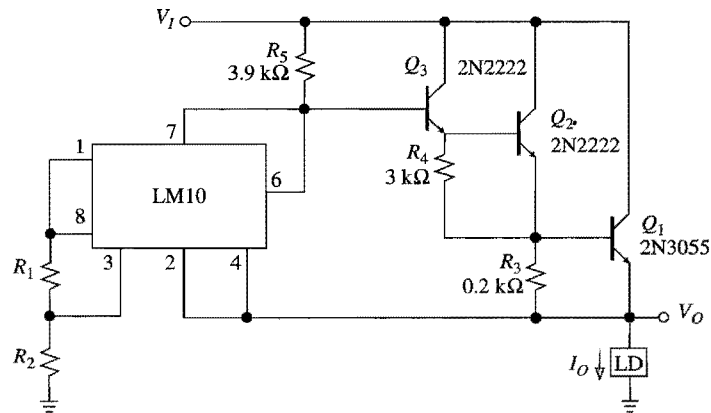


Figura P11.18

11.5 Aplicaciones de los reguladores lineales

- 11.19** El LM338 es un regulador ajustable de 1.2 V y 5 A que tiene $V_{\text{DO}} = 2.5 \text{ V}$, un voltaje diferencial entrada-salida máximo de 35 V , y una corriente en la pata de ajuste de $45 \mu\text{A}$. Usando el LM338, diseñe un regulador de 5 A , cuya salida se pueda variar desde 0 V hasta 5 V a través de un potenciómetro de $10 \text{ k}\Omega$. ¿Cuáles son los requerimientos de fuentes de poder para este circuito?
- 11.20** Utilizando el diodo de referencia LT1029 de problema 11.8 y el regulador de voltaje LM338 del problema 11.19, diseñe un circuito de componente mínimo para la generación simultánea

de un voltaje de referencia de 5 V y una alimentación de voltaje de 15 V y 5 A. ¿Cuál es el rango permisible para el voltaje de entrada no regulado de este circuito?

- 11.21** Utilizando un regulador $\mu A7805$ de 5 V y resistencias de 0.25 W (o menos), diseñe una fuente de corriente de 1 A. ¿Cuál es el cumplimiento de voltaje como una función del voltaje de alimentación?
- 11.22** En la figura 11.29a, considere que la terminal común del regulador se conecta directamente al nodo compartido por R_1 y R_2 para salvar el amp op. Suponiendo un regulador $\mu A7805$ de 5 V, cuyas especificaciones se proporcionan en la figura 11.24, encuentre las resistencias adecuadas para $V_O = 12$ V; después encuentre el rango permisible para V_{CC} , así como las regulaciones de carga y de línea.
- 11.23** En el circuito de la figura 11.26b sea $V_I = 25$ V y $R_1 = 2.5 \Omega$, y sea R_2 una carga arbitraria. Encuentre el equivalente Norton del circuito visto por la carga, junto con su cumplimiento de voltaje dadas las siguientes especificaciones para un LM317: $V_{DO} \cong 2$ V, regulación de línea = 0.07%/V máximo y $\Delta I_{AJU} = 5 \mu A$ máximo para $2.5 \text{ V} \leq (V_I - V_O) \leq 40$ V.
- 11.24** El LT337 es un regulador negativo ajustable de -1.25 V y 1.5 A con $\Delta V_{REG}/\Delta(V_I - V_O) = 0.03\%/V$ máximo, y $\Delta I_{ADJ}/\Delta(V_I - V_O) = 0.135 \mu A/V$ máximo, usando este dispositivo, diseñe un sumidero de corriente de 500 mA; enseguida encuentre su equivalente Norton.
- 11.25** Usando un regulador positivo ajustable LM317 de 1.25 V, y un regulador negativo ajustable LM337 de -1.25 V, diseñe una fuente de potencia de banco y seguimiento dual, cuyas salidas sean ajustables desde ± 1.25 V hasta ± 20 V, por medio de un solo potenciómetro de 10 k Ω . Para las especificaciones de estos reguladores, véanse los problemas 11.23 y 11.24.
- 11.26** a) Encuentre la temperatura ambiente operativa máxima permisible si $T_{J(\text{máx})} = 190$ °C, $P_{D(\text{máx})} = 1$ W y $\theta_{JA} = 60$ °C/W. b) Encuentre θ_{JA} para un regulador de 5 V con $T_{J(\text{máx})} = 150$ °C para entregar 1 A en $V_I = 10$ V y $T_A = 50$ °C. ¿Un $\mu A7805$ que opera al aire libre puede hacer esto?
- 11.27** En el circuito de la figura 11.29b el potenciómetro se reemplaza con la combinación en serie de una resistencia de 2 k Ω entre la entrada inversora y la salida del regulador, y una resistencia de 18 k Ω entre la entrada inversora y el común del regulador. Suponiendo fuentes de poder de ± 18 V, $R = 1.00 \Omega$, y un regulador $\mu A7805$ en el paquete TO-220, especifique un disipador de calor para la operación completa hasta un voltaje de carga tan bajo como 0 V con $T_{A(\text{máx})} = 60$ °C.
- 11.28** Utilizando el LM10 del problema 11.11 y un LED de 1.5 V y 2 mA, diseñe un circuito indicador que monitoree a su propia fuente de poder y que apague el LED siempre que la alimentación caiga por debajo de 4.75 V.
- 11.29** Especifique los componentes en el circuito de la figura 11.35a para proporcionar protección OV cuando V_{CC} trate de elevarse por encima de 6.5 V, y para programar un comando PFAIL cuando la línea de ca de 120 V (rms) y 60 Hz trate de caer por debajo de 80% de su valor nominal.

11.6 Reguladores de conmutación

- 11.30** La bobina conmutada de la figura 11.37c tiene alguna similitud con el capacitor conmutado de la figura 4.23a. a) Suponiendo $V_{SAT} = V_F = 0$, compare los dos arreglos y puntualice sus similitudes, así como sus diferencias principales. b) Suponiendo la forma de onda de la corriente de bobina de la figura 11.39, demuestre que la potencia transferida por la bobina desde

V_I hasta V_O es $P = f_S W_{\text{ciclo}}$, donde $W_{\text{ciclo}} = LI_L \Delta i_L$ es el paquete de energía transferido durante cada ciclo.

- 11.31** a) Derive la ecuación 11.42. Después, suponiendo $I_O = 1$ A y $\Delta i_L = 0.2$ A, estime I_p así como el valor mínimo de I_O para una operación continua en el caso de b) un regulador de oposición con $V_I = 12$ V y $V_O = 5$ V, c) un regulador con $V_I = 5$ V y $V_O = 12$ V, y d) un regulador inversor con $V_I = 5$ V y $V_O = -15$ V.
- 11.32** Un regulador inversor con 5 V $\leq V_I \leq 10$ V debe entregar $V_O = -12$ V con una carga completa de 1 A. Suponiendo operación continua con $V_{\text{SAT}} = V_F = 0.5$ V, encuentre el rango requerido para D , así como el valor máximo de I_L .
- 11.33** Un regulador de oposición-reforzamiento es alimentado desde una fuente de +15 V y opera a 150 kHz. Especifique L , C y ESR para $V_O = -15$ V, $V_{ro(\text{máx})} = 150$ mV, y operación de modo continuo en el rango 0.2 A $\leq I_O \leq 1$ A.
- 11.34** Un regulador de oposición tiene $V_I = 20$ V, $V_O = 5$ V, $f_S = 100$ kHz, $L = 50$ μ H y $C = 500$ μ F. Suponiendo $V_{\text{SAT}} = V_F = 0$ y ESR = 0 dibuje y etiquete i_{SW} , i_D , i_L , i_C , y el voltaje v_X en la terminal izquierda de L para el caso de a) operación de modo continuo con $I_O = 3$ A, y b) operación de modo discontinuo con $t_{\text{ENC}} = 2$ μ s.
- 11.35** Discuta la forma en la que la η del regulador del ejemplo 11.20 resulta afectada si a) V_I se duplica, y b) si f_S se duplica.

11.7 Reguladores conmutados monolíticos

- 11.36** Encuentre la función de transferencia control a salida del circuito de la figura 11.43; enseguida, verifique que si R_{bob} y ESR son mucho más pequeñas que la carga R_L y la red de establecimiento de la ganancia R_1 y R_2 , entonces resultan las ecuaciones 11.51 y 11.52. *Sugerencia:* Considerando que $v_O/v_I = D$ y $D = v_C/V_{\text{sm}}$, la ganancia del bloque Mod se obtiene al diferenciar v_O con respecto a v_C y dejando que $v_I = V_I$.
- 11.37** En el amplificador de error de la figura 11.44a, R_1 y R_2 establecen el valor del factor de retroalimentación; sin embargo, para propósitos del análisis de señales pequeñas, V_{REF} se establece en cero, y por lo tanto R_1 no tiene efecto. Suponiendo un amp op ideal, obtenga las expresiones para ω desde ω_1 hasta ω_5 ; después verifique que para $R_3 \ll R_2$ y $C_2 \gg C_1$ éstas se simplifican como en la ecuación 11.54.
- 11.38** Suponiendo que en el amplificador de error del tipo de transconductancia del LT1070, $g_m \cong 4.4$ mA/V, $R_o \cong 180$ k Ω y $C_o \cong 3$ pF, encuentre la ganancia de voltaje $H_{\text{EA}}(jf)$ cuando el amplificador termina en la red de compensación de frecuencia mostrada en la figura 11.48. Después, dibuje sus gráficos de Bode y comente los resultados obtenidos.

REFERENCIAS

1. Analog Devices Engineering Staff, *Practical Design Techniques for Power and Thermal Management*, Analog Devices, Norwood, MA, 1998.
2. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a ed., John Wiley & Sons, Nueva York, 1993.
3. R. Knapp, "Selection Criteria Assist in Choice of Optimum Reference". *EDN*, 18 de febrero de 1988, pp. 183-192.

4. "IC Voltage Reference Has 1 ppm per Degree Drift", Application Note AN-161, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
5. A. P. Brokaw, "A Simple Three-Terminal IC Bandgap Reference", *IEEE Journal of Solid-State Circuits*, vol. SC-9, no. 6, diciembre de 1974, pp. 388-393.
6. Analog Devices Engineering Staff, *Practical Design Techniques for Sensor Signal Conditioning*, Analog Devices, Norwood, MA, 1999.
7. B. Huffman, "Voltage Reference Circuit Collection", Application Note AN-42, *Linear Applications Handbook Volume II*, Linear Technology, Milpitas, CA, 1993.
8. J. Graeme, "Op Amps Expand Voltage Reference Options", *Electronic Design*, 16 de abril de 1992, pp. 75-90.
9. J. Graeme, "Precision DC Current Sources", Parte 1 y Parte 2, *Electronic Design*, 26 de abril de 1990, pp. 191-198 y 201-206.
10. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
11. "Applications for an Adjustable IC Power Regulator", Application Note AN-178, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
12. R. W. Erickson, *Fundamentals of Power Electronics*, Chapman & Hall, International Thompson Publishing, Nueva York, 1997.
13. C. Nelson, "LT1070 Design Manual", Application Note AN-19, *Linear Applications Handbook Volume I*, Linear Technology, Milpitas, CA, 1990.
14. C. Nelson, "LT1074/LT1076 Design Manual," Application Note AN-44, *Linear Applications Handbook Volume II*, Linear Technology, Milpitas, CA, 1993.
15. B. Huffman y C. Nelson, *SwitcherCAD User's Manual*, Linear Technology, Milpitas, CA, 1992.
16. *National Power IC's Databook*, National Semiconductor, Santa Clara, CA, 1995.
17. R. Mammano, "The Pros and Cons of Voltage-Mode and Current-Mode Controllers", *Electronic Design Analog Applications Issue*, 27 de junio de 1994, pp. 53-54.
18. G. C. Chryssis, *High-Frequency Switching Power Supplies: Theory and Design*, 2a ed., McGraw-Hill, Nueva York, 1989.

CONVERTIDORES D-A Y A-D

- 12.1 Especificaciones de rendimiento
- 12.2 Técnicas de conversión D-A
- 12.3 Aplicaciones del DAC multiplicador
- 12.4 Técnicas de conversión A-D
- 12.5 Convertidores de sobremuestreo
- Problemas
- Referencias

En su estado natural, las variables portadoras de información, como el voltaje, la corriente, la carga, la temperatura y la presión, se encuentran en forma analógica. Sin embargo, para los propósitos de procesamiento, transmisión y almacenamiento, con frecuencia es más conveniente representar la información en forma digital. Por ejemplo, se tiene un amp op que se requiere para sacar una señal v en el rango de 0 V a 1 V con una exactitud de 1 mV, o bien 0.1%. Dados los efectos de las no idealidades, el corrimiento, el envejecimiento, el ruido, los cableados imperfectos y las interconexiones del componente, hasta un requerimiento de exactitud así de moderado puede ser difícil de cumplir.

Las demandas acerca del rendimiento del circuito se pueden relajar significativamente si la información se representa de manera digital. Por ejemplo, en forma decimal, que resulta la más familiar para los humanos, la señal anterior se expresaría como $v = 0.d_1d_2\dots d_n$, donde d_1, d_2, \dots, d_n son dígitos decimales entre 0 y 9. Para una resolución de 1 mV en el rango $0.000\text{ V} \leq v < 0.999\text{ V}$ se necesitan tres de esos dígitos. Esto es, a su vez, requiere de tres circuitos separados para sostener los valores de cada dígito individual; sin embargo, los requerimientos de desempeño ahora son mucho más relajados porque cada circuito de dígito necesita resolver sólo 10 niveles de voltaje en lugar de 1000. Para esta tarea son suficientes las exactitudes individuales de $\pm 5\%$.

A pesar de que la expresión de señales en forma digital facilita un problema, al mismo tiempo también genera otro, es decir, crea la necesidad de convertir de analógico a digital (A-D) y de digital a analógico (D-A).

Por ejemplo, un convertidor decimal D-A para el ejemplo ya expuesto tendría que determinar los valores de d_1, d_2 y d_3 en la forma que son proporcionados por los circuitos correspondientes (una tarea fácil), y después sintetizar la señal analógica $v = d_110^{-1} + d_210^{-2} + d_310^{-3}$ con una exactitud de 1 mV (una tarea inherentemente difícil).

A pesar de ser conveniente para los humanos, la representación decimal no relaja los requerimientos de desempeño del circuito hasta su máxima extensión. Tal meta se alcanza al permitir que los dígitos tomen sólo dos valores, estos son 0 y 1. Si estos valores se representan con valores diferentes, como 0 V y 5 V, entonces hasta el circuito más burdo será capaz de resolverlos. Es precisamente por esto que los dígitos binarios, o *bits*, representan la base de los sistemas digitales. Los bits son conservados y manipulados por circuitos binarios como interruptores, compuertas lógicas y flip-flops.

En la figura 12.1 se muestra el contexto más general¹ dentro del cual se utilizan las conversiones A-D y D-A. Una señal analógica de entrada, después del acondicionamiento adecuado, se convierte en A-D para ser procesada o quizás únicamente transmitida o registrada en forma digital por el bloque del procesador digital de señales (DSP). Una vez procesada, recibida o recuperada, la señal se convierte en D-A para ser reutilizada en su forma analógica, posiblemente después de un acondicionamiento de salida adicional.

El convertidor A-D (ADC) se opera a una velocidad de f_s muestras por segundo. Para evitar cualquier fenómeno de apodado,^{1,2} la entrada analógica debe estar limitada en su banda de forma que su componente de frecuencia más alto sea menor que $f_s/2$; cabe mencionar que los filtros antiapodado se definieron en el capítulo 4. Por lo general, los ADC requieren que la entrada se conserve constante durante el proceso de conversión, lo cual indica que el ADC debe ser precedido por un SHA que congele la señal limitada en banda justo antes de cada conversión; los SHA se expusieron en el capítulo 9. Por su parte el convertidor D-A (DAC) usualmente es operado a la misma velocidad f_s que el ADC y, si la aplicación lo demanda, está equipado con el sistema de circuitos apropiado para remover cualquier pico de salida relacionado con los cambios en el código de entrada. Al final, la señal de tipo escalera resultante es pasada a través de un filtro suavizador para facilitar los efectos del ruido de cuantización.

El esquema de la figura 12.1 se encuentra, ya sea completo o en parte, en numerosas aplicaciones. Sólo por mencionar algunos ejemplos se tiene el procesamiento digital de señales (DSP), el control digital directo (DDC), la mezcla de audio digital, la grabación y reproducción, comunicaciones de modulación de código de pulsos (PCM), la adquisición de datos, la síntesis de música y video computacionales y la instrumentación de multímetros digitales.

En este capítulo, después de introducir la terminología de los convertidores y los parámetros de rendimiento, se exponen las técnicas y aplicaciones más comunes de las conversiones D-A y A-D, incluyendo los convertidores Σ - Δ .

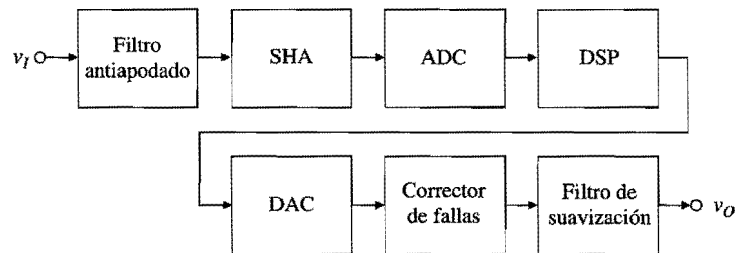


FIGURA 12.1.
Sistema de datos muestreados.

Una cadena de n bits, $b_1b_2b_3\dots b_n$, forman una palabra de n bits. El bit b_1 es llamado el *bit más significativo* (MSB) y el bit b_n se denomina el *bit menos significativo* (LSB). La cantidad

$$D = b_12^{-1} + b_22^{-2} + b_32^{-3} + \dots + b_n2^{-n} \quad (12.1)$$

se denomina el *valor binario fraccional*. Dependiendo del patrón del bit, D puede asumir 2^n valores igualmente espaciados desde 0 hasta $1 - 2^{-n}$. El límite inferior es alcanzado cuando todos los bits son iguales a 0, el límite superior cuando todos los bits son iguales a 1, y el espacio entre los valores adyacentes es 2^{-n} .

Convertidores D-A (DACs)

Un DAC acepta una palabra de entrada de n bits $b_1b_2\dots b_n$ con un valor binario fraccional D_I , y produce una salida analógica proporcional a D_I . En la figura 12.2a se presenta un DAC de salida de voltaje, para el cual se tiene

$$v_O = KV_{\text{REF}}D_I = V_{\text{FSR}}(b_12^{-1} + b_22^{-2} + \dots + b_n2^{-n}) \quad (12.2)$$

donde K es un factor de escala; V_{REF} es un *voltaje de referencia*; b_k ($k = 1, 2, \dots, n$) puede ser 0 o 1, dependiendo del nivel lógico en la entrada correspondiente; $V_{\text{FSR}} = KV_{\text{REF}}$ es el *rango de escala completa*. Con frecuencia, los valores usados para V_{FSR} son 2.5 V, 5.0 V y 10.0 V. A pesar de que esta exposición se enfocará en los DACs de salida de voltaje, los resultados también se pueden aplicar fácilmente a los DACs de salida de corriente, caracterizados por $i_O = KI_{\text{REF}}D_I = I_{\text{FSR}}D_I$. Un valor típico de I_{FSR} es 1.0 mA.

Se observa que la salida del DAC es el resultado de multiplicar la señal analógica V_{REF} por la variable digital D_I . Un DAC que permite que V_{REF} varíe hasta un valor tan bajo como cero, se denomina *DAC multiplicador* (MDAC).

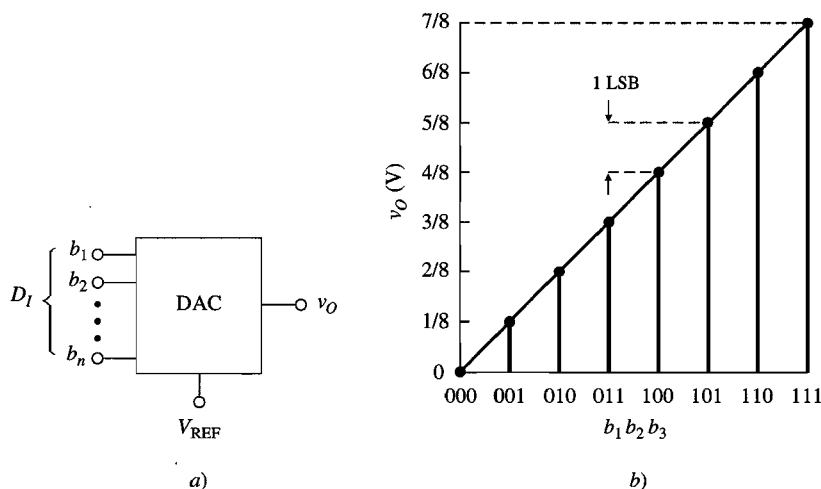


FIGURA 12.2.

Diagrama de DAC y la característica de transferencia ideal para $n = 3$ y $V_{\text{FSR}} = 1 \text{ V}$.

De acuerdo con el patrón de entrada de bits, v_O puede asumir 2^n diferentes valores que van desde 0 hasta el *valor de escala completa* $V_{FSV} = (1 - 2^{-n})V_{FSR}$. La contribución de MSB a v_O es $V_{FSR}/2$, y la contribución de LSB es $V_{FSR}/2^n$. Ésta última es llamada la *resolución*, o simplemente el *LSB*. Es importante observar que V_{FSV} siempre es 1 LSB menor de V_{FSR} . La cantidad $DR = 20 \log_{10} 2^n$ se denomina el *rango dinámico* del DAC. Por lo tanto, un DAC de 12 bits con $V_{FSR} = 10.000$ V tiene $LSB = 2.44$ mV, $V_{FSV} = 9.9976$ V y $DR = 72.25$ dB.

Como únicamente existen 2^n códigos de entrada posibles, la característica de transferencia de un DAC es un conjunto de puntos cuya envoltura es una línea recta con puntos extremos en $(b_1 b_2 \dots b_n, v_O) = (00 \dots 0, 0 \text{ V})$ y $(11 \dots 1, V_{FSV})$. En la figura 12.2b se muestra la característica de un DAC con $n = 3$ y $V_{FSR} = 1.0$ V. La gráfica consiste en $2^3 = 8$ barras con alturas en el rango que va desde 0 hasta $V_{FSV} = \frac{7}{8}$ V con una resolución de $1 \text{ LSB} = \frac{1}{8}$ V. Si un DAC se conecta en la salida de un contador binario síncrono de n bits y se observa a v_O con el osciloscopio, la forma de onda será del tipo escalera. Entre más alta sea n , más fina será la resolución y más cercana estará la forma de escalera a una rampa continua. Los DACs están disponibles en longitudes de palabra desde 6 hasta 20 bits o más. Los DACs de 6, 8, 10, 12 y 14 bits son comunes y económicos, mientras que los DACs con $n > 14$ cada vez se vuelven más caros y requieren el mayor de los cuidados para alcanzar su precisión completa.

Especificaciones de los DACs³

El sistema de circuitos internos de un DAC está sujeto al error, al corrimiento, el envejecimiento, así como a otras fuentes de error de los componentes, cuyos efectos consisten en degradar el rendimiento de la conversión. La desviación máxima de la salida real con respecto al valor ideal predicho por la ecuación 12.2 se denomina la *exactitud absoluta* y se expresa en fracciones de 1 LSB. Resulta claro que, si un DAC de n bits debe conservar su credibilidad por debajo de su LSB, su exactitud absoluta nunca debe ser peor que $\frac{1}{2}$ de LSB. Los errores de un DAC se clasifican como *estáticos* y *dinámicos*.

Los errores estáticos más simples son el error de *desvío* y el error de *ganancia*, los cuales se muestran en la figura 12.3. El error de desvío (+1 LSB en el ejemplo) se anula mediante la traslación de la envoltura real hacia arriba o hacia abajo hasta que ésta pase por el origen, tal como en la figura 12.3b. Entonces, lo que queda es el error de ganancia (-2 LSB en el ejemplo), el cual se anula ajustando el factor de escala K .

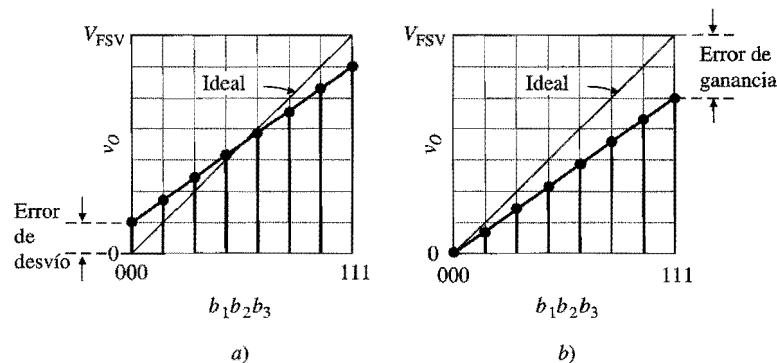


FIGURA 12.3.
Error de desvío y error de ganancia del DAC.

Aun después de que ambos errores han sido anulados, es probable que la envoltura real se desvíe de la línea recta que pasa a través de los puntos extremos. La desviación máxima se denomina la *no linealidad integral* (INL) o también la *exactitud relativa*, y se expresa en fracciones de 1 LSB. En forma ideal, la diferencia en altura entre las barras adyacentes es 1 LSB; la desviación máxima con respecto a este valor ideal se llama la *no linealidad diferencial* (DNL). Si $DNL < -1$ LSB, la característica de transferencia se convierte en *no monótonica*; esto es, para ciertas transiciones de código de entrada v_O decrecerá junto con el código de entrada, en lugar de incrementarse. Una característica no monótonica es especialmente indeseable tanto para el control, donde puede provocar oscilaciones, como para las aproximaciones sucesivas de ADCs, donde puede conducir a la pérdida de códigos. Estos conceptos se clarificarán de mejor manera mediante un ejemplo.

EJEMPLO 12.1. Encuentre la INL y la DNL del DAC de 3 bits de la figura 12.4. Comente los resultados.

Solución. Mediante inspección, se encuentra que las no linealidades diferencial e integral del código individual, en fracciones de 1 LSB, son

k :	000	001	010	011	100	101	110	111
INL_k :	0	0	$-1/2$	$1/2$	-1	$1/2$	$-1/2$	0
DNL_k :	0	0	$-1/2$	1	$-3/2$	$3/2$	-1	$1/2$

Las máximas de INL_k y DNL_k son, respectivamente, $INL = 1$ LSB y $DNL = 1\frac{1}{2}$ LSB. Se observa una no monotonía conforme el código cambia desde 011 hasta 100, donde el tamaño de paso es $-\frac{1}{2}$ LSB en lugar de $+1$ LSB; por lo tanto, $DNL_{100} = -\frac{1}{2} - (+1) = -\frac{3}{2}$ LSB < -1 LSB. El hecho de que $DNL_{101} = \frac{3}{2}$ LSB > 1 LSB, a pesar de ser indeseable, no ocasiona no monotonía.

Observación. Notar que $INL_k = \sum_{i=0}^k DNL_i$. ¿Se puede encontrar una justificación intuitiva para esto?

El rendimiento del DAC cambia con las variaciones en la temperatura, el envejecimiento y las fuentes de poder; por ello, todos los parámetros relevantes de rendimiento tales

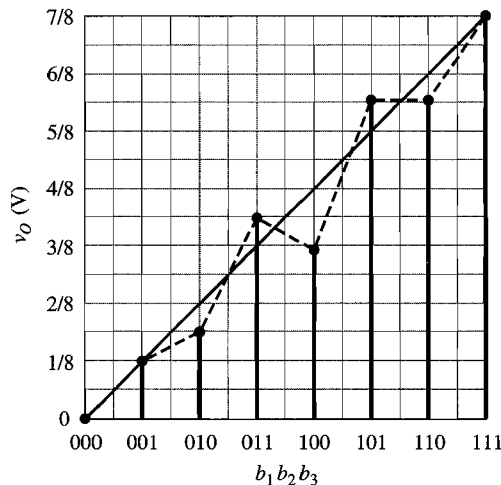


FIGURA 12.4. Ejemplo de la característica real de un DAC, después de que los errores de desvío y de ganancia han sido anulados.

como el desvío, la ganancia, la INL y la DNL, y la monotonicidad se deben especificar en los rangos completos de temperatura y fuentes de poder.

El parámetro dinámico más importante es el *tiempo de estabilización* t_S , el cual es el tiempo necesario para que la salida se establezca dentro de una banda específica (usualmente $\pm \frac{1}{2}$ LSB) de su valor final siguiendo un cambio de código a la entrada (por lo general un cambio de escala completa). En forma típica, t_S está en el rango que va desde menos de 10 ns hasta más de 10 μ s, dependiendo tanto de la longitud de palabra como de la arquitectura y la tecnología del circuito.

Otra fuente potencial importante es la presencia de picos de salida relacionados con transiciones mayores de código de entrada. Estos picos, llamados *glitches*, se deben a la respuesta no uniforme del sistema de circuitos internos a los cambios en los bits de entrada, así como a la pobre sincronización entre los mismos cambios de los bits. Por ejemplo, si durante la transición de escala central desde 01...1 hasta 10...0 el MSB se percibe como encendido antes (o después) de que todos los demás bits se apaguen, la salida cambiará momentáneamente a escala completa (o a cero), ocasionando un pico de salida positivo (o negativo), es decir, un glitch.

Los glitches son de particular importancia en las aplicaciones de despliegue del CRT. Estos glitches se pueden minimizar mediante la sincronización de los cambios de los bits de entrada, ya sea con un registro de enganche en paralelo de alta velocidad o por medio del procesamiento de la salida del DAC con un THA. El THA se interrumpe en el modo de espera justo antes del cambio de código, y regresa al modo de seguimiento sólo después de que el DAC se ha recuperado del glitch y se ha establecido en su nuevo nivel.

Convertidores A-D (ADCs)

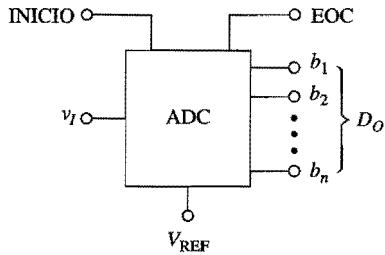
Un ADC proporciona la función inversa de un DAC. Como se muestra en la figura 12.5a, acepta una entrada analógica v_I y produce una palabra de salida $b_1b_2\dots b_n$ de valor fraccional D_O tal que

$$D_O = b_12^{-1} + b_22^{-2} + \dots + b_n2^{-n} = \frac{v_I}{KV_{REF}} = \frac{v_I}{V_{FSR}} \quad (12.3)$$

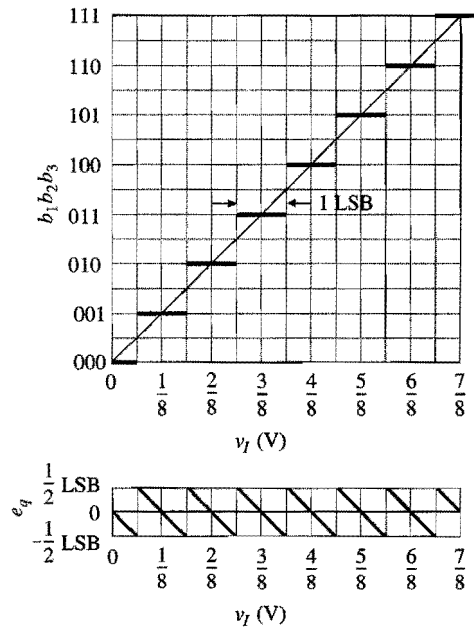
De manera usual, un ADC incluye dos patitas de control adicionales: la entrada de INICIO, la cual indica al ADC cuándo comenzar la conversión, y la salida EOC, que anuncia cuando la conversión está completa. El código de salida puede estar tanto en forma paralela como serial. Con frecuencia, los ADCs están equipados con ganchos, lógica de control y buffers de tres estados para facilitar la interfase con el microprocesador. Los ADCs orientados a las aplicaciones de medición de panel digital están diseñados para conducir, directamente, despliegues de LCD o LED.

Con frecuencia, la entrada a un ADC es una señal de transductor que es proporcional al voltaje de alimentación del transductor V_S , o bien $v_I = \alpha V_S$ (un ejemplo típico es una celda de carga). En estos casos resulta conveniente utilizar a V_S también como la referencia para el ADC, con ello la ecuación 12.3 se simplifica a $D_O = \alpha V_S / KV_S = \alpha / K$, lo cual indica una conversión independiente de la referencia. Esta técnica, llamada *conversión de medida de razón*, permite conversiones con una alta exactitud usando sólo referencias con una calidad modesta.

En la parte superior de la figura 12.5b, se muestra la característica ideal de un ADC de 3 bits con $V_{FSR} = 1.0$ V. El proceso de conversión divide el rango de entrada analógico en 2^n



a)



b)

FIGURA 12.5.

Diagrama ADC, y la característica de transferencia y el ruido de cuantización ideales para $n = 3$ y $V_{FSR} = 1$ V.

intervalos llamados *rangos de códigos*, mientras que todos los valores de v_I dentro de un rango de códigos dado están representados por el mismo código, es decir, por el valor correspondiente al rango medio. Por ejemplo, el código 011, que corresponde al valor del rango medio $v_I = \frac{3}{8}$ V, en realidad representa a todas las entradas dentro del rango $\frac{3}{8} \pm \frac{1}{16}$ V. Debido a la incapacidad del ADC para distinguir entre diferentes valores dentro de este rango, el código de salida puede tener un error de hasta $\pm \frac{1}{2}$ LSB. Esta incertidumbre, llamada *error de cuantización*, o también *ruido de cuantización* e_q , es una limitación inherente de cualquier proceso de digitalización. Una forma obvia de reducir este error es por medio del incremento de n .

Como se muestra en la parte inferior de la figura 12.5b, e_q es una variable del tipo diente de sierra con un valor pico de $\frac{1}{2}$ LSB $= V_{FSR}/2^{n+1}$. Su valor rms se encuentra fácilmente como $E_q = (\frac{1}{2} \text{ LSB})/\sqrt{3}$ o bien

$$E_q = \frac{V_{FSR}}{2^n \sqrt{12}} \quad (12.4)$$

Si v_I es una señal senoidal, la relación señal a ruido se maximiza cuando v_I tiene una amplitud pico de $V_{FSR}/2$, o un valor rms de $(V_{FSR}/2)\sqrt{2}$. Por lo tanto, $\text{SNR}_{\text{máx}} = 20 \log_{10}[(V_{FSR}/2\sqrt{2})/(V_{FSR}/2^n\sqrt{12})]$, o bien

$$\text{SNR}_{\text{máx}} = 6.02n + 1.76 \text{ dB} \quad (12.5)$$

Si n se incrementa en 1, E_q se corta a la mitad y $\text{SNR}_{\text{máx}}$ se incrementa en 6.02 dB.

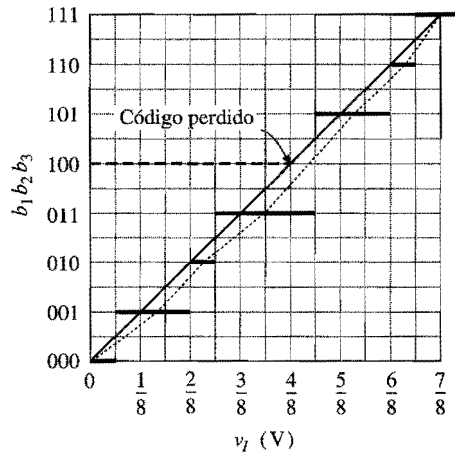


FIGURA 12.6.
Ejemplo de la característica real de un ADC
con código perdido.

Especificaciones del ADC³

En forma similar al caso de los DACs, el rendimiento del ADC se caracteriza en términos de los *errores de desvío y de ganancia*, de las *no linealidades integral y diferencial*, y de la *estabilidad*. Sin embargo, los errores del ADC se definen en términos de los valores de v_I en los que ocurren las *transiciones de código*. En forma ideal, estas transiciones ocurren en múltiplos impares de $\frac{1}{2}$ LSB, como se muestra en la figura 12.5b. En particular, la primera transición (000 \rightarrow 001) ocurre en $v_I = \frac{1}{2}$ LSB = $\frac{1}{16}$ V, y la última (110 \rightarrow 111) en $v_I = V_{FSV} - \frac{1}{2}$ LSB = $V_{FSR} - \frac{3}{2}$ LSB = $\frac{13}{16}$ V.

El *error de desvío* es la diferencia entre la ubicación real de la primera transición de código y $\frac{1}{2}$ LSB, y el *error de ganancia* es la diferencia entre las ubicaciones reales de la última y la primera transición, y la separación ideal de $V_{FSR} - 2$ LSB. Aun después de que ambos errores se han anulado, las ubicaciones de las transiciones de código restantes probablemente se desviarán de sus ubicaciones ideales, como se ejemplifica en la figura 12.6.

La curva punteada, que representa el lugar geométrico de los puntos medios de los rangos de códigos reales, se llama la *línea de código central*. Su desviación máxima de la línea recta que pasa a través de los puntos extremos después de que los errores de desvío y de ganancia han sido anulados se llama *no linealidad integral* (INL). En forma ideal, las transiciones de código están separadas por 1 LSB. La desviación máxima de este valor ideal se llama *no linealidad diferencial* (DNL). Si la DNL excede a 1 LSB, algunos códigos serán omitidos en la salida. La pérdida de códigos es indeseable en el control digital, ya que puede conducir a la inestabilidad.

En el ejemplo mostrado, el error INL se maximiza en relación con el rango de código 011, donde este error es $-\frac{1}{2}$ LSB. Este rango también maximiza el error DNL. El ancho del rango de 2 LSB indica que $DNL = (2 - 1)$ LSB = 1 LSB. No resulta sorprendente que exista un código perdido. Cuando se investiguen los errores INL y DNL, es importante asegurarse de que su medición se realizó a lo largo del eje horizontal (o vertical) y no como distancias geométricas. Como una verificación, se puede usar la relación $INL_k = \sum_{i=0}^k DNL_i$, la cual se aplica también para los ADCs.

Una conversión A-D requiere de cierta cantidad de tiempo para ser completada. Este tiempo, llamado el *tiempo de conversión*, en forma típica se encuentra en el rango que va desde menos de 10 ns hasta decenas de milisegundos, dependiendo del método, la resolución y la tecnología de la conversión.

En la práctica, un ADC producirá un mayor ruido que el ruido de cuantización teórico de la ecuación 12.4. El ADC también introducirá distorsión debido a las no linealidades de la característica de transferencia. Por lo tanto, el número efectivo de bits es⁴

$$\text{ENOB} = \frac{S/(N+D) - 1.76 \text{ dB}}{6.02} \quad (12.6)$$

donde $S/(N+D)$ es la relación real señal a ruido más la distorsión, expresada en decibeles.

EJEMPLO 12.2. Se encuentra que un ADC de 10 bits con $V_{\text{FSR}} = 10.24 \text{ V}$ tiene $S/(N+D) = 56 \text{ dB}$. Encuentre E_q , $\text{SNR}_{\text{máx}}$ y ENOB.

Solución. Utilizando las ecuaciones desde la 12.4 hasta la 12.6 se obtiene que $E_q = 2.89 \text{ mV}$, $\text{SNR}_{\text{máx}} = 61.97 \text{ dB}$, y $\text{ENOB} = 9.01$, lo cual indica nueve bits efectivos. En otras palabras, el ADC de 10 bits dado, tiene el mismo rendimiento que un ADC ideal de 9 bits.

12.2 TÉCNICAS DE CONVERSIÓN D-A

Los DACs están disponibles en una gran variedad de arquitecturas y tecnologías.²⁻⁴ En esta sección se examinan los ejemplos más comunes.

DACs de resistor calibrado

Con la ecuación 12.2 se indica que las funciones requeridas para implementar un DAC de n bits son n interruptores y n variables binarias ponderadas para sintetizar los términos $b_k 2^{-k}$, $k = 1, 2, \dots, n$; además, se requiere un sumador de n entradas y una referencia. El DAC de la figura 12.7 utiliza un amp op para sumar n corrientes binarias ponderadas derivadas de V_{REF} a través de las resistencias de escalamiento de corriente $2R, 4R, 8R, \dots, 2^n R$. La corriente $i_k = V_{\text{REF}}/2^k R$ aparece o no en la suma, dependiendo del estado del interruptor correspondiente, es decir, si éste está cerrado ($b_k = 1$) o abierto ($b_k = 0$). Escribiendo $v_O = -R_f i_O$ se obtiene

$$v_O = (-R_f / R) V_{\text{REF}} (b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n}) \quad (12.7)$$

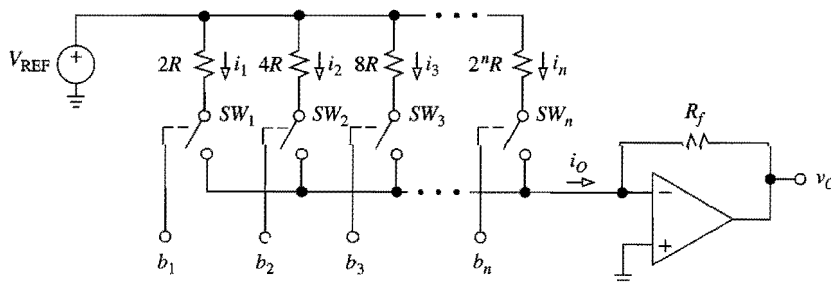


FIGURA 12.7.
DAC de resistor calibrado.

lo cual indica que $K = -R_f/R$. El error de desvío se anula mediante el arreglo de V_{OS} , y el error de ganancia por medio del ajuste de R_f . Como los interruptores son del tipo de tierra virtual, es posible realizarlos con JFETs de canal p de la forma que se muestra en la figura 9.37.

La simplicidad conceptual del DAC de resistor ponderado se desvirtúa por dos inconvenientes, que son, las resistencias distintas a cero de los interruptores, así como una dispersión en las resistencias de establecimiento de corriente que se incrementan exponencialmente junto con n . El efecto de las resistencias de interruptor es la disrupción de las relaciones de las corrientes en forma binaria, particularmente en las posiciones más significativas de los bits, donde las resistencias de establecimiento de corriente son más pequeñas. Es posible hacer que estas resistencias sean lo suficientemente grandes para hacer despreciables las resistencias del interruptor; sin embargo, esto puede resultar en resistencias increíblemente grandes en las posiciones menos significativas. Por ejemplo, un DAC de 8 bits requiere resistencias en un rango que va desde $2R$ hasta $256R$. La dificultad al asegurar razones exactas en un rango con esta amplitud, en especial en forma monolítica, restringe la practicidad de los DACs de resistor calibrado por debajo de los 6 bits.

DACs de capacitor ponderado

Los ICs MOS complejos como los CODECS y las microcomputadoras requieren capacidades de conversión de datos en el chip utilizando sólo MOSFETs y capacitores, los cuales son los componentes naturales de esta tecnología. El DAC de la figura 12.8 se puede ver como la contraparte con capacitor conmutado del DAC de resistor ponderado. Su centro es un arreglo de capacitancias ponderadas en forma binaria más una capacitancia de terminación, igual en valor a la capacitancia LSB. La operación del circuito se alterna entre dos ciclos, llamados los ciclos de *reinicio* y de *muestra*.

Durante el *ciclo de reinicio* que se muestra en la figura, todos los interruptores están conectados a tierra para descargar por completo todos los capacitores. Asimismo, durante el *ciclo de muestra*, SW_0 se abre mientras que cada uno de los interruptores restantes se deja a tierra o se conecta al V_{REF} , dependiendo de si el correspondiente bit de entrada es 0 o 1,

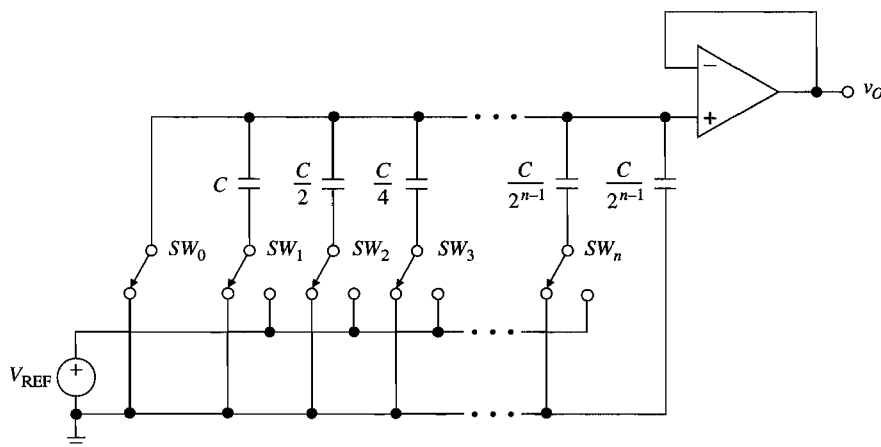


FIGURA 12.8.
DAC de capacitor calibrado.

respectivamente. Lo anterior resulta en una redistribución de la carga, cuyo efecto es producir una salida dependiente del código.

Si se utilizan los principios elementales del divisor de capacitor, se encuentra fácilmente que $v_O = V_{REF} C_r / C_t$, donde C_r representa la suma de todas las capacitancias conectadas a V_{REF} , y C_t la capacitancia total del arreglo. Se puede escribir que $C_r = b_1 C + b_2 C/2 + \dots + b_n C/2^{n-1}$; además, $C_t = C + C/2 + \dots + C/2^{n-1} + C/2^n = 2C$. Sustituyendo se obtiene

$$v_O = V_{REF}(b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n}) \quad (12.8)$$

lo cual indica que el ciclo de prueba proporciona una conversión D-A de n bits con $V_{FSR} = V_{REF}$.

Si se utiliza la técnica de colocar interruptores a las placas inferiores, como se muestra en la figura, las capacitancias parásitas de la placa inferior se conectan a la tierra o a V_{REF} , sin afectar la distribución de carga en las capacitancias activas. Como las razones de capacitancia MOS se controlan fácilmente hasta exactitudes de 0.1%, el esquema del capacitor ponderado es adecuado para $n \leq 10$. Al igual que con los DACs de resistor ponderado, el inconveniente principal de este esquema es una dispersión de capacitancia creciente en forma exponencial.

DACs potenciométricos

No resulta difícil imaginar el impacto que los errores de los componentes en las posiciones de bit más significativas de los DACs expuestos previamente, pueden tener sobre la no linealidad diferencial y la monotonicidad. Un DAC *potenciométrico* logra monotonicidad inherente mediante el uso de una cadena de 2^n resistores para partir a V_{REF} en 2^n intervalos idénticos. Como se muestra en la figura 12.9 para $n = 3$, entonces un árbol binario de

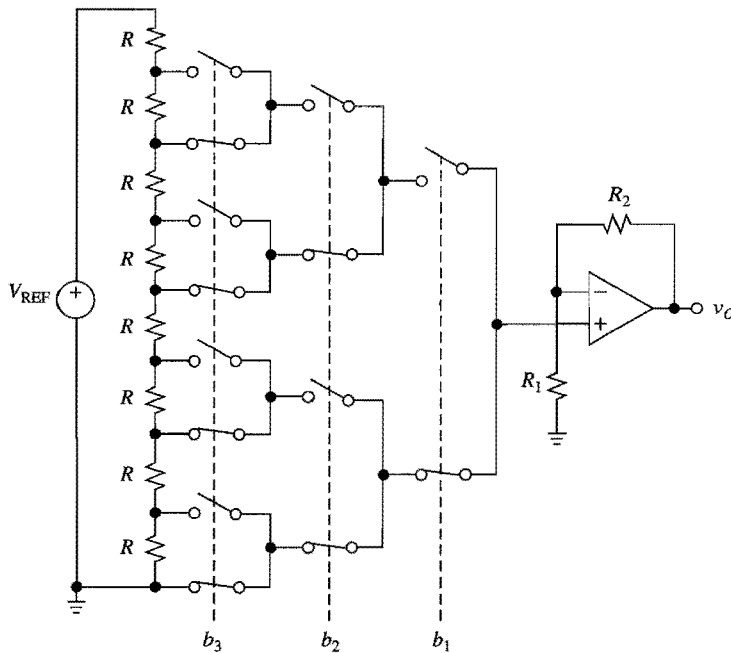


FIGURA 12.9.
DAC potenciométrico.

interruptores selecciona la toma correspondiente al código de entrada dado y la conecta a un amplificador de alta impedancia de entrada con una ganancia $K = 1 + R_2/R_1$.

Sin importar cuántos errores tengan los resistores, v_O siempre se incrementará cuando el amplificador sea conmutado de una toma a la siguiente, hacia arriba de la escalera, y por ende lo mismo pasará con la monotonicidad inherente. Otra ventaja es que si los nodos superior e inferior de la cadena resistiva se polarizan en los voltajes arbitrarios V_H y V_L , el DAC interpolará entre V_L y V_H con una resolución de 2^n pasos. Sin embargo, el gran número de resistores (2^n) e interruptores ($2^{n+1} - 2$) requeridos limita a los DACs potenciométricos prácticos a $n \leq 8$, aun a pesar de que los interruptores se pueden fabricar de manera muy eficiente en tecnología MOS.

Escaleras R-2R

La mayoría de las arquitecturas de DACs están basadas en la popular escalera R-2R que se muestra en la figura 12.10. Si se comienza desde la derecha y se trabaja hacia la izquierda, se puede probar fácilmente que la resistencia equivalente a la derecha de cada nodo etiquetado es igual a $2R$. En consecuencia, la corriente que fluye hacia abajo, después de cada nodo, es igual a la corriente que fluye hacia la derecha; además, el doble de esta corriente entra al nodo desde la izquierda. Las corrientes y, por ende, los voltajes del nodo están calibrados en forma binaria,

$$i_{k+1} = \frac{1}{2} i_k \quad v_{k+1} = \frac{1}{2} v_k \quad (12.9)$$

$k = 1, 2, \dots, n - 1$. (Observe que la resistencia $2R$ ubicada en la extrema derecha tiene una función puramente de terminación.)

Con una dispersión de resistencia de sólo 2 a 1, la escalera R-2R se puede fabricar monolíticamente con un alto grado de exactitud y estabilidad. Las escaleras de película delgada, fabricadas mediante su deposición en una superficie de silicón oxidado, permiten el ajuste exacto mediante láser en DACs con $n \geq 12$. Para DACs con un número menor de bits, con frecuencia las escaleras difusas o de ión implantado son las adecuadas. Además, resultan diferentes arquitecturas de DACs dependiendo de cómo se utiliza la escalera.

Escalera R-2R de modo de corriente

El nombre de la arquitectura de la figura 12.11 se deriva del hecho de que ésta opera sobre las corrientes de escalera. Estas corrientes son $i_1 = V_{REF}/2R = (V_{REF}/R)2^{-1}$, $i_2 = (V_{REF}/2)/2R$

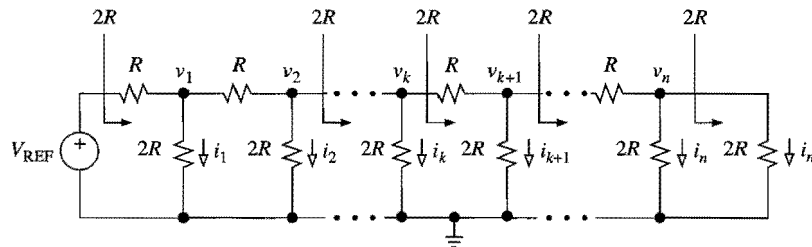


FIGURA 12.10.
Escalera R-2R.

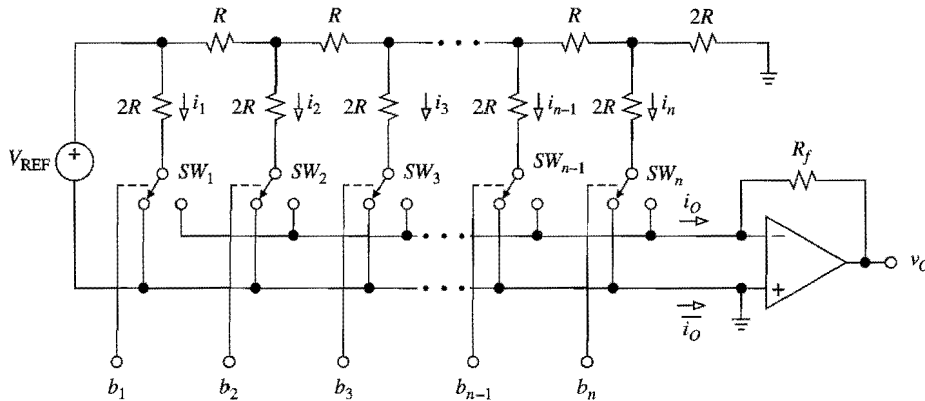


FIGURA 12.11.
DAC en el cual se utiliza una escalera R - $2R$ de modo de corriente.

$= (V_{\text{REF}}/R)2^{-2}, \dots, i_n = (V_{\text{REF}}/R)2^{-n}$, y están divididas ya sea hacia el bus de tierra (\bar{i}_O) o hacia el bus de tierra virtual (i_O). Al utilizar el bit b_k para identificar el estatus de SW_k , y considerando que $v_O = -R_f i_O$ se obtiene

$$v_O = -(R_f/R)V_{\text{REF}}(b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n}) \quad (12.10)$$

lo cual indica que $K = -R_f/R$. Como $i_O + \bar{i}_O = (1 - 2^{-n})V_{\text{REF}}/R$ sin importar el código de entrada, se dice que \bar{i}_O es complementaria a i_O . Una ventaja importante del modo de corriente es que el cambio de voltaje a través de cada interruptor es mínimo, por lo tanto, la inyección de carga es eliminada y el diseño del excitador del interruptor se hace más simple.

Asimismo, se observa que el potencial del bus de i_O debe estar suficientemente cerca al del bus de \bar{i}_O ; de otra forma ocurrirían errores de linealidad. Por lo tanto, en DACs de alta resolución, resulta crucial que el error de desvío de entrada total del amp op sea anulado y tenga un corrimiento bajo.

Escalera R - $2R$ de modo de voltaje

En el modo alternativo de la figura 12.12, las resistencias $2R$ son conmutadas entre V_L y V_H , y la salida se obtiene del nodo de escalera ubicado en la extrema izquierda. Conforme el código de entrada es secuenciado a través de todos los posibles estados desde $0 \dots 0$ hasta $1 \dots 1$, el voltaje de este nodo cambia en pasos de $2^{-n}(V_H - V_L)$ desde V_L hasta $V_H - 2^{-n}(V_H - V_L)$. Al amortiguarlo con un amplificador resulta en el factor de escala $K = 1 + R_2/R_1$. La ventaja de este esquema es que permite interpolar entre cualquiera de los dos voltajes, ninguno de los cuales debe ser necesariamente igual a cero.

DACs bipolares

En la arquitectura ejemplificada en la figura 12.13 para $n = 4$, la escalera R - $2R$ se utiliza para proporcionar la polarización de corriente para n sumideros de corriente BJT calibrados en forma binaria; entonces n interruptores BJT no saturados proporcionan una rápida con-

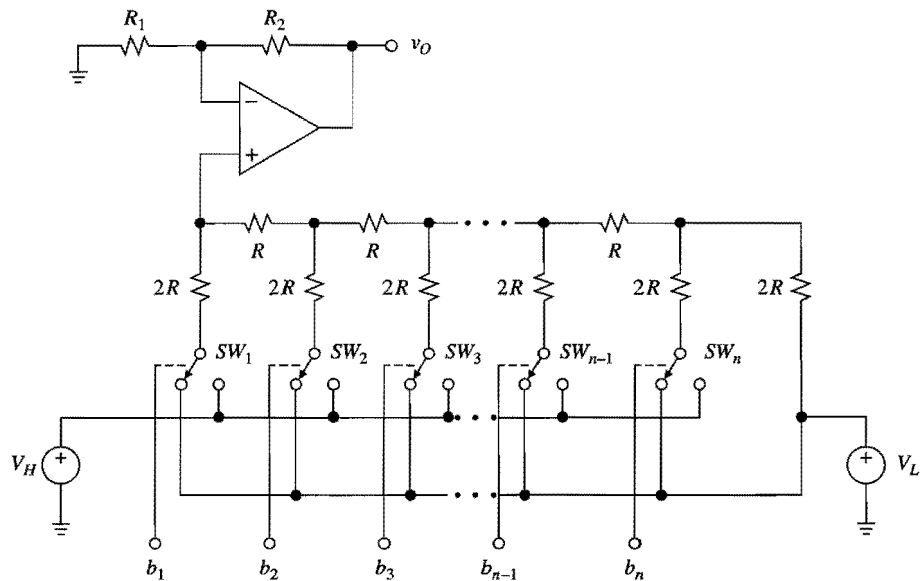


FIGURA 12.12.
DAC en el cual se utiliza una escalera R - $2R$ de modo de voltaje.

ducción de corriente, típicamente en el rango de los nanosegundos. Los sumideros de corriente van desde Q_1 hasta Q_4 , con Q_{4i} proporcionando una función de terminación. Se observa que para que la escalera funcione de forma apropiada, los nodos superiores de las resistencias $2R$ deben ser equipotenciales. Los voltajes en estos nodos son establecidos por los emisores de los sumideros de corriente. Como las corrientes correspondientes están en

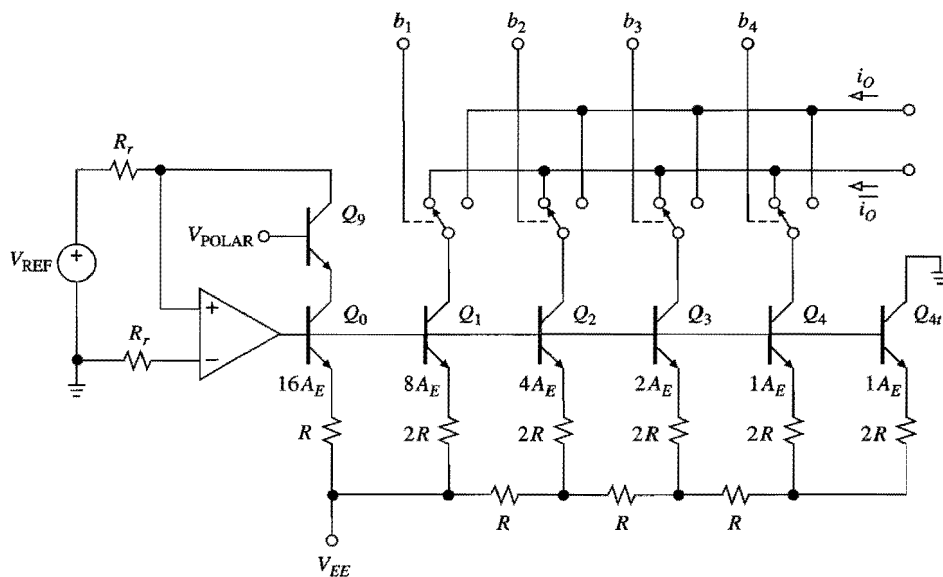


FIGURA 12.13.
DAC bipolar.

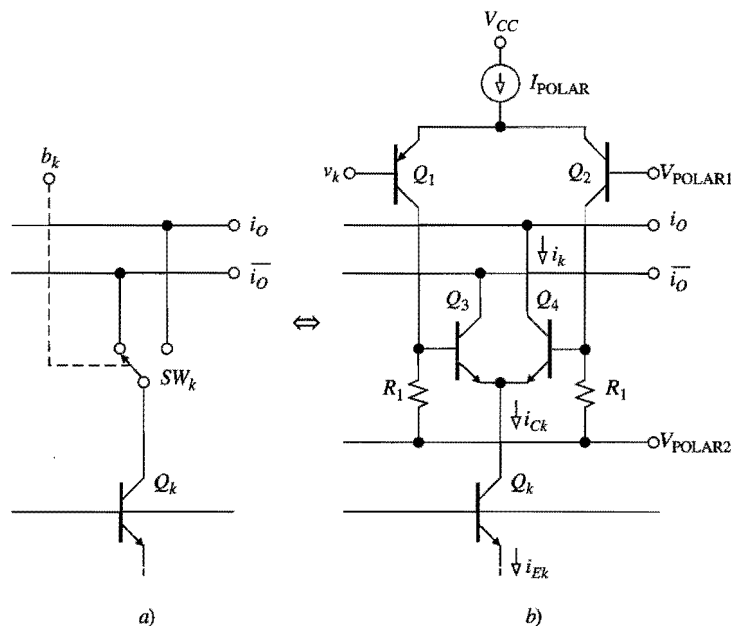


FIGURA 12.14.
Interruptor de corriente de alta velocidad.

razones de 2:1, las áreas de los emisores se deben escalar de acuerdo a $1A_E$, $2A_E$, $4A_E$ y $8A_E$ para asegurar caídas de V_{BE} idénticas y, por ende, emisores equipotenciales.

En la figura 12.14 se muestran los detalles del k -ésimo interruptor de conducción de corriente. Para $v_k > V_{POLAR1}$, Q_1 se apaga y Q_2 se enciende. Lo anterior, a su vez, conserva apagado a Q_3 y encendido a Q_4 , con lo que se conduce la corriente del colector Q_k hacia el bus de i_O . Para $v_k < V_{POLAR1}$, las condiciones se invierten y la corriente de Q_k ahora se divide hacia el bus de \bar{i}_O . El umbral de conmutación se establece típicamente en $V_{POLAR1} \cong 1.4$ V para proporcionar compatibilidad tanto TTL como CMOS.

Se observa que debido a las betas finitas de los BJT, las pérdidas de corriente en las bases introducen errores. El circuito de la figura 12.13 utiliza a Q_0 para compensar las pérdidas de base de los sumideros de corriente, y a Q_9 para compensar las pérdidas de base de los interruptores. El circuito funciona de la siguiente manera: mediante la acción del amp op, $i_{C9} = V_{REF}/R_r$. Al utilizar la relación BJT $i_C = \alpha i_E$, y asumiendo la misma α de ahí en adelante, se tiene que $i_{E0} = i_{C0}/\alpha = i_{E9}/\alpha = (i_{C9}/\alpha)/\alpha = (V_{REF}/R_r)/\alpha^2$. Por medio de la acción de la escalera, la corriente del emisor del k -ésimo sumidero es $i_{Ek} = i_{E0}2^{-k}$. La k -ésima corriente que llega al bus de i_O es $i_k = \alpha i_{Ck} = \alpha(\alpha i_{Ek}) = \alpha^2 i_{E0}2^{-k} = (V_{REF}/R_r)2^{-k}$, lo que indica la desaparición de los errores de corriente de base. Sumando las diferentes corrientes sobre el bus de i_O se obtiene

$$i_O = I_{REF} (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + b_4 2^{-4}) \quad (12.11)$$

donde $I_{REF} = V_{REF}/R_r$.

En la figura 12.15 se muestran las dos formas más comunes de convertir a i_O en un voltaje. La terminación puramente resistiva de la figura 12.15a, que resulta en $v_O = -R_L i_O$, utiliza por completo la capacidad de velocidad del DAC siempre que R_L sea lo suficiente-

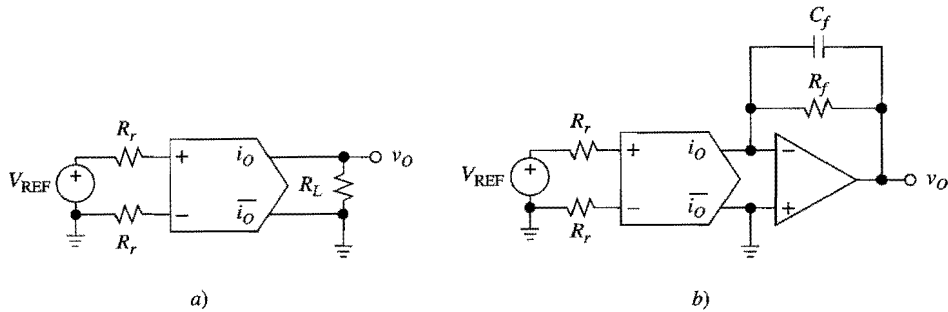


FIGURA 12.15.
Acondicionamiento de salida por un DAC bipolar.

mente pequeña como para volver insignificante el efecto de la capacitancia parásita de salida del DAC. En este caso, la excursión de salida está limitada por el cumplimiento de voltaje del DAC, como se indica en las hojas de datos. El convertidor amp op de la figura 12.15b proporciona $v_O = R_f i_O$ con una impedancia de salida baja, pero al precio de una degradación tanto en la dinámica como con el costo extra del amp op. El tiempo de estabilización total t_S se puede estimar a partir de los tiempos de estabilización individuales del DAC y del amp op de acuerdo con la ecuación

$$t_S = \sqrt{t_{S(\text{DAC})}^2 + t_{S(\text{OA})}^2} \quad (12.12)$$

El propósito de C_f es estabilizar al amp op contra la capacitancia parásita de salida del DAC.⁵ Los amps op adecuados para esta aplicación son de un tipo con SR alto, establecimiento rápido y entrada JFET, o bien del tipo CFA.

DACs maestro esclavo

La resolución de la estructura básica de la figura 12.13 puede, en principio, incrementarse mediante el uso de sumideros de corriente adicionales; sin embargo, si las áreas de emisor se mantienen en razón rápidamente se llegará a geometrías BJT extravagantes. La arquitectura de la figura 12.16 facilita los requerimientos de geometría, ya que combina dos DACs del tipo recién expuesto en una configuración maestro esclavo, en la cual la corriente del BJT de terminación Q_{4t} del DAC maestro se usa para polarizar al DAC esclavo. Esta corriente, que representa 1 LSB del DAC maestro se parte por medio del DAC esclavo en cuatro corrientes adicionales calibradas en forma binaria, ahora con Q_{8t} proporcionando la terminación requerida. El resultado es un DAC de 8 bits con $I_{\text{REF}} = V_{\text{REF}}/R_r$ y una resolución de $I_{\text{REF}}/2^8$. Los DACs maestro esclavo más populares son el DAC-08 (de 8 bits) y el DAC-10 (de 10 bits) (Analog Devices), ambos se establecen dentro de $\pm \frac{1}{2}$ LSB en 85 ns (típico) y proporcionan un cumplimiento de voltaje de salida por debajo de 10 V.

Escalera R-2R excitada por corriente

Los problemas provenientes del escalamiento del área del emisor se eliminan por completo utilizando sumideros de corriente de igual valor y explotando la capacidad de escalamiento

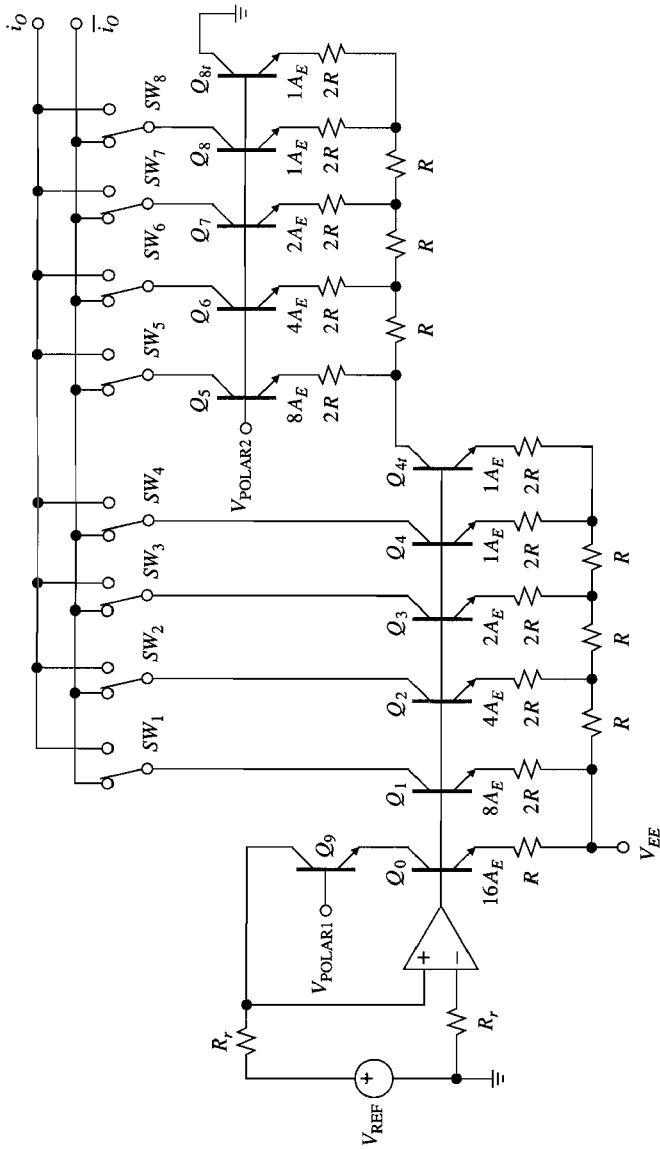


FIGURA 12.16.
DAC Maestro esclavo.

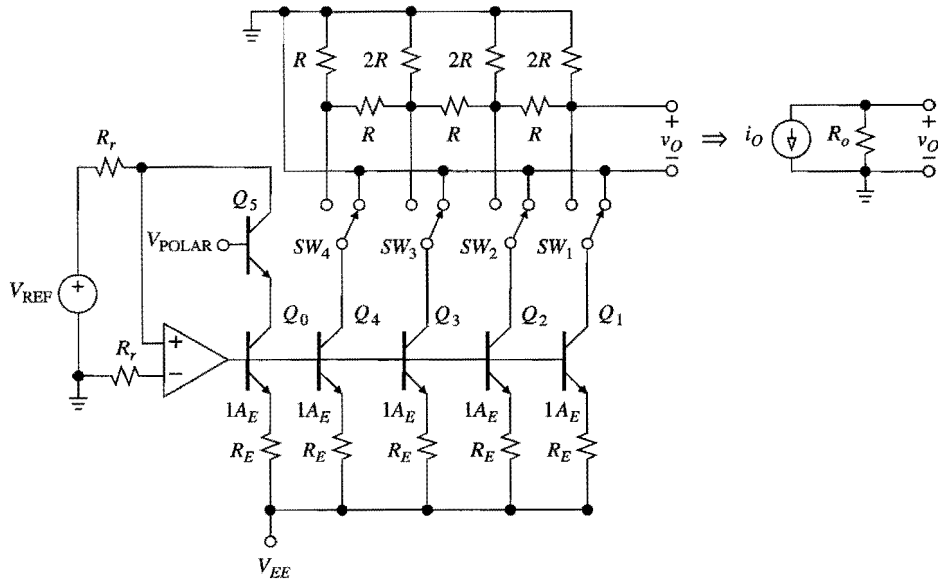


FIGURA 12.17.
DAC en el cual se utiliza una escalera R - $2R$ excitada por corriente.

de corriente de la escalera R - $2R$ para obtener contribuciones a la salida ponderadas en forma binaria. A pesar de que en la figura 12.17 se presenta un ejemplo de 4 bits, el principio puede extenderse fácilmente a valores más altos de n . También es fácil demostrar (véase el problema 12.8) que la escalera admite un equivalente Norton con $R_o = R$ e $i_O = (2V_{REF}/R_r) (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + b_4 2^{-4})$; para reducir los ecos parásitos se ha omitido desde b_1 hasta b_4 .

El uso de resistencias de escalera adecuadamente pequeñas ($\leq 1 \text{ k}\Omega$) minimiza el efecto de las capacitancias parásitas, permitiendo que v_O se establezca muy rápido. Si la salida se deja flotando, el DAC proporcionará $v_O = -Ri_O = (-2R/R_r)V_{REF}D_I$ con $R_o = R$. En forma alternativa, si se desea una impedancia de salida igual a cero, se puede utilizar un amp op convertidor I - V , pero con el inconveniente de tener un tiempo de estabilización más largo de acuerdo con la ecuación 12.12.

Segmentación

Las capacidades de componentes idénticos y seguimiento de los componentes IC limitan la resolución de las estructuras de DAC consideradas anteriormente para $n \leq 12$. Sin embargo, las áreas de equipo de instrumentación de precisión, equipo de prueba, sistemas de calibración industrial y reproducción de audio digital con frecuencia requieren resoluciones y rendimiento de linealidad muy por encima de 12 bits. Uno de los requerimientos de desempeño más importantes es la *monotonidad*. De hecho, existen situaciones en las que el tamaño de paso uniforme en las características del DAC es más importante que la conformación exacta en línea recta. Por ejemplo, en el control de proceso, a pesar de que la linealidad inherente de un transductor de entrada no puede sobrepasar 0.1% o 10 bits, con frecuencia se requiere un número más alto de bits para resolver las pequeñas variaciones del transductor. Asimismo, para asegurar una razón señal a ruido alta, los sistemas de repro-

ducción de audio digital utilizan 16 bits o más de linealidad diferencial, sin embargo no necesariamente proporcionan el mismo nivel de no linealidad integral.

En los DACs calibrados en forma lineal convencionales, la monotonicidad es difícil de lograr en el punto de mayor tráfico debido a la dificultad de alcanzar el grado requerido de concordancia entre el MSB y la suma combinada de todos los bits restantes. Para asegurar la monotonicidad, esta concordancia debe ser mejor que una parte en 2^{n-1} , lo cual indica que la dificultad se incrementa exponencialmente junto con n . Los DACs de alta resolución logran la monotonicidad mediante una técnica conocida como *segmentación*. Aquí el rango de referencia se parte en un número suficientemente grande de segmentos contiguos, y después se usa un DAC de menor resolución para interpolar entre los extremos del segmento seleccionado. A continuación se expondrá esta técnica para los DACs de modo de voltaje y de modo de corriente.

Segmentación de modo de voltaje

En la figura 12.18 se ilustra la técnica de segmentación utilizada por el DAC AD7846 de 16 bits (Analog Devices). Los cuatro bits MS de entrada se decodifican para seleccionar, a través de los interruptores del SW_0 a SW_{16} , uno de dieciséis segmentos de voltaje disponibles a lo largo de la cadena de resistores. Después, el segmento seleccionado se amortigua por medio de los seguidores de voltaje y se usa como un voltaje de referencia de valor nominal $V_{REF}/16$ para excitar a un DAC $R-2R$ de modo de voltaje de 12 bits. Éste último, a su vez, parte el segmento seleccionado en $2^{12} = 4096$ pasos más pequeños, iniciando en el extremo inferior del segmento y terminando un paso antes del extremo superior, para así obtener

$$v_O = V_L + D_{12}(V_H - V_L) \quad (12.13)$$

donde V_H y V_L son, respectivamente, los límites superior e inferior del segmento seleccionado, y D_{12} es el valor fraccional del código de 12 bits más bajo. Por simplicidad, en la figura se omiten un registro de enganche de entrada, el sistema de circuitos del decodificador del segmento y del excitador del interruptor así como un interruptor corrector de fallas de salida.

En virtud de que los 65,536 posibles niveles de salida consisten en 16 grupos de 4096 pasos cada uno, el tráfico mayor del DAC de 12 bits se repite en cada uno de los 16 segmentos. En consecuencia, la exactitud requerida de las resistencias en cadena para asegurar una no linealidad diferencial dada se relaja mediante un factor de 16. Sin embargo, debe observarse que la no linealidad integral no puede ser mejor que la exactitud de las resistencias en cadena. El AD7846 ofrece una monotonicidad de 16 bits con un error de linealidad integral de ± 2 LSB, y un tiempo de estabilización de $9 \mu s$ para 0.0003%.

Al considerar que con $V_{REF} = 10$ V el tamaño de paso es de sólo $10/2^{16} = 152 \mu V$, los errores de desvío de entrada del amp op podrían causar una no linealidad diferencial intolerable si los buffers tuvieran pasos arriba de la escalera en un orden fijo. Este problema se contrarresta mediante el intercambio de los buffers en cada transición de segmento, dicha técnica es conocida como *salto de rana*. Ésta, a su vez, requiere que V_H y V_L también se intercambien para preservar la polaridad de entrada al DAC de 12 bits. Esta función la proporcionan SW_{AO1} y SW_{AO2} . El efecto del intercambio de buffers se puede apreciar de la siguiente manera.

Con los interruptores colocados en la forma mostrada, el DAC está procesando el segmento 0. Si los errores de desvío de entrada de los amps op se denotan como V_{OS1} y V_{OS2} , se tiene que $V_H = V_1 + V_{OS1}$ y $V_L = 0 + V_{OS2}$, donde $V_1 = V_{REF}/16$. El último nivel del segmento

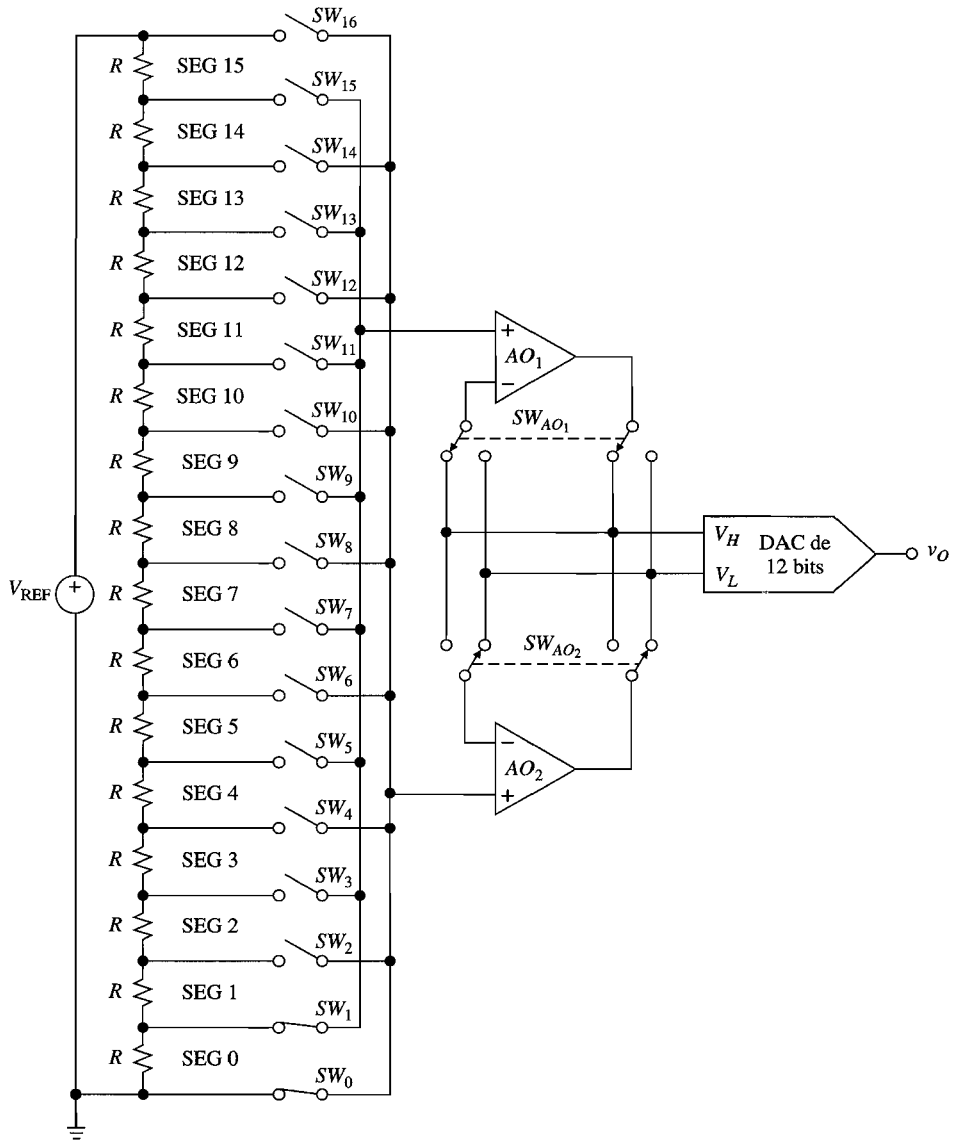


FIGURA 12.18. Diagrama simplificado del DAC segmentado AD7846 de 16 bits. (Cortesía de Analog Devices.)

0 se encuentra por medio de la inserción de estas expresiones en la ecuación 12.13 con $D_{12} = (1 - 2^{-12})$. De lo anterior se obtiene que $v_{O(\text{último})} = V_1(1 - 2^{-12}) + V_{OS1} - (V_{OS1} - V_{OS2})2^{-12}$.

En el punto de transición del segmento 0 al segmento 1, SW_0 se abre, SW_1 y SW_2 se cierran, y SW_{AO1} y SW_{AO2} se conmutan. Como resultado, ahora se tiene que $V_H = V_2 + V_{OS2}$ y $V_L = V_1 + V_{OS1}$, donde $V_2 = 2V_1$. En consecuencia, el primer nivel del segmento 1 es $v_{O(\text{primero})} = V_1 + V_{OS1}$. La diferencia entre los dos niveles produce el tamaño de paso en el primer tráfico mayor,

$$v_{O(\text{primero})} - v_{O(\text{último})} = \frac{V_{REF}}{2^{16}} + \frac{V_{OS2} - V_{OS1}}{2^{12}}$$

lo cual indica que la técnica del salto de rana reduce el error de desvío combinado en 2^{12} . Por ejemplo, suponiendo que $|V_{OS2} - V_{OS1}| \cong 10 \text{ mV}$, el término de error es $10^{-2}/2^{12} = 2.4 \mu\text{V} \ll 1 \text{ LSB}$. En las transiciones de segmento restantes se aplican consideraciones similares.

Segmentación de modo de corriente

En la figura 12.19 se ilustra la segmentación para el caso de un DAC R - $2R$ de modo de corriente de 16 bits. Las resistencias a la izquierda establecen 15 segmentos de corriente de valor V_{REF}/R , por lo que la contribución de cada segmento a la salida es $-(R_f/R)V_{\text{REF}}$. La lógica de decodificación examina los 4 bits de entrada MS y dirige hacia el bus de i_O 8 de dichos segmentos para b_1 , 4 segmentos para b_2 , 2 segmentos para b_3 , y 1 segmento para b_4 . Las resistencias restantes forman un DAC R - $2R$ de modo de corriente de 12 bits ordinario, cuya contribución a la salida se obtiene por medio de la ecuación 12.10. Entonces, utilizando el principio de superposición, se tiene que $v_O = -(R_f/R)V_{\text{REF}} \times (8b_1 + 4b_2 + 2b_3 + b_4 + b_52^{-1} + b_62^{-2} + \dots + b_{16}2^{-12})$, o bien

$$v_O = -16 \frac{R_f}{R} V_{\text{REF}} (b_1 2^{-1} + b_2 2^{-2} + \dots + b_{16} 2^{-16}) \quad (12.14)$$

lo cual indica una conversión de 16 bits con $V_{\text{FSR}} = -16(R_f/R)V_{\text{REF}}$. Se observa que las resistencias de segmento, al igual que las resistencias de escalera, necesitan únicamente ser exactas hasta 12 bits para asegurar la monotonicidad en el nivel de 16 bits. Un ejemplo de un DAC que utiliza este principio es el DAC CMOS de 16 bits MP7616 (Micro Power Systems).

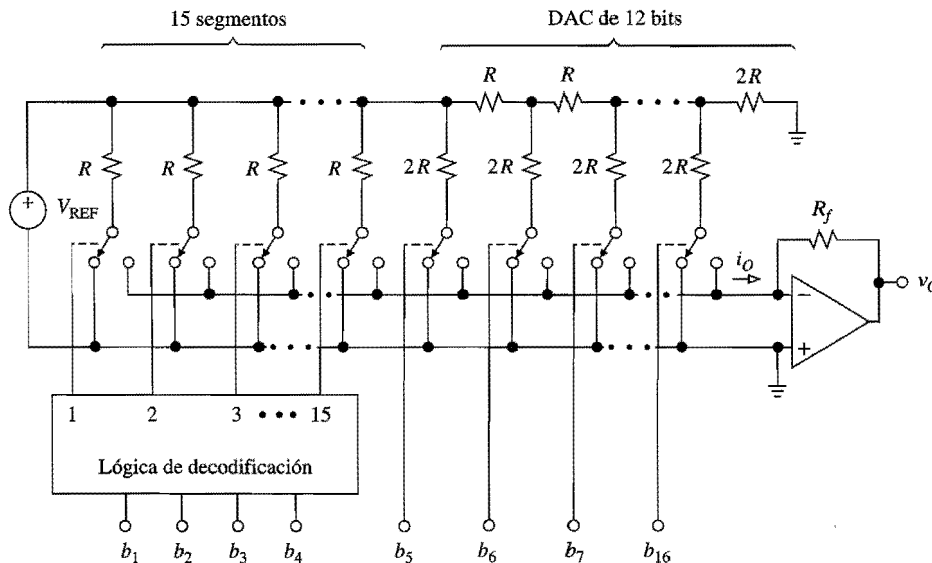


FIGURA 12.19.

DAC segmentado de 16 bits en el que se utiliza una escalera R - $2R$ de modo de corriente de 12 bits.

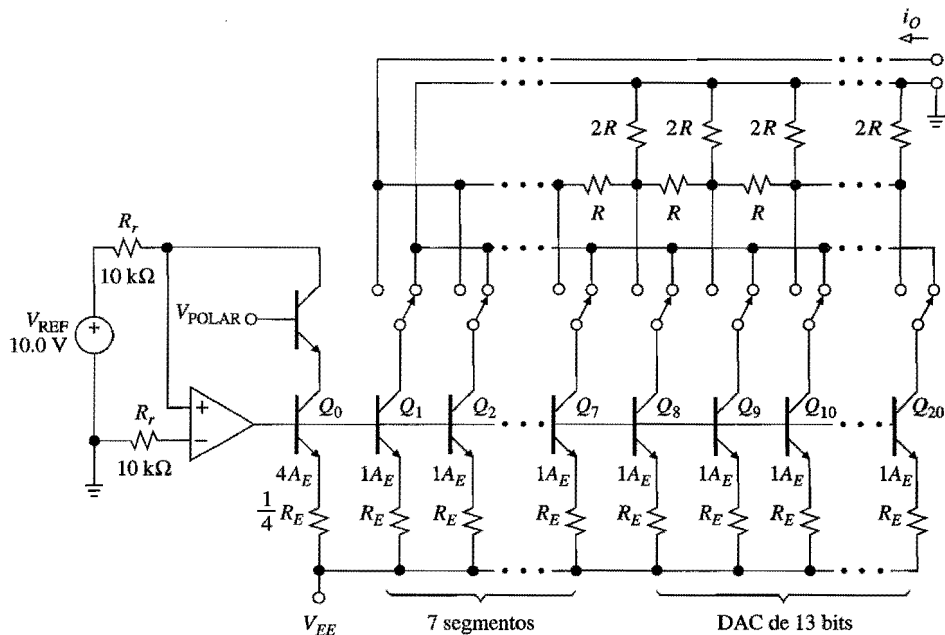


FIGURA 12.20.
DAC segmentado de 16 bits en el cual se utiliza una escalera R - $2R$ excitada por corriente de 13 bits.

En la figura 12.20 se muestra un DAC segmentado de 16 bits que utiliza la arquitectura de escalera excitada por corriente. Aquí, desde Q_1 hasta Q_7 proporcionan 7 segmentos de corriente de valor $V_{REF}/4R_r = 0.25$ mA, los cuales son conducidos ya sea hacia el bus de i_O o hacia la tierra mediante un decodificador (no se muestra por simplicidad), dependiendo de los 3 bits MS. Se conducen hacia el bus de i_O 4 segmentos para b_1 , 2 segmentos para b_2 y un segmento para b_3 . Además, desde Q_8 hasta Q_{20} , junto con la escalera R - $2R$, se forma un DAC de 13 bits excitado por corriente. El escalamiento adecuado requiere una resistencia R adicional entre el DAC de 13 bits y el bus de i_O . En consecuencia, la resistencia Norton ahora es $R_o = 2R$. Por el principio de superposición, $i_O = (V_{REF}/4R_r)(4b_1 + 2b_2 + b_3 + b_4 2^{-1} + b_5 2^{-2} + \dots + b_{16} 2^{-12})$, o bien

$$i_O = 2 \frac{V_{REF}}{R_r} (b_1 2^{-1} + b_2 2^{-2} + \dots + b_{16} 2^{-16}) \quad (12.15)$$

lo cual indica una conversión de 16 bits con $I_{FSR} = 2$ mA. Dos ejemplos populares de DACs monolíticos de 16 bits que utilizan esta arquitectura son el PCM52/53 (Burr-Brown) y el HI-DAC16 (Harris).

12.3 APLICACIONES DEL DAC MULTIPLICADOR

Los DACs de escalera R - $2R$ de las figuras 12.11 y 12.12 están equipados especialmente para su fabricación monolítica en tecnología CMOS.⁶ Los interruptores se realizan con transistores CMOS, y la escalera y el resistor de retroalimentación $R_f = R$ están fabricados

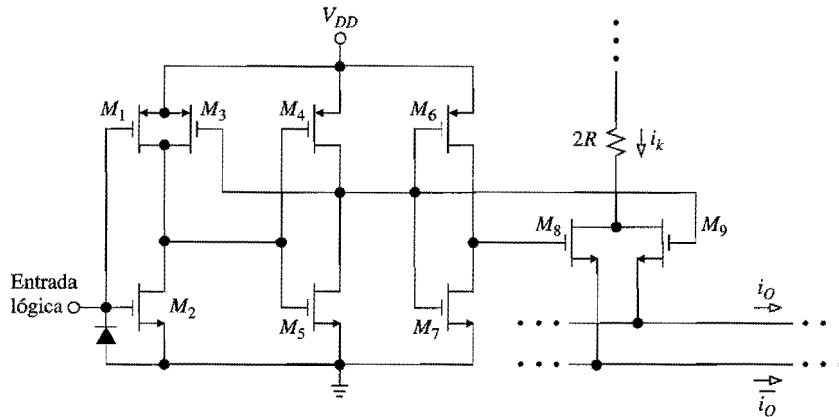


FIGURA 12.21.
Interruptor CMOS para escalera R - $2R$.

mediante la deposición de una película delgada sobre el CMOS dado. Debido a las variaciones del proceso, las resistencias, a pesar de tener una alta concordancia, no son necesariamente exactas. Por ejemplo, en la práctica, una escalera con un nivel nominal de $10\text{ k}\Omega$ puede caer en el rango de $5\text{ k}\Omega$ a $20\text{ k}\Omega$.

En la figura 12.21 se muestra el diagrama de circuito del k -ésimo interruptor $k = 1, 2, \dots, n$. El interruptor apropiado consiste en el par n MOS M_8 - M_9 , mientras que los FETs restantes aceptan entradas lógicas compatibles con TTL y CMOS para proporcionar impulsos de compuerta de antifase para M_8 y M_9 . Cuando la entrada lógica es alta, M_8 se apaga y M_9 se enciende, por lo tanto, i_k se dirige hacia el bus de i_O . Cuando la entrada es baja, M_8 se enciende, M_9 se apaga e i_k ahora se dirige hacia el bus de \bar{i}_O .

La resistencia distinta de cero $r_{ds(\text{enc})}$ de los interruptores tiende a romper la razón 2:1 de las resistencias de escalera y degradar el desempeño. Como $r_{ds(\text{enc})}$ es proporcional a la razón de la longitud del canal L con el ancho del canal W , es posible minimizarla mediante la fabricación de M_8 y M_9 con $L/W \ll 1$; sin embargo, lo anterior conduciría a geometrías de dispositivo extravagantes. Una técnica común para superar este inconveniente consiste en modificar las geometrías de los interruptores para alcanzar, al menos en las posiciones del bit MS, resistencias de interruptores ponderadas en forma binaria tales como $r_{ds1(\text{enc})} = 20\text{ k}\Omega$, $r_{ds2(\text{enc})} = 40\text{ }\Omega$, $r_{ds3(\text{enc})} = 80\text{ k}\Omega$, y así sucesivamente. Como las corrientes se parten a la mitad cuando las resistencias del interruptor se duplican, el producto $r_{dsk(\text{enc})} \times i_k$ permanece constante a través de las posiciones de bit modificadas, lo anterior ocasiona una caída sistemática del voltaje del interruptor, cuyo valor es típicamente de 10 mV . En virtud de que esta caída se sustrae en forma efectiva de V_{REF} , el resultado es un error de ganancia que se arregla fácilmente por medio del ajuste de R_f .

EJEMPLO 12.3. Un DAC CMOS con $n = 12$ se opera en el modo de corriente mostrado en la figura 12.11. Si $V_{\text{REF}} = 10.0\text{ V}$ y el DAC está calibrado a 25°C , especifique $\text{TC}(V_{\text{REF}})$ y $\text{TC}(V_{\text{OS}})$ de forma que los errores de corrimiento individuales con los que contribuyen la referencia y el amp op sean menores que $\pm \frac{1}{4}\text{ LSB}$ en el rango operativo que va desde 0°C hasta 70°C .

Solución. Se tiene que $\frac{1}{4}\text{ LSB} = 10.0/2^{14} = 0.61\text{ mV}$. Como la máxima excursión de temperatura desde el punto de calibración es $70^\circ - 25^\circ = 45^\circ\text{C}$, los corrimientos individuales no deben exceder $\pm 0.61 \times 10^{-3}/45 \cong \pm 13.6\text{ }\mu\text{V}/^\circ\text{C}$. De lo anterior se obtiene $\text{TC}_{\text{máx}}(V_{\text{REF}}) = \pm 1.36\text{ ppm}/^\circ\text{C}$. Además, utilizando una estimación conservadora de 2 V/V para la ganancia de ruido del amp op, se tiene que $\text{TC}_{\text{máx}}(V_{\text{OS}}) \cong \pm 13.6/2 = \pm 6.8\text{ }\mu\text{V}/^\circ\text{C}$.

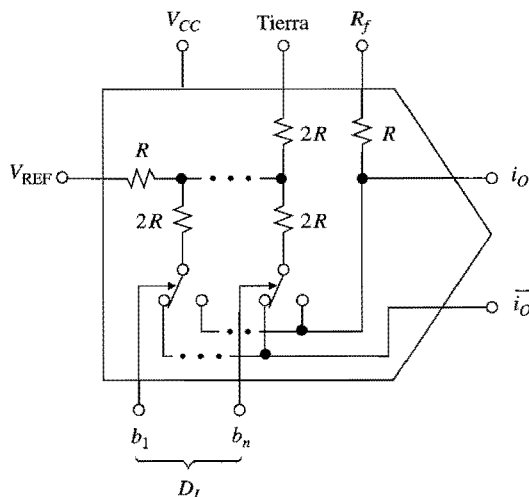


FIGURA 12.22.
Diagrama funcional de un DAC multiplicador.

En lo subsiguiente se usará el diagrama funcional de la figura 12.22 para representar un DAC CMOS. Esta estructura está disponible con varios fabricantes en un rango de resoluciones (8 a 14 bits) y configuraciones (paquetes sencillos, duales, cuadretes y octales). Muchas versiones incluyen enganches de buffer de entrada para facilitar la interfase con un microprocesador. Dependiendo de la resolución, los tiempos de estabilización se encuentran en un rango que va desde menos de 100 ns hasta más de 1 μ s. Una de las primeras y más populares familias de DACs CMOS es la serie AD7500 (Analog Devices).

Usos del MDAC

El voltaje de referencia de un DAC CMOS se puede variar tanto en valores positivos como negativos, incluyendo cero. Esta capacidad multiplicativa inherente hace que los DACs CMOS, de manera acertada llamados *MDACs*, estén equipados para una variedad de usos programables en forma digital.⁶

Los circuitos de la figura 12.23 proporcionan, respectivamente, atenuación y amplificación programables digitalmente. Por medio de la ecuación 12.10 con $R_f = R$, se encuentra que del atenuador de la figura 12.23a se obtiene $v_O = -Dv_I$, por lo tanto su ganancia $A = -D$ es programable desde 0 hasta $-(1 - 2^{-n}) \text{ V/V} \cong -1 \text{ V/V}$ en pasos de 2^{-n} V/V . En el amplificador de la figura 12.23b se tiene que $v_I = -Dv_O$, o bien $v_O = (-1/D)v_I$. Su ganancia $A = -1/D$ es programable desde $-1/(1 - 2^{-n}) \cong -1 \text{ V/V}$ cuando todos los bits son 1, hasta -2 V/V cuando $b_1 b_2 \dots b_n = 10 \dots 0$, hasta 2^n V/V cuando $b_1 \dots b_{n-1} b_n = 0 \dots 01$ y hasta la ganancia de lazo abierto completa a cuando todos los bits son 0. Para combatir el efecto de la capacitancia parásita del bus de i_O , es recomendable conectar una capacitancia de estabilización C_f de unas cuantas decenas de picofaradios entre la salida y la entrada inversora del amp op.⁵

Si el atenuador de la figura 12.23a se coloca en cascada con un integrador de Miller que tenga una frecuencia de ganancia unitaria ω_1 , la función de transferencia del circuito

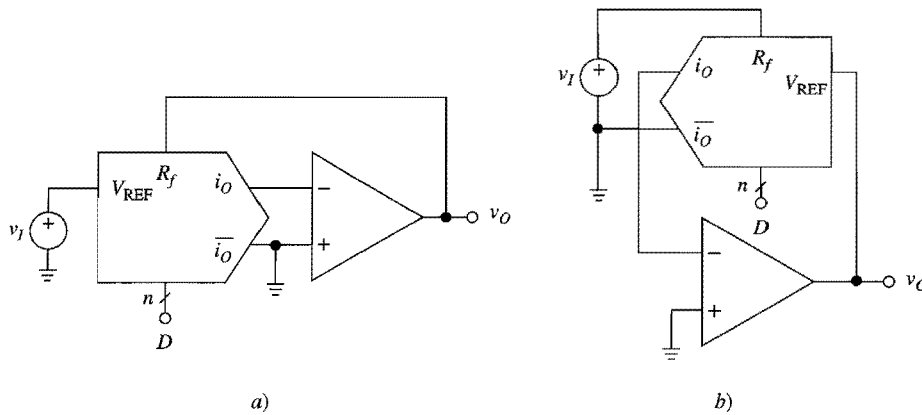


FIGURA 12.23.

a) Atenuador programable digitalmente: $v_O = -Dv_I$; b) amplificador programable digitalmente: $v_O = (-1/D)v_I$.

compuesto es $H = (-D) \times [-1/(j\omega/\omega_1)] = 1/(j\omega/D\omega_1)$. Lo anterior representa un integrador no inversor con una ganancia unitaria de $D\omega_1$ programable digitalmente. Dicho integrador se puede utilizar para implementar un filtro digitalmente programable. El filtro del ejemplo de la figura 12.24 tiene una topología de variable de estado del tipo encontrado en la figura 4.37, por lo tanto la ecuación 4.34 se puede reutilizar para escribir

$$\omega_0 = D\sqrt{R_2/R_4}/R_5C \quad Q = R_3/\sqrt{R_2R_4} \quad (12.16a)$$

$$H_{0HP} = -R_2/R_1 \quad H_{0BP} = -R_3/R_1 \quad H_{0LP} = -R_4/R_1 \quad (12.16b)$$

lo que indica que ω_0 se puede programar digitalmente desde $2^{-n}\sqrt{R_2/R_4}/R_5C$ hasta $(1 - 2^{-n})\sqrt{R_2/R_4}/R_5C$. Una vez que se tiene un filtro programable digitalmente, éste se puede convertir fácilmente en un oscilador programable digitalmente al hacer que $Q \rightarrow \infty$ (ver el problema 12.12).

EJEMPLO 12.4. En el circuito de la figura 12.24 especifique los componentes adecuados para $Q = 1/\sqrt{2}$, $H_{0BP} = -1$ V/V, y f_0 programable digitalmente en pasos de 10 Hz por medio de MDACs de 10 bits.

Solución. Se establece que $R_2 = R_4 = 10.0$ k Ω , y se considera que $C = 1.0$ nF. Después, el rango de escala completa es $f_{0(\text{FSR})} = 2^{10} \times 10 = 10.24$ kHz. Por lo tanto, $R_5 = 1/(2\pi \cdot 10,240 \times 10^{-9}) = 15.54$ k Ω (usar 15.4 k Ω , 1%).

Se utilizan amps op rápidos con error de desvío de entrada bajo y características de ruido y dinámica ancha, como los amps op de entrada JFET OPA627 (Burr-Brown). Para evitar el crecimiento de alta frecuencia de Q , se puede requerir de la compensación de error de fase, tal como se estudió en la sección 6.5.

En la figura 12.25 se muestra un generador de formas de onda programable digitalmente. El circuito es similar al encontrado en la figura 10.19a, excepto por el uso de un MDAC para controlar digitalmente la velocidad de carga/descarga de la capacitancia. Para evitar las incertidumbres de las resistencias de escalera, el MDAC se excita por corriente por medio de la fuente de corriente REF200 de 100 μ A (Burr-Brown). Cuando v_{SQ} es alto, I_{REF}

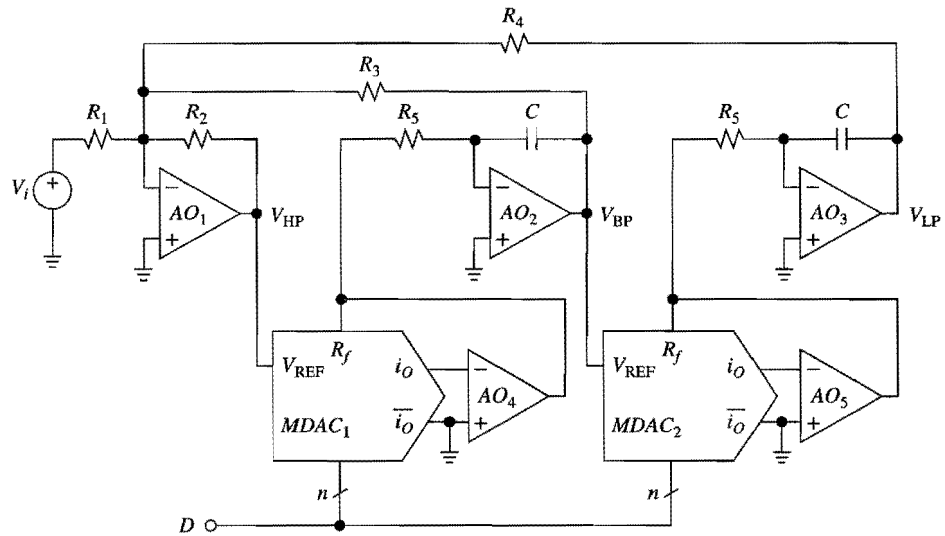


FIGURA 12.24.
Filtro programable digitalmente.

entra al MDAC; cuando v_{SQ} es bajo, I_{REF} sale del MDAC. En cualquier caso, el MDAC divide esta corriente para proporcionar $i_o = \pm DI_{REF}$. Para encontrar la frecuencia de oscilación f_0 , se aplica la ecuación 10.2 con $\Delta t = 1/2f_0$, $I = DI_{REF}$, y $\Delta v = 2V_T = 2(R_1/R_2)V_{fijo}$, donde $V_{fijo} = 2V_{D(enc)} + V_{Z5}$. El resultado es

$$f_0 = D \frac{(R_2 / R_1) I_{REF}}{4C V_{fijo}} \quad (12.17)$$

lo cual indica que f_0 es linealmente proporcional a D .

EJEMPLO 12.5. En el circuito de la figura 12.25 especifique los componentes adecuados para amplitudes de forma de onda de 5 V y f_0 programable digitalmente en pasos de 1 Hz por medio de un MDAC de 12 bits.

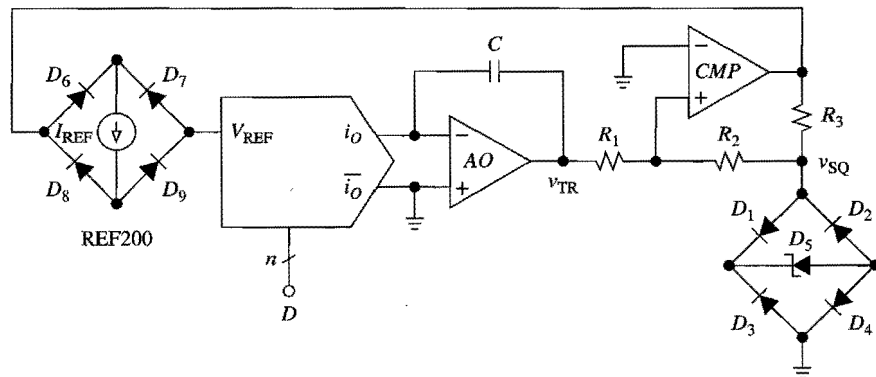


FIGURA 12.25.
Oscilador de onda triangular/cuadrada programable digitalmente.

Solución. Para $V_{\text{fijo}} = 5 \text{ V}$, se usa $V_{Z5} = 3.6 \text{ V}$. Además, se usa $R_1 = R_2 = 20 \text{ k}\Omega$ y $R_3 = 6.2 \text{ k}\Omega$. El rango de escala completa es $f_{0(\text{FSR})} = 2^{12} \times 1 = 4.096 \text{ kHz}$, por lo tanto, de la ecuación 12.17 se obtiene $C = 100 \times 10^{-6} / (20 \times 4096) = 1.22 \text{ nF}$ (usar 1.0 nF , el cual se encuentra más fácilmente, y después R_1 se eleva hasta $24.3 \text{ k}\Omega$, 1%). Se usa un amp op de entrada JFET con desvío bajo para AO , y un amp op de alta velocidad de respuesta para CMP .

12.4 TÉCNICAS DE CONVERSIÓN A-D

En esta sección se exponen las técnicas ADC más populares, como los ADCs basadas en DAC, los ADCs flash, los ADCs integradores y algunas variantes de los mismos.²⁻⁴ Una técnica más reciente, conocida como conversión sigma-delta (Σ - Δ), se presentará en la siguiente sección.

Conversión A-D basada en DAC

La conversión A-D se puede realizar utilizando un DAC y un registro adecuado para ajustar el código de entrada del DAC hasta que la salida del mismo esté dentro de $\pm \frac{1}{2}$ LSB de la entrada analógica. El código que logra lo anterior es la salida deseada de la ADC $b_1 \dots b_n$. Como se muestra en la figura 12.26, esta técnica requiere los circuitos lógicos adecuados para dirigir al registro a realizar la búsqueda del código en el momento en que llega el comando INICIO, además de un comparador de voltaje para anunciar cuando v_O está dentro de $\pm \frac{1}{2}$ LSB de v_I y entonces ejecutar el comando de fin de la conversión (EOC). Además, para centrar apropiadamente el rango analógico, la salida del DAC debe ser desviada en $+\frac{1}{2}$ LSB, como se mostró en la figura 12.5b.

La búsqueda de código más simple es una *búsqueda secuencial*, obtenida mediante la operación del registro como un contador binario. Conforme el contador pasa a través de códigos consecutivos comenzando desde $0 \dots 0$ el DAC produce una escalera creciente, la

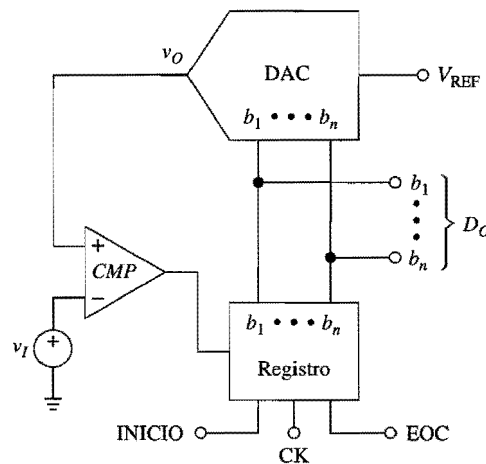


FIGURA 12.26.
Diagrama funcional de un ADC basado en un DAC.

cual es cotejada por el comparador con v_I . Tan pronto como esta escalera llega a v_I , CMP se enciende y detiene el contador. Lo anterior también sirve como un comando EOC para notificar que el código deseado está ubicado en el contador. Los pasos del contador deben establecerse en una frecuencia que sea lo suficientemente baja para permitir que el DAC se establezca dentro de cada ciclo de reloj. Considerando que una conversión toma hasta $2^n - 1$ periodos de reloj, esta técnica está limitada a aplicaciones de baja velocidad. Por ejemplo, un ADC de 12 bits con un reloj contador de 1 MHz requiere $(2^{12} - 1) \mu s = 4.095$ ms para convertir una entrada de escala completa.

Un mejor enfoque es permitir que el contador inicie a partir del código más reciente en lugar de reiniciar desde cero. Si v_I no ha cambiado drásticamente desde la última conversión, se necesitarán menos cuentas para que v_O alcance v_I . Este esquema, también referido como *convertidor de rastreo* o *servoconvertidor*, utiliza al registro como un contador hacia arriba/abajo con la dirección de la cuenta controlada por el comparador: la cuenta será hacia arriba cuando $v_O < v_I$, y hacia abajo cuando $v_O > v_I$. Cada vez que v_O cruza por v_I , el comparador cambia su estado, lo cual se toma como un comando EOC. Resulta claro que las conversiones serán relativamente rápidas sólo cuando v_I no cambie muy rápidamente entre conversiones consecutivas. Para un cambio de escala completa, la conversión sigue requiriendo de $2^n - 1$ periodos de reloj.

La estrategia de búsqueda de código más rápida usa técnicas de búsqueda binaria para completar una conversión de n bits en sólo n periodos de reloj, sin importar el valor de v_I . A continuación se presenta una descripción de dos implementaciones: los ADCs de *aproximación sucesiva* y los de *redistribución de carga*.

Convertidores de aproximaciones sucesivas (SA ADCs)

Esta técnica utiliza al registro como un *registro de aproximaciones sucesivas* (SAR) para encontrar cada bit por prueba y error. Al comenzar desde el MSB, el SAR inserta un 1 de prueba y entonces interroga al comparador para encontrar si esto ocasiona que v_O se eleve por encima de v_I . Si lo anterior sucede, el bit de prueba se cambia de regreso a 0; pero, en caso contrario, se deja como 1. El procedimiento se repite para todos los bits subsiguientes, bit por bit, en forma similar a la de un balanceo químico. En la figura 12.27 se ilustra la manera en la que una entrada de 10.8 V se convierte a un código de 4 bits con $V_{FSR} = 16$ V. El rango analógico, en volts, se encuentra a la izquierda, y los códigos digitales a la derecha. Para asegurar resultados correctos, en este ejemplo la salida del DAC se debe desviar en $-\frac{1}{2}$ LSB, o bien -0.5 V. La conversión se realiza de la siguiente forma.

Después de la llegada del comando INICIO, el SAR establece b_1 como 1 con todos los bits restantes como 0 de forma que el código de prueba es 1000. Lo anterior ocasiona que la salida del DAC sea $v_O = 16(1 \times 2^{-1} + 0 \times 2^{-2} + 0 \times 2^{-3} + 0 \times 2^{-4}) - 0.5 = 7.5$ V. Al final del periodo de reloj T_1 , v_O se compara con v_I , y como $7.5 < 10.8$, b_1 se deja como 1.

Al inicio de T_2 , b_2 se establece como 1, por lo que el código de prueba ahora es 1100 y $v_O = 16(2^{-1} + 2^{-2}) - 0.5 = 11.5$ V. Como $11.5 > 10.8$, al final de T_2 , b_2 se cambia de regreso a 0.

Al inicio de T_3 , b_3 se establece como 1, por lo que el código de prueba ahora es 1010 y $v_O = 10 - 0.5 = 9.5$ V. Como $9.5 < 10.8$, b_3 se deja en 1.

Al inicio de T_4 , b_4 se establece como 1, por lo que el código de prueba ahora es 1011 y $v_O = 11 - 0.5 = 10.5$ V. Como $10.5 < 10.8$, b_4 se deja en 1. Por lo tanto, al terminar T_4 , el SAR ha generado el código 1011, el cual de manera ideal corresponde a 11 V. Es importante observar que cualquier voltaje en el rango $10.5 \text{ V} < v_I < 11.5 \text{ V}$ habría resultado en el mismo código.

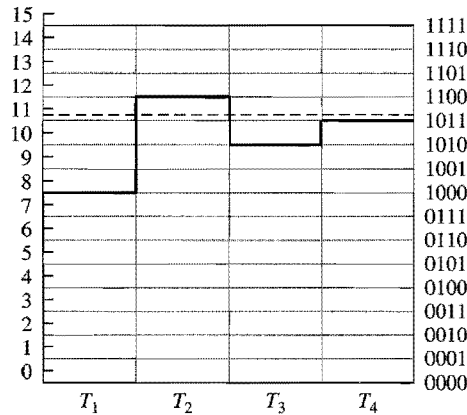


FIGURA 12.27.
Salida de DAC idealizada para la conversión por aproximación sucesiva de 4 bits de $v_I = 10.8 \text{ V}$ con $V_{\text{FSR}} = 16 \text{ V}$.

Como toda la conversión toma un total de n ciclos de reloj, un SA ADC ofrece una gran mejoría en la velocidad con respecto a un ADC de búsqueda secuencial. Por ejemplo, un SA ADC de 12 bits con una frecuencia de reloj de 1 MHz realiza una conversión en $12 \mu\text{s}$.

En la figura 12.28 se muestra una implementación real⁷ en lo que se utiliza el SAR Am2504 y el DAC bipolar Am6012 (Advanced Micro Devices), cuyo tiempo de estabilización es de 250 ns, junto con el comparador CMP-05, cuyo tiempo de respuesta a un sobrevoltaje de 1.2 mV ($\frac{1}{2}$ LSB) es de 125 ns máximo. El código de salida deseado está disponible tanto en forma paralela desde Q_0 hasta Q_{11} , como en forma serial en la patita de datos D .

Para aprovechar completamente la velocidad del DAC bipolar, i_O se convierte en un voltaje para el comparador a través de la terminación resistiva simple. Como su entrada es $v_D = v_I - Ri_O$, el comparador en realidad está equiparando i_O contra v_I/R . La función de la resistencia de 20 M Ω es proporcionar el cambio requerido de $-\frac{1}{2}$ LSB, y la de los diodos Schottky es limitar la oscilación de voltaje en la entrada del comparador para reducir los retrasos ocasionados por la capacitancia de salida parásita del DAC.

Los principales factores que afectan la velocidad de un SA ADC son el tiempo de estabilización del DAC y el tiempo de respuesta del comparador. El tiempo de conversión se puede reducir posteriormente mediante algunas técnicas ingeniosas,⁷ como son las técnicas de elevación de la velocidad del comparador, o las técnicas de reloj variable, las cuales explotan los tiempos de estabilización más rápidos en las posiciones de bit menos significativas.

La resolución de un SA ADC está limitada por la resolución y la linealidad del DAC, así como por la ganancia del comparador. Un requerimiento crucial es que el DAC sea monótonico para prevenir la ocurrencia de códigos perdidos. El comparador debe proporcionar, además de la velocidad adecuada, ganancia suficiente para magnificar un paso LSB hasta una excursión lógica de salida completa, o bien $a \geq (V_{OH} - V_{OL})/(V_{\text{FSR}}/2^n)$. Por ejemplo, con $V_{OH} = 5 \text{ V}$, $V_{OL} = 0 \text{ V}$, $V_{\text{FSR}} = 10 \text{ V}$, y $n = 12$, se necesita $a \geq 2048 \text{ V/V}$. Otro requerimiento importante es que durante la conversión v_I permanezca constante dentro de $\pm 1/2$ LSB; de otra forma, puede originarse un código erróneo. Por ejemplo, si v_I se elevase por encima de 11.5 V después del segundo periodo de reloj en la figura 12.27, no habría

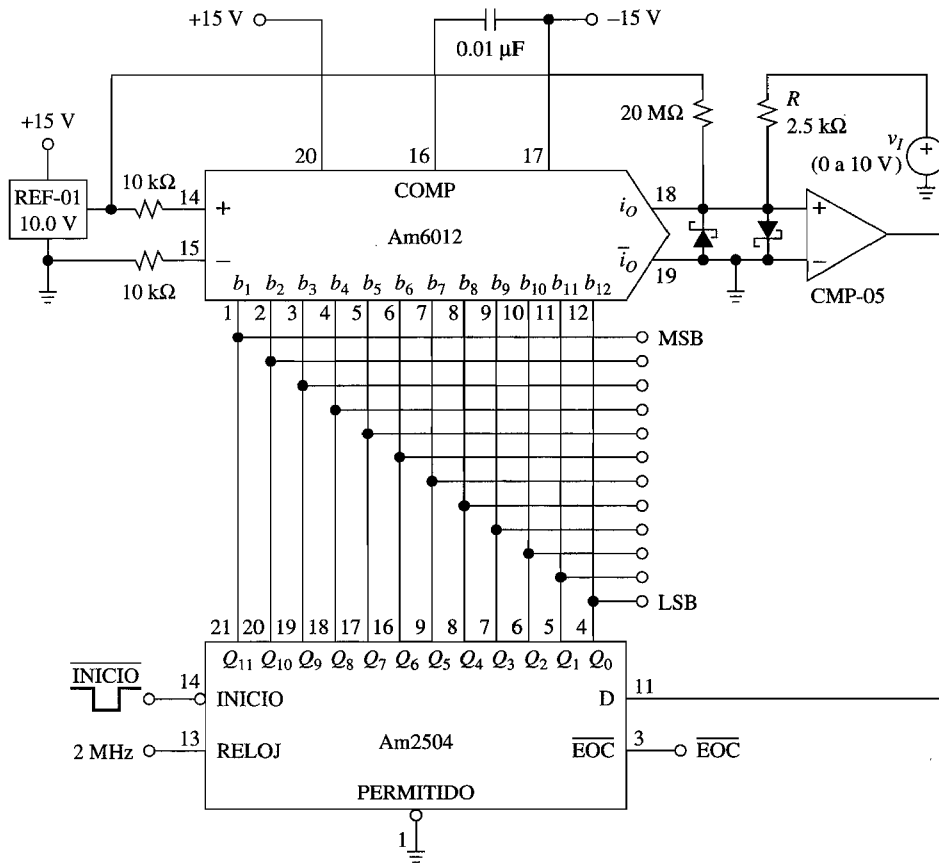


FIGURA 12.28.
ADC de aproximación sucesiva de 6 ms y 12 bits.

forma de que el SAR regresara y cambiara b_2 , por lo tanto se produciría un código de salida erróneo. Lo anterior se evita colocando un SHA adecuado después del ADC.

Los SA ADCs provienen de una variedad de fuentes y están disponibles en un amplio rango de características de rendimiento y precios. Los tiempos de conversión se encuentran en un rango que va desde menos de $1 \mu\text{s}$, para las unidades más rápidas de 8 bits, hasta decenas de microsegundos, para los tipos de alta resolución ($n \geq 14$). Los SA DACs equipados con un SHA en el chip se conocen como ADCs de *muestreo*. Un ejemplo popular es el SA ADC de 100 kilomuestras por segundo (ksp/s) AD1674 (Analog Devices).

Convertidores de redistribución de carga (ADCs CR)

El circuito de la figura 12.29 realiza una conversión de aproximación sucesiva utilizando un DAC de capacitor calibrado del tipo de la figura 12.8. Su operación involucra tres ciclos llamados los ciclos de *muestra*, *retención* y *redistribución*.²

Durante el ciclo de muestra, SW_0 aterriza el bus de la placa superior mientras que SW_1 y desde SW_1 hasta SW_{n+1} conectan las placas inferiores a v_I , con lo que el arreglo de capacitor completo se precarga hasta v_I .

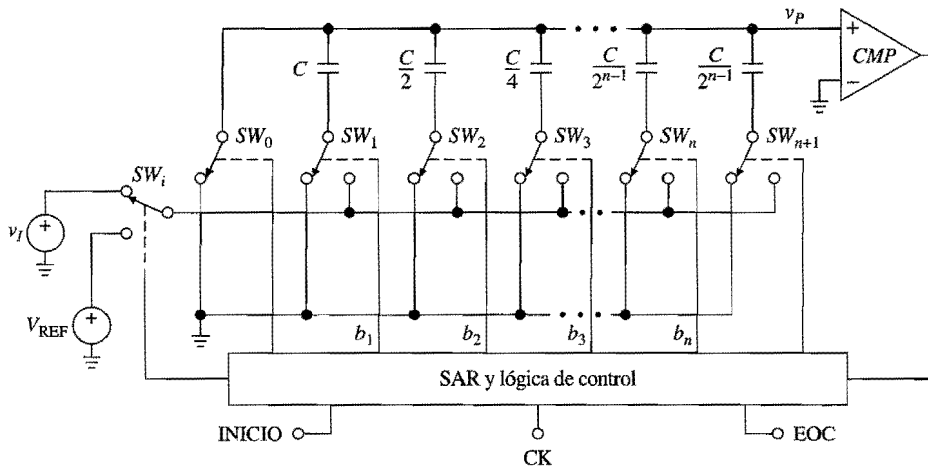


FIGURA 12.29.
ADC por redistribución de carga.

Durante el ciclo de retención, SW_0 se abre y las placas inferiores se conmutan hacia tierra, lo cual ocasiona que el voltaje de la placa superior oscile hacia $-v_I$, por lo que el voltaje presentado al comparador al final de este ciclo es $v_p = -v_I$.

Durante el ciclo de redistribución, SW_0 todavía está abierto, SW_1 está conectado a V_{REF} , y los interruptores restantes cambian en forma secuencial de tierra a V_{REF} , y posiblemente de regreso a tierra para realizar una búsqueda de aproximación sucesiva y así encontrar el código deseado.

Al cambiar un interruptor dado SW_k de tierra a V_{REF} se produce un incremento de v_p por la cantidad $V_{REF}(C/2^{k-1})/C_t = V_{REF}2^{-k}$. Si se encuentra que este incremento ocasiona que el comparador cambie de estado, entonces SW_k regresa a tierra; de otra forma, éste se deja en V_{REF} y se prueba con el siguiente interruptor. Este procedimiento se repite en cada posición de bit, comenzando desde el MSB y bajando en forma progresiva hasta el LSB (excluyendo el interruptor del capacitor de terminación, el cual se deja permanentemente aterrizado). Con facilidad se observa que, al final de la búsqueda, el voltaje presentado al comparador es

$$v_p = -v_I + V_{REF}(b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n})$$

y que v_p está dentro de $\pm \frac{1}{2}$ LSB de 0 V. Por lo tanto, el patrón de interruptor final proporciona el código de salida deseado.

Debido al incremento exponencial de la dispersión de la capacitancia que se da junto con el incremento de n , los ADCs CR prácticos están limitados a $n \leq 10$. Una forma de incrementar la resolución es combinar la redistribución de carga con técnicas potenciométricas,² como se ejemplifica en la figura 12.30. Aquí, una cadena de resistores divide a V_{REF} en 2^{n_H} segmentos de voltaje inherentemente monotónicos, y un DAC de capacitor calibrado de n_L bits interpola dentro del segmento seleccionado. Cuando las capacitancias tienen una razón exacta a n_L bits, el DAC compuesto retiene la monotonicidad en $n = n_H + n_L$ bits, entonces al usarla como parte de una conversión SA se evitará la pérdida de códigos. Una conversión procede de la siguiente manera.

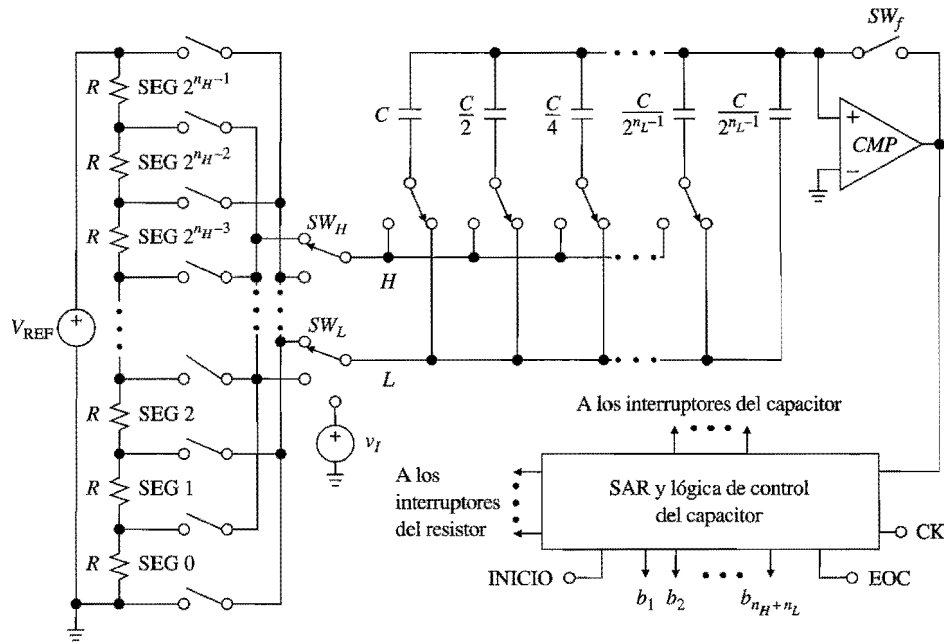


FIGURA 12.30.
ADC por redistribución de carga de alta resolución.

Inicialmente, SW_f se encuentra cerrado para que el comparador esté en cero, y las placas inferiores están conectadas a través del bus L y de SW_L a la entrada analógica v_I . Lo anterior precarga al arreglo de capacitor en v_I menos el voltaje de umbral del comparador, con lo que se remueve este umbral como una posible fuente de error.

Después, SW_f se abre, y se realiza una búsqueda SA entre las tomas de la cadena de resistores para encontrar el segmento dentro del cual cae el voltaje retenido en el arreglo de capacitor. El resultado de esta búsqueda es la porción de n_H bits del código deseado.

Una vez que se ha encontrado el segmento, los buses H y L se conectan a los extremos del resistor correspondiente, y se realiza una segunda búsqueda SA para encontrar el estado en el que el interruptor de una placa inferior individual hace que la entrada del comparador converja con su umbral. El resultado de esta búsqueda es la porción de n_L bits del código deseado. Por ejemplo, con $n_H = 4$ y $n_L = 8$, el circuito proporciona 12 bits de resolución sin demandas excesivas en términos de complejidad del circuito o dispersión e igualamiento de la capacitancia.

Convertidores flash

El circuito de la figura 12.31 usa una cadena de resistores para crear $2^n - 1$ niveles de referencia separados entre sí por 1 LSB, y un banco de $2^n - 1$ comparadores enganchados de alta velocidad para comparar, de manera simultánea, v_I contra cada nivel. Es importante observar que para colocar apropiadamente el rango de la señal analógica, los resistores superior e inferior deben ser, como se muestra, $1.5R$ y $0.5R$. Cuando los comparadores son habilitados por el reloj, aquellos cuyos niveles de referencia estén por debajo de v_I tendrán

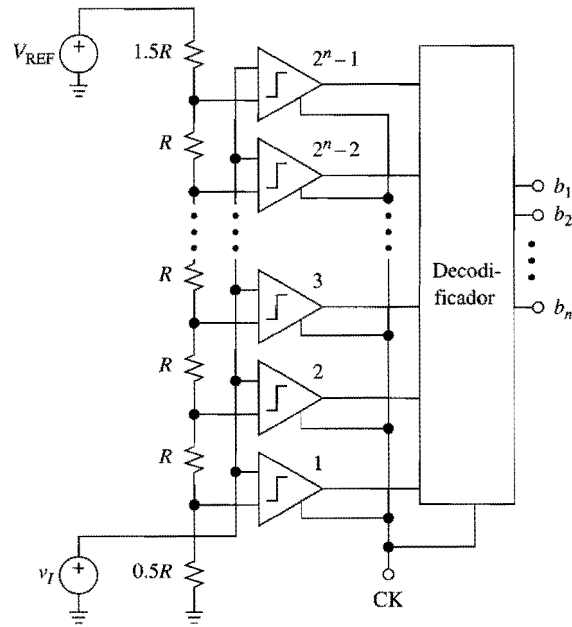


FIGURA 12.31.
Convertidor flash de n bits.

un 1 lógico como salida, y los restantes un 0 lógico. El resultado, referido como un *gráfico de barras*, o también como un código de *termómetro*, entonces es convertido al código de salida deseado $b_1 \dots b_n$ mediante un decodificador adecuado, como lo es un codificador de prioridad. En virtud de que el muestreo y el enganche de entrada tienen lugar durante la primera fase del periodo de reloj, y la decodificación durante la segunda fase, la conversión completa requiere sólo de un ciclo de reloj, por ello, este ADC es el más rápido que existe. Este convertidor, que acertadamente es llamado *convertidor flash*, se utiliza en aplicaciones de alta velocidad, como en el procesamiento de señales de radar y video, donde se requieren velocidades de conversión en el orden de los millones de muestras por segundo (Msps), y por lo general los SA ADCs no son lo suficientemente rápidos.

Las ventajas de la alta velocidad y el muestreo inherente de los ADCs flash se reducen por el hecho de que se requieren $2^n - 1$ comparadores. Por ejemplo, un convertidor de 8 bits necesita 255 comparadores. El incremento exponencial que se da junto con n en el área del chip, la disipación de potencia y la capacitancia parásita de entrada hacen que los convertidores flash sean imprácticos para $n > 10$. Los ADCs flash están disponibles en las tecnologías CMOS o bipolar, con resoluciones de 6, 8 y 10 bits, velocidades de muestreo desde decenas hasta cientos de Msps, dependiendo de la resolución, y niveles de disipación de potencia en el orden de 1 W o menos. Para familiarizarse con el rango de productos disponibles, se recomienda consultar los catálogos.

Convertidores de subrango

La implementación de subrangos en los ADCs intercambia velocidad por complejidad del circuito al dividir la conversión en dos subtareas, cada una de las cuales requiere sistemas

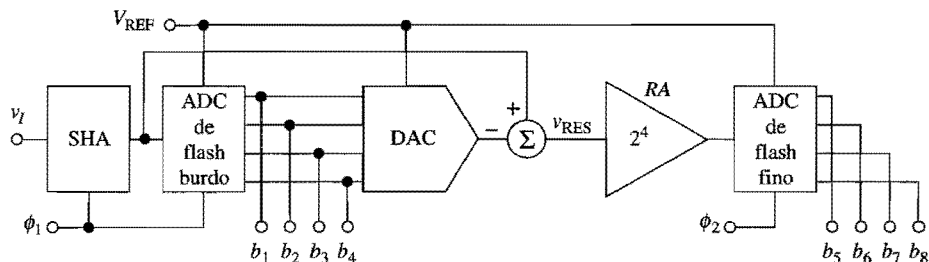


FIGURA 12.32.

ADC de subrango de 8 bits. (Observe que el DAC debe ser exacto de 8 bits.)

de circuitos menos complejos. Esta arquitectura, también llamada *convertidor de dos pasos* o *convertidor de medio flash*, utiliza un ADC flash básico para proporcionar una digitalización exacta de 8 bits de los n_H bits más significativos. Después, estos bits se alimentan a un DAC exacto de n bits y alta velocidad para proporcionar una aproximación burda a la entrada analógica. La diferencia entre esta entrada y la salida del DAC, llamada el *residuo*, se magnifica en 2^{n_H} V/V mediante un amplificador denominado el *amplificador de residuo* (RA), y al final ésta se alimenta a un ADC flash exacto para la digitalización de los n_L bits menos significativos del código de n bits, donde $n = n_H + n_L$. Se debe observar que el medio flash requiere un SHA para retener el valor de v_I durante la digitalización del residuo.

En la figura 12.32 se ejemplifica un convertidor de 8 bits con $n_L = n_H = 4$. Además del SHA, el DAC y el RA, el circuito utiliza $2(2^4 - 1) = 30$ comparadores, lo cual indica un ahorro considerable en relación con los 255 comparadores requeridos por un flash completo. (Este ahorro se vuelve aún más dramático para $n \geq 10$.) El precio que se paga por este ahorro es un tiempo de conversión más largo, con la primera fase que comprende el tiempo de conversión del ADC burdo, el tiempo de adquisición del SHA, y el tiempo de estabilización del boque DAC-subtractor-RA, y la segunda fase que comprende el tiempo de conversión del ADC exacto. Además, la necesidad de que el DAC sea exactamente de n bits puede ser un requerimiento muy pesado.

A pesar de que los ADCs de subrango no son tan rápidos como los ADCs de flash completo, si son más rápidos en comparación con los SA ADCs, por ello, la arquitectura de subrango o sus variantes⁴ se usan en varios productos ADC de alta velocidad.

Convertidores en tubo (*pipeline*)

Los ADCs en tubo rompen la tarea de la conversión en una secuencia de N subtareas en serie, y utilizan aislamiento entre las etapas del SHA para permitir que las subtareas individuales procedan en forma concurrente para alcanzar altas tasas de rendimiento. Con referencia a la figura 12.33, cada etapa de subtarea consiste en un SHA, un ADC, un DAC, un restador y un RA, con algunas o incluso todas las funciones combinadas con frecuencia en un circuito.⁴ La primera etapa muestrea v_I , digitaliza k bits y utiliza un circuito DAC-restador-RA para crear un residuo para la siguiente etapa en el tubo. La siguiente etapa muestrea el residuo entrante y realiza una secuencia de operaciones similar mientras que la etapa previa comienza a procesar la siguiente muestra. La capacidad de las diferentes etapas de operar en forma concurrente hace que la rapidez de conversión dependa sólo de la velocidad de una etapa, usualmente es la primera etapa. Las estructuras en tubo se usan en una gran

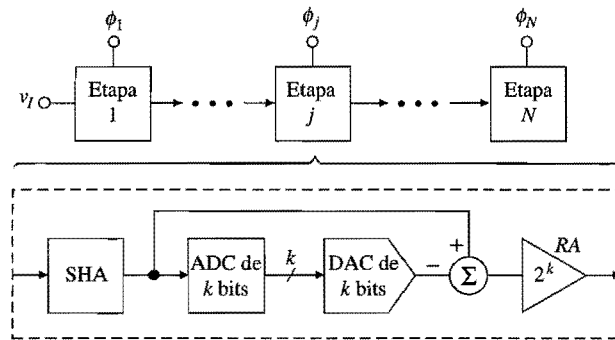


FIGURA 12.33.
Arquitectura de ADC en tubo (*pipeline*).

variedad de formatos, incluyendo el caso $k = 1$, el cual resulta en el sistema de circuitos por etapa más simple, a pesar de que se requiere una cantidad n de dichas etapas. Sin embargo, si las etapas se reutilizan, se logran considerables ahorros en el área del chip.

Convertidores de tipo integrador

Estos convertidores realizan la conversión A-D indirectamente mediante la conversión de la entrada analógica en una función lineal de tiempo y después en un código digital. Los dos tipos más comunes de convertidores son los ADCs *por balanceo de cargas* y los de *doble pendiente*.

Los ADCs por balanceo de cargas convierten la señal de entrada en una frecuencia, después ésta se mide mediante un contador y se convierte en un código de salida proporcional a la entrada analógica.⁸ Estos convertidores son adecuados para aplicaciones donde se desea explotar la facilidad con la que una frecuencia se transmite en ambientes ruidosos o en forma aislada, como en telemetría. Sin embargo, como se explicó en la sección 10.7, la característica de transferencia de un VFC depende de un producto RC que no es fácil mantener a través de los cambios en el tiempo y la temperatura. Los convertidores de doble pendiente contrarrestan este inconveniente de manera ingeniosa.

Como se muestra en el diagrama funcional de la figura 12.34, un ADC de doble pendiente, también llamado ADC de *doble rampa*, se basa en un buffer con una alta impedancia de entrada, un integrador de precisión y un comparador de voltaje. En primer lugar, el circuito integra la señal de entrada v_I por una duración fija de 2^n periodos de reloj, y después integra una referencia interna V_{REF} de polaridad opuesta hasta que la salida del integrador es traída de nuevo hasta cero. El número N de ciclos de reloj requeridos para regresar a cero es proporcional al valor de v_I promediado a lo largo del periodo de integración. En consecuencia, N representa el código de salida deseado. A continuación se presenta una descripción detallada de la manera en que opera el circuito, con referencia al diagrama de forma de onda de la figura 12.35.

Antes de la llegada del comando INICIO, SW_1 está conectado a tierra y SW_2 cierra un ciclo alrededor de la combinación integrador-comparador. Lo anterior obliga a la capacitancia de autocero C_{AZ} a desarrollar cualquier voltaje que se requiera para llevar a la salida de AO_2 justo al voltaje de umbral del comparador y dejarla ahí. Esta fase, conocida como la

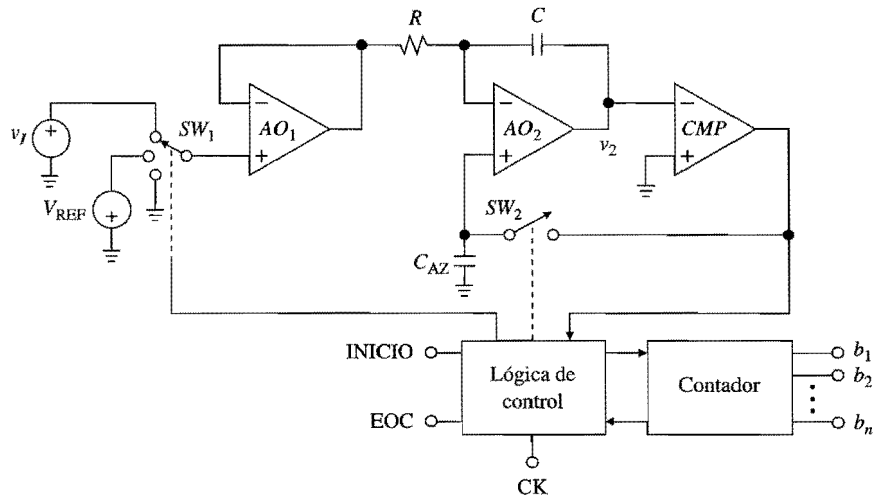


FIGURA 12.34.
Diagrama funcional de un ADC de doble pendiente.

fase de autocero, proporciona compensación simultánea para los voltajes de desvío de entrada de los tres amplificadores. Durante las fases subsiguientes, cuando SW_2 se abre, C_{AZ} actúa como una memoria analógica para retener el voltaje requerido para mantener anulado al desvío neto.

A la llegada del comando INICIO, la lógica de control abre a SW_2 , conecta SW_1 a v_I (el cual se supone positivo) y activa al contador comenzando desde cero. Esta fase es llamada *la fase de integración de la señal*. Conforme el integrador se desplaza hacia abajo, el contador cuenta hasta que, 2^n periodos de reloj después, se llega al sobreflujo. Lo anterior marca el final de la fase de corriente. El cambio Δv_2 descrito por el integrador durante este intervalo se encuentra a través de la ecuación 10.2 de la siguiente manera, $C\Delta v_2 = (\bar{v}_I/R) \times 2^n \times T_{CK}$, donde T_{CK} es el periodo de reloj y \bar{v}_I es el promedio de v_I a través de $2^n T_{CK}$.

Cuando se llega a la condición de sobreflujo, el contador reinicia automáticamente desde cero y SW_1 se conecta a $-V_{REF}$, lo que ocasiona que v_2 se desplace hacia arriba. Este proceso es llamado *fase de desintegración*. Una vez que v_2 alcanza de nuevo el umbral del

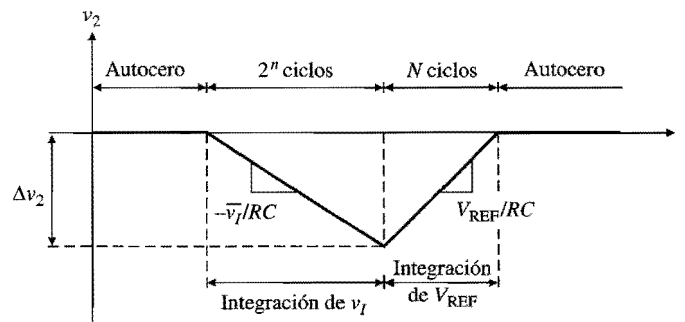


FIGURA 12.35.
Forma de onda de doble pendiente.

comparador, éste se enciende para detener al contador y ejecutar un comando EOC. La cuenta acumulada N es tal que $C\Delta v_2 = (V_{REF}/R)NT_{CK}$. Como $C\Delta v_2$ es el mismo durante las dos fases, se obtiene

$$N = 2^n \frac{\overline{v_I}}{V_{REF}} \quad (12.18)$$

Es necesario hacer algunas observaciones.

1. La exactitud de la conversión es independiente de R , C , T_{CK} y el voltaje de desvío de entrada de los tres amplificadores. Cuando estos parámetros permanecen estables en todo el periodo de conversión, afectan las dos fases de integración de igual forma, por lo tanto los desplazamientos de largo plazo se eliminan automáticamente.
2. Un ADC integrador ofrece una excelente linealidad y resolución, así como una no linealidad diferencial igual a cero. Con un integrador de calidad adecuada, los errores de no linealidad se pueden mantener por debajo de 0.01%, y la resolución se puede empujar por encima de los 20 bits. Además, como v_2 es una función continua del tiempo, la no linealidad diferencial, dentro de los límites de inestabilidad del reloj, está ausente, por consiguiente no hay códigos perdidos.
3. Un ADC de doble pendiente proporciona un excelente rechazo a los componentes de ruido de ca con frecuencias que son múltiplos integrales de $1/(2^n T_{CK})$. Por ejemplo, si T_{CK} se especifica de forma que $2^n T_{CK}$ sea un múltiplo de $1/60 = 16.67$ ms, entonces cualquier ruido captado de 60 Hz superimpuesto sobre la señal de entrada se promediará a cero. En particular, si $2^n T_{CK} = 100$ ms, el ADC rechazará tanto el ruido de 50 Hz como el de 60 Hz.
4. Un convertidor integrador no requiere un SHA a la entrada. Si v_I cambia, el convertidor simplemente lo promediará a lo largo del periodo de integración de la señal.

El principal inconveniente de los ADCs de doble pendiente es una velocidad de conversión baja. Por ejemplo, si se establece $2^n T_{CK} = 1/60$ y se permiten tantos periodos de reloj como sean necesarios para completar la fase de desintegración para una entrada de escala completa, se encuentra que la velocidad de conversión es menor a 30 sps. Estos convertidores están equipados para mediciones con alta exactitud de señales que varían lentamente, como lo son las mediciones de termopares, las escalas de calibración y los multímetros digitales.

Los ADC ICs de doble pendiente se encuentran de una gran variedad de fuentes, por lo general en tecnología CMOS. Además de sus capacidades de autocero, ofrecen detección de polaridad de entrada automático y conmutación de polaridad de referencia para proporcionar información del signo y la magnitud. Además, están disponibles en versión compatible con el microprocesador y en versión orientada al despliegue. Esta última proporciona el código de salida en un formato que es adecuado para conducir despliegues de LCD decimal o LED, y su resolución se expresa en términos de dígitos decimales en lugar de en bits. Como al dígito en la extrema izquierda se le permite correr sólo hasta la unidad, éste se cuenta como $\frac{1}{2}$ dígito. Por lo tanto, un ADC con una magnitud de signo más y $4\frac{1}{2}$ dígitos, que tiene $V_{FSR} = 200$ mV, produce todos los códigos decimales dentro del rango de ± 199.99 mV y con una resolución de $10 \mu V$. Un ejemplo es el ADC de $4\frac{1}{2}$ dígitos ICL7129 (Harris), el cual, con la ayuda de los circuitos de apoyo adecuados, se convierte fácilmente en un multímetro completamente habilitado para medir tanto resistencias como voltajes y corrientes de cc y ca.

Ahora, es posible comparar la complejidad del circuito y los ciclos de reloj requeridos para las arquitecturas recién expuestas:

	Flash	Tubo	SA	Integración
Complejidad	2^n	n	1	1
Conversión	1	1	n	2^n

12.5 CONVERTIDORES DE SOBREMUESTREO

Resulta evidente que la parte más crítica de un convertidor de datos es su sistema de circuitos analógicos. Debido a los errores y no linealidades, al corrimiento y al envejecimiento, al ruido y a las limitaciones dinámicas y parasíticas de los componentes, la resolución y la velocidad se pueden empujar sólo hasta determinado punto. Los convertidores de sobremuestreo facilitan los requerimientos del sistema de circuitos analógicos a costa de circuitos digitales más complejos. Estos convertidores son ideales para el proceso de fabricación IC del modo mezclado, donde el procesamiento del sistema de circuitos digitales rápidos se implementa mucho más fácilmente que los circuitos analógicos precisos. Los principales beneficios del sobremuestreo seguido por el filtrado digital son la *relajación de los requerimientos del filtro analógico* y la *reducción del ruido de cuantización*. Los convertidores sigma-delta (Σ - Δ) combinan estos beneficios con la ventaja adicional del *acondicionamiento del ruido* para permitir resoluciones verdaderamente altas (≥ 16 bits) con el sistema de circuitos analógico más simple (digitalizadores de 1 bit).

Antes de entrar en el estudio del sobremuestreo y el acondicionamiento de ruido, se requiere examinar a mayor detalle el muestreo convencional, también conocido como *muestreo de relación de Nyquist*.

Muestreo de relación de Nyquist

El proceso de digitalización mostrado en la figura 12.36a tiene un profundo impacto sobre el espectro de frecuencia de la señal de entrada. Existe un interés primordial en la situación

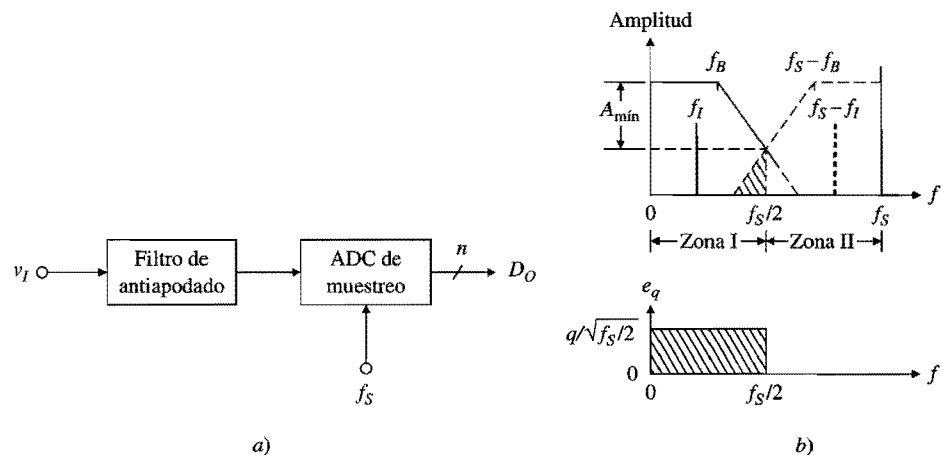


FIGURA 12.36.
Muestreo Nyquist con filtrado analógico.

desde cc hasta la frecuencia de muestreo f_S . Como se muestra en la figura 12.36b, este rango consiste en dos zonas que son la zona I que se extiende desde cc hasta $f_S/2$, y la zona II que se extiende desde $f_S/2$ hasta f_S . La zona I también es llamada la *banda base* y $f_S/2$ se denomina el *ancho de banda de Nyquist*. Los efectos de la digitalización son dos:

1. La digitalización, vista como *discretización en tiempo*, crea componentes espectrales adicionales, llamados *imágenes*, en ubicaciones simétricas con respecto al punto medio $f_S/2$; por ejemplo, un componente espectral de v_I en $f = f_I$ origina una imagen en $f = f_S - f_I$, como se muestra en la parte superior de la figura 12.36b.
2. La digitalización, vista como *discretización en amplitud*, introduce ruido de cuantización, como se expuso en la sección 12.1. La potencia del ruido de v_I se despliega en la banda base, de la forma mostrada en la parte inferior de la figura 12.36b.

Si v_I es una señal relativamente activa u ocupada, su ruido de cuantización puede ser tratado, bajo ciertas condiciones,^{9,10} como ruido blanco con una densidad espectral

$$e_q = \frac{q}{\sqrt{f_S/2}} \quad (12.19)$$

donde $q = V_{FSR}/2^n\sqrt{12}$. El valor rms es

$$E_q = \left(\int_0^{f_S/2} e_q^2 df \right)^{1/2} = q \quad (12.20)$$

o bien, $E_q = V_{FSR}/2^n\sqrt{12}$, de acuerdo con la ecuación 12.4. Como es sabido, lo anterior resulta en

$$\text{SNR}_{\text{máx}} = 6.02n + 1.76 \text{ dB} \quad (12.21)$$

Con referencia a la parte superior de la figura 12.36b, se observa que cuando todas las componentes espectrales de v_I caen dentro de la zona I, sus imágenes se confinan dentro de la zona II. El procesamiento del espectro de la señal digitalizada con un filtro pasa bajas que tenga una frecuencia de corte de $f_S/2$ pasará los componentes de la banda base y bloqueará sus imágenes, lo que permitirá la recuperación total del espectro de v_I . Este espectro, a su vez, puede usarse para reconstruir el propio v_I . Sin embargo, si v_I posee componentes espectrales en la zona II, sus imágenes escalarán hasta la zona I, traslapándose sobre los componentes legítimos que se encuentran ahí y ocasionando una distorsión no lineal. Este fenómeno, conocido como *apodado*, introduce una ambigüedad que evita la recuperación del espectro de v_I . El *criterio de Nyquist* establece que si se desea recuperar o reconstruir una señal con un ancho de banda dado f_B a partir de su versión digitalizada, la relación de muestreo debe ser tal que

$$f_S > 2f_B \quad (12.22)$$

donde $2f_B$ es llamada la *relación de Nyquist*. Este requerimiento se puede satisfacer mediante la limitación de la banda de v_I por debajo de $f_S/2$, o elevando f_S por encima de la relación de Nyquist.

Un ejemplo común de apodado lo ofrecen las ruedas con rayos de una diligencia en un Western de 16 mm y 24 cuadros por segundo. Cuando la diligencia viaja lo suficientemente lenta en relación con la razón de muestreo de la cámara de 24 cuadros por segundo, sus ruedas parecen girar correctamente. Sin embargo, cuando la diligencia acelera, se llega a un punto en el que parece que las ruedas van desacelerando, lo cual indica un apodo, o fre-

desde cc hasta la frecuencia de muestreo f_s . Como se muestra en la figura 12.36b, este rango consiste en dos zonas que son la zona I que se extiende desde cc hasta $f_s/2$, y la zona II que se extiende desde $f_s/2$ hasta f_s . La zona I también es llamada la *banda base* y $f_s/2$ se denomina el *ancho de banda de Nyquist*. Los efectos de la digitalización son dos:

1. La digitalización, vista como *discretización en tiempo*, crea componentes espectrales adicionales, llamados *imágenes*, en ubicaciones simétricas con respecto al punto medio $f_s/2$; por ejemplo, un componente espectral de v_I en $f = f_I$ origina una imagen en $f = f_s - f_I$, como se muestra en la parte superior de la figura 12.36b.
2. La digitalización, vista como *discretización en amplitud*, introduce ruido de cuantización, como se expuso en la sección 12.1. La potencia del ruido de v_I se despliega en la banda base, de la forma mostrada en la parte inferior de la figura 12.36b.

Si v_I es una señal relativamente activa u ocupada, su ruido de cuantización puede ser tratado, bajo ciertas condiciones,^{9,10} como ruido blanco con una densidad espectral

$$e_q = \frac{q}{\sqrt{f_s/2}} \quad (12.19)$$

donde $q = V_{FSR}/2^n\sqrt{12}$. El valor rms es

$$E_q = \left(\int_0^{f_s/2} e_q^2 df \right)^{1/2} = q \quad (12.20)$$

o bien, $E_q = V_{FSR}/2^n\sqrt{12}$, de acuerdo con la ecuación 12.4. Como es sabido, lo anterior resulta en

$$\text{SNR}_{\text{máx}} = 6.02n + 1.76 \text{ dB} \quad (12.21)$$

Con referencia a la parte superior de la figura 12.36b, se observa que cuando todas las componentes espectrales de v_I caen dentro de la zona I, sus imágenes se confinan dentro de la zona II. El procesamiento del espectro de la señal digitalizada con un filtro pasa bajas que tenga una frecuencia de corte de $f_s/2$ pasará los componentes de la banda base y bloqueará sus imágenes, lo que permitirá la recuperación total del espectro de v_I . Este espectro, a su vez, puede usarse para reconstruir el propio v_I . Sin embargo, si v_I posee componentes espectrales en la zona II, sus imágenes escalarán hasta la zona I, traslapándose sobre los componentes legítimos que se encuentran ahí y ocasionando una distorsión no lineal. Este fenómeno, conocido como *apodado*, introduce una ambigüedad que evita la recuperación del espectro de v_I . El *criterio de Nyquist* establece que si se desea recuperar o reconstruir una señal con un ancho de banda dado f_B a partir de su versión digitalizada, la relación de muestreo debe ser tal que

$$f_s > 2f_B \quad (12.22)$$

donde $2f_B$ es llamada la *relación de Nyquist*. Este requerimiento se puede satisfacer mediante la limitación de la banda de v_I por debajo de $f_s/2$, o elevando f_s por encima de la relación de Nyquist.

Un ejemplo común de apodado lo ofrecen las ruedas con rayos de una diligencia en un Western de 16 mm y 24 cuadros por segundo. Cuando la diligencia viaja lo suficientemente lenta en relación con la razón de muestreo de la cámara de 24 cuadros por segundo, sus ruedas parecen girar correctamente. Sin embargo, cuando la diligencia acelera, se llega a un punto en el que parece que las ruedas van desacelerando, lo cual indica un apodo, o fre-

cuencia no deseada, cerca del extremo superior de la banda base. Un aumento posterior de la velocidad reducirá la frecuencia de apodo hasta alcanzar la cc, donde parece que las ruedas están detenidas. Cualquier incremento de la velocidad después de este punto resultará en una frecuencia de apodo positiva, lo cual hace que parezca que las ruedas están girando hacia atrás. Estos efectos de apodado se pueden evitar, ya sea al limitar la filmación sólo a escenas lentas, o mediante el incremento del número de cuadros por segundo.

Para evitar el desperdicio de la velocidad de los datos digitales en los ADCs prácticos, es usual que f_S se especifique un poco por encima de la relación de Nyquist de $2f_B$. Por ejemplo, la telefonía digital, donde la banda de interés es $f_B = 3.2$ kHz y por lo tanto $2f_B = 6.4$ kHz, utiliza $f_S = 8$ kHz. Asimismo, los discos compactos de audio, donde $f_B = 20$ kHz y $2f_B = 40$ kHz, utilizan $f_S = 44.1$ kHz. Aunque f_S no es estrictamente igual a $2f_B$, estos convertidores se conocen como convertidores de *relación de Nyquist*.

Resulta evidente que para evitar que algún componente espectral de ruido o entrada falsa por encima de $f_S/2$ se doble en la banda base, se requiere un filtro antiapodado. Dicho filtro debe proporcionar una respuesta plana hasta f_B y descender lo suficientemente rápido desde ahí para proporcionar la cantidad deseada de supresión en $f_S/2$ y más allá. El área sombreada de la figura 12.36b, arriba, representa los apodos de la banda base de la señal no suprimida y los componentes de ruido por encima de $f_S/2$. La contribución proveniente de estos apodos debe mantenerse por debajo de $\frac{1}{2}$ LSB mediante la elección adecuada de $A_{\text{mín}}$. Dicha elección, a su vez, depende de la distribución de ruido y de la conformación espectral de v_I para $f \geq f_S/2$. Es evidente que los requerimientos de desempeño del filtro de antiapodado pueden ser bastante estrictos. Una elección común para esta tarea son los filtros elípticos, ya que su razón de corte exacta, si bien al precio de una respuesta de fase no lineal.

Sobremuestreo

Ahora se estudiará el efecto de elevar la velocidad de la relación de muestreo mediante un factor de k , $k \gg 1$. Lo anterior se muestra en la figura 12.37a. Los beneficios resultantes, ilustrados en la figura 12.37b, son dos:

1. La banda de transición del filtro analógico que precede al digitalizador ahora es mucho más ancha, lo que proporciona una oportunidad para una reducción drástica en la complejidad del circuito. De hecho, en los convertidores de sobremuestreo del tipo Σ - Δ , este filtro puede ser tan simple como una sencilla etapa RC.
2. El ruido de cuantización ahora está disperso a través de una banda más ancha, o bien

$$e_q = \frac{q}{\sqrt{kf_S/2}} \quad (12.23)$$

lo que indica una reducción de la densidad espectral en \sqrt{k} .

El precio de los beneficios mencionados con anterioridad es la necesidad de un *filtro digital* a la salida del digitalizador para a) suprimir cualquier componente o ruido por encima de $f_S/2$, y b) reducir la velocidad de los datos desde kf_S hasta f_S , el cual es un proceso conocido como *decimación*. A pesar de que los decimadores y filtros digitales sobrepasan los alcances de este texto, es importante mencionar que éstos se pueden diseñar para características de corte muy precisas con una buena respuesta de fase. Además, son mucho más fáciles de implementar y mantener con la temperatura y el tiempo que sus contrapartes analógicas, y, de ser necesario, se reprograman fácilmente en el software.

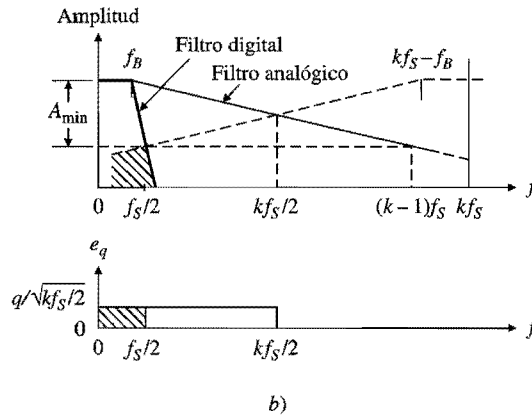
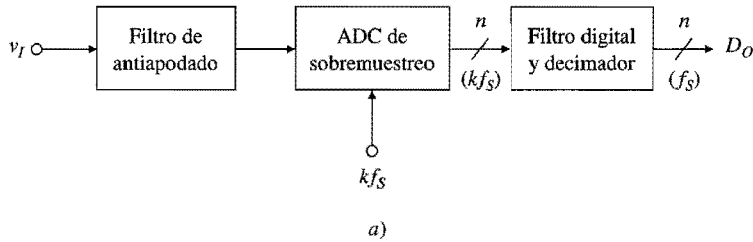


FIGURA 12.37.
Sobremuestreo con filtrado analógico y digital.

Se observa que el ruido rms en la salida del digitalizador todavía es $V_{\text{FSR}}/2^n\sqrt{12}$; sin embargo, sólo la porción sombreada pasará por el filtro/decimador, por lo tanto, el ruido rms a la salida es

$$E_q = \left(\int_0^{f_s} \frac{q^2}{k f_s / 2} df \right)^{1/2} = q / \sqrt{k} \quad (12.24)$$

o bien, $E_q = V_{\text{FSR}}/2^n\sqrt{12}k$. Expresando k en la forma $k = 2^m$, ahora se tiene

$$\text{SNR}_{\text{máx}} = 6.02(n + 0.5m) + 1.76 \text{ dB} \quad (12.25)$$

lo que indica una mejoría de $\frac{1}{2}$ bit por cada octava de sobremuestreo.

EJEMPLO 12.6. Una señal de audio se sobremuestra con un ADC de 12 bits. Encuentre la frecuencia de sobremuestreo que se requiere para lograr una resolución de 16 bits. ¿Cuál es el $\text{SNR}_{\text{máx}}$ correspondiente?

Solución. Para ganar $16 - 12 = 4$ bits de resolución se necesita sobremuestrear en $m = 4/(1/2) = 8$ octavas, por lo tanto la frecuencia de sobremuestreo debe ser $2^8 \times 44.1 \text{ kHz} = 11.29 \text{ MHz}$. Además, $\text{SNR}_{\text{máx}} = 98.09 \text{ dB}$.

Nota. El sobremuestreo incrementa la resolución, pero no mejora la linealidad: la no linealidad integral de la conversión final de 16 bits no puede ser mejor que la de la utilizada de 12 bits.

Acondicionamiento del ruido y convertidores $\Sigma\text{-}\Delta$

Resulta conveniente desarrollar un sentido intuitivo para la reducción del ruido de cuantización. Para este fin, se retomará el ejemplo del ADC de 3 bits de la figura 12.5, pero suponiendo que se aplica una entrada constante V_I que cae en algún punto entre $\frac{3}{8}V$ y $\frac{4}{8}V$. El ADC producirá ya sea $D_O = 011$ o $D_O = 100$, dependiendo de si V_I está más cerca de $\frac{3}{8}V$ o de $\frac{4}{8}V$. Además, sólo se necesita tomar *una muestra* para encontrar D_O . Una forma ingeniosa de incrementar la resolución por encima de 3 bits es agregar a V_I un elemento de ruido gaussiano $e_n(t)$, y tomar *muestras múltiples* de la señal resultante $v_I(t) = V_I + e_n(t)$. Debido a las fluctuaciones de $v_I(t)$, las muestras formarán una distribución gaussiana alrededor de algún valor medio, el cual se puede calcular fácilmente tomando el promedio de las lecturas múltiples. El resultado proporciona un estimado más exacto de V_I . De hecho, la ecuación 12.25 indica que se necesitan cuatro muestras para incrementar la resolución en 1 bit, dieciséis muestras para aumentarla en 2 bits, sesenta y cuatro muestras para incrementarla 3 bits, y así sucesivamente.

Los ADCs $\Sigma\text{-}\Delta$ usan la retroalimentación para el doble propósito de *a)* generar el elemento de ruido para mantener ocupada la entrada, y *b)* reacondicionar el espectro de ruido para reducir la cantidad de sobremuestreo requerido. En su forma más simple,¹ la cual se muestra en la figura 12.38a, un ADC $\Sigma\text{-}\Delta$ consiste en un digitalizador o modulador de 1 bit para convertir a v_I en un flujo de datos seriales de alta frecuencia v_O , seguido por un decimador/filtro digital para convertir dicho flujo a una secuencia de palabras de n bits de valor binario fraccional D_O , a una velocidad más baja de f_S palabras por segundo. El modulador está hecho de un comparador enganchado que actúa como un ADC de 1 bit, un DAC de 1 bit y un integrador para integrar (Σ) la diferencia (Δ) entre v_I y las salidas del DAC; a esto se debe el nombre de ADC $\Sigma\text{-}\Delta$. El comparador se marca a una velocidad de kf_S sps, donde k , que usualmente es una potencia de 2, se denomina la *razón de sobremuestreo*.

En la figura 12.39 se muestran las salidas del integrador y el comparador para dos condiciones de entrada representativas (los puntos marcan los instantes en los que el *CMP* llega a la marca de referencia). En *a)* v_I se establece en el rango medio, por lo tanto el flujo serial contiene un número igual de 0s y 1s. Para decodificar este flujo con una resolución de 2 bits, se pasa a través de un filtro digital el cual calcula su promedio en cuatro muestras. El resultado es el valor binario fraccional $D_O = 10$, que corresponde a $(\frac{1}{2} + \frac{0}{4})V_{FSR}$, o bien $0.5V_{FSR}$. En *b)* v_I se establece en $\frac{3}{4}$ del rango, de esta manera el flujo serial contiene tres 1s por cada 0. Después de promediar, esto resulta en $D_O = 11$, que corresponde a $(\frac{1}{2} + \frac{1}{4})V_{FSR}$, o bien $0.75V_{FSR}$. Resulta evidente que la distribución de 0s y 1s en el flujo serial depende del valor de v_I dentro del rango que va desde 0 hasta V_{FSR} .

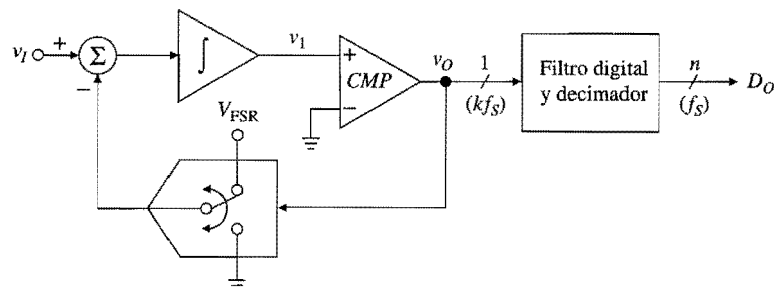


FIGURA 12.38.
ADC $\Sigma\text{-}\Delta$ de primer orden.

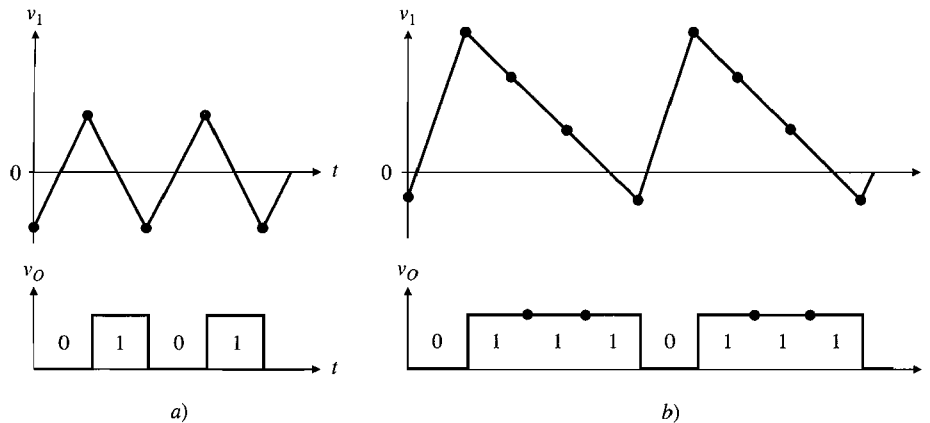


FIGURA 12.39.

Salidas del integrador y comparador para a) $v_1 = 0.5 V_{FSR}$, y b) $v_1 = 0.75 V_{FSR}$.

Para entender la forma en que se da el acondicionamiento del ruido, es importante observar la figura 12.40, donde el error de cuantización se modela de manera aditiva a través del proceso de ruido $e_{qi}(jf) = q / \sqrt{kf_s/2}$. Por inspección, las diferentes transformadas de Fourier se relacionan de acuerdo con $V_o = e_q + H \times (V_i - V_o)$, o bien

$$V_o(jf) = \frac{1}{1+1/H(jf)} V_i(jf) + \frac{1}{1+H(jf)} e_{qi}(jf) \quad (12.26)$$

Si $H(jf)$ se elige de tal forma que su magnitud sea suficientemente grande a través de la banda de interés, se obtendrán los beneficios simultáneos de a) hacer que V_o rastree de cerca de V_i en la banda dada y b) reducir drásticamente el ruido de cuantización en la misma banda. Lo anterior no debe ser sorprendente si se nota la similitud de la figura 12.40 con la figura 1.25, o la semejanza de la ecuación 12.26 con la ecuación 1.53, donde H juega el papel de T y e_{qi} el de x_3 .

Para bandas de frecuencia que se extienden hasta cc, es usual que $H(jf)$ se implemente con integradores; sin embargo, dependiendo de la aplicación, otros tipos de filtro pueden ser más eficientes, como los filtros pasa banda en telecomunicaciones.¹¹ En los procesos IC de modo mezclado, $H(jf)$ se implementa utilizando técnicas de capacitores conmutados. En la figura 12.41 se muestra una configuración SC¹¹ del modulador de 1 bit. Al utilizar la ecuación 4.22 con $C_1 = C_2$, $\omega = 2\pi f$ y $T_{CK} = 1/kf_s$, se puede expresar la función de transferencia del integrador SC como $H(jf) = 1/[\exp(j2\pi f/kf_s) - 1]$. Sustituyendo en la ecuación 12.26 se obtiene

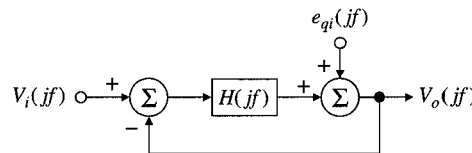


FIGURA 12.40.

Modelo del sistema lineal de un ADC Σ - Δ .

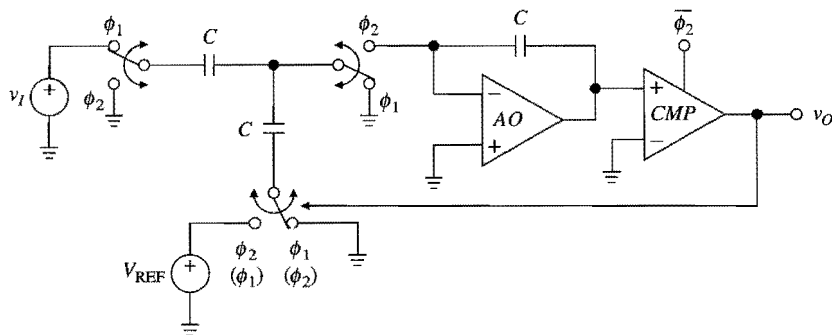


FIGURA 12.41.
Implementación del capacitor interrumpido de un modulador de primer orden.
La fase del interruptor inferior es (ϕ_1, ϕ_2) para $v_O = \text{alto}$, y (ϕ_2, ϕ_1) para $v_O = \text{bajo}$.

$$V_o(jf) = V_i(jf)e^{-j2\pi f/kf_s} + e_{qo}(jf) \quad (12.27)$$

$$e_{qo}(jf) = (1 - e^{-j2\pi f/kf_s})e_{qi}(jf) \quad (12.28)$$

Mediante la bien conocida propiedad de la transformada de Fourier, que dice que la multiplicación por $\exp(-j\omega T)$ en el dominio de la frecuencia es equivalente a retrasar por T en el tiempo del dominio, la ecuación 12.27 indica que v_O simplemente es v_I retrasado en $1/kf_s$. Además, al aplicar la identidad de Euler a la ecuación 12.28, se puede escribir

$$|e_{qo}(jf)| = 2 \operatorname{sen}(\pi f/kf_s) |e_{qi}(jf)| \quad (12.29)$$

La gráfica de la figura 12.42 revela que el modulador transfiere la mayoría de la energía de ruido hacia frecuencias más altas. Sólo la porción sombreada pasará por el filtro/decimador, por lo tanto, el ruido de salida rms se obtiene mediante

$$E_q = \left(\int_0^{f_s/2} |e_{qo}(jf)|^2 df \right) \quad (12.30)$$

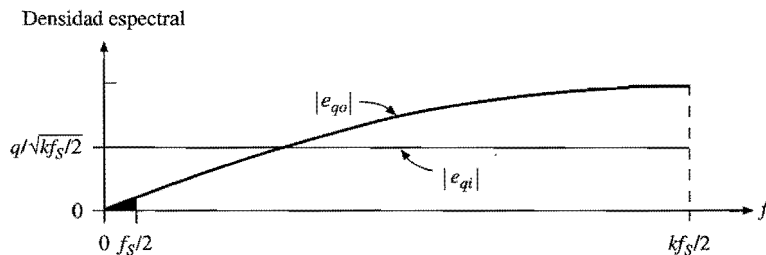


FIGURA 12.42.
Acondicionamiento del ruido de primer orden ($k = 16$).

Para $k \gg \pi$, se obtiene (véase el problema 12.22) $E_q = \pi q / \sqrt{3k^3} = \pi V_{\text{FSR}} / (2^n \sqrt{36k^3})$.
Expresando k en la forma $k = 2^m$ se obtiene, para un ADC Σ - Δ de primer orden,

$$\text{SNR}_{\text{máx}} = 6.02(n + 1.5m) - 3.41 \text{ dB} \quad (12.31)$$

lo cual indica una mejoría de 1.5 bits por cada octava de sobremuestreo; la cual es más conveniente que la mejoría de 0.5 bits sin acondicionamiento del ruido.

Los beneficios del acondicionamiento del ruido pueden ser aún mejores si se utilizan moduladores de órdenes más altos. Por ejemplo, la colocación adecuada en cascada¹¹ de dos bloques restador-integrador proporciona un ADC Σ - Δ de segundo orden con

$$|e_{qo}(jf)| = [2 \text{ sen}(\pi f / kf_S)]^2 |e_{qi}(jf)| \quad (12.32)$$

Sustituyendo en la ecuación 12.30, se obtiene (véase el problema 12.22), para $k \gg \pi$, $E_q = \pi^2 q / \sqrt{5k^5} = \pi^2 V_{\text{FSR}} / (2^n \sqrt{60k^5})$. Lo anterior produce, para un ADC Σ - Δ de segundo orden

$$\text{SNR}_{\text{máx}} = 6.02(n + 2.5m) - 11.14 \text{ dB} \quad (12.33)$$

lo cual indica una mejoría de 2.5 bits por cada octava de sobremuestreo.

EJEMPLO 12.7. Encuentre k para $\text{SNR}_{\text{máx}} \geq 96 \text{ dB}$ ($n \geq 16$ bits) utilizando un ADC Σ - Δ a) de primer orden, b) de segundo orden.

Solución.

- a) Estableciendo $6.02(1 + 1.5m) - 3.41 \geq 96$ se obtiene $m \geq 10.3$, o bien $k \geq 2^{10.3} \cong 1261$.
b) En forma similar, $k \geq 2^{6.7} \cong 105$.

Además de ofrecer las ventajas ya mencionadas de circuitos analógicos no demandantes y compatibles con el modo mezclado, los cuantizadores de 1 bit son lineales en forma inherente: como sólo se proporcionan dos niveles de salida, el resultado es una característica recta, que no necesita arreglo o calibración como en los cuantizadores de multinivel. Además, la presencia del integrador hace innecesario el SHA de entrada, al precio de unos requerimientos para la señal de entrada más estrictos, debido a los efectos de la inyección de carga.¹²

En la práctica, los límites superiores de las relaciones de muestreo restringen a los ADCs Σ - Δ a aplicaciones de velocidad moderada pero con alta resolución, como el audio digital, la telefonía digital y la instrumentación de medidas de baja frecuencia con resoluciones en el rango que va desde 16 hasta 24 bits.¹²⁻¹⁴ Un factor adicional que debe tenerse en mente es que, como el decimador/filtro digital calcula cada muestra de alta resolución utilizando muchas muestras de baja resolución previas, existe una *latencia* conforme la información progresa desde la entrada hasta la salida a través de las diferentes etapas del filtro. Este retraso resulta intolerable en ciertas aplicaciones a tiempo real, como lo es el control. Además, hace que los convertidores Σ - Δ sean inadecuados para la multiplexión de la entrada, es decir, para situaciones en las que se desea compartir el mismo ADC entre diferentes fuentes para ayudar a reducir el costo.

Para los lectores interesados es necesario acudir a la literatura⁹⁻¹¹ para conocer sobre aspectos prácticos adicionales como la estabilidad, los tonos libres, las arquitecturas de sistemas y el fascinante tema del filtrado digital y la decimación.

PROBLEMAS**12.1 Especificaciones de rendimiento**

- 12.1** Un DAC de 3 bits diseñado para $V_{FSR} = 3.2 \text{ V}$ se secuencia a través de todos los códigos de entrada desde 000 hasta 111, y se encuentra que los valores de salida reales son $v_O = 0.2, 0.5, 1.1, 1.4, 1.7, 2.0, 2.6$ y 2.9 , todos en V. Encuentre el error de desvío, el error de ganancia, el INL y el DNL en fracciones de 1 LSB.
- 12.2** Una senoidal de escala completa se aplica a un ADC de 12 bits. Si el análisis digital de la salida revela que la fundamental tiene una potencia normalizada de 1 W mientras que la potencia restante es de $0.6 \mu\text{W}$, encuentre el número efectivo de bits de este ADC. ¿Cuál es el SNR si la senoidal de entrada se reduce a un centésimo de la escala completa?

12.2 Técnicas de conversión D-A

- 12.3** Un DAC de resistor calibrado de 6 bits del tipo de la figura 12.7 se realiza con $V_{REF} = 1.600 \text{ V}$, pero con $R_f = 0.99 R$ en lugar de $R_f = R$, y un amp op de baja calidad que tiene $V_{OS} = 5 \text{ mV}$ y $a = 200 \text{ V/V}$. Encuentre los errores de desvío y ganancia de este DAC en fracciones de 1 LSB. ¿Cuál es el valor de la salida, en el peor de los casos, cuando todos los bits se establecen como 1?
- 12.4** Un DAC de resistor ponderado de 4 bits del tipo de la figura 12.7 se realiza con $V_{REF} = -3.200 \text{ V}$ y un amp op de alta calidad, pero con valores de resistores aproximados, es decir, $R_f = 9.0 \text{ k}\Omega$ en lugar de $10 \text{ k}\Omega$, $2R = 22 \text{ k}\Omega$ en lugar de $20 \text{ k}\Omega$, $4R = 35 \text{ k}\Omega$ en lugar de $40 \text{ k}\Omega$, $8R = 50 \text{ k}\Omega$ en lugar de $80 \text{ k}\Omega$, y $16R = 250 \text{ k}\Omega$ en lugar de $160 \text{ k}\Omega$. Encuentre el error de ganancia, junto con las no linealidades integral y diferencial. Comente los resultados obtenidos.
- 12.5** El interruptor cuadrete AH5010 (National Semiconductor) consiste en cuatro interruptores FET p de tierra analógica y fijaciones de diodo relativas del tipo de la figura 9.37, más un quinto FET ficticio para compensación de $r_{ds(enc)}$. a) Utilizando un diodo de referencia LM385 de 2.5 V , un interruptor cuadrete ($r_{ds(enc)} \cong 100 \Omega$) AH5010, y un amp op de entrada JFET con alimentaciones de $\pm 15 \text{ V}$, diseñe un DAC de resistor ponderado de 4 bits con $V_{FSR} = +10.0 \text{ V}$. b) Calcule v_O para cada código de entrada. c) Repita el ejercicio considerando que el amp op tiene $V_{OS} = 1 \text{ mV}$. ¿Cuáles son los errores de ganancia y desvío de este DAC?
- 12.6** Una forma de restringir la dispersión excesiva de la resistencia en un DAC de resistor ponderado de 8 bits es mediante la combinación de dos DACs de 4 bits de la siguiente forma $v_O = v_{O(MS)} + 2^{-4}v_{O(LS)}$, donde $v_{O(MS)}$ es la salida del DAC que utiliza los cuatro MSBs del código de 8 bits, y $v_{O(LS)}$ es la salida del DAC que usa los cuatro LSBs. Diseñe un DAC de 8 bits con estas características empleando componentes del tipo del problema 12.5.
- 12.7** a) Empleando una escalera $R-2R$ de 8 bits con $R = 10 \text{ k}\Omega$, un diodo de referencia LM385 de 2.5 V y un amp op 741, diseñe un DAC de modo de voltaje de 8 bits con $V_{FSR} = 10 \text{ V}$. b) Modifique el circuito de forma que v_O se desvíe en -5 V . Suponga fuentes reguladas de $\pm 15 \text{ V}$.
- 12.8** a) Derive expresiones para los valores de los elementos en el equivalente Norton del DAC de escalera $R-2R$ excitado por corriente de la figura 12.17. b) Suponga que $V_{REF}/R_f = 1 \text{ mA}$, $R = 1 \text{ k}\Omega$, y que la salida del DAC se alimenta a un amp op convertidor $I-V$ simple con una resistencia de retroalimentación de $1 \text{ k}\Omega$. Si el convertidor $I-V$ introduce un error de desvío de $\frac{1}{4}$ LSB y un error de ganancia de $-\frac{1}{2}$ LSB, encuentre la salida del convertidor $I-V$ para $b_1b_2b_3b_4 = 0000, 0100, 1000, 1100$ y 1111 . c) Encuentre el ancho de banda de señal pequeña y lazo cerrado si el amp op tiene un GBP constante de 50 MHz .

12.3 Aplicaciones del DAC multiplicador

- 12.9 El atenuador programable de la figura 12.23a se puede convertir en un atenuador/amplificador programable mediante el uso de un circuito T del tipo de la figura 2.2 en la ruta de retroalimentación. Lo anterior se logra interponiendo un divisor de voltaje entre la salida del amp op y la patita de R_f del DAC (véase Analog Devices Application Note AN-137). Utilizando un MDAC de 12 bits con $R_f = 10 \text{ k}\Omega$, diseñe un circuito cuya ganancia se pueda variar desde $\frac{1}{64} \text{ V/V}$ hasta 64 V/V conforme el código de entrada sea secuenciado desde 0...01 hasta 1...11.
- 12.10 Considere el circuito obtenido a partir del filtro bicuad de la figura 3.36 por medio del reemplazo del amplificador inversor (AO_3 más las resistencias R_3) por el atenuador programable de la figura 12.23a. Encuentre una expresión para la respuesta de pasa banda, y verifique que tanto f_0 como Q sean proporcionales a \sqrt{D} , lo cual indica un filtro pasa banda programable digitalmente con ancho de banda constante.
- 12.11 Considere el circuito obtenido a partir de la figura 12.24 mediante la remoción de R_4 , $MDAC_2$, AO_5 y el integrador AO_3 . a) Dibuje el circuito reducido y muestre que ahora AO_1 y AO_2 proporcionan, respectivamente, las respuestas de pasa altas y pasa bajas de primer orden. b) Especifique los componentes adecuados para que la respuesta de pasa bajas tenga una ganancia de cc de 20 dB, la respuesta de pasa altas tenga una ganancia de alta frecuencia de 0 dB, y la frecuencia característica sea programable digitalmente en pasos de 5 Hz por medio de un MDAC doble de 10 bits.
- 12.12 Modifique el oscilador de cuadratura de la figura 10.6 para amplitudes pico de 5 V y f_0 programable digitalmente en pasos de 10 Hz por medio de un MDAC doble de 10 bits.
- 12.13 Utilizando un MDAC de 12 bits y un CCO de barrido ancho (véase la figura 10.33), diseñe un generador de onda triangular con valores pico de $\pm 5 \text{ V}$ y f_0 programable digitalmente en pasos de 10 Hz. El circuito debe estar preparado para la calibración de la frecuencia y la amplitud. Suponga que la onda triangular disponible a través del capacitor temporizador del AD537 tiene una amplitud de pico a pico de $\frac{5}{3} \text{ V}$.
- 12.14 Empleando un DAC CMOS de 8 bits del tipo de la figura 12.11, un diodo de referencia LM385 de 2.5 V y un regulador LM317 del tipo de la figura 11.26, junto con otros componentes que se necesiten, diseñe una fuente de poder de 1 A programable digitalmente en el rango de 0.0 V a 10.0 V. Suponga fuentes de poder de $\pm 15 \text{ V}$.

12.4 Técnicas de conversión A-D

- 12.15 Como es sabido, usualmente un SA ADC debe estar precedido por un THA. Sin embargo, si la entrada es lo suficientemente baja para cambiar en menos de $\pm \frac{1}{2} \text{ LSB}$ durante el ciclo de conversión, entonces el THA es innecesario. a) Demuestre que una onda senoidal de escala completa se puede convertir sin la necesidad de un THA, siempre y cuando su frecuencia esté por debajo de $f_{\text{máx}} = 1/2^n \pi t_{\text{SAC}}$, donde t_{SAC} es el tiempo requerido para que el SA ADC complete una conversión. b) Encuentre $f_{\text{máx}}$ para un SA ADC de 8 bits que opera a la velocidad de 10^6 conversiones por segundo. ¿Cómo cambia $f_{\text{máx}}$ si el SA DAC está precedido por un SHA ideal?
- 12.16 Discuta los requerimientos generales de la referencia, el DAC y el comparador de un SA ADC de 8 bits, para un tiempo de conversión de $1 \mu\text{s}$ en el rango $0 \text{ }^\circ\text{C} \leq T \leq 50 \text{ }^\circ\text{C}$, con una exactitud de $\pm 1/2 \text{ LSB}$, considerando que $V_{\text{FSR}} = 10 \text{ V}$.
- 12.17 Considere un ADC por redistribución de carga del tipo de la figura 12.19 con $n = 4$, $V_{\text{REF}} = 3.0 \text{ V}$ y $C = 8 \text{ pF}$. Suponiendo que el nodo v_p tiene una capacitancia parásita de 4 pF hacia la tierra, encuentre los valores intermedios de v_p durante la conversión de $v_I = 1.00 \text{ V}$.

- 12.18** Suponga que el ADC de subrango de 8 bits de la figura 12.32 tiene $V_{REF} = 2.560$ V. *a)* Encuentre el número total de comparadores, sus niveles de referencia de voltaje, y las tolerancias de nivel máximas permitidas para una exactitud de $\pm 1/2$ LSB. *b)* Encuentre $b_1 \dots b_8$, v_{RES} , y el error de cuantización para $v_I = 0.5$ V, 1.054 V y 2.543 V.
- 12.19** Demuestre que si la entrada al ADC de doble pendiente de la figura 12.34 contiene un componente de ca no deseado del tipo $v_i = V_m \cos(\omega t + \theta)$, entonces el resultado de integrarlo en el intervalo $T = 2^n T_{CK}$ es proporcional a la *función de muestreo* $Sa(\omega T) = \text{sen}(\omega T)/(\omega T)$. Grafique $|Sa(\omega T)|_{dB}$ contra ωT , y verifique que este tipo de ADC rechaza en forma inherente todos los componentes de ca no deseados, cuyas frecuencias son múltiplos integrales de $1/T$.
- 12.20** El integrador de un ADC de doble pendiente se realiza con un amp op que tiene una ganancia $a = 10^3$ V/V. *a)* Suponiendo que su salida $v_O(t)$ es inicialmente cero, encuentre $v_O(t \geq 0)$ si la entrada es $v_I = 1$ V. *b)* Encuentre el valor mínimo de RC de forma que $v_O(t = 100$ ms) sea afectado por un error de menos de 1 mV.
- 12.21** Un ADC de doble pendiente y 14 bits del tipo de la figura 12.34 se debe diseñar de forma que rechace la frecuencia de interferencia de la línea de potencia de 60 Hz y su correspondiente armónica. *a)* ¿Cuál es la frecuencia de reloj requerida f_{CK} ? ¿Cuál es el tiempo requerido para convertir una entrada de escala completa? *b)* Si $V_{REF} = 2.5$ V y la entrada está en el rango de 0 a 5 V, ¿cuál es el valor de RC para un valor pico de 5 V en la salida del integrador para una entrada de escala completa? *c)* Si el envejecimiento del componente ocasiona que R cambie en +5% y C en -2%, ¿cuál el efecto sobre la salida del integrador para el caso de una entrada de escala completa? ¿Cuál es el efecto sobre la exactitud de la conversión?

12.5 Convertidores de sobremuestreo

- 12.22** *a)* Grafique $|e_{qo}(jf)|$, $0 \leq f \leq kf_S/2$ para el ADC Σ - Δ de segundo orden, y después compárelo con el de primer orden. *b)* Demuestre que el ruido rms antes del filtrado digital es $\sqrt{2}q$ para el modulador de primer orden, y $\sqrt{8}q$ para el modulador de segundo orden. *c)* Empleando la aproximación $\text{sen } x \cong x$ para $x \ll 1$, demuestre que el ruido rms después del filtrado digital, para $k \gg \pi$, es $\pi q/\sqrt{3k^3}$ para el modulador de primer orden, y $\pi^2 q/\sqrt{5k^5}$ para el modulador de segundo orden. *d)* Encuentre el porcentaje de ruido rms removido por el filtro digital para ambos órdenes si $k = 16$.
- 12.23** Compare las relaciones de muestreo requeridas para un ADC de audio de 16 bits empleando un ADC de 1 bit con *a)* sobremuestreo directo, *b)* acondicionamiento del ruido de primer orden, y *c)* acondicionamiento del ruido de segundo orden.
- 12.24** Un ADC de 8 bits que es lineal a 12 bits se usa para realizar conversiones en un ancho de banda de señal de 100 kHz. *a)* Encuentre la relación de muestreo requerida para lograr 12 bits de exactitud usando sobremuestreo directo. *b)* Repita el ejercicio, pero para el caso en el que el ADC anterior se coloca dentro de un modulador Σ - Δ de primer orden. *c)* Repita el ejercicio, pero para un modulador de segundo orden.
- 12.25** Un ADC de audio de sobremuestreo con $n = 16$, $V_{FSR} = 2$ V, $f_S = 48$ kHz, y $kf_S = 64 f_S$ utiliza un circuito RC simple como filtro antiapodado de entrada. *a)* Especifique RC para una atenuación máxima de 0.1 dB para $0 \leq f \leq 20$ kHz. *b)* Suponiendo que la composición espectral de v_I dentro de la primera banda de imagen $kf_S \pm 20$ kHz es sólo ruido blanco con densidad espectral e_{nw} , encuentre el valor máximo permitido de e_{nw} para que el ruido rms de banda base sea menos de $\frac{1}{2}$ LSB.

1. Analog Devices Engineering Staff, *Mixed-Signal Design Seminar*, Analog Devices, Norwood, MA, 1991.
2. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
3. Analog Devices Engineering Staff, *Analog-Digital Conversion Handbook*, 3a. ed., Prentice-Hall, Englewood Cliffs, NJ, 1986.
4. B. Razavi, *Principles of Data Conversion System Design*, IEEE Press, Piscataway, NJ, 1995.
5. A. P. Brokaw, "Analog Signal-Handling for High Speed and Accuracy", Application Note AN-342, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
6. J. Wilson, G. Whitmore y D. Sheingold, *Application Guide to CMOS Multiplying D/A Converters*, Analog Devices, Norwood, MA, 1978.
7. J. Williams, "Build Your Own A/D Converter for Optimum Performance", *EDN*, 20 de marzo de 1986, pp. 191-198.
8. P. Klonowski, "Analog-to-Digital Conversion Using Voltage-to-Frequency Converters", Application Note AN-276, *Applications Reference Manual*, Analog Devices, Norwood, MA, 1993.
9. M. W. Hauser, "Principles of Oversampling A/D Conversion", *J. Audio Eng. Soc.*, enero/febrero de 1991, pp. 3-26.
10. J. C. Candy y G. C. Temes, editores, *Oversampling Delta-Sigma Data Converters*, IEEE Press, Piscataway, NJ, 1992.
11. D. A. Johns y K. W. Martin, *Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1997.
12. Analog Devices Engineering Staff, *Practical Analog Design Techniques*, Analog Devices, Norwood, MA, 1995.
13. Burr-Brown Engineering Staff, *Burr-Brown Design Seminar Manual*, Burr-Brown, Tucson, AZ, 1996.
14. Analog Devices Engineering Staff, *High-Speed Analog Design Techniques*, Analog Devices, Norwood, MA, 1996.



AMPLIFICADORES NO LINEALES Y LAZOS POR AMARRE DE FASE

- 13.1 Amplificadores log y antilog
- 13.2 Multiplicadores analógicos
- 13.3 Amplificadores operacionales de transconductancia
- 13.4 Lazos por amarre de fase
- 13.5 PLLs monolíticos
 - Problemas
 - Referencias

Debido a que tiene características muy predecibles, el transistor de unión bipolar se aprovecha en la elaboración de algunas funciones no lineales que resultan muy útiles, como la conversión logarítmica y la multiplicación de transconductancia variable. Estas funciones, a su vez, proporcionan las bases para una gran variedad de otras operaciones analógicas, como la amplificación antilogarítmica, la conversión rms verdadera, la división analógica y el cálculo de raíz cuadrada, las diferentes formas de linealización, y amplificación con voltaje controlado, el filtrado y la oscilación. Estos precisos bloques de construcción, simplifican de manera considerable el diseño analógico, al mismo tiempo que expanden el enfoque de los circuitos analógicos prácticos hacia aplicaciones donde las consideraciones de velocidad o costo requieren una realización en forma analógica en lugar de en forma digital.

Otra clase importante de circuitos no lineales está representada por los lazos por amarre de fase (PLL). A pesar de no estar relacionados con los circuitos mencionados anteriormente, los PLLs abarcan muchos de los tópicos importantes que se han estudiado hasta ahora. Por lo tanto, resulta apropiado concluir el texto con este tema.

13.1 AMPLIFICADORES LOG Y ANTILOG

Un amplificador logarítmico, también llamado *amp log*, o *logger*, es un convertidor *I-V* con una característica de transferencia del tipo

$$v_O = V_o \log_b \frac{i_I}{I_i} \quad (13.1)$$

donde V_o es llamado el *factor de escala de la salida*, I_i la *corriente de referencia de la entrada*, y b es la *base*, usualmente 10 o 2. Asimismo, V_o representa la sensibilidad del amp log, en volts por década (o por octava), e I_i es el valor de i_i para el cual $v_o = 0$. Cabe mencionar que para que la operación sea apropiada siempre se debe tener $i_i/I_i > 0$. La cantidad

$$DR = \log_b \frac{|i_i|_{\text{máx}}}{|i_i|_{\text{mín}}} \quad (13.2)$$

es llamada el *rango dinámico* y se expresa en décadas o en octavas, dependiendo de b . Por ejemplo, un logger diseñado para operar en el rango $1 \text{ nA} \leq i_i \leq 1 \text{ mA}$ tiene $DR = \log_{10}(10^{-3}/10^{-9}) = 6$ décadas, o bien $DR = \log_2 10^6 \cong 20$ octavas.

Al graficar la ecuación 13.1 en papel semilogarítmico con i_i/I_i sobre el eje logarítmico y v_o sobre el eje lineal, como en la figura 13.1a, se obtiene una línea recta con una pendiente de V_o V/dec. Cualquier desviación de la característica real de la línea recta con mejor ajuste se llama el *error de conformidad log* e_o . A pesar de que este error sólo se observa en la salida, resulta conveniente referirlo a la entrada debido a la propiedad única de la función log de que, para cualquier punto sobre la curva, errores porcentuales iguales en la entrada producen errores incrementales iguales en la salida. De hecho, al denotar el error porcentual de entrada como p , se tiene que $e_o = v_{o(\text{real})} - v_{o(\text{ideal})} = V_o \log_b[(1+p)(i_i/I_i)] - V_o \log_b[i_i/I_i]$ o bien,

$$e_o = V_o \log_b(1+p) \quad (13.3)$$

Por ejemplo, con $b = 10$ y $V_o = 1$ V/dec, un error de entrada de 1% corresponde a un error de salida de $e_o = 1 \log_{10}(1+0.01) = 4.32$ mV. En forma inversa, $e_o = 10$ mV corresponde a un error porcentual p tal que $10 \text{ mV} = 1 \log_{10}(1+p)$, o bien $p = 2.33\%$.

La aplicación principal de los amps log es la compresión de datos. Un ejemplo de esto es la digitalización de una corriente de fotodetector en el rango $10 \text{ nA} \leq i_i \leq 100 \mu\text{A}$ con un error de menos de 1% de su valor real. Como se tiene un rango de cuatro décadas, la resolución requerida es $0.01/10^4 = 1/10^6$, o bien 1 ppm. Como $10^6 \cong 2^{20}$, se requiere un convertidor A/D de 20 bits, lo cual quizá representa una propuesta desafiante y cara. En cuanto al efecto de comprimir la entrada con un amp log antes de la digitalización, se tiene que por ejemplo, $b = 10$, $V_o = 1$ V/dec e $I_i = 10 \text{ nA}$, el rango de corriente ahora se comprime a un rango de voltaje desde 0 hasta 4 V. Como una exactitud de la corriente de 1% correspon-

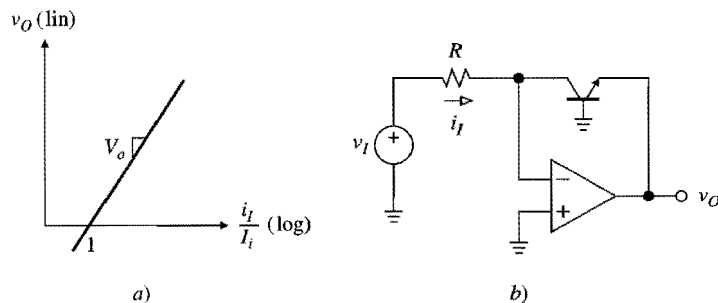


FIGURA 13.1.
Característica logarítmica y la configuración transdiodo.

de a un intervalo de voltaje de 4.32 mV, la resolución requerida ahora es $(4.32 \times 10^{-3})/4 \cong 1/926 \cong 1/2^{10}$, o bien 10 bits. Lo anterior representa una reducción sustancial en el costo y complejidad del circuito.

La función inversa de la compresión logarítmica es la expansión exponencial, que es proporcionada por el *amplificador antilogarítmico* (amp antilog), cuya característica de transferencia es

$$i_O = I_o b^{v_i/V_i} \quad (13.4)$$

donde I_o es la *corriente de referencia de la salida* y V_i es el *factor de escala* en volts por década o por octava. La salida de un amp antilog se puede convertir a un voltaje por medio de un convertidor I - V de amp op. Cuando se grafica en papel semilogarítmico con v_i sobre el eje lineal e i_O/I_o sobre el eje logarítmico, la ecuación 13.4 también produce una línea recta. Las consideraciones anteriores sobre el error de conformidad logarítmico aún se aplican, pero con los errores de entrada y salida intercambiados.

La configuración transdiodo

Los amplificadores log y antilog aprovechan la característica exponencial de un BJT activo polarizado directamente. A partir de la ecuación (5.3), esta característica se puede escribir como $v_{BE} = V_T \ln(i_C/I_s)$. En la práctica, los BJTs de logger se ajustan muy bien a esta ecuación en un rango de al menos seis décadas,¹ en forma típica para $0.1 \text{ nA} \leq i_C \leq 0.1 \text{ mA}$. El centro de los amps log y antilog es el circuito de la figura 13.1b, conocido como la *configuración transdiodo*. El amp op convierte a v_i en la corriente $i_i = v_i/R$, y entonces obliga al BJT localizado en su ruta de retroalimentación a responder con una caída logarítmica del voltaje del emisor base para producir

$$v_O = -V_T \ln \frac{v_i}{RI_s} \quad (13.5)$$

Si también se toma en cuenta el voltaje de polarización de entrada V_{OS} y la corriente de polarización de entrada I_B , entonces la corriente del colector se convierte en $i_C = (v_i - V_{OS})/R - I_B$, por lo tanto la característica de transferencia toma la siguiente forma que es más realista

$$v_O = -V_T \ln \frac{v_i - V_{OS} - RI_B}{RI_s} \quad (13.6)$$

El error de desvío de entrada ($V_{OS} + RI_B$) establece el límite final en el rango de entradas que pueden procesarse dentro de un error de conformidad logarítmico dado. Los loggers de rango dinámico amplio emplean amps op con V_{OS} e I_B ultra bajos para aproximarse a la característica ideal de la ecuación 13.5. Entonces, el límite final se establece por el corrimiento y el ruido. Si el transdiodo es excitado directamente con una fuente de corriente i_i , la ecuación 13.5 se reduce a $v_O = -V_T \ln(i_i/I_s)$, y el límite final se establece ahora mediante el valor más alto entre la corriente de desvío de entrada del amp op y el error logarítmico de conformidad del extremo bajo del BJT. En general, los loggers excitados por corriente ofrecen un rango dinámico más amplio que los loggers excitados por voltaje.

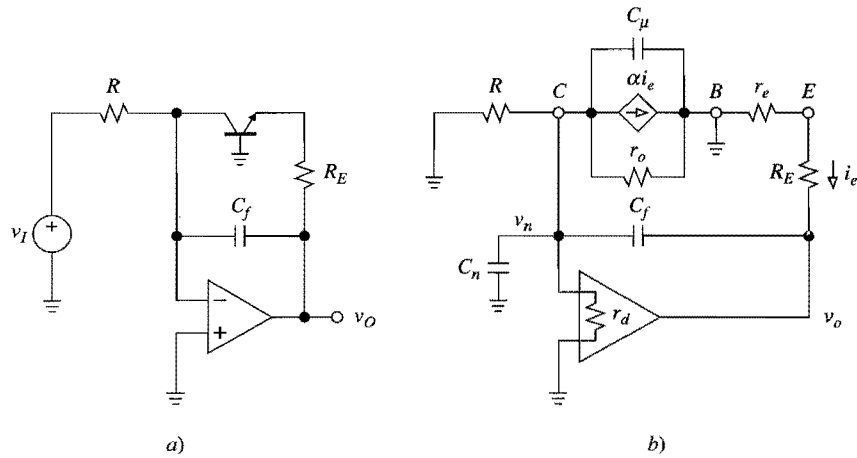


FIGURA 13.2.
Circuito transdiado con compensación de frecuencia, y su modelo incremental.

Consideraciones de estabilidad

Los circuitos de transdiado son notables por su tendencia a oscilar debido a la presencia de un elemento de ganancia activo dentro del ciclo de retroalimentación. Como se muestra en la figura 13.2a, el transdiado se estabiliza¹ mediante el uso de una resistencia degenerativa de emisor R_E para reducir el factor de retroalimentación β , y una capacitancia C_f para proporcionar retroalimentación de adelanto. Si se desea investigar la estabilidad es necesario encontrar el factor de retroalimentación β . Para este fin, es preciso considerar el modelo de ca de la figura 13.2b, donde el BJT fue reemplazado por su modelo de señal pequeña de base común.² Los parámetros del BJT r_e y r_o dependen de la corriente de operación I_C en la siguiente forma

$$r_e = \frac{\alpha V_T}{I_C} \quad r_o = \frac{V_A}{I_C} \quad (13.7)$$

donde V_T es el voltaje térmico y V_A es el llamado voltaje Early. En forma típica $\alpha \cong 1$ y $V_A \cong 100$ V. La capacitancia de la unión base colector C_μ y la capacitancia parásita de la entrada inversora C_n normalmente están en el orden de unos pocos picofaradios.

El análisis del circuito se facilita mediante la introducción de

$$R_a = R \parallel r_o \parallel r_d \quad R_b = r_e + R_E \quad (13.8)$$

Al aplicar KCL en la unión sumadora se obtiene

$$v_n [1/R_a + j\omega(C_n + C_\mu)] + \alpha i_e + j\omega C_f (v_n - v_o) = 0$$

Si se considera que $i_e = -v_o/R_b$ y después se reordena y se resuelve para $\beta = v_n/v_o$, se obtiene, para $\alpha \cong 1$,

$$\frac{1}{\beta} = \frac{R_b}{R_a} \frac{1 + jf/f_z}{1 + jf/f_p} \quad (13.9)$$

desde cc hasta la frecuencia de muestreo f_S . Como se muestra en la figura 12.36b, este rango consiste en dos zonas que son la zona I que se extiende desde cc hasta $f_S/2$, y la zona II que se extiende desde $f_S/2$ hasta f_S . La zona I también es llamada la *banda base* y $f_S/2$ se denomina el *ancho de banda de Nyquist*. Los efectos de la digitalización son dos:

1. La digitalización, vista como *discretización en tiempo*, crea componentes espectrales adicionales, llamados *imágenes*, en ubicaciones simétricas con respecto al punto medio $f_S/2$; por ejemplo, un componente espectral de v_I en $f = f_I$ origina una imagen en $f = f_S - f_I$, como se muestra en la parte superior de la figura 12.36b.
2. La digitalización, vista como *discretización en amplitud*, introduce ruido de cuantización, como se expuso en la sección 12.1. La potencia del ruido de v_I se despliega en la banda base, de la forma mostrada en la parte inferior de la figura 12.36b.

Si v_I es una señal relativamente activa u ocupada, su ruido de cuantización puede ser tratado, bajo ciertas condiciones,^{9,10} como ruido blanco con una densidad espectral

$$e_q = \frac{q}{\sqrt{f_S/2}} \quad (12.19)$$

donde $q = V_{FSR}/2^n\sqrt{12}$. El valor rms es

$$E_q = \left(\int_0^{f_S/2} e_q^2 df \right)^{1/2} = q \quad (12.20)$$

o bien, $E_q = V_{FSR}/2^n\sqrt{12}$, de acuerdo con la ecuación 12.4. Como es sabido, lo anterior resulta en

$$\text{SNR}_{\text{máx}} = 6.02n + 1.76 \text{ dB} \quad (12.21)$$

Con referencia a la parte superior de la figura 12.36b, se observa que cuando todas las componentes espectrales de v_I caen dentro de la zona I, sus imágenes se confinan dentro de la zona II. El procesamiento del espectro de la señal digitalizada con un filtro pasa bajas que tenga una frecuencia de corte de $f_S/2$ pasará los componentes de la banda base y bloqueará sus imágenes, lo que permitirá la recuperación total del espectro de v_I . Este espectro, a su vez, puede usarse para reconstruir el propio v_I . Sin embargo, si v_I posee componentes espectrales en la zona II, sus imágenes escalarán hasta la zona I, traslapándose sobre los componentes legítimos que se encuentran ahí y ocasionando una distorsión no lineal. Este fenómeno, conocido como *apodado*, introduce una ambigüedad que evita la recuperación del espectro de v_I . El *criterio de Nyquist* establece que si se desea recuperar o reconstruir una señal con un ancho de banda dado f_B a partir de su versión digitalizada, la relación de muestreo debe ser tal que

$$f_S > 2f_B \quad (12.22)$$

donde $2f_B$ es llamada la *relación de Nyquist*. Este requerimiento se puede satisfacer mediante la limitación de la banda de v_I por debajo de $f_S/2$, o elevando f_S por encima de la relación de Nyquist.

Un ejemplo común de apodado lo ofrecen las ruedas con rayos de una diligencia en un Western de 16 mm y 24 cuadros por segundo. Cuando la diligencia viaja lo suficientemente lenta en relación con la razón de muestreo de la cámara de 24 cuadros por segundo, sus ruedas parecen girar correctamente. Sin embargo, cuando la diligencia acelera, se llega a un punto en el que parece que las ruedas van desacelerando, lo cual indica un apodo, o fre-

niveles bajos de corriente se requiere más tiempo para cargar y descargar las diferentes capacitancias. En las corrientes bajas se tiene que $r_e \gg R_E$, por lo tanto $f_p \approx 1/2\pi r_e C_f$, lo que indica una constante de tiempo $\tau \approx r_e C_f \approx (V_T/I_C)C_f = (V_T/v_D)RC_f$. Por ejemplo, con $C_f = 100$ pF, en $I_C = 1$ nA se tiene $\tau \approx (0.026/10^{-9})10^{-10} = 26$ ms. Por consiguiente, se debe estar preparado para la dinámica lenta que hay cerca del extremo inferior del rango.

Circuitos prácticos log y antilog³

Tanto el factor de escala de la salida como el término de referencia de la entrada en la ecuación 13.5 dependen de la temperatura. El circuito de la figura 13.4 mitiga este serio inconveniente mediante el uso de un par de BJTs idénticos para eliminar I_s , y un divisor de voltaje sensible a la temperatura para compensar para TC(V_T). Los amps op obligan a los BJTs a desarrollar $v_{BE1} = V_T \ln(i_i/I_{s1})$ y $v_{BE2} = V_T \ln(I_{REF}/I_{s2})$, donde $I_{REF} = V_{REF}/R_r$. A partir de la fórmula del divisor de voltaje, $v_{B2} = v_O/(1 + R_2/R_1)$. Pero, por KVL, $v_{B2} = v_{BE2} - v_{BE1} = V_T \ln[(I_{REF}/I_{s2})(I_{s1}/i_i)]$. Al eliminar v_{B2} y usar la propiedad $\ln x = 2.303 \log_{10} x$, se obtiene

$$v_O = V_o \log_{10} \frac{i_i}{I_i} \quad (13.11)$$

$$V_o = -2.303 \frac{R_1(T) + R_2}{R_1(T)} V_T \quad I_i = \frac{V_{REF}}{R_r} \times \frac{I_{s2}}{I_{s1}} \quad (13.12)$$

Para los BJTs idénticos $I_{s2}/I_{s1} = 1$, por lo tanto, la expresión independiente de la temperatura $I_i = V_{REF}/R_r$. Además, para $R_2 \gg R_1$, se puede aproximar $V_o \approx -2.303 R_2 V_T / R_1(T)$, lo que indica que V_o se puede estabilizar térmicamente mediante el uso de una resistencia $R_1(T)$ con $TC(R_1) = TC(V_T) = 1/T = 3\,660$ ppm/°C. Un resistor adecuado es el Q81 (Tel Labs), el cual puede ser montado en acoplamiento térmico cercano con el par de BJTs. La función de D_1 es proteger a los BJTs contra la polarización inversa inadvertida. El uso del amp op de bajo ruido, desvío de microvolts y corriente de entrada de picoamperes LT1012 (Linear Technology) permite un rango de voltaje logarítmico de $4\frac{1}{2}$ décadas. Con los valores dados para los componentes, $V_o = -1$ V/dec e $I_i = 10$ μ A, por lo tanto $v_O = -(1$ V/dec) $\log_{10}[v_i/(0.1$ V)]. Además, V_o e I_i se calibran a través de R_2 y R_r .

Si a la corriente de referencia de entrada I_i se le permite variar, el amp log es llamado un *amplificador de razón log* y encuentra aplicación en las mediciones radiométricas de

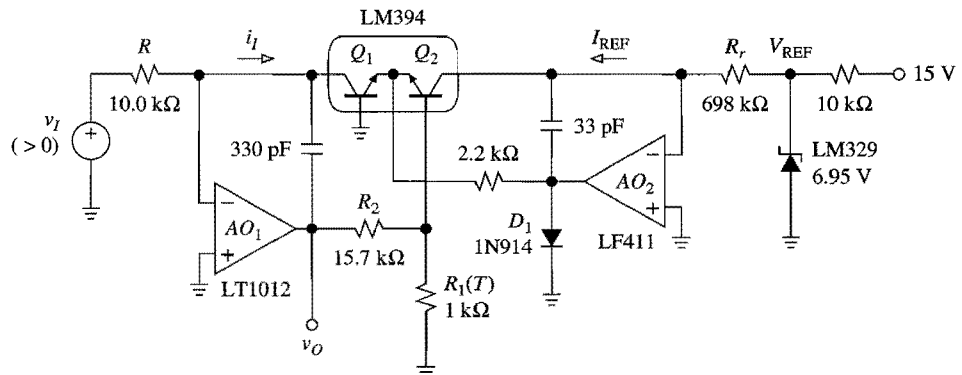


FIGURA 13.4.
Amplificador logarítmico.

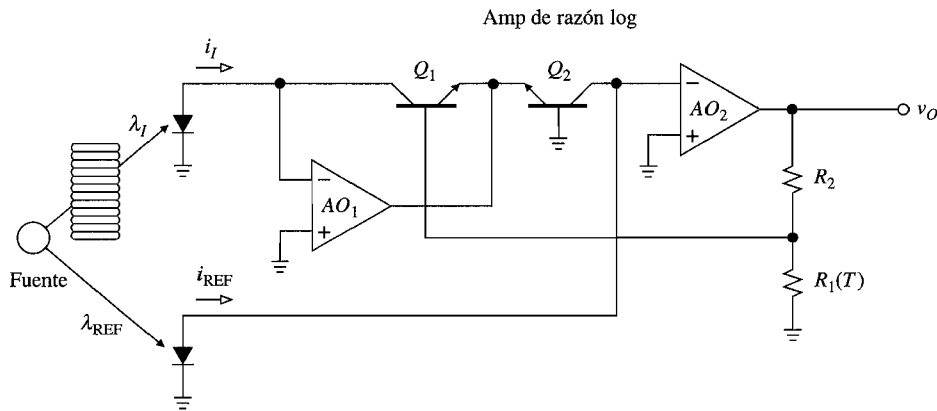


FIGURA 13.5.
Amplificador de razón log para mediciones de absorbencia.

rango dinámico amplio donde la señal desconocida se mide contra una señal de referencia que en sí misma es variable. Como ejemplos están las mediciones de absorción en medicina y control de la contaminación, donde la luz transmitida a través de un espécimen se mide contra la luz incidental y el resultado debe ser independiente de la intensidad de esta última. La aplicación anterior se ilustra en la figura 13.5, donde la compensación de la frecuencia y la protección contra la polarización inversa se han omitido por simplicidad. La luz transmitida λ_I y la luz incidental λ_{REF} se convierten a las corrientes proporcionales i_I e i_{REF} mediante un par de fotodiodos idénticos que operan en el modo fotovoltaico. Entonces, el circuito calcula la razón logarítmica $v_O = V_o \log_{10}(i_I/i_{REF}) = V_o \log_{10}(\lambda_I/\lambda_{REF})$, donde V_o está dado por la ecuación 13.12.

En la figura 13.6 se muestra la forma en que el amp op se reconfigura para realizar un amp exponencial. Se deja como un ejercicio para el lector (véase el problema 13.4) demostrar que el circuito proporciona

$$i_o = I_o 10^{v_i/V_i} \quad (13.13)$$

$$I_o = \frac{V_{REF}}{R_r} \times \frac{I_{s2}}{I_{s1}} \quad V_i = -2.303 \frac{R_1(T) + R_2}{R_1(T)} V_T \quad (13.14)$$

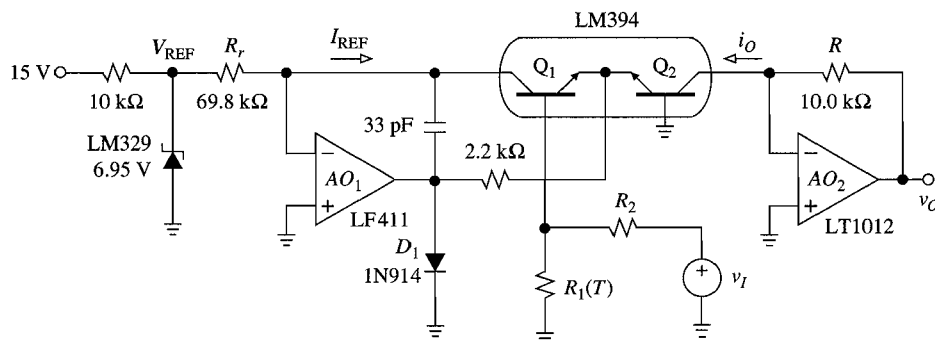


FIGURA 13.6.
Amplificador antilog.

Con los valores dados para los componentes, $I_o = 0.1$ mA y $V_i = -1$ V/dec. Es importante que el colector de Q_2 sea regresado a un nodo de 0 V, tal como el nodo de tierra virtual del convertidor I - V AO_2 , para así nulificar la corriente de fuga colector base de Q_2 . De otra forma, esta corriente degradaría la conformidad logarítmica en el extremo inferior del rango.

Los amplificadores log, log de razón y antilog están disponibles en forma IC con diferentes fabricantes (Analog Devices, Burr-Brown, Harris). Es común que estos dispositivos trabajen en un rango de corriente de seis décadas (1 nA a 1 mA) así como en un rango de voltaje de cuatro décadas (1 mV a 10 V).

Convertidores verdaderos rms a cc

Las características logarítmicas de los BJTs también se aprovechan para realizar una gran variedad de cálculos analógicos del tipo regla de cálculo. Un ejemplo popular es la *conversión verdadera rms a cc*, definida como

$$V_{\text{rms}} = \left(\frac{1}{T} \int_0^T v^2(t) dt \right)^{1/2} \quad (13.15)$$

V_{rms} proporciona una medida del contenido de energía en $v(t)$, por lo tanto aporta la base para mediciones exactas y consistentes, especialmente en el caso de formas de onda mal definidas como el ruido (ruido electrónico, ruido de contacto del interruptor, ruido acústico), las salidas mecánicas de transductores (tensión, vibración, ruido de cojinete), las formas de onda SCR, las series de pulsos con baja razón de repetición, y otras formas de onda que transportan información en la energía promedio generada, transmitida o disipada.

La ecuación 13.15 se puede mecanizar por medio de las operaciones de elevar al cuadrado, promediar y obtener la raíz cuadrada. Este esquema, conocido como cálculo *explícito* del rms, coloca demandas severas sobre el rango dinámico de salida del circuito que eleva al cuadrado, el cual debe ser dos veces más amplio que el rango de entrada. Este inconveniente se contrarresta mediante el cálculo *implícito* del rms, en el cual la ganancia del circuito que eleva al cuadrado se hace inversamente proporcional al V_{rms} para hacer al rango dinámico de salida comparable con el rango de entrada.

En la figura 13.7 se muestra una realización común de este principio, donde la compensación de la frecuencia y la protección contra la polarización inversa se han omitido por simplicidad. AO_1 y el sistema de circuitos asociado convierten a $v(t)$ a una corriente rectificadada de onda completa $i_{C1} = |v|/R$ que fluye hacia Q_1 . Por KVL, $v_{BE3} + v_{BE4} = v_{BE1} + v_{BE2}$, o bien $V_T \ln(i_{C3}/I_{S3}) \times (i_{C4}/I_{S4}) = V_T \ln[(i_{C1}/I_{S1}) \times (i_{C2}/I_{S2})]$. Suponiendo que los dos BJTs son idénticos e ignorando las corrientes de base, de forma que $i_{C2} = i_{C1}$, se obtiene

$$i_{C3} = \frac{i_{C1}^2}{i_{C4}}$$

Al sustituir $i_{C1}^2 = v^2/R^2$ e $i_{C4} = V_{\text{rms}}/R$ es posible escribir

$$i_{C3} = \frac{v^2}{RV_{\text{rms}}}$$

lo cual indica que el factor de escala de la función cuadrática se controla por medio de V_{rms} , como se esperaba del cálculo implícito.

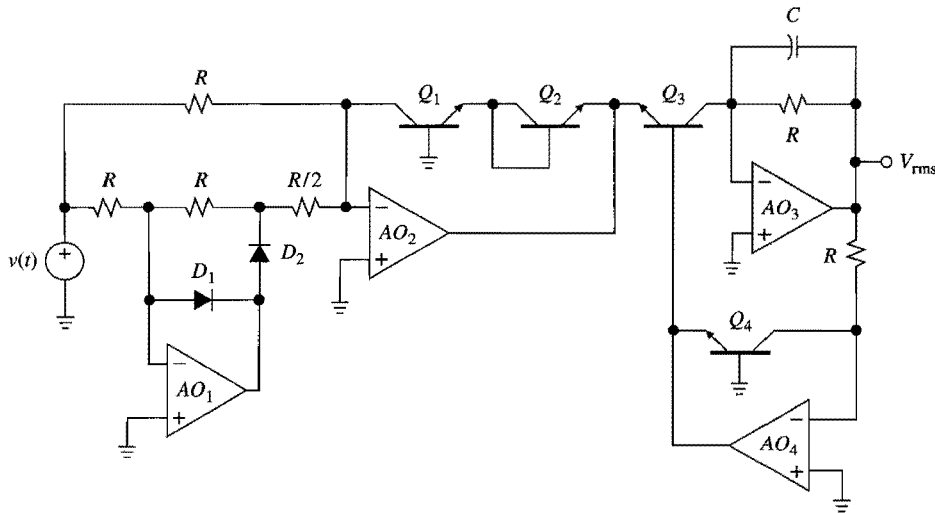


FIGURA 13.7.
Convertidor rms verdadero.

Además, AO_3 forma un filtro pasa bajas con frecuencia de corte $f_0 = 1/2\pi RC$. Para señales con frecuencias que son suficientemente más altas que f_0 , AO_3 proporcionará el promedio móvil de i_{C3} como $V_{rms} \cong Ri_{C3} = v^2/V_{rms}$. Si se hace la aproximación $\overline{V_{rms}} \cong V_{rms}$, se puede escribir $V_{rms}^2 = v^2$, o bien

$$V_{rms} = (\overline{v^2})^{1/2} \quad (13.16)$$

Como una consecuencia de las aproximaciones realizadas, el V_{rms} de la ecuación 13.16 diferirá del V_{rms} ideal de la ecuación 13.15 por un error promedio (o cc) así como en un error de ca (o rizo). Ambos errores se pueden conservar por debajo de un límite especificado mediante el uso de una capacitancia adecuadamente grande.⁴ Sin embargo, una capacitancia demasiado grande incrementará el tiempo de respuesta del circuito, por ello se debe encontrar un punto de equilibrio. Una forma efectiva de reducir el rizo sin alargar indebidamente la respuesta es utilizar un *filtro posterior (posfiltrado)*, por ejemplo uno pasa bajas del tipo *KRC*.

La estructura de la figura 13.7 (o variaciones mejoradas de la misma) está disponible en forma IC con varios fabricantes. Consultar la literatura es conveniente para obtener sugerencias útiles de su aplicación.⁴

13.2 MULTIPLICADORES ANALÓGICOS

Un multiplicador produce una salida v_O proporcional al producto de dos entradas v_X y v_Y ,

$$v_O = kv_X v_Y \quad (13.17)$$

donde k es un factor de escala, usualmente de $1/10 \text{ V}^{-1}$. Un multiplicador que acepta entradas de cualquier polaridad y que preserva la relación de polaridad correcta en la salida es conocido como un *multiplicador de cuatro cuadrantes*. Por lo general, los rangos de entrada y de salida son desde -10 V hasta $+10 \text{ V}$. En contraste, un *multiplicador de dos cuadrantes*

tes requiere que una de sus entradas sea unipolar, y un *multiplicador de un cuadrante* necesita que ambas entradas sean unipolares.

El desempeño del multiplicador se especifica en términos de la *exactitud* y de la *no linealidad*. La exactitud representa la desviación máxima de la salida real con respecto al valor ideal predicho por la ecuación 13.17; esta desviación también es conocida como el *error total*. La no linealidad, también denominada *error de linealidad*, representa la desviación máxima de la salida con respecto al mejor ajuste a la línea recta para el caso en el que una entrada varía de extremo a extremo mientras que la otra se mantiene fija, usualmente en +10 V o -10 V. Tanto la exactitud como la no linealidad se expresan como un porcentaje de la salida de escala completa.

La dinámica de los multiplicadores se especifica en términos del *ancho de banda de señal pequeña*, y representa la frecuencia en la que la salida está 3 dB por debajo de su valor de baja frecuencia, mientras que el *ancho de banda de error absoluto 1%*, que representa la frecuencia en la que la magnitud de salida comienza a desviarse de su valor de baja frecuencia en 1%.

Multiplicadores de transconductancia variable

Los multiplicadores monolíticos de cuatro cuadrantes utilizan el *principio de transconductancia variable*⁵ para lograr errores de fracciones de 1% en anchos de banda de señal pequeña que se extienden incluso dentro del rango de los megahertz. Este principio se ilustra en la figura 13.8a. El bloque emplea el par diferencial Q_3 - Q_4 para proporcionar transconductancia variable, y el de par conectado como diodo Q_1 - Q_2 lo utiliza para proporcionar la excitación de base apropiada para el par diferencial. En el siguiente análisis se suponen BJTs idénticos y corrientes de base insignificantes.

Por KVL, $v_{BE1} + v_{BE4} - v_{BE3} - v_{BE2} = 0$, o bien $v_{BE3} - v_{BE4} = v_{BE1} - v_{BE2}$. Usando las características v - i logarítmicas de los BJTs, lo anterior se puede expresar como $V_T \ln(i_3/i_4) = V_T \ln(i_1/i_2)$, o bien

$$\frac{i_3}{i_4} = \frac{i_1}{i_2}$$

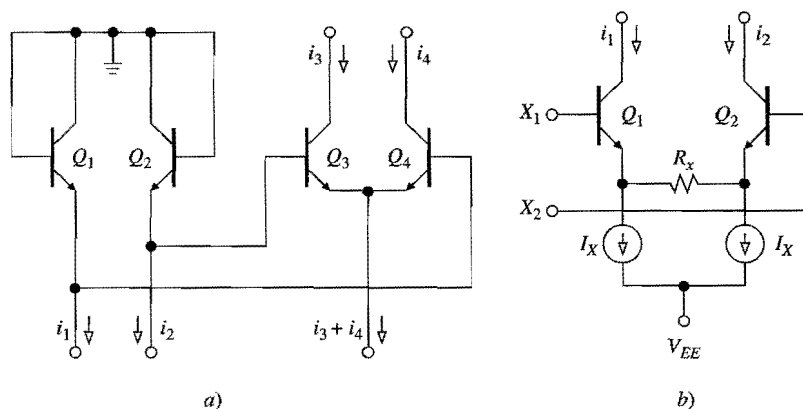


FIGURA 13.8.
Bloque de transconductancia linealizada, y convertidor diferencial V - I .

Si esta ecuación se reescribe como $(i_3 - i_4)/(i_3 + i_4) = (i_1 - i_2)/(i_1 + i_2)$ se obtiene

$$i_3 - i_4 = \frac{(i_1 - i_2) \times (i_3 + i_4)}{i_1 + i_2} \quad (13.18)$$

lo que indica la capacidad del circuito para multiplicar la diferencia de corriente $(i_1 - i_2)$ por la corriente total del emisor $(i_3 + i_4)$.

Para ser de uso práctico, el circuito requiere dos convertidores $V-I$ para sintetizar los términos $(i_1 - i_2)$ e $(i_3 + i_4)$ desde los voltajes de entrada v_X y v_Y , y un convertidor $I-V$ para convertir $(i_3 - i_4)$ en el voltaje de salida v_O . Además, se deben tomar precauciones para asegurar la operación en cuatro cuadrantes; como tal, el circuito es de sólo dos cuadrantes debido a que la corriente $(i_3 + i_4)$ debe fluir siempre hacia afuera de los emisores.

En la figura 13.8b se muestra el circuito usado para proporcionar conversión $V-I$. Por KCL, $i_1 = I_X + i_{R_x}$ e $i_2 = I_X - i_{R_x}$, donde $i_{R_x} = (v_{E1} - v_{E2})/R_x$ es la corriente a través de R_x , la cual se supone que fluye de izquierda a derecha. En consecuencia

$$i_1 - i_2 = 2 \frac{v_{E1} - v_{E2}}{R_x}$$

Por KVL, $v_{E1} - v_{E2} = (v_{X1} - v_{BE1}) - (v_{X2} - v_{BE2}) = (v_{X1} - v_{X2}) - (v_{BE1} - v_{BE2})$, o bien

$$v_{E1} - v_{E2} = v_{X1} - v_{X2} - V_T \ln \frac{i_1}{i_2}$$

Al combinar las dos ecuaciones se obtiene

$$i_1 - i_2 = \frac{2}{R_x} (v_{X1} - v_{X2}) - \frac{2V_T}{R_x} \ln \frac{i_1}{i_2} \quad (13.19)$$

En un multiplicador bien diseñado, el último término está en el orden de 1% de los otros dos términos, entonces éste se puede ignorar y aproximar

$$i_1 - i_2 = \frac{2}{R_x} (v_{X1} - v_{X2}) \quad (13.20)$$

lo que indica la capacidad del circuito para proporcionar conversión diferencial $V-I$.

En la figura 13.9 se muestra el multiplicador completo. La operación en cuatro cuadrantes se logra mediante el uso de dos pares de transconductancia con las bases excitadas en antifase y los emisores excitados por un segundo convertidor $V-I$. Cuando la ecuación 13.20 se sustituye en la ecuación 13.18 y se usan las identidades $i_1 + i_2 = 2I_X$ e $i_3 + i_4 = i_9$, se obtiene

$$i_3 - i_4 = \frac{v_{X1} - v_{X2}}{R_x I_X} i_9$$

Asimismo, utilizando la identidad $i_5 + i_6 = i_{10}$, se obtiene

$$i_6 - i_5 = \frac{v_{X1} - v_{X2}}{R_x I_X} i_{10}$$

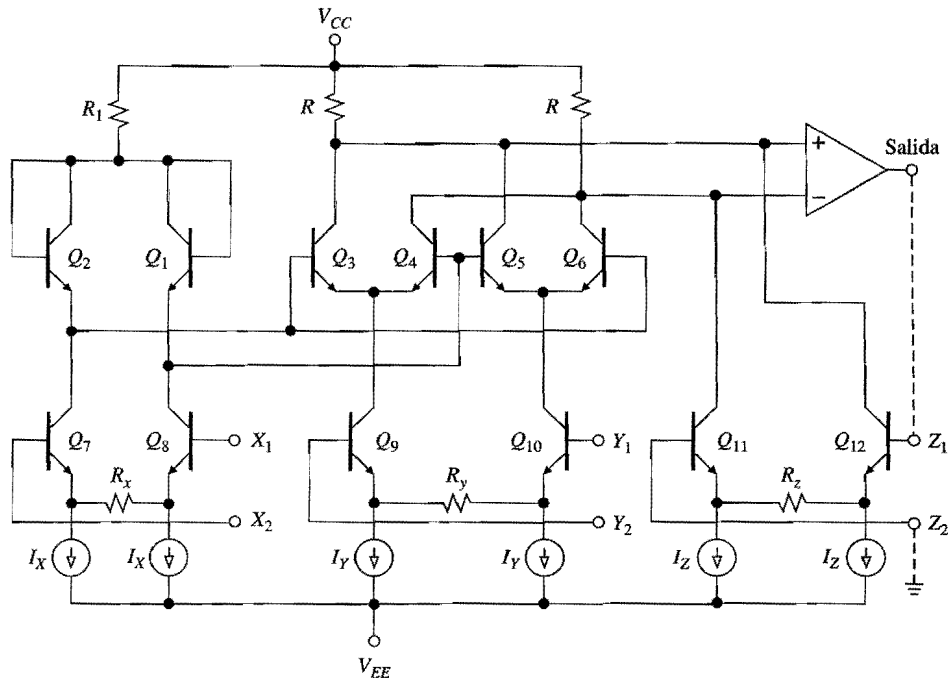


FIGURA 13.9.
Multiplicador analógico de cuatro cuadrantes.

Pero si se resta la primera ecuación del segundo par y se utiliza $i_{10} - i_9 = (2/R_y)(v_{Y1} - v_{Y2})$, se obtiene

$$(i_4 + i_6) - (i_3 + i_5) = \frac{(v_{X1} - v_{X2})(v_{Y1} - v_{Y2})}{R_x R_y I_X / 2}$$

El convertidor $I-V$ de salida está hecho del amp op y de un tercer convertidor $V-I$ en su ruta de retroalimentación, esto es, $Q_{11}-Q_{12}$. Por KVL, los voltajes en las entradas inversora y no inversora son $v_N = V_{CC} - R(i_4 + i_6 + i_{11})$ y $v_P = V_{CC} - R(i_3 + i_5 + i_{12})$. El amp op proporcionará Q_{12} con cualquier voltaje que se requiera para hacer $v_N = v_P$, o bien $i_4 + i_6 + i_{11} = i_3 + i_5 + i_{12}$, esto es,

$$(i_4 + i_6) - (i_3 + i_5) = i_{12} - i_{11} = \frac{2}{R_z}(v_{Z1} - v_{Z2})$$

Combinando las dos últimas ecuaciones, finalmente se tiene que

$$(v_{Z1} - v_{Z2}) = k(v_{X1} - v_{X2})(v_{Y1} - v_{Y2}) \tag{13.21}$$

$$k = \frac{R_z}{R_x R_y I_X} \tag{13.22}$$

La mayoría de los multiplicadores están diseñados para $k = 1/(10 \text{ V})$. Considerando que $v_O = v_{Z1} - v_{Z2}$, $v_X = v_{X1} - v_{X2}$, y $v_Y = v_{Y1} - v_{Y2}$ se obtiene la ecuación 13.17.

Una de las principales causas del error de linealidad es el término logarítmico de la ecuación 13.19. Este error, en una primera aproximación, se compensa mediante la introducción de un término de no linealidad igual pero opuesto a través del convertidor $V-I$ Q_{11} - Q_{12} dentro de la ruta de retroalimentación. La arquitectura de la figura 13.9 forma la base de una gran variedad de multiplicadores monolíticos. Dos de los primeros y más populares ejemplos son el AD534 (Analog Devices) y el MPY100 (Burr-Brown). La versión AD534L tiene un error total prearreglado de 0.25%, un error de linealidad máximo de 0.12%, un ancho de banda de señal pequeña típico de 1 MHz, y un ancho de banda del error de amplitud del 1% típico de 50 kHz.

Aplicaciones del multiplicador

Los multiplicadores analógicos encuentran aplicación en la modulación y demodulación de señales, en el cálculo analógico, en el ajuste de curvas, en la linealización de transductores, en la compensación de la distorsión CRT, y en una variedad de funciones controladas por voltaje.^{1,6}

En la figura 13.10 se muestra la conexión básica para la multiplicación de señal, o bien $v_O = v_1 v_2 / 10$, que, como tal, forma la base de la modulación de la amplitud y la amplificación controlada por voltaje. Cuando cualquiera de las entradas es cero, v_O también debería ser cero, independientemente de la otra entrada. En la práctica, debido a pequeñas fallas de los componentes, una fracción de la entrada distinta de cero se alimentará hacia la salida ocasionando un error. En aplicaciones críticas como la modulación de portadoras suprimidas, este error se puede minimizar aplicando un voltaje de ajuste externo a la entrada X_2 o Y_2 (se requiere un rango de ± 30 mV).

El caso en el que las entradas son señales de ca, o bien $v_1 = V_1 \cos(\omega_1 t + \theta_1)$ y $v_2 = V_2 \cos(\omega_2 t + \theta_2)$ es de particular interés. Para obtener v_O se usa una identidad trigonométrica bien conocida, y se tiene que

$$v_O = \frac{V_1 V_2}{20} \{ \cos[(\omega_1 - \omega_2)t + (\theta_1 - \theta_2)] + \cos[(\omega_1 + \omega_2)t + (\theta_1 + \theta_2)] \}$$

lo cual indica que v_O consiste en dos componentes con frecuencias iguales a la suma y a la diferencia de las frecuencias de entrada. Si las frecuencias de entrada son las mismas y las

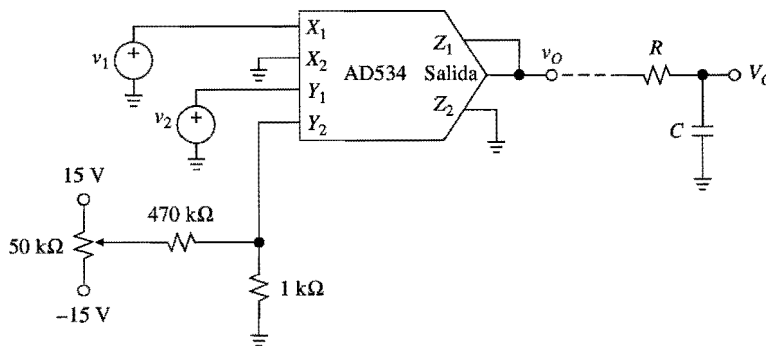


FIGURA 13.10.

Conexión básica del multiplicador para $v_O = v_1 v_2 / 10$. Si está seguida de un filtro pasa bajas, se puede usar para la detección de fase.

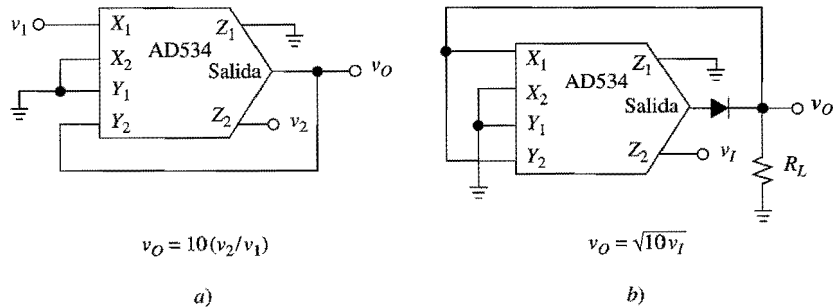


FIGURA 13.11.
Divisor analógico y obtención de la raíz cuadrada.

componentes de alta frecuencia se suprimen con un filtro pasa bajas, como se muestra, se obtiene

$$v_O = \frac{V_1 V_2}{20} \cos(\theta_1 - \theta_2) \quad (13.23)$$

En esta capacidad, el circuito se puede usar en las mediciones de potencia de ca o como detector de fase en los circuitos de lazo por amarre de fase.

En la figura 13.11 se muestra la forma en la que un multiplicador se puede configurar para otras dos funciones populares, que son la *división analógica* y la *extracción de raíz cuadrada*. En la figura 13.11a se tiene, a partir de la ecuación 13.21, $0 - v_2 = (v_1 - 0)(0 - v_O)/10$, o bien $v_O = 10(v_2/v_1)$. Para maximizar el rango del denominador, la entrada X_2 se regresa a un voltaje de ajuste (se requiere un rango de ± 3 mV).

En la figura 13.11b se tiene $0 - v_I = (v_O - 0)(0 - v_O)/10$, o bien $v_O = \sqrt{10v_I}$. La función del diodo es evitar una condición de enganche, la cual podría surgir en el caso de que la entrada cambiara su polaridad inadvertidamente. En los problemas del final del capítulo, se estudian otras aplicaciones.

13.3 AMPLIFICADORES OPERACIONALES DE TRANSCONDUCTANCIA

Un amplificador operacional de transconductancia (OTA) es un amplificador con entrada de voltaje y salida de corriente. En la figura 13.12a se muestra su modelo de circuito. Para evitar los efectos de carga, tanto en la entrada como en la salida, un OTA debe tener $z_d = z_o = \infty$. El OTA ideal, cuyo símbolo de circuito se muestra en la figura 13.12b, proporciona $i_O = g_m v_D$, o bien

$$i_O = g_m (v_P - v_N) \quad (13.24)$$

donde g_m es la *ganancia de transconductancia sin carga* en amperes por volt.

En su forma más simple, un OTA consta de un par diferencial con una carga de espejo de corriente.⁷ Esta configuración se vio cuando se estudiaron las etapas de entrada del amp op, en el capítulo 5. En el ejemplo bipolar de la figura 5.1, el OTA consiste en el par Q_1 - Q_2 y el espejo Q_3 - Q_4 ; pero en el ejemplo MOS de la figura 5.8 consiste en el par M_1 - M_2 y el espejo M_3 - M_4 .

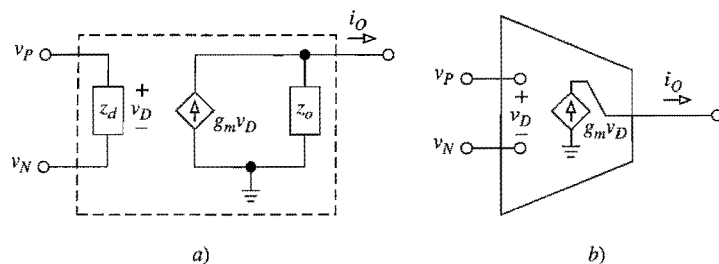


FIGURA 13.12.
Amplificador operacional de transconductancia: a) circuito equivalente y b) modelo ideal.

Además de servir como bloques de construcción para otros amplificadores, los OTAs encuentran aplicación por sus características propias. En virtud de que se pueden construir con sólo una etapa y de que operan sobre el principio del procesamiento de corrientes en lugar del de voltajes, el OTA es un dispositivo inherentemente rápido.⁸ Por otro lado, g_m se puede variar mediante el cambio de la corriente de polarización del par diferencial, lo que hace que los OTAs estén equipados para las funciones electrónicamente programables.

Filtros g_m -C

Un uso popular del OTA es la construcción de filtros de tiempo continuo completamente integrados, donde los OTAs han surgido como una alternativa viable a los amps op tradicionales.⁷⁻⁹ Los filtros basados en OTAs son conocidos como filtros g_m -C debido a que emplean OTAs y capacitores, pero no utilizan resistores ni inductores. En la figura 13.13a se muestra un ejemplo popular de filtro g_m -C. Su análisis procede de la siguiente manera.

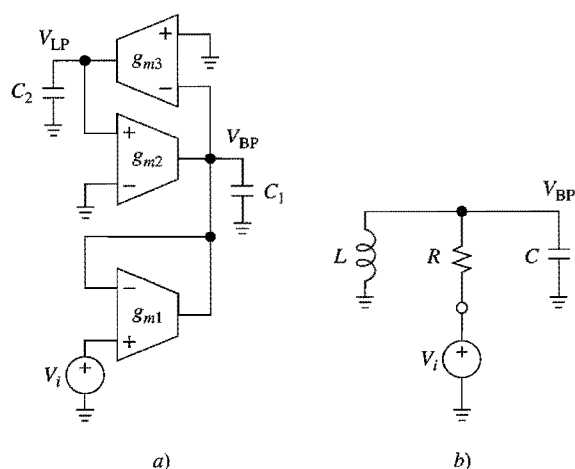


FIGURA 13.13.
Filtro g_m -C de segundo orden y su RLC equivalente.

A partir de la ecuación 13.24, $I_1 = g_{m1}(V_i - V_{BP})$, $I_2 = g_{m2}V_{LP}$, e $I_3 = -g_{m3}V_{BP}$. Por la ley de Ohm, $V_{LP} = (1/sC_2)I_3$ y $V_{BP} = (1/sC_1)(I_1 + I_2)$. Al combinar, se obtiene

$$\frac{V_{BP}}{V_i} = \frac{sC_2 g_{m1} / g_{m2} g_{m3}}{s^2 C_1 C_2 / g_{m2} g_{m3} + sC_2 g_{m1} / g_{m2} g_{m3} + 1} \quad (13.25)$$

Se observa fácilmente que esta función de transferencia es la misma que la del equivalente *RLC* de la figura 13.13*b*, dado que $C = C_1$, $R = 1/g_{m1}$, y $L = C_2/g_{m2}g_{m3}$. Resulta evidente que g_{m1} simula una resistencia, mientras que la combinación $g_{m2}g_{m3}C_2$ simula una inductancia. Además, el circuito proporciona V_{BP} y V_{LP} en forma simultánea, lo cual representa una característica no disponible en su contraparte *RLC*. Lo que es aún más importante es que f_0 se puede entonar automáticamente variando g_{m2} y g_{m3} , y que es posible entonar Q al variar g_{m1} .

EJEMPLO 13-2. a) En el filtro de la figura 13.13*a* encuentre g_{m1} y $g_{m2} = g_{m3}$ para $\omega_0 = 10^5$ rad/s y $Q = 5$ con $C_1 = C_2 = 100$ pF. b) ¿Cuáles son los valores de la resistencia simulada y la inductancia simulada? c) ¿Cuál es la sensibilidad del filtro?

Solución.

- a) Por inspección, $\omega_0 = \sqrt{g_{m2}g_{m3}/C_1 C_2}$ y $Q = \sqrt{C_1/C_2} \times \sqrt{g_{m2}g_{m3}}/g_{m1}$. Sustituyendo los datos dados, se obtiene $g_{m2} = g_{m3} = 10 \mu\text{A/V}$ y $g_{m1} = 2 \mu\text{A/V}$.
- b) $R = 500 \text{ k}\Omega$ y $L = 1 \text{ H}$.
- c) La sensibilidad de Q con respecto a g_{m1} es -1 ; todas las otras sensibilidades son $\frac{1}{2}$ o $-\frac{1}{2}$, lo cual es bastante bajo.

OTAs comerciales

En la figura 13.14 se muestra un OTA popular disponible como un IC comercial. Su diseño se centra en el multiplicador de transconductancia linealizada formado por D_1 - D_2 y Q_3 - Q_4 . Los bloques restantes, cada uno consistente en un par BJT y un diodo, son espejos de corriente de alta impedancia de salida del tipo Wilson. Si se denota la corriente de colector del transistor Q_k como i_k y se ignoran las corrientes de base, la operación del circuito se puede describir de la siguiente forma.

El espejo Q_1 - D_3 - Q_2 acepta la corriente de control externa I_C y la duplica en los emisores del par Q_3 - Q_4 para producir

$$i_3 + i_4 = I_C$$

El espejo Q_5 - D_4 - Q_6 duplica i_3 para producir $i_6 = i_3$, y el espejo Q_7 - D_5 - Q_8 duplica i_6 para producir $i_8 = i_6$, por lo tanto $i_8 = i_3$. Asimismo, el espejo Q_9 - D_6 - Q_{10} duplica i_4 para producir $i_{10} = i_4$. En consecuencia, KCL proporciona $i_O = i_{10} - i_8$, o bien

$$i_O = i_4 - i_3$$

Al retomar el razonamiento de la sección 5.1, se puede escribir

$$i_O = I_C \tanh \frac{v_P - v_N}{2V_T}$$

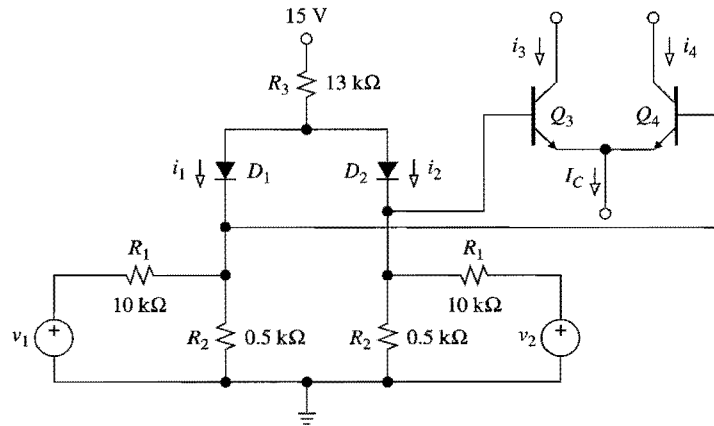


FIGURA 13.15.
Circuito para linealización de la entrada.

V se tiene $i_2 - i_1 = (v_1 - v_2)/(11.3 \text{ k}\Omega)$. Sustituyendo en la ecuación anterior, junto con $i_2 + i_1 \cong 1.08 \text{ mA}$, se obtiene

$$i_O = g_m (v_1 - v_2) \quad (13.27a)$$

$$g_m \cong \frac{I_C}{12.2 \text{ V}} \quad (13.27b)$$

El factor de escala de aproximadamente $1/(12.2 \text{ V})$ permite la operación en el rango $-10 \text{ V} < (v_1 - v_2) < 10 \text{ V}$ con un error de linealidad despreciable y sin peligro de saturación. Dos OTAs populares del tipo mostrado son el LM13600 (National Semiconductor) y el NE5517 (Signetics). El CA3080 (Harris) se ofrece sin los diodos de entrada.

Aplicaciones con OTAs comerciales

A pesar de que las hojas de datos del OTA proponen una gran variedad de aplicaciones útiles, en este texto se examinarán sólo unos cuantos usos representativos, que son los amplificadores, los filtros y los osciladores controlados por voltaje (VCAs, VCFs y VCOs).

En la figura 13.16 se muestra un VCA básico (observar el símbolo alternativo para el OTA). Aquí AO_1 y Q_1 forman un convertidor V - I para proporcionar $I_C = V_C/R$, donde se supone que la corriente de base de Q_1 es insignificante, mientras que AO_2 convierte i_O a un voltaje v_O , y como i_O es proporcional al producto $I_C \times v_I$, el resultado final es $v_O = Av_I$,

$$A = kV_C \quad (13.28)$$

donde k es una constante de proporcionalidad adecuada en V^{-1} . El potenciómetro de $1 \text{ k}\Omega$ se usa para la anulación del desvío, y el potenciómetro de $25 \text{ k}\Omega$ para la calibración de k . Por la ecuación 13.27, y mediante el ajuste del potenciómetro de $25 \text{ k}\Omega$ cerca de $12.2 \text{ k}\Omega$ se obtiene $k = 1/(10 \text{ V})$, lo cual indica que si V_C se varía desde 0 hasta 10 V , A cambiará desde 0 hasta 1 V/V . El circuito se calibra de la siguiente manera: a) con $v_I = 0$, V_C se barre desde 0 hasta 10 V , y el potenciómetro de $1 \text{ k}\Omega$ se ajusta para la desviación mínima de v_O con

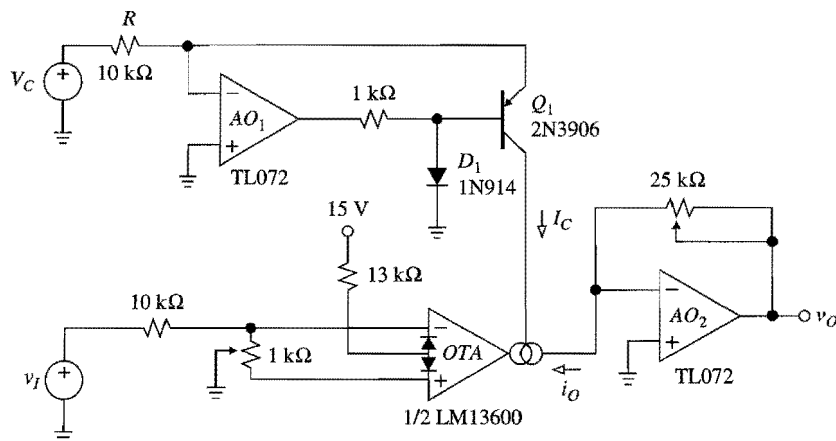


FIGURA 13.16.
Amplificador controlado por voltaje con control lineal.

respecto a 0 V; b) con $V_C = 10$ V, el potenciómetro de 25 k Ω se ajusta de forma que $v_O = 10$ V para $v_I = 10$ V.

El circuito de la figura 13.16 proporciona control lineal de la ganancia. Con frecuencia las aplicaciones de audio requieren control exponencial, o bien

$$A = A_0 b^{kV_C} \quad (13.29)$$

donde b suele tomar el valor de 10 o de 2, k es una constante de proporcionalidad en décadas u octavas por volt, y A_0 es la ganancia para $V_C = 0$. El control exponencial se logra fácilmente mediante la generación de I_C con un convertidor antilogarítmico, como se muestra en la figura 13.17. Como I_C debe ser alimentada hacia el OTA, los BJT's deben ser del

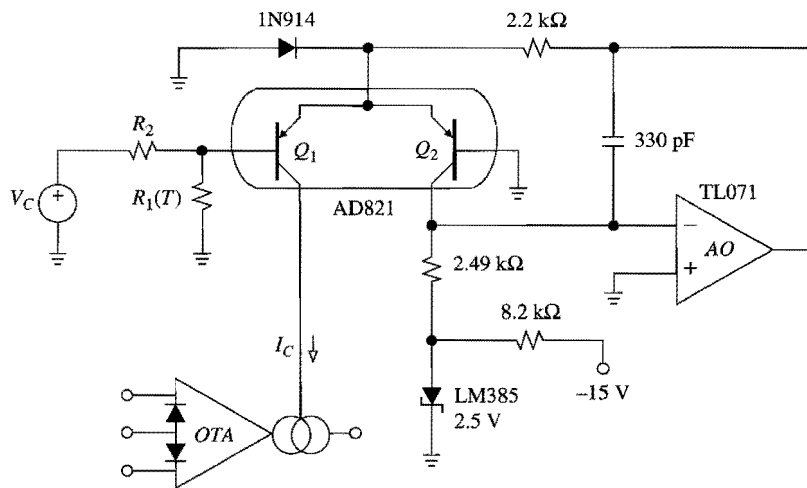


FIGURA 13.17.
OTA con control exponencial.

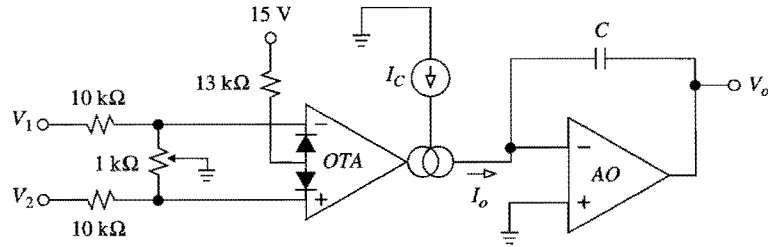


FIGURA 13.18.
Integrador controlado por corriente.

tipo *pnp*. Con $V_C = 0$, el circuito proporciona $I_C = 1$ mA; pero, si V_C se incrementa, I_C decrece en forma exponencial con una sensibilidad de k dec/V o bien k oct/V, donde k es establecida por R_2 .

Los VCFs y VCOs basados en OTAs dependen de la integración de la corriente de salida del OTA que utiliza un capacitor. El ejemplo de la figura 13.18 también emplea un amp op para proporcionar impedancia de salida baja. Si se escribe $V_o = (-1/sC)I_o = (-1/sC) \times [I_C/(12.2 \text{ V})] \times (V_2 - V_1)$, y considerando $s = j2\pi f$, se obtiene

$$V_o = \frac{1}{jf/f_0}(V_1 - V_2) \quad f_0 = \frac{I_C}{2\pi(12.2 \text{ V})C} \quad (13.30)$$

El circuito integra la diferencia $V_1 - V_2$ con una frecuencia de ganancia unitaria programable f_0 . Por ejemplo, si I_C se varía desde $1 \mu\text{A}$ hasta 1 mA con $C = 652$ pF, f_0 barrerá el rango de audio completo, desde 20 Hz hasta 20 kHz. Además, I_C se puede generar ya sea con un convertidor lineal $V-I$, como en la figura 13.16, o bien con un convertidor exponencial como en la figura 13.17.

El circuito de la figura 13.19 utiliza dos integradores basados en OTAs para implementar una topología de variable de estado del tipo de la figura 4.37. La corriente de salida del convertidor $V-I$, la cual se puede controlar ya sea en forma lineal o exponencial, se divide entre los dos OTAs mediante el par de BJTs idénticos AD821 adecuadamente polarizado.

Aplicando la ecuación 13.30, se obtiene $V_{BP} = (V_i - V_{BP}/Q - V_{LP})/(jf/f_0)$ y $V_{LP} = V_{BP}/(jf/f_0)$. Al combinar se obtiene

$$\frac{V_{BP}}{V_i} = QH_{BP} \quad \frac{V_{LP}}{V_i} = H_{LP} \quad (13.31)$$

donde H_{BP} y H_{LP} son las funciones estándar de segundo orden pasa banda y de pasa bajas definidas en la sección 3.4, y

$$f_0 = \frac{I_C}{4\pi(12.2 \text{ V})C}$$

Si se desea una ganancia de resonancia de unidad, entonces se debe incrementar la resistencia de entrada de $10 \text{ k}\Omega$ por un factor de Q . Para reducir los efectos del crecimiento de Q , deben seguirse las instrucciones de la sección 6.5, además de usar un capacitor de adelanto de fase pequeño en paralelo con la resistencia interetapas de $10 \text{ k}\Omega$.

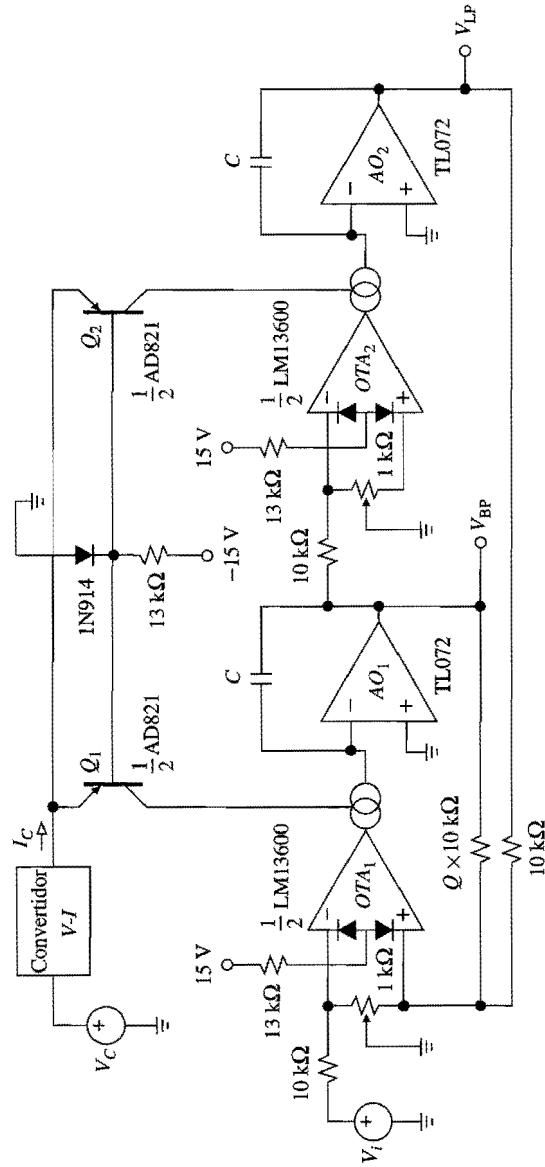


FIGURA 13.19.
Filtro de variable de estado controlado por voltaje.

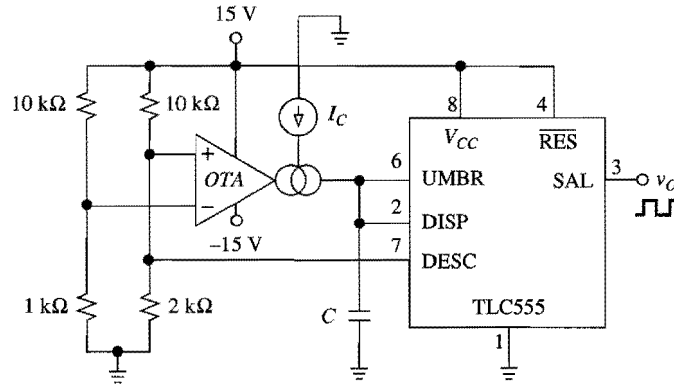


FIGURA 13.20.
Oscilador de relajamiento controlado por corriente.

En el circuito de la figura 13.20, el OTA se utiliza como fuente/sumidero de una corriente de valor I_C , y por lo tanto para cargar/descargar C a una velocidad programable. La forma de onda triangular resulta alterna entre 5 V y 10 V, que son los umbrales del temporizador CMOS de alta impedancia de entrada. La frecuencia de oscilación es (véase el problema 13.16),

$$f_0 = \frac{I_C}{10C} \quad (13.32)$$

Como es usual, I_C se puede controlar ya sea lineal o exponencialmente. Si se utiliza la onda triangular quizá se requiera de un amplificador de buffer.

13.4 LAZOS POR AMARRE DE FASE

Un *lazo por amarre de fase* (PLL) es un circuito selectivo de frecuencia diseñado para sincronizar con una señal entrante y para mantener la sincronización a pesar del ruido o las variaciones en la frecuencia de la señal entrante. Como se muestra en la figura 13.21, el sistema básico del PLL comprende un *detector de fase*, un *filtro de lazo* y un *oscilador controlado por voltaje* (VCO).

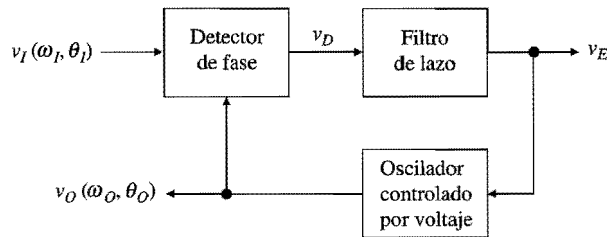


FIGURA 13.21.
Lazo por amarre de fase básico.

El detector de fase compara la fase θ_I de la señal entrante v_I contra la fase θ_O de la salida del VCO, y desarrolla un voltaje v_D proporcional a la diferencia $\theta_I - \theta_O$. Este voltaje se envía a través de un filtro pasa bajas para suprimir el rizo y el ruido de alta frecuencia, y el resultado, llamado el *error de voltaje* v_E , se aplica a la entrada de control del VCO para ajustar su frecuencia ω_O .

El VCO se diseña de forma que con $v_E = 0$, oscile en alguna frecuencia inicial ω_0 llamada *frecuencia de carrera libre*, por lo tanto su característica es

$$\omega_0(t) = \omega_0 + K_o v_E(t) \quad (13.33)$$

donde K_o es la *sensibilidad* del VCO en radianes por segundo por volt. Si al PLL se le aplica una entrada periódica con frecuencia ω_I lo suficientemente cercana a la frecuencia de carrera libre ω_0 , se desarrollará un voltaje de error v_E , el cual ajustará a ω_O hasta que v_O se sincronice con v_I , esto es, hasta que *por cada ciclo de entrada haya un, y sólo un, ciclo de VCO*. En este punto se dice que el PLL está *amarrado* sobre la señal entrante, y que proporciona exactamente $\omega_O = \omega_I$.

Si ω_I se modifica, el cambio de fase entre v_O y v_I comenzará a crecer, modificando a v_D y, por ende, al voltaje de control v_E . Este cambio en v_E está diseñado para ajustar el VCO hasta que ω_O sea llevado al mismo valor que ω_I . Esta capacidad de autoajuste le permite al PLL, una vez amarrado, rastrear los cambios en la frecuencia de entrada. Como un cambio en ω_I se refleja finalmente mediante un cambio en v_E , este último se utiliza como la salida del PLL siempre que se desee detectar cambios en ω_I , como en la demodulación de FM y FSK.

Un PLL se puede diseñar para amarrarse sobre la señal de entrada a pesar del ruido que pueda afectar a dicha señal. Por lo general, una entrada con ruido ocasionará que la salida v_D del detector de fase fluctúe alrededor de algún valor promedio. Sin embargo, si la frecuencia de corte del filtro es lo suficientemente baja para suprimir esta fluctuación, v_E emergerá como una señal limpia, lo que a su vez resultará en una frecuencia y una fase de VCO estables. Por lo tanto, ω_O se usa como la salida del PLL siempre que se desee recuperar una señal enterrada en ruido, y también en aplicaciones relacionadas con la frecuencia como lo son la síntesis y la sincronización de frecuencias.

Amarre y captura

Para desarrollar un entendimiento concreto de la operación del PLL, se considerará el caso de la detección de fase realizada con un mezclador balanceado del tipo expuesto en la sección 13.2. Como es sabido, la salida del mezclador contiene las frecuencias de suma y resta $\omega_I \pm \omega_O$. Cuando el lazo está amarrado, la suma es dos veces ω_I y la diferencia es cero o cc. El filtro pasa bajas suprime la suma pero pasa el componente de cc, el cual mantiene entonces al lazo en amarre.

Si el lazo no está amarrado, y la frecuencia de la diferencia cae por encima de la frecuencia de corte del filtro, ésta será suprimida junto con la frecuencia de suma, dejando al lazo desamarrado y oscilando en su frecuencia de carrera libre. Sin embargo, si ω_O está lo suficientemente cerca de ω_I para hacer que la frecuencia de diferencia se aproxime al límite de la banda del filtro, parte de este componente pasa, tendiendo a llevar a ω_O hacia ω_I . Conforme se reduce la diferencia $\omega_O - \omega_I$, se transmite más señal de error hacia el VCO, lo que resulta en un efecto constructivo que finalmente lleva al PLL hasta el amarre.

El *rango de captura* es el rango de frecuencia $\pm \Delta\omega_C$, centrado alrededor de ω_0 , en el cual el lazo puede adquirir amarre. Este rango resulta afectado por las características del

filtro, y proporciona una indicación de qué tan cerca debe estar ω_I de ω_0 para tener amarre. El *rango de amarre* es el rango de frecuencia $\pm\Delta\omega_L$, también centrado alrededor de ω_0 , en el cual el lazo puede rastrear la entrada una vez que se ha establecido el amarre. Por su parte, el rango de amarre resulta afectado por el rango de operación del detector de fase y el VCO. El proceso de captura es un fenómeno complejo; además, el rango de captura nunca es más grande que el rango de amarre.

El tiempo requerido para que un PLL capture la señal entrante es llamado el *tiempo de captura* o el *tiempo de empuje*. Este tiempo depende de la frecuencia inicial y de las diferencias de fase entre v_I y v_O , así como del filtro y otras características del lazo. En general, es posible afirmar que si se reduce el ancho de banda del filtro se tienen los siguientes efectos: *a)* el proceso de captura se hace más lento, *b)* el tiempo de empuje se incrementa, *c)* el rango de captura decrece, y *d)* las capacidades del lazo para rechazar la interferencia se incrementan.

PLL en la condición de amarre

Un PLL se puede modelar cuando está en la condición de amarre,¹⁰⁻¹² como se observa en la figura 13.22. Este diagrama es similar al de la figura 13.21, excepto que ahora se está trabajando con transformadas de Laplace de *cambios de señal* (simbolizadas mediante las letras minúsculas con subíndices también en minúsculas) alrededor de algún punto de operación, así como en *operaciones* sobre estos cambios, los cuales por lo general en ambos casos son funciones de la frecuencia compleja s . El detector de fase desarrolla el cambio de voltaje

$$v_d(s) = K_d \theta_d(s) \quad (13.34a)$$

$$\theta_d(s) = \theta_i(s) - \theta_o(s) \quad (13.34b)$$

donde K_d es la *sensibilidad* del detector de fase, en volts por radián. Este voltaje se envía a través del filtro de lazo, cuya función de transferencia se denota como $F(s)$, y posiblemente a través de un amplificador con ganancia K_a , en volts por volt, para producir la variación del voltaje de error $v_e(s)$, que a su vez es convertida mediante la ecuación 13.33 a una variación de frecuencia $\omega_o(s) = K_o v_e(s)$.

Como el detector de fase procesa precisamente una fase, se necesita un medio para convertir de frecuencia a fase. Considerando que la frecuencia representa la velocidad de cambio de la fase en el tiempo, o bien $\omega = d\theta(t)/dt$, se tiene

$$\theta(t) = \theta(0) + \int_0^t \omega(\xi) d\xi \quad (13.35)$$

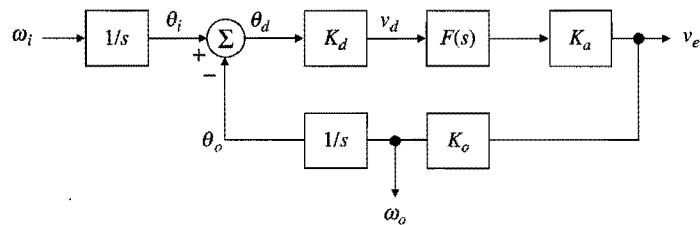


FIGURA 13.22. Diagrama de bloques del sistema PLL básico en la condición de amarre.

lo cual indica que la conversión de frecuencia a fase es, en forma inherente, una operación de integración. Al aprovechar la propiedad bien conocida de la transformada de Laplace de que la integración en el dominio del tiempo corresponde a la división entre s en el dominio de la frecuencia, se utilizan los bloques $1/s$ mostrados.

Si el lazo se abriera en la entrada inversora del comparador de fase, la ganancia total experimentada por $\theta_i(s)$ al recorrer la trayectoria y emerger como $\theta_o(s)$ sería $K_d \times F(s) \times K_a \times K_o \times 1/s$, o bien

$$T(s) = K_v \frac{F(s)}{s} \quad (13.36)$$

$$K_v = K_d K_a K_o \quad (13.37)$$

donde $T(s)$ es la *ganancia de lazo abierto*, en radianes por radián, y K_v es llamado el *factor de ganancia*, en s^{-1} . Con el lazo cerrado se encuentra fácilmente que

$$H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{T(s)}{1+T(s)} = \frac{K_v F(s)}{s + K_v F(s)} \quad (13.38)$$

Otras funciones de transferencia pueden tener un interés especial, dependiendo de lo que se considere como entrada y como salida. Por ejemplo, al sustituir $\theta_i(s) = \omega_i(s)/s$ y $\theta_o = (K_o/s)v_e(s)$, se obtiene fácilmente

$$\frac{v_e(s)}{\omega_i(s)} = \frac{1}{K_o} H(s) \quad (13.39)$$

lo cual permite encontrar el cambio de voltaje $v_e(s)$ en respuesta a un cambio de la frecuencia de entrada $\omega_i(s)$, como en la demodulación FM y FSK.

Al comparar la figura 13.22 con la figura 1.21 se observa que un PLL es un sistema de retroalimentación negativa con $x_i = \theta_i$, $x_f = \theta_o$, y $a\beta = T = K_v F(s)/s$, lo cual indica que la ganancia de lazo abierto T también desempeña el papel de la *ganancia de lazo* del sistema. Después, aun cuando el enfoque de este estudio está en la frecuencia, se debe reconocer que la entrada natural de un PLL es la fase. Como $T \rightarrow \infty$ conforme $s \rightarrow 0$, el PLL obligará a θ_o a rastrear a θ_i , de la misma forma que un seguidor de voltaje de amp op obliga a v_o a rastrear a v_i . A este respecto, resulta conveniente observar al PLL como un *seguidor de fase*. El hecho de que éste también obligue a ω_o a rastrear a ω_i es una consecuencia de esta acción de seguidor de fase, junto con la relación de la frecuencia de fase $\omega = d\theta/dt$.

Como se vio en el capítulo 8, la ganancia de lazo T afecta la dinámica y la estabilidad del PLL. De hecho, $T(s)$ está fuertemente influida por $F(s)$. Se hacen las siguientes observaciones: *a)* el número de polos de $H(s)$ define el *orden* del lazo; *b)* el número de términos $1/s$ (o integraciones) presentes dentro del lazo define el *tipo* del lazo. En virtud de la función $1/s$ asociada con el VCO, un PLL es al menos del tipo I, y su orden es igual al orden del filtro más 1.

Lazo de primer orden

Considere el caso instructivo en el cual no existe filtro de lazo, o bien $F(s) = 1$. El resultado es un *lazo de primer orden* y, después de la sustitución $s \rightarrow j\omega$, las ecuaciones descritas con anterioridad se simplifican de la siguiente forma

$$T(j\omega) = \frac{1}{j\omega/K_v} \quad (13.40)$$

$$\frac{v_e(j\omega)}{\omega_i(j\omega)} = \frac{1/K_o}{1 + j\omega/K_v} \quad (13.41)$$

La ecuación 13.40 indica un lazo del *Tipo I* con frecuencia de cruce $\omega_x = K_v$ y margen de fase $\phi_m = 90^\circ$. La ecuación 13.41 indica que el lazo proporciona en forma inherente una respuesta pasa bajas de primer orden con una ganancia de cc de $1/K_o$ V/(rad/s) y una frecuencia de corte de K_v rad/s.

Si $\omega_i(t)$ es un cambio de paso, el cambio resultante $v_e(t)$ será un transitorio exponencial gobernado por la constante de tiempo $\tau = 1/K_v$. Si $\omega_i(t)$ se varía en forma senoidal con una frecuencia de modulación ω_m , $v_e(t)$ también variará senoidalmente con la misma frecuencia ω_m ; su amplitud es $|v_e| = (1/K_o)|\omega_i|$ en frecuencias bajas, y cae junto con ω_m a razón de -1 dec/dec después de K_v .

EJEMPLO 13.3. Un PLL de primer orden con $K_v = 10^4 \text{ s}^{-1}$ utiliza un VCO con una frecuencia de carrera libre de 10 kHz y una sensibilidad de 5 kHz/V. a) ¿Cuál es el voltaje de control que se necesita para amarrar el PLL sobre una señal de entrada de 20 kHz? ¿Sobre una señal de entrada de 5 kHz? b) Encuentre la respuesta $v_e(t)$ si la frecuencia de entrada se cambia en cada paso de acuerdo con $f_I = [10 + u(t)]$ kHz, donde $u(t) = 0$ para $t < 0$ y $u(t) = 1$ para $t > 0$. c) Repita el ejercicio si la frecuencia de entrada se modula de acuerdo con $f_I = 10(1 + 0.1 \cos 2\pi f_m t)$ kHz, $f_m = 2.5$ kHz.

Solución.

- a) A partir de la ecuación 13.33, $v_E = (\omega_O - \omega_0)/K_o$, donde $\omega_0 = 2\pi \cdot 10^4$ rad/s y $K_o = 2\pi \times 5 \times 10^3 = \pi \cdot 10^4$ (rad/s)/V. Para $\omega_O = 2\pi \times 20 \times 10^3$ rad/s se obtiene $v_E = 2$ V, y para $\omega_O = 2\pi \times 5 \times 10^3$ rad/s se obtiene $v_E = -1$ V.
- b) La respuesta a un incremento de paso $\omega_i(t) = 2\pi u(t)$ krad/s es un transitorio exponencial con amplitud $|\omega_i(t)|/K_o = 2\pi \cdot 10^3/10^4\pi = 0.2$ V, y constante de tiempo $1/K_v = 1/10^4 = 100$ μs , por lo tanto

$$v_e(t) = 0.2[1 - e^{-t/(100\mu\text{s})}]u(t) \text{ V}$$

- c) Ahora $\omega_i(t) = 2\pi \times 10^4 \times 0.1 \cos 2\pi f_m t = 2\pi \cdot 10^3 \cos 2\pi \cdot 2500 t$ rad/s. Al calcular la ecuación 13.41 en $j\omega = j\omega_m = j2\pi \cdot 2500$ rad/s se obtiene

$$\frac{v_e(j\omega_m)}{\omega_i(j\omega_m)} = \frac{1/10^4\pi}{1 + j2\pi \cdot 2500/10^4} = \frac{0.5370}{10^4\pi} \angle -57.52^\circ \text{ V/(rad/s)}$$

Si $\omega_i(j\omega_m) = 2\pi \cdot 10^3 \angle 0^\circ$ rad/s se obtiene $v_e(j\omega_m) = 0.1074 \angle -57.52^\circ$ V, por lo tanto

$$v_e(t) = 0.1074 \cos(2\pi \cdot 2500 t - 57.52^\circ) \text{ V}$$

La ausencia de un filtro de lazo limita en forma drástica las capacidades de selectividad y de supresión del ruido en un PLL, es por eso que en la práctica los lazos de primer orden se usan sólo en raras ocasiones.

Lazos de segundo orden

La mayoría de los PLLs utilizan un filtro pasa bajas de un polo y por lo tanto son *lazos de segundo orden*. Un filtro de este tipo proporciona una función del tipo gobernador que

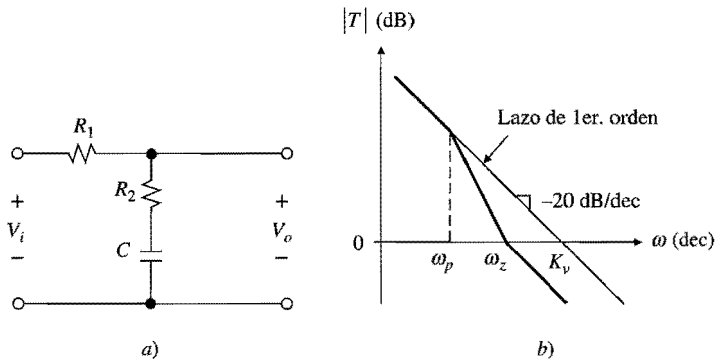


FIGURA 13.23.
Filtro pasivo de atraso-adelanto, y gráfica de magnitud de la ganancia de lazo T .

permite que el VCO suavice el ruido y los saltos en la frecuencia de entrada. Como se estudió en el capítulo 8, la presencia de un segundo polo dentro del lazo erosiona el margen de fase, por lo tanto se debe tener cuidado para evitar la inestabilidad. Los lazos de segundo orden se estabilizan introduciendo también un cero de filtro para contrabalancear el atraso de la fase debido al polo del filtro.

En la figura 13.23a se muestra un filtro de lazo popular. Este filtro, llamado *filtro pasivo de atraso-adelanto*, proporciona la función de transferencia

$$F(s) = \frac{1 + s/\omega_z}{1 + s/\omega_p} \quad (13.42)$$

donde $\omega_z = 1/R_2C$ y $\omega_p = 1/(R_1 + R_2)C$. A partir de la ecuación 13.36, el lazo de ganancia ahora es

$$T(j\omega) = \frac{1 + j\omega/\omega_z}{(j\omega/K_v)(1 + j\omega/\omega_p)} \quad (13.43)$$

lo cual indica un *lazo de segundo orden y del Tipo I*. En la figura 13.23b se grafica esta ganancia para el caso en el que ω_z se posiciona en la media geométrica de ω_p y K_v , o bien $\omega_z = \sqrt{\omega_p K_v}$. Entonces, la frecuencia de cruce es la misma ω_z y el margen de fase es 45° . Para fines de comparación, también se muestra la ganancia de lazo que corresponde al lazo de primer orden o $F(s) = 1$.

EJEMPLO 13.4. a) Dado un sistema PLL con $K_v = 10^4 \text{ s}^{-1}$, especifique un filtro pasivo de atraso-adelanto para una frecuencia de cruce $\omega_x = 10^3 \text{ rad/s}$ y un margen de fase $\phi_m = 45^\circ$.
b) ¿Cuáles son los valores reales de ω_x y ϕ_m ?

Solución.

- a) Para $\phi_m \cong 45^\circ$ se quiere $\omega_z = \omega_x = 10^3 \text{ rad/s}$, por lo tanto $\omega_p = \omega_z^2/K_v = 10^6/10^4 = 100 \text{ rad/s}$. Sea $C = 0.1 \mu\text{F}$. Entonces, $R_2 = 1/\omega_z C = 10 \text{ k}\Omega$, y $R_1 = 1/\omega_p C - R_2 = 90 \text{ k}\Omega$ (usar 91 $\text{k}\Omega$).
- b) Al utilizar la ecuación 13.43, junto con la técnica de prueba y error del ejemplo 8.1, se encuentran los valores reales $\omega_x = 1.27 \text{ krad/s}$, y $\phi_m = 180^\circ + \angle T(j1.27 \times 10^3) = 56^\circ$.

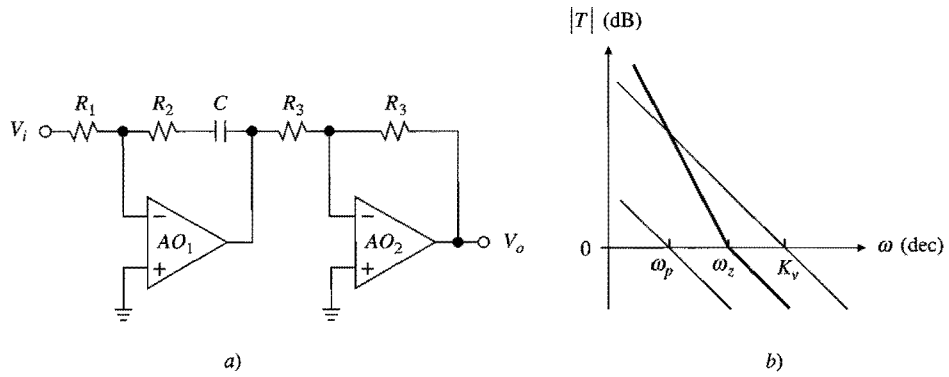


FIGURA 13.24.
Filtro activo PI, y gráfica de magnitud de la ganancia de lazo T .

Otro filtro de lazo popular es el *filtro activo PI* de la figura 13.24a, llamado así porque su salida es proporcional tanto a la entrada como a la integral de la entrada. La etapa inversora AO_2 se puede omitir, si esto es necesario, al intercambiar las entradas del detector de fase. Suponiendo amps op ideales, el filtro proporciona

$$F(s) = \frac{1 + s/\omega_z}{s/\omega_p} \quad (13.44)$$

donde $\omega_z = 1/R_2C$ y $\omega_p = 1/R_1C$. La ganancia de lazo correspondiente es

$$T(j\omega) = \frac{1 + j\omega/\omega_z}{(j\omega/K_v)(j\omega/\omega_p)} \quad (13.45)$$

lo que indica un *lazo de segundo orden y Tipo II*. Como se muestra en la figura 13.24b, la pendiente es de -40 dB/dec por debajo de ω_z , y de -20 dB/dec por encima de ω_z . Estableciendo de nuevo $\omega_z = \sqrt{\omega_p K_v}$ se obtiene $\omega_x \cong \omega_z$ y $\phi_m \cong 45^\circ$.

En comparación con el filtro pasivo, cuya ganancia de cc es $F(0) = 1$, el filtro activo proporciona $F(0) = \infty$, lo que indica que el error de fase θ_D requerido para sostener el voltaje de control v_E se aproxima a cero cuando se usa el filtro PI. En la práctica, $F(0)$ está limitada por la ganancia de cc finita de AO_1 ; aún así, θ_D todavía será pequeño, lo cual implica $\theta_O \cong \theta_I$, o coherencia de fase en la entrada del detector. El uso del filtro activo también evita los posibles efectos de carga en la salida.

Características de amortiguamiento

Para obtener un conocimiento adicional, se sustituyen las ecuaciones 13.42 y 13.44 en la ecuación 13.38, y después esta última se expresa en la forma estándar de la ecuación 3.40. Los resultados son (véase el problema 13.20)

$$H(s) = \frac{(2\zeta - \omega_n/K_v)(s/\omega_n) + 1}{(s/\omega_n)^2 + 2\zeta(s/\omega_n) + 1} \quad (13.46a)$$

$$\omega_n = \sqrt{\omega_p K_v} \quad \zeta = \frac{\omega_n}{2\omega_z} \left(1 + \frac{\omega_z}{K_v} \right) \quad (13.46b)$$

para el filtro pasivo de atraso-adelanto, y

$$H(s) = \frac{2\zeta(s/\omega_n) + 1}{(s/\omega_n)^2 + 2\zeta(s/\omega_n) + 1} \quad (13.47a)$$

$$\omega_n = \sqrt{\omega_p K_v} \quad \zeta = \frac{\omega_n}{2\omega_z} \quad (13.47b)$$

para el filtro activo PI. Como es sabido, ω_n es la *frecuencia natural no amortiguada*, y ζ es la *razón de amortiguamiento*. Si $\omega_n \ll K_v$, como por lo general sucede, la ecuación 13.46 se reduce a la ecuación 13.47 y se dice que el PLL con filtro pasivo de atraso-adelanto tiene un *lazo de ganancia alta*. Se observa que en ambos casos $H(s)$ es una combinación de la respuesta pasa banda H_{BP} y la respuesta pasa bajas H_{LP} . En frecuencias bajas $H \rightarrow H_{LP}$, pero en frecuencias altas $H \rightarrow H_{BP}$.

Es importante recordar que para $\zeta < 1$ la respuesta al escalón muestra sobretiro. Para mantener dicha respuesta dentro de lo razonable, se acostumbra diseñar para $0.5 \leq \zeta \leq 1$. Bajo esta condición, la constante de tiempo que rige la respuesta de lazo para los pequeños cambios de fase o de frecuencia es aproximadamente⁷

$$\tau \cong \frac{1}{\omega_n} \quad (13.48)$$

y el ancho de banda del lazo, obtenido al establecer $|H(j\omega)| = 1/\sqrt{2}$ es¹³

$$\omega_{-3dB} = \omega [1 \pm 2\zeta^2 + \sqrt{1 + (1 \pm 2\zeta^2)^2}]^{1/2} \quad (13.49)$$

donde el signo de más (menos) significa lazos de ganancia alta (ganancia baja).

EJEMPLO 13.5. a) Encuéntrese ζ , τ , y ω_{-3dB} para el PLL del ejemplo 13.4. b) Encuéntrese la respuesta $v_e(t)$ a pequeños cambios de entrada del tipo $\omega_i = |\omega_i|u(t)$ y $\omega_i = |\omega_i|\cos\omega_m t$, $\omega_m = 1$ krad/s.

Solución.

a) A partir de la ecuación 13.4b, $\omega_n = \sqrt{10^2 \times 10^4} = 1$ krad/s y $\zeta = [10^3 / (2 \times 10^3)](1 + 10^3/10^4) = 0.55$. Usando la ecuación 13.49 para el caso del lazo con ganancia alta se obtiene $\omega_{-3dB} \cong 1.9\omega_n = 1.9$ krad/s. A partir de la ecuación 13.48, $\tau \cong 1/10^3 = 1$ ms.

b) Al sustituir los datos anteriores en la ecuación 13.46a se obtiene

$$H(s) = \frac{s/10^3 + 1}{(s/10^3)^2 + 1.1(s/10^3) + 1}$$

Esta función tiene un par complejo de polos en $s = -550 \pm j835$ Np/s complejos, lo que indica una respuesta al escalón del tipo

$$v_e(t) = \frac{|\omega_i|}{K_o} [1 - Ae^{-550t} \cos(835t + \phi)]$$

con las constantes adecuadas A y ϕ . Si se calcula $H(s)$ en $s = j\omega_m$ como en el ejemplo 13.3, se encuentra que la respuesta de ca es

$$v_e(t) = \frac{|\omega_i|}{K_o} 1.286 \cos(10^3 t - 45^\circ)$$

Crterios de diseo del filtro

En general, ω_n se elige lo suficientemente alto para asegurar una dinmica satisfactoria, y lo suficientemente bajo para proporcionar alguna accin de gobernador que permita suavizar los saltos y el ruido no deseados en la frecuencia. Un proceso tpico de diseo se realiza de la siguiente manera: *a)* primero, se elige ω_n para lograr ya sea la ω_{-3dB} deseada o la τ deseada, dependiendo de la aplicacin; *b)* en seguida, con la ecuacin 13.46*b* o 13.47*b*, se especifica ω_p para la ω_n elegida; *c)* finalmente, se especifica ω_z para la ζ deseada.

Se observa que debido al cero del filtro, un PLL de segundo orden acta como un lazo de primer orden en frecuencias altas, lo que indica una capacidad reducida para suprimir el rizo y el ruido. Este inconveniente se puede contrarrestar agregando una capacitancia $C_2 \ll C$ en paralelo con R_2 en cualquiera de los filtros anteriores. Esto crea un polo adicional de alta frecuencia y convierte al lazo en un *lazo de tercer orden*. Para evitar la perturbacin significativa de los valores existentes de ω_x y ϕ_m , este polo se coloca alrededor de una dcada por debajo de ω_x mediante el establecimiento de $1/R_2 C_2 \cong 10\omega_x$.

EJEMPLO 13.6. Redisee el filtro del ejemplo 13.4 para $\omega_{-3dB} = 1$ krad/s y $\zeta = 1/\sqrt{2}$. ¿Cuáles son los nuevos valores de τ y ϕ_m ? ¿Qué valor de C_2 produciría un lazo de tercer orden sin reducir demasiado a ϕ_m ?

Solucin. Con $\zeta = 1/\sqrt{2}$ se obtiene $\omega_n \cong \omega_{-3dB}/2 = 10^3/2.0 = 500$ rad/s, por lo tanto $\tau \cong 2$ ms. De la ecuacin 13.46*b* se obtiene $\omega_p = 25$ rad/s y $\omega_z = 366$ rad/s, lo cual se puede alcanzar con $C = 1 \mu\text{F}$, $R_1 = 39$ k Ω , y $R_2 = 2.7$ k Ω . Si se procede como en el ejemplo 13.4, se encuentra $\omega_x \cong 757$ rad/s, y $\phi_m \cong 66^\circ$. Se usa $C_2 \cong C/10 = 0.1 \mu\text{F}$.

13.5 PLLs MONOLÍTICOS

Los PLLs monolíticos estn disponibles en varias tecnologas y en un amplio rango de especificaciones de rendimiento.¹² En el siguiente apartado se expondr el PLL CMOS 4046 como un ejemplo representativo.

PLL CMOS 74HC(T)4046A

La familia de PLLs CMOS 4046, originalmente desarrollada por la RCA, ha evolucionado a travs de una serie de mejoras, y en la actualidad incluye al 74HC(T)4046A, el 74HC(T)7046A y el 74HC(T)9046A (Phillips).¹³ Se seleccionó la versin 4046A, que se muestra en forma simplificada en la figura 13.25, porque ésta incluye los tres tipos de detector de fase ms comunes, conocidos como *comparadores de fase Tipo I (PC₁)*, *Tipo II (PC₂)* y *Tipo III (PC₃)*. Como la potencia del circuito es alimentada desde una sola fuente de poder (típicamente $V_{SS} = 0$ V y $V_{DD} = 5$ V), todas las seales analgicas estn referenciadas a $V_{DD}/2$, esto es 2.5 V.

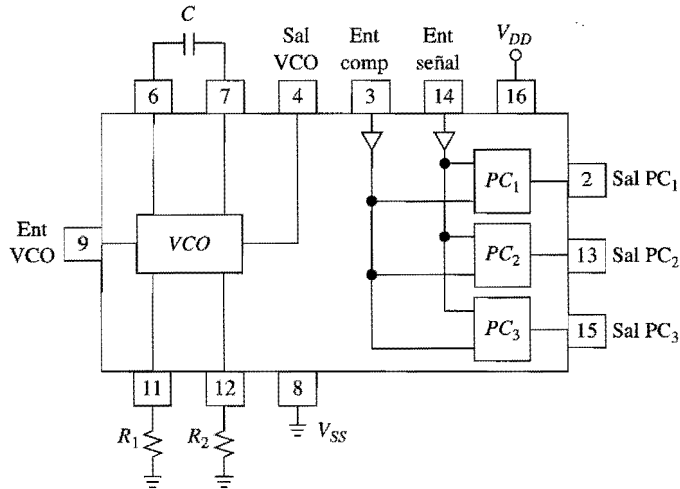


FIGURA 13.25.
Diagrama de bloques simplificado del PLL CMOS 4046A.

VCO

El VCO, cuyos detalles^{7,13} se omiten por brevedad, es un multivibrador controlado por corriente que opera sobre un principio similar al del VCO de emisor acoplado de la figura 10.30. La corriente para el capacitor se obtiene del voltaje de control v_E mediante un convertidor $V-I$ cuya sensibilidad es establecida por R_1 y cuya salida tiene una componente de cc establecida por R_2 . La característica del VCO es del tipo

$$f_O = \frac{k_1}{R_1 C} v_E + \frac{k_2}{R_2 C} \quad (13.50)$$

donde k_1 y k_2 son las constantes adecuadas del circuito. Como se muestra en la figura 13.26, el valor de f_O correspondiente a $v_E = V_{DD}/2$ se denomina la *frecuencia central* f_0 . Resulta eviden-

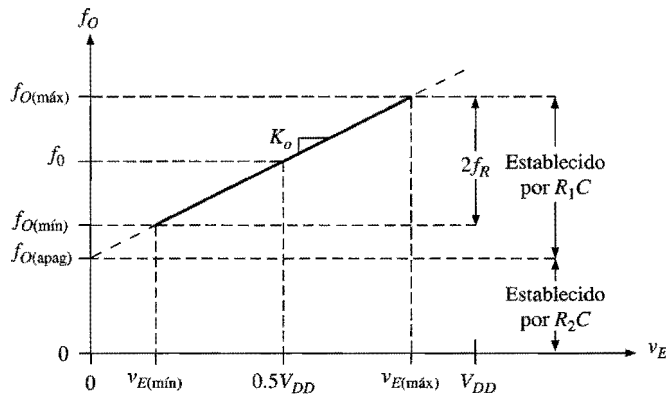


FIGURA 13.26.
Característica del VCO y su terminología.

te que si R_2 se omite ($R_2 = \infty$), el *desvío de frecuencia* $f_{o(\text{apag})} = k_2/R_2C$ se hace cero. Es típico que la frecuencia máxima del VCO de los PLLs CMOS esté en el orden de 10 MHz.

La característica del VCO de la ecuación 13.50 aplica sólo cuando v_E está confinado dentro del rango $v_{E(\text{mín})} \leq v_E \leq v_{E(\text{máx})}$. En forma típica, para un PLL con $V_{DD} = 5$ V, este rango es¹³ $1.1 \text{ V} \leq v_E \leq 3.9 \text{ V}$. El rango de frecuencia correspondiente al rango permisible de v_E es llamado el *rango de frecuencia del VCO* dado por $2f_R$. Fuera de este rango la característica del VCO depende de la versión particular de 4046, lo cual se puede encontrar en las hojas de datos.

La sensibilidad del VCO es $K_o = 2f_R/[v_{E(\text{máx})} - v_{E(\text{mín})}]$. En aplicaciones de FM, es común que se requiera que la característica V - F del VCO sea altamente lineal para así minimizar la distorsión. Sin embargo, en aplicaciones como la sincronización, la síntesis y la reconstrucción de frecuencia, los requerimientos de linealidad son menos estrictos.

Comparador de fase Tipo I

El comparador de fase tipo I, que se muestra en la figura 13.27a, es una compuerta OR exclusiva (XOR). De esta compuerta sale $v_D = V_{DD} = 5$ V cuando sus niveles de entrada no corresponden entre sí, y $v_D = V_{SS} = 0$ cuando existe correspondencia entre dichos niveles. Lo anterior se ejemplifica en el diagrama de tiempo de la figura 13.28, donde se han graficado las formas de onda como una función de ωt . Resulta evidente que si $v_D(t)$ se promedia mediante un filtro pasa bajas, el resultado es $V_D = DV_{DD}$, donde D es el ciclo de trabajo de v_D . D se minimiza cuando las entradas están en fase entre sí, y se maximiza cuando las mismas se encuentran en antifase. Si ambas formas de onda de entrada tienen ciclos de trabajo de 50%, como se muestra, entonces $0 \leq D \leq 1$. En consecuencia, PC_1 mostrará la característica de la figura 13.27b, y $K_d = V_{DD}/\pi = 5/\pi = 1.59 \text{ V/rad}$.

Una realización alternativa del comparador de Tipo I, especialmente en PLLs bipolares diseñados para trabajar con entradas de baja amplitud, es un multiplicador de cuatro cuadrantes, como se expuso en la sección 13.2. El multiplicador, también llamado *modulador balanceado*, se implementa con un factor de escala lo suficientemente alto para asegurar que en forma típica v_I sobreexcite al multiplicador y por lo tanto la sensibilidad K_d sea independiente de la amplitud de v_I .¹⁰

El comparador de Tipo I requiere que ambas entradas tengan ciclos de trabajo de 50%; pero, si al menos una entrada es asimétrica (véase el problema 13.23), la característica por

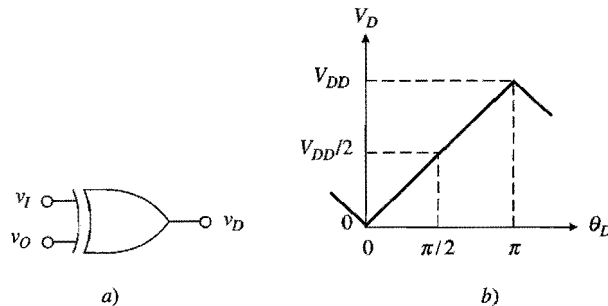


FIGURA 13.27.

Comparador de fase Tipo I y su salida promedio V_D como una función de la diferencia de fase de entrada.

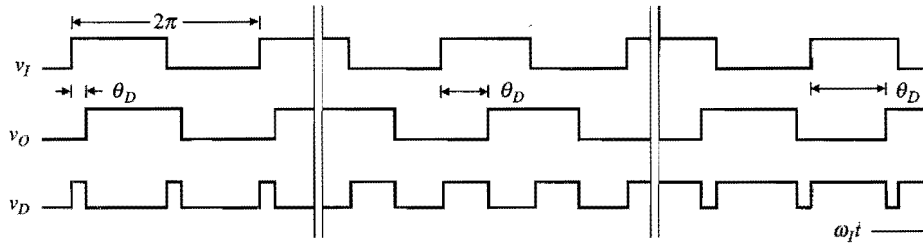


FIGURA 13.28.

Formas de onda típicas para el comparador de fase Tipo I en la condición de amarre: $\theta_D = \pi/6$ (izquierda), $\theta_D = \pi/2$ (centro), y $\theta_D = (5/6)\pi$ (derecha).

lo general se recortará, reduciendo el rango de amarre. Otra característica notoria del comparador de Tipo I es que puede permitir que el PLL se amarre sobre la armónica de la señal de entrada. Es importante observar que si v_I está ausente, v_D oscila en la misma frecuencia que v_O , por lo tanto el promedio de v_D es $V_D = 0.5V_{DD}$, y $\omega_O = \omega_0$.

Comparador de fase Tipo III

El comparador Tipo III, que se muestra en forma simplificada en la figura 13.29a, supera las limitaciones mencionadas con anterioridad mediante el uso de un flip-flop de inicio-reinicio (SR) con disparo en el límite. Como se muestra en la figura 13.30, ahora v_D responde sólo a los bordes crecientes de v_I y v_O , independientemente de los ciclos de trabajo. Se observa con facilidad que el rango de fase de PC_3 es dos veces más grande que el de PC_1 , por consiguiente la característica es tal como se muestra en la figura 13.29b, y $K_d = V_{DD}/2\pi = 0.796 \text{ V/rad}$.

Las ventajas de la operación con disparo en el límite se obtienen al precio de una sensibilidad más alta al ruido. Un pico en el ruido de entrada puede cambiar el estado del flip-flop en forma falsa y ocasionar errores de salida inaceptables. En contraste, con un comparador Tipo I, un pico de entrada sólo se transmite hacia la salida, donde éste es suprimido por el filtro de lazo.

Se observa que en la condición de amarre la frecuencia de salida es $\omega_D = 2\omega_I$ para PC_1 , y $\omega_D = \omega_I$ para PC_3 , de tal manera que el rizo en la salida del filtro de lazo por lo general

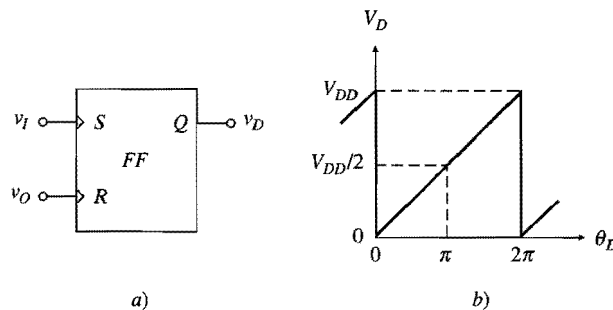


FIGURA 13.29.

Comparador de fase Tipo III y su salida promedio V_D como una función de la diferencia de fase de entrada.

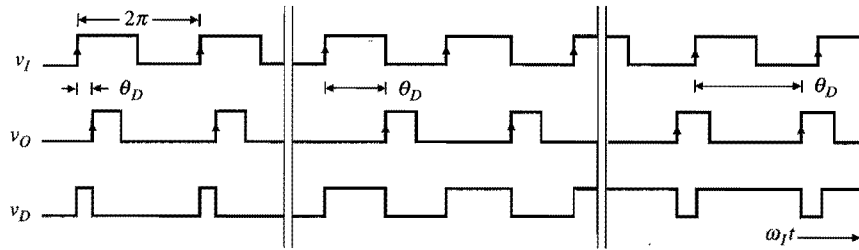


FIGURA 13.30. Formas de onda típicas para el comparador de fase Tipo III en la condición de amarre: $\theta_D = \pi/4$ (izquierda), $\theta_D = \pi$ (centro), y $\theta_D = (7/4)\pi$ (derecha).

es más alto con PC_3 que con PC_1 . Así, con v_I ausente, PC_3 hará a ω_O tan bajo como sea posible.

Comparador de fase Tipo II

El comparador Tipo II difiere del PC_1 y del PC_3 porque su salida no sólo depende del error de fase $\theta_I - \theta_O$, sino también del error de frecuencia $\omega_I - \omega_O$ cuando el lazo aún no ha adquirido amarre. Este circuito, también llamado *detector de fase frecuencia* (PFD), se muestra en forma simplificada en la figura 13.31a.

Con referencia a la figura 13.32, se observa que PC_3 produce pulsos UP en el flanco izquierdo de v_I se adelanta al de v_O , produce pulsos DN en el flanco izquierdo de v_I se retrasa con respecto al de v_O , y no produce pulsos cuando los flancos están alineados. Un pulso UP cierra el interruptor MOSFET M_p y ocasiona que la capacitancia del filtro C

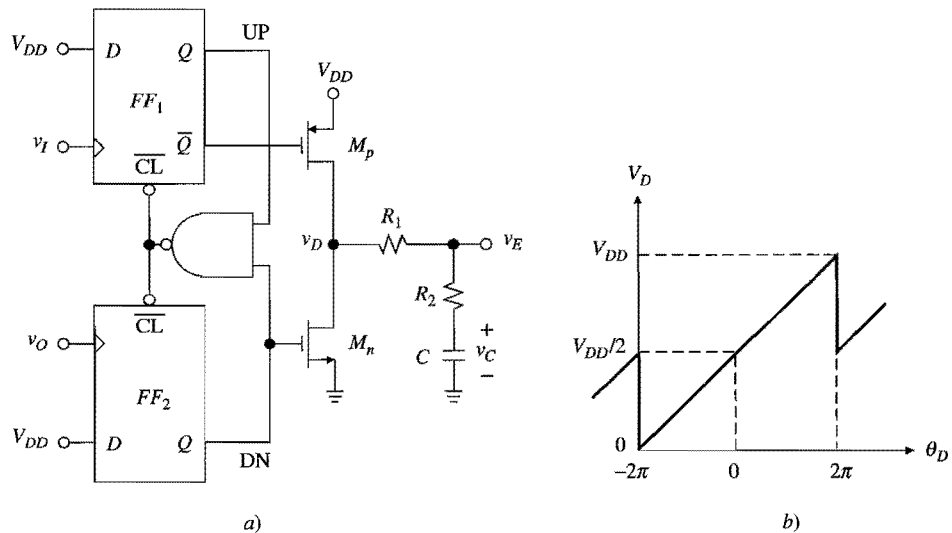


FIGURA 13.31. Comparador de fase Tipo II y su salida promedio V_D como una función de la diferencia de fase de entrada.

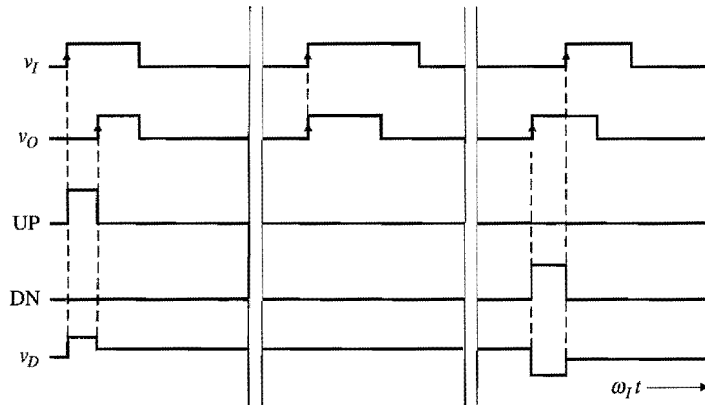


FIGURA 13.32.

Formas de onda típicas para el comparador de fase Tipo II para $\omega_0 = \omega_i$: v_o atrasa a v_i (izquierda), v_o está en fase con v_i (centro), y v_o adelanta a v_i (derecha).

cargue hacia V_{DD} a través de la serie $R_1 + R_2$. Un pulso DN cierra el interruptor M_n y descarga C hacia $V_{SS} = 0$ V. Entre los pulsos, tanto M_p como M_n se apagan, proporcionando al filtro un estado de alta impedancia. Cuando PC_2 se encuentra en este estado, C actúa como una memoria analógica, reteniendo cualquier carga que haya acumulado al final del último pulso UP o DN.

En forma clara, ahora se tiene $v_D = v_E = v_C$. La característica es tal como en la figura 13.31b con $K_d = V_{DD}/4\pi = 0.398$ V/rad. Por razones obvias, el PC_2 también es llamado un *comparador de fase de bombeo de carga*.

Para apreciar su operación, se debe suponer que inicialmente se tiene $\omega_1 > \omega_0$. Como v_i genera más bordes nacientes por unidad de tiempo que v_o , UP será más alto la mayor parte del tiempo, bombeando carga en C y por ende elevando ω_0 . En forma inversa, cuando $\omega_1 < \omega_0$, DN es más alto la mayor parte del tiempo, bombeando carga fuera de C y disminuyendo ω_0 . En cualquier caso, PC_2 permanecerá bombeando carga hasta que las entradas se vuelvan iguales *tanto en frecuencia como en fase*, esto es $\omega_0 = \omega_1$ y $\theta_0 = \theta_i$. Se concluye que PC_2 se aproxima al comportamiento de un *integrador ideal*.

Asimismo, resulta evidente que un PLL con un comparador Tipo II se amarrará bajo cualquier condición, y conducirá al error de fase de entrada hasta cero, en el rango de frecuencia completo del VCO. Además, como los pulsos UP y DN desaparecen por completo una vez que el lazo está amarrado, v_E no mostrará rizo, por lo tanto, no existen efectos por modulación de fase no deseada. El principal inconveniente del PC_2 , al igual que del PC_3 , es su susceptibilidad a los picos de ruido. Aun así, el PC_2 es el más popular entre los tres PC s. Cabe destacar que con v_i ausente, PC_2 hará a ω_0 tan bajo como sea posible.

Diseño con PLLs

El proceso de diseño de un sistema basado en PLLs involucra cierto número de decisiones¹² definidas por las especificaciones de rendimiento de la aplicación dada, junto con las consideraciones de simplicidad y costo del circuito. Para los PLLs 4046, este proceso requiere

a) la especificación de los parámetros del VCO f_0 y $2f_R$, la elección de b) el tipo de detector de fase y c) el tipo de filtro, y d) la especificación de los parámetros del filtro ω_p y ω_z .

Para simplificar el proceso, existen programas computacionales que aceptan las especificaciones del usuario y las traducen a valores reales de resistencia y capacitancia para satisfacer los requerimientos del VCO y el filtro. Un ejemplo es el *HCMOS Phase-Locked Loop Program*, de Phillips Semiconductors (visite el sitio web del autor www.mhhe.com/franco para encontrar la forma de bajar este programa), el cual proporciona datos importantes acerca de la dinámica del lazo y despliega la respuesta de frecuencia mediante gráficos de Bode. Una vez que un sistema PLL se ha diseñado, éste se puede simular por computadora,⁷⁻¹² por ejemplo, usando macromodelos adecuados en SPICE.¹⁴ Sin embargo, aun así el diseñador necesita un buen entendimiento de la teoría del PLL para juzgar los resultados de cualquier simulación.

Las aplicaciones comunes del PLL¹⁰ incluyen la modulación/demodulación FM, PM, AM y FSK, la sincronización y síntesis de frecuencia, la reconstrucción de reloj y el control de la velocidad de motor. Aquí se exponen dos ejemplos, la demodulación de FM y la síntesis de frecuencia. En los problemas del final del capítulo se encuentran otros ejemplos.

EJEMPLO 13.7. Una señal de FM está modulada en el rango de $1 \text{ MHz} \pm 10 \text{ kHz}$ con una frecuencia de modulación de 1 kHz . Utilizando un PLL 4046A, diseñe un circuito para demodular dicha señal.

Solución. Para el VCO se considera $f_0 = 1 \text{ MHz}$, y se selecciona $2f_R$ lo suficientemente amplia para incluir la dispersión de los parámetros. Por lo tanto, sea $2f_R = 0.5 \text{ MHz}$. Esto proporciona $K_o = 2\pi \times 0.5 \times 10^6 / 2.8 = 1.122 \times 10^6 \text{ (rad/s)/V}$. Con las hojas de datos del programa de PLL antes mencionado, se encuentra que un conjunto adecuado de componentes del VCO es $R_1 = 95.3 \text{ k}\Omega$, $R_2 = 130 \text{ k}\Omega$ y $C = 100 \text{ pF}$.

Después, anticipando una señal de entrada con ruido, se selecciona PC_1 , por lo tanto $K_d = 5/\pi \text{ V/rad}$ y $K_v = K_d K_o = 1.786 \times 10^6 \text{ s}^{-1}$. Para permitir la posibilidad de una entrada débil, se aprovecha que los buffers de entrada del detector están autopolarizados cerca de $V_{DD}/2$, donde la ganancia se maximiza. En consecuencia, la señal de entrada es acoplada por ca, como se muestra en la figura 13.33.

Finalmente, para minimizar el costo se usa un filtro pasivo de atraso-adelanto. Se establece $\zeta = 0.707$ y se elige $f_{-3\text{dB}} > f_m$, por ejemplo, $f_{-3\text{dB}} = 10 \text{ kHz}$. Si se procede como en el ejemplo 13.6 se encuentra $\omega_p = 553 \text{ rad/s}$ y $\omega_z = 22.5 \text{ krad/s}$, lo cual se logra con los componentes del filtro mostrados en la figura.

Al momento de insertar un divisor de voltaje dentro del lazo de retroalimentación de un amp op, se incrementa la excursión del voltaje de salida; pero, al insertar un divisor

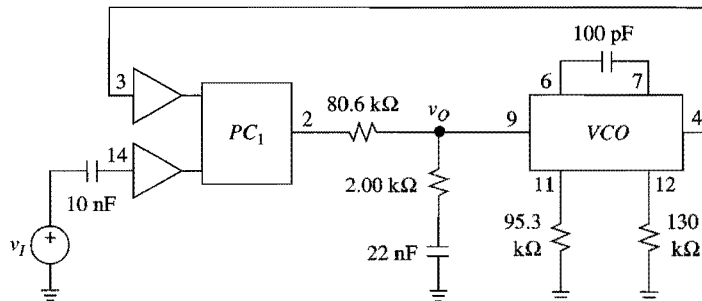


FIGURA 13.33.
Demodulador de FM que utiliza el PLL 4046A.

a) la especificación de los parámetros del VCO f_0 y $2f_R$, la elección de b) el tipo de detector de fase y c) el tipo de filtro, y d) la especificación de los parámetros del filtro ω_p y ω_z .

Para simplificar el proceso, existen programas computacionales que aceptan las especificaciones del usuario y las traducen a valores reales de resistencia y capacitancia para satisfacer los requerimientos del VCO y el filtro. Un ejemplo es el *HCMOS Phase-Locked Loop Program*, de Phillips Semiconductors (visite el sitio web del autor www.mhhe.com/franco para encontrar la forma de bajar este programa), el cual proporciona datos importantes acerca de la dinámica del lazo y despliega la respuesta de frecuencia mediante gráficos de Bode. Una vez que un sistema PLL se ha diseñado, éste se puede simular por computadora,⁷⁻¹² por ejemplo, usando macromodelos adecuados en SPICE.¹⁴ Sin embargo, aun así el diseñador necesita un buen entendimiento de la teoría del PLL para juzgar los resultados de cualquier simulación.

Las aplicaciones comunes del PLL¹⁰ incluyen la modulación/demodulación FM, PM, AM y FSK, la sincronización y síntesis de frecuencia, la reconstrucción de reloj y el control de la velocidad de motor. Aquí se exponen dos ejemplos, la demodulación de FM y la síntesis de frecuencia. En los problemas del final del capítulo se encuentran otros ejemplos.

EJEMPLO 13.7. Una señal de FM está modulada en el rango de $1 \text{ MHz} \pm 10 \text{ kHz}$ con una frecuencia de modulación de 1 kHz . Utilizando un PLL 4046A, diseñe un circuito para demodular dicha señal.

Solución. Para el VCO se considera $f_0 = 1 \text{ MHz}$, y se selecciona $2f_R$ lo suficientemente amplia para incluir la dispersión de los parámetros. Por lo tanto, sea $2f_R = 0.5 \text{ MHz}$. Esto proporciona $K_o = 2\pi \times 0.5 \times 10^6 / 2.8 = 1.122 \times 10^6 \text{ (rad/s)/V}$. Con las hojas de datos del programa de PLL antes mencionado, se encuentra que un conjunto adecuado de componentes del VCO es $R_1 = 95.3 \text{ k}\Omega$, $R_2 = 130 \text{ k}\Omega$ y $C = 100 \text{ pF}$.

Después, anticipando una señal de entrada con ruido, se selecciona PC_1 , por lo tanto $K_d = 5/\pi \text{ V/rad}$ y $K_v = K_d K_o = 1.786 \times 10^6 \text{ s}^{-1}$. Para permitir la posibilidad de una entrada débil, se aprovecha que los buffers de entrada del detector están autopolarizados cerca de $V_{DD}/2$, donde la ganancia se maximiza. En consecuencia, la señal de entrada es acoplada por ca, como se muestra en la figura 13.33.

Finalmente, para minimizar el costo se usa un filtro pasivo de atraso-adelanto. Se establece $\xi = 0.707$ y se elige $f_{-3\text{dB}} > f_m$, por ejemplo, $f_{-3\text{dB}} = 10 \text{ kHz}$. Si se procede como en el ejemplo 13.6 se encuentra $\omega_p = 553 \text{ rad/s}$ y $\omega_z = 22.5 \text{ krad/s}$, lo cual se logra con los componentes del filtro mostrados en la figura.

Al momento de insertar un divisor de voltaje dentro del lazo de retroalimentación de un amp op, se incrementa la excursión del voltaje de salida; pero, al insertar un divisor

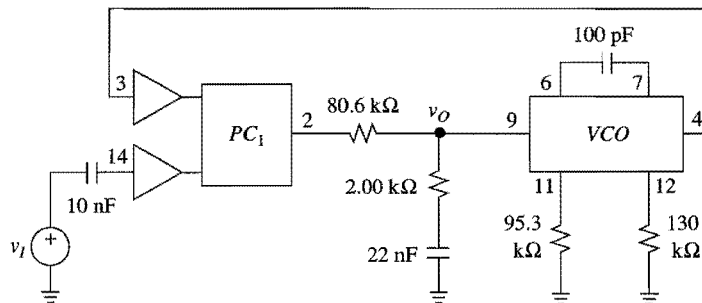


FIGURA 13.33.
Demodulador de FM que utiliza el PLL 4046A.

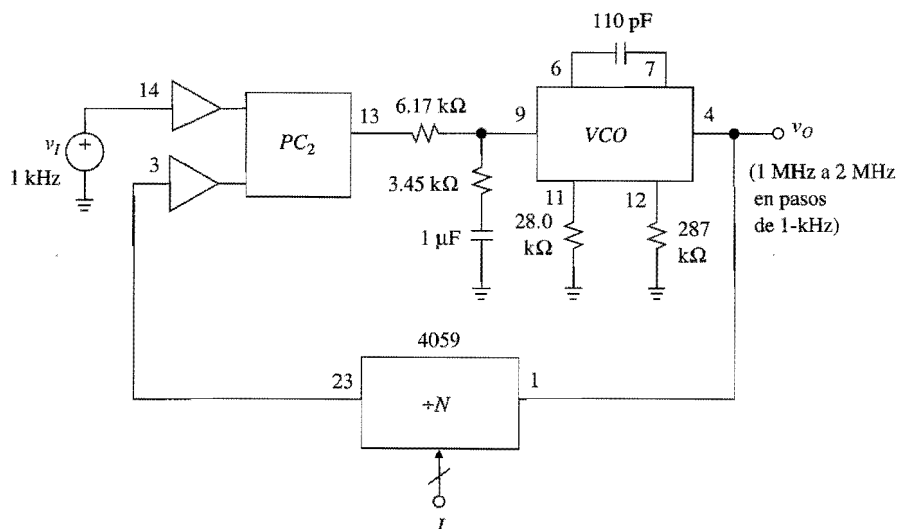


FIGURA 13.34.
Sintetizador de frecuencia que utiliza el PLL 4046A.

de frecuencia dentro del lazo del PLL corriente abajo del VCO, la frecuencia del VCO se incrementa. El divisor de frecuencia se realiza con un contador, y la frecuencia de salida del VCO se convierte en $\omega_o = N\omega_I$, donde N es el módulo del contador. Al hacer programable el contador se permite la síntesis de frecuencias variables que son múltiplos integrales de ω_I .

El formalismo del PLL aún es aplicable, pero reemplazando K_o por K_o/N . Se observa que al variar N también cambia el factor de ganancia K_v , por lo que se debe tener cuidado de mantener la estabilidad y la dinámica en el rango completo de valores de N .

EJEMPLO 13.8. Empleando un PLL 4046A, diseñe un circuito que acepte una frecuencia de referencia de 1 kHz y sintetice todas las frecuencias entre 1 MHz y 2 MHz en pasos de 1 kHz.

Solución. Para cubrir el rango dado se necesita un contador programable entre $N_{\min} = 10^6/10^3 = 1\,000$ y $N_{\max} = 2\,000$. Se elige, por ejemplo, un contador 4059, el cual permite que N se programe en cualquier punto entre 3 y 15 999 a través de un conjunto de entradas referidas en las hojas de datos como *entradas de obstrucción J*.

Para el VCO, se especifica f_0 en el punto medio entre los extremos, esto es $f_0 = 1.5$ MHz, y de nuevo se selecciona $2f_R$ suficientemente amplia, por ejemplo $2f_R = 1.5$ MHz. Lo anterior proporciona $K_o = 3.366 \times 10^6$ (rad/s)/V. Con las hojas de datos del programa de PLL antes mencionado, se encuentran los valores de los componentes del VCO $R_1 = 28.0$ kΩ, $R_2 = 287$ kΩ, y $C = 110$ pF.

Con la anticipación de señales a bordo relativamente limpias, se elige PC_2 , por lo tanto $K_d = 5/4\pi$ V/rad. Como N es variable, un enfoque razonable¹² es diseñar para la media geométrica de los extremos, esto es para $N_{\text{media}} = \sqrt{N_{\min}N_{\max}} = 1\,414$. Entonces, el factor de ganancia correspondiente es $K_v(\text{media}) = K_dK_o/N_{\text{media}} = 947$ s⁻¹.

De nuevo se emplea un filtro pasivo de atraso-adelanto. Estableciendo $\zeta = 0.707$ y seleccionando de manera arbitraria $\omega_n = \omega_I/20 = 2\pi \cdot 10^3/20 = \pi \cdot 100$ rad/s, se obtiene $\omega_p = 104$ rad/s y $\omega_z = 290$ rad/s. Estos parámetros se alcanzan con los componentes de filtro mostrados en la figura 13.34, donde los detalles del alambrado del contador 4059 se han omitido por simplicidad.

Por medio de la ecuación 13.46b, se encuentra $\zeta = 0.78$ para $N = 1\,000$, y $\zeta = 0.65$ para $N = 2\,000$, los cuales son valores bastante razonables.

13.1 Amplificadores log y antilog

- 13.1 En el transistor de la figura 13.2a sea $R = 10 \text{ k}\Omega$, $C_n + C_\mu = 20 \text{ pF}$, $V_A = 100 \text{ V}$, $r_d = 2 \text{ M}\Omega$, y $f_i = 1 \text{ MHz}$. Si $R_E = 4.3 \text{ k}\Omega$ y $C_f = 100 \text{ pF}$, calcule $1/\beta_0$, $1/\beta_\infty$, f_z , y f_p para $v_i = 1 \text{ mV}$, 10 mV , y 10 V ; después, confirme las gráficas linealizadas de la figura 13.3.
- 13.2 Encuentre el margen de fase del circuito del ejemplo 13.1.
- 13.3 Modifique el circuito de la figura 13.4 para obtener $v_O = -(2 \text{ V/dec}) \log_{10}[v_i/(1 \text{ V})]$.
- 13.4 a) Derive las ecuaciones 13.13 y 13.14. b) Diseñe un circuito que acepte un voltaje de entrada $-5 \text{ V} \leq v_i \leq +5 \text{ V}$, y proporcione $i_O = (10 \mu\text{A})2^{-v_i/(1 \text{ V})}$; este circuito es útil en la música electrónica. c) Modifique el circuito anterior de forma que éste proporcione el mismo rango de salida pero para $0 \text{ V} \leq v_i \leq 10 \text{ V}$.
- 13.5 El error de conformidad logarítmico en el extremo superior del rango de corriente se debe primordialmente a la resistencia del sustrato de la región del emisor, la cual se puede modelar con una pequeña resistencia r_s en serie con el mismo emisor. a) Recalcule la característica de resistencia del transistor de la figura 13.1b, pero con r_s incluida. Si $r_s = 1 \Omega$, ¿cuál es el error de conformidad logarítmico en $i_T = 1 \text{ mA}$? ¿En $i_T = 0.1 \text{ mA}$? b) El efecto de r_s se puede compensar alimentando una pequeña porción de v_i a la base del BJT. Lo anterior se logra al separar la base de tierra, regresarla a tierra a través de una resistencia R_x , y conectando una segunda resistencia R_y entre la fuente v_i y la base del BJT. Bosqueje el transistor modificado y demuestre que, eligiendo $R_y/R_x = R/r_s - 1$, el error debido a r_s se elimina.
- 13.6 En el amp log de la figura 13.4 el error de la resistencia del sustrato (véase el problema 13.5) se puede compensar conectando un circuito adecuado entre la base de Q_2 y la salida de AO_2 . Dicho circuito consiste de una resistencia R_c en serie con un diodo D_c (cátodo en la salida de AO_2). Asimismo, en el amp antilog de la figura 13.6, la red de compensación se conecta entre la base de Q_1 y la salida de AO_1 (cátodo en la salida de AO_1). Demuestre que el error es anulado cuando $R_c = (R_1 \parallel R_2)(2.2 \text{ k}\Omega)/r_s$. Si el LM394 tiene $r_s = 0.5 \Omega$, ¿cuál es la R_c requerida?

13.2 Multiplicadores analógicos

- 13.7 Una aplicación popular del multiplicador es la *duplicación de frecuencia*. Una forma de configurar el AD534 para esta operación es la siguiente:⁶ X_2 y Y_1 se conectan a tierra, X_1 y Y_2 se conectan entre sí y se les excita con una fuente $v_i = 10 \cos \omega t \text{ V}$, la patita de salida se conecta a Z_1 a través de un resistor de $10 \text{ k}\Omega$, Z_1 se conecta a Z_2 por medio de otro resistor de $10 \text{ k}\Omega$, y Z_2 se excita con un voltaje de referencia de 10 V . a) Bosqueje el circuito; después, utilizando la identidad $\cos^2 \alpha = (1 + \cos 2\alpha)/2$ obtenga una expresión para la salida v_O . b) Suponiendo fuentes bien reguladas de $\pm 15 \text{ V}$, diseñe un circuito que genere la referencia de 10 V para Z_2 .
- 13.8 El multiplicador AD534 puede aproximar la *función seno* dentro de 0.5% de la escala completa de la siguiente forma:⁶ Y_2 se conecta a tierra, Y_1 y Z_2 se conectan entre sí y se les excita con una fuente v_i , Y_1 se conecta a X_2 a través de un resistor de $10 \text{ k}\Omega$, X_2 se conecta a tierra por medio de un resistor de $18 \text{ k}\Omega$, la patita de salida se conecta a Z_1 mediante un resistor de $4.7 \text{ k}\Omega$, Z_1 se conecta a X_1 a través de un resistor de $4.3 \text{ k}\Omega$, y X_1 se conecta a tierra por medio de un resistor de $3 \text{ k}\Omega$. a) Bosqueje el circuito, derive una expresión para la salida v_O como una función de v_i , y calcule v_O en algunos puntos significativos para verificar que el circuito aproxima la función $v_O = 10 \text{ sen}[(v_i/10)90^\circ] \text{ V}$. b) Con la utilización de los componentes adicionales necesarios, diseñe un circuito que acepte una onda triangular con valores pico de

± 5 V y que proporcione una onda senoidal con la misma frecuencia y valores pico que los de la entrada.

13.9 El multiplicador AD534 se puede configurar para producir la desviación porcentual entre dos señales v_1 y v_2 de la siguiente forma: X_1 y Z_1 se conectan entre sí y se les excita con v_1 , X_2 e Y_1 se conectan a tierra, Z_2 se excita con v_2 , la patita de salida se conecta a Y_2 a través de una resistencia R_1 , y Y_2 se conecta a tierra por medio de una resistencia R_2 . Desarrolle una expresión para la salida v_O , y especifique R_1 y R_2 para $v_O = 100(v_2 - v_1)/v_1$.

13.10 En la figura P13.10 se muestra una técnica de linealización por respuesta de transductor en lo que se utiliza un multiplicador de cuatro cuadrantes. Derive una expresión para V_O como una función de δ a pesar del hecho de que el voltaje a través del transductor es una función no lineal de δ .

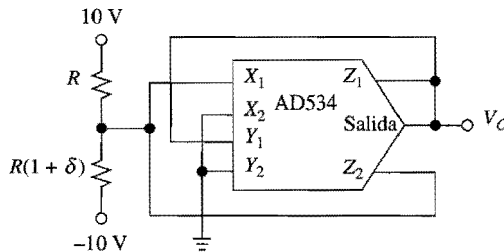


FIGURA P13.10

13.11 Al emplear el AD534 como un atenuador controlado por voltaje, diseñe un filtro programable pasa bajas de primer orden con una ganancia de cc de 20 dB y $f_0 = kV_C$, $0.1 \text{ V} \leq V_C \leq 10 \text{ V}$ y $k = 100 \text{ Hz/V}$. Sugerencia: Véase el problema 12.11.

13.3 Amplificadores operacionales de transconductancia

13.12 Encuentre la función de transferencia del filtro g_m -C de la figura P13.12.

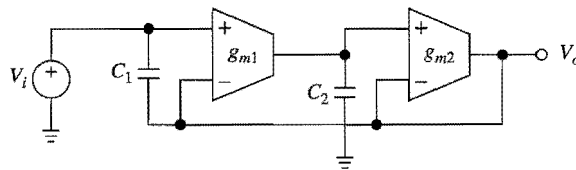


FIGURA P13.12

13.13 Diseñe un VCA exponencial tal que $A = 2^{-V_C/(1 \text{ V})} \text{ V/V}$, $0 \leq V_C \leq 10 \text{ V}$. Después, explique su procedimiento de calibración.

13.14 Diseñe un filtro programable de variable de estado con $Q = 10$, $H_{0BP} = 1$, y f_0 variable en el rango de audio por medio de un voltaje de control V_C , de acuerdo con $f_0 = (20 \text{ kHz})2^{-V_C/(1 \text{ V})}$, $0 \leq V_C \leq 10 \text{ V}$.

13.15 El VCA610 (Burr-Brown) es un VCA de banda ancha que acepta dos entradas de señal v_P y v_N , así como una entrada de control V_C , y proporciona un voltaje de salida $v_O = A(v_P - v_N)$, donde $A = 0.01 \times 10^{-V_C/(0.5 \text{ V})} \text{ V/V}$ para $-2 \text{ V} \leq V_C \leq 0$. Utilizando un VCA610 y un amp op de precisión de banda ancha OPA620, diseñe un filtro pasa bajas de primer orden con ganancia de cc unitaria y frecuencia de corte programable desde 100 Hz hasta 1 MHz.

- 13.16** a) Bosqueje y etiquete todas las formas de onda relevantes en el CCO de la figura 13.20, y derive la ecuación 13.32. b) Encuentre C de forma que $f_0 = 100$ kHz para $I_C = 1$ mA; enseguida, utilizando este CCO como base, diseñe un VCO tal que $f_0 = (100 \text{ kHz})10^{-V_C/(2V)}$, $0 \leq V_C \leq 10$ V. Explique su procedimiento de calibración.

13.4 Lazos por amarre de fase

- 13.17** Encuentre la respuesta de fase $\theta_d(t)$ en grados, en los incisos a) y b) del ejemplo 13.3.
- 13.18** Si en la figura 13.23a se considera que $R_2 = 0$, el cero se mueve hasta el infinito y resulta en un *filtro pasivo de atraso*. Dicho filtro encuentra un uso limitado debido a que no permite que ω_x se especifique de manera independiente de K_v . a) Verifique que si $R_2 = 0$ en el filtro del ejemplo 13.4, el margen de fase es inadecuado. b) Especifique un nuevo conjunto de valores para R_1 y C de forma que se asegure que $\phi_m \cong 45^\circ$ con $R_2 = 0$. ¿Cuál es el valor correspondiente de ω_x ?
- 13.19** Repita el ejemplo 13.4, pero empleando un filtro PI activo.
- 13.20** Demuestre las ecuaciones 13.46 y 13.47.
- 13.21** Un PLL tiene $\omega_0 = 2\pi \cdot 10^6$ rad/s, $K_d = 0.2$ V/rad, $K_a = 1$ V/V, y $K_o = \pi \cdot 10^6$ (rad/s)/V. Diseñe un filtro PI activo para una constante de tiempo del lazo de aproximadamente 100 periodos de la frecuencia de carrera libre y $Q = 0.5$.
- 13.22** Si una capacitancia de $0.1 \mu\text{F}$ se conecta en paralelo con R_2 en el filtro de lazo del ejemplo 13.6, encuentre cómo afecta esto a ω_x y ϕ_m .

13.5 PLLs monolíticos

- 13.23** a) Bosqueje y etiquete el V_D promedio contra θ_D para un comparador de fase Tipo I, si los ciclos de trabajo de v_I y v_O son $D_I = 1/2$ y $D_O = 1/3$. b) Repita el ejercicio, pero con $D_I = 1/3$ y $D_O = 1/2$. Comente los resultados.
- 13.24** Bosqueje v_I , v_O , UP, DN y v_D para un detector Tipo II si a) ω_I es un poco más alta que ω_O , b) ω_I es un poco más baja que ω_O , c) $\omega_I \gg \omega_O$, y d) $\omega_I \ll \omega_O$.
- 13.25** Cierta PLL CMOS tiene una potencia entre 5 V y 0 V, y utiliza un comparador de fase Tipo I y un VCO con $K_o = 5$ MHz/V y $f_0 = 10$ MHz para obtener $v_E = 2.5$ V. a) Diseñe un filtro pasivo de atraso-adelanto para $\omega_n = 2\pi \cdot 5$ krad/s y $Q = 0.5$. b) Bosqueje v_I , v_O , v_D , y v_E para el caso en el cual el lazo está amarrado a una frecuencia de entrada de 7.5 MHz.
- 13.26** Encuentre $v_e(t)$ en el demodulador de FM del ejemplo 13.7.
- 13.27** Los ADCs de doble pendiente están sincronizados en una frecuencia que está amarrada a la frecuencia de la línea de ac $f_{\text{línea}}$ para poder rechazar el ruido inducido por la línea. Empleando un PLL 4046A, diseñe un circuito que acepte $f_{\text{línea}}$ (ya sea de 60 o 50 Hz) y proporcione $f_{\text{CK}} = 2^{16} \times f_{\text{línea}}$. En su circuito, especifique tantos parámetros y componentes como sea posible.
- 13.28** Utilizando un 4046A para la detección de fase y un 8038 como VCO, diseñe un circuito que genere una onda senoidal de 1 kHz sincronizada sobre un oscilador de cristal de 1 MHz.
- 13.29** Una señal de FSK v_I se alterna entre $f_L = 1200$ Hz (0 lógico) y $f_H = 2400$ Hz (1 lógico). Una forma¹³ de decodificar esta señal con un PLL 4046A es utilizar un PC_3 , un filtro consistente de una etapa de RC simple con $1/2\pi RC = f_H$, el VCO con $f_0 = (f_L + f_H)/2 = 1.8$ kHz y $2f_R = 2$ kHz,

y un flip-flop de enganche con disparo en el flanco izquierdo del tipo de la figura 13.31, con v_I como la entrada D y la salida del VCO v_O como el reloj; la salida \bar{Q} del flip-flop es la salida del decodificador FSK. Dibuje el circuito; después bosqueje y etiquete v_I , el promedio de v_E , v_O , y \bar{Q} tanto para $f_I = f_L$ como para $f_I = f_H$. ¿Cuál es la característica distintiva del PC_3 que lo hace atractivo en esta aplicación?

REFERENCIAS

1. D. H. Sheingold, ed., *Nonlinear Circuits Handbook*, Analog Devices, Norwood, MA, 1974.
2. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3a. ed., John Wiley & Sons, Nueva York, 1993.
3. "Theory and Applications of Logarithmic Amplifiers", Application Note AN-311, *Linear Applications Handbook*, National Semiconductor, Santa Clara, CA, 1994.
4. C. Kitchin y L. Counts, *RMS to DC Conversion Application Guide*, Analog Devices, Norwood, MA, 1983.
5. B. Gilbert, "Translinear Circuits—25 Years On", *Electronic Engineering*: Parte I, agosto de 1993, pp. 21-24; Parte II, septiembre de 1993, pp. 51-53; Parte III, octubre de 1993, pp. 51-56.
6. D. H. Sheingold, ed., *Multiplier Application Guide*, Analog Devices, Norwood, MA, 1978.
7. D. A. Johns y K. W. Martin, *Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1997.
8. C. Toumazou, F. J. Lidgley y D. G. Haigh, eds., *Analogue IC Design: The Current-Mode Approach*, IEEE Circuits and Systems Series, Peter Peregrinus Ltd., London, U. K., 1990.
9. R. Schaumann, M.S. Ghausi y K. R. Laker, *Design of Analog Filters: Passive, Active RC, and Switched Capacitor*, Prentice-Hall, Englewood Cliffs, NJ, 1990.
10. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*, John Wiley & Sons, Nueva York, 1984.
11. F. M. Gardner, *Phase-Locked Loops*, 2a. ed., John Wiley & Sons, Nueva York, 1979.
12. R. E. Best, *Phase-Locked Loops: Theory, Design, and Applications*, 3a. ed., McGraw-Hill, Nueva York, 1997.
13. *CMOS Phase-Locked Loops*, Phillips Semiconductors, Sunnyvale, CA, junio de 1995.
14. J. A. Connolly y P. Choi, *Macromodeling with SPICE*, Prentice-Hall, Englewood Cliffs, NJ, 1992.

ÍNDICE ANALÍTICO

A

- Absorción dieléctrica, 448
Acondicionador de punto de ruptura de la onda, 496
Acondicionador, práctica, de onda, logarítmico, 491
Acondicionamiento de ruido de primer orden, 618
Acondicionamiento del ruido, 616-619
AD522, 84
AD534, 637
AD549, 231
AD817, 376
ADC de 4½ dígitos ICL7129, 611
ADC de doble pendiente, 609, 619
ADCs. *Véase* Convertidores A-D
ADCs CR, 604-606
ADCs por balanceo de cargas, 609
AI monolíticos, 87-90
AI programable digitalmente, 92
AIs. *Véase* Amplificadores de instrumentación
Aislamiento de carga capacitiva, 374-376
Ajuste de resistencias, 72
Ajuste en el chip, 240
Alimentación hacia delante (feed through), 453
Alta resolución, redistribución de la carga, ADC, 606
Amp log, 625
Amp op, 5-8
 comparador de voltaje, como, 413-414
 diagrama de bloques simplificado, 268
 diagrama simplificado del circuito, 220-225
 energizarlos, 43-48
 ideal, 7. *Véase también* Análisis de amp op
 limitaciones. *Véase* Limitaciones dinámicas de amp op; limitaciones estáticas de amp op
 panorama histórico, 1, 2
 prácticos, 68
 retroalimentación, 30-38
 ruido. *Véase* Ruido de amp op simulación en PSpice, 8
Amp op 741, 1, 220, 223, 224, 258-266, 351
Amp op LF356 biFET, 231
Amp op CMOS, 47, 352
Amp op LMC6464 CMOS, 251
Amp op compensados internamente, 267
Amp op CS, 243
Amp op de audio de bajo ruido NE5533/5534, 351
Amp op de baja corriente de polarización de entrada, 229-234
Amp op de bajo ruido, 350-353
 amp op de muy bajo ruido, 352-353
 ruido de carga del par de entrada, 352
 ruido de la segunda etapa, 352
 ruido del par diferencial de entrada, 351-352
Amp op de bajo voltaje de desvío de entrada, 239-244
Amp op de entrada FET, 240-241
Amp op de entrada MOSFET, 231-232
Amp op de entrada superbeta, 229, 230
Amp op de micropotencia, 44
Amp op de potencia, 252
Amp op de muy bajo ruido, 352-353
Amp op duales AI, 86-87
Amp op, AI con triple, 83-85
Amp op ideal, 7
Amp op LM308, 229
Amp op LM318, 291
Amp op LT1363 de 70 MHz, 1000 V/ μ s, 312
Amp op OP-07, 229
Amp op prácticos, 68
Amp op programable HA-2725, 292
Amp op programables, 292
Amp op riel a riel, 47, 251
Amp op TL080, 291
Amp op TLC279 CMOS, 231, 232
Amp op con estabilización por troceador (chooper) (CSOA), 241, 243
AMP-01, 87-89
Amplificador
 AIs, 83-96. *Véase también* Amplificadores de instrumentación
 CFAs, 303-313. *Véase también* Amplificadores de retroalimentación de corriente (CFAs)
 compuesto, 396-401
 corriente, 74-76
 diferencia, 19-21, 76-82. *Véase también* Amplificadores de diferencia
 fotodetector, 66
 fundamentos, 2-5
 inversor, 12-13, 276-278
 lineal, 2
 log/antilog, 625-633
 no inversor, 8-10, 273-274
 no lineal. *Véase* amplificadores no lineales
 nulo (anulador), 243
 OTA, 638-646
 principal, 243
 puente, 59. *Véase también* Amplificadores puente de transductor
 SHAs, 450-456
 THAs, 450-456
 transconductancia, 66-74
 Véase también Convertidores voltaje a corriente
 transductor, puente, 96-102
 transimpedancia, 64, 304
 transresistencia, 5, 64-66
 VFA, 303, 310-313
 voltaje, 3

- Amplificador antilogarítmico, 627, 631
- Amplificador anulador, 243
- Amplificador de corriente con carga aterrizada, 76
- Amplificador de corriente de carga flotante, 75
- Amplificador de diferencia verdadera, 21
- Amplificador de error, 24
- Amplificador de fotiodo en red *T*, 349-350
- Amplificador de ganancia unitaria, 11
- Amplificador de muestreo y retención (SHA), 450-456
- Amplificador de puente con un solo amp op, 101
- Amplificador de puente, 59.
Véase también Amplificadores de Transductor de puente
- Amplificador de rastreo y retención (THA), 450-456
- Amplificador de transresistencia, 5, 64-66
- Amplificador de voltaje, 3
- Amplificador desviador de cc, 19
- Amplificador inversor, 12-13, 276-278
- Amplificador inversor ideal, 13-15
- Amplificador lineal, 2
- Amplificador log de razón, 630, 631
- Amplificador logarítmico, 625, 627, 630
- Amplificador no inversor, 8-10, 273-274
- Amplificador no inversor ideal, 11
- Amplificador operacional de transconductancia (OTA), 638-646
- Amplificador principal, 243
- Amplificador programable digitalmente, 599
- Amplificador residual (RA), 608
- Amplificador sumador, 17-19
- Amplificador VFA-CFA compuesto, 399
- Amplificadores compuestos, 396-401
- Amplificadores de corriente, 4, 74-76
- Amplificadores de diferencia, 19-21, 76-82
disparidad de las resistencias, 77-80
eliminación de interferencia del lazo de tierra, 82
ganancia variable, 80-81
- Amplificadores de instrumentación, 83-95
- AI de amp op duales, 86-87
- AI de amp op triple, 83-85
- AI monolítico, 87-88
- corriente de entrada, AI, 95
- corriente de salida, AI, 94-96
- ganancia programable digitalmente, 91-93
- guardia activa de entrada, 90-91
- técnicas de capacitor volante, 89-90
- voltaje de cc de salida, 93
- Amplificadores de puente transconductor, 96-102
- amplificador con un amp op, 100
- calibración del puente, 98-99
- linealización del puente, 101-102
- puentes medidores de tensión, 99-100
- Amplificadores de retroalimentación de corriente (CFA), 303-313
- amplificadores de retroalimentación de voltaje de alta velocidad, 310-313
- aplicación de CFA, 309
- diagrama de circuito simplificado, 303
- dinámica, 306-307
- efectos de segundo orden, 307-309
- estabilidad, 393-396
- ganancia de lazo cerrado, 305-306
- modelos PSpice, 309-310
- ruido, 345
- Amplificadores de retroalimentación de voltaje (VFA), 303, 310-313
- Amplificadores de retroalimentación de voltaje de alta velocidad, 310-313
- Amplificadores de transconductancia, 5, 66-74.
Véase también convertidores de corriente a voltaje
- Amplificadores de transimpedancia, 64, 304
- Amplificadores fotodetectores, 66
- Amplificadores log y antilog, 625-633
- amp antilog, 627, 630
- amp log, 625, 627, 630
- amplificador de razón log, 630, 631
- circuitos prácticos, 630-632
- configuración transdiodo, 627
- convertidores verdaderos rms a cd, 632-633
- estabilidad, 628-630
- Amplificadores no lineales, 625-665
- amplificadores log y antilog, 625-633. *Véase también* amplificadores log y antilog, amplificadores operacionales de transconductancia, 638-646
- multiplicadores analógicos, 633-638
- PLL, 646-662. *Véase también* Detectores por amarre de fase (PLL)
- Amplificadores operacionales AZ, 243
- Amplificadores operacionales bipolares o bien amp op bipolares, 239-240
- Amplificadores operacionales de GBP constante, 270
- Amps op CMOS, 47, 352
- Amps op de entrada JFET, 230-331
- Amps op descompensados, 392-393
- Análisis de amp op ideal, 15-23
- amplificador de diferencias, 19-20
- amplificador sumador, 17-19
- convertidor de resistencia negativa (NIC), 22-23
- corto virtual, 16
- diferenciador, 21
- integrador, 21-22
- Ancho de banda, 274
- Ancho de banda con error absoluto de 1%, 634
- Ancho de banda de lazo abierto, 269
- Ancho de banda de Nyquist, 613
- Ancho de banda a potencia completa (FPB), 287-288
- Ancho de banda de señal pequeña, 634
- Ancho de banda equivalente del ruido (NEB), 328-330
- Anulación de desvío, 245-249
- Anulación externa del desvío, 246-249
- Anulación interna del desvío, 245-246
- Aplicaciones de filtros de audio, 127-132
- control activo de tono, 128-130
- ecualizadores gráficos, 130-132
- preamplificador de micrófono, 127-128

preamplificador de cintas, 128
 Aplicaciones de instrumentación, 90-95
 Apodado (*Aliasing*), 613
 Aproximación de filtros, 168-173
 Área de operación segura (SOA), 535, 536
 Arranque suave, 565
 Atenuador (filtro) programable digitalmente, 600
 Autorregulación, 519

B

Banda base, 613
 Banda de paso, 112, 168
 Banda de rechazo, 112, 168
 Banda de rizo, 168
 Banda de transición, 168
 Bidireccionales, 68
 Bit menos significativo (LSB), 577
 BJT, 1
 Black, Harold S., 369
 Bloque de transconductancia linealizada, 634
 Bomba de corriente de Howland, 69-71
 Bomba de corriente de Howland mejorada, 73-74
 BUF-03, 12
 Buffer, 12
 Buses de suministro de potencia, 377
 Búsqueda secuencial, 601

C

CA3080, 642
 Caída de voltaje, 448-449, 453
 Cálculo del rms implícito, 632
 Cálculo explícito del rms, 632
 Calibración del amplificador de diferencias, 80
 Calibración del circuito de Howland, 69-71
 Calibración del puente, 98-99
 Cambiadores de fase, 126-127
 Cancelación de corriente, 229-230
 Cancelación de la corriente de desvío de entrada, 229-230
 Cancelación del polo-cero, 293
 Cancelación polo cero, 384, 385
 Cancelación. *Véase también*
 Compensación
 corriente de desvío de entrada, 229-230
 polo-cero, 293
 Cantidad de retroalimentación, 24

Capacitancia de compensación de frecuencia, 222
 Capacitancia de entrada de modo común, 278
 Capacitancia de entrada diferencial, 278
 Capacitor ponderado, DACs, 584-585
 Capacitores conmutados, 194-199
 Características de la corriente de polarización de entrada, 232
 Carga, 513
 Carga capacitiva, 375
 CCM, 553, 554
 CCO, 492
 Celda Brokaw, 525
 CF, 323
 CFA. *Véase* Amplificadores de retroalimentación de corriente (CFA)
 CGI, 182-188
 Ciclo de trabajo, 428
 Circuito 2240 temporizador/contador, 484
 Circuito amp op, 8
 Circuito arranque rápido, 551
 Circuito de arranque, 551
 Circuito de polo-cero, 160
 Circuito de valor absoluto, 435
 Circuito diferenciador, 368-370
 Circuito impreso
 fuga en la tableta, 448, 449
 Circuito KRC con componentes iguales, 141-142
 Circuito KRC de ganancia unitaria, 142-144
 Circuito LM3914 de despliegue punto y barra, 426
 Circuito para linealización de la entrada, 642
 Circuito puente linealizado, 109
 Circuito rápido, 551
 Circuitos con retroalimentación resistiva, 63-110
 amplificadores de corriente, 74-76
 amplificadores de diferencias, 76-82
 amplificadores de instrumentación, 83-90. *Véase también* Amplificadores de instrumentación
 amplificadores de puente transductor, 96-102. *Véase también* amplificadores de puente transductor
 aplicaciones de instrumentación, 90-95
 convertidores corriente a voltaje, 64-66

convertidores voltaje a corriente, 66-74. *Véase también* Convertidores voltaje a corriente
 Circuitos de arranque, 520
 Circuitos integradores, efecto GBP finito, 292-298
 Circuitos no lineales, 411-462
 amplificador de muestreo y retención (SHA), 450-456
 comparadores de voltaje, 411-428. *Véase también* Comparadores de voltaje
 convertidores ca-cc, 439-441
 detectores de pico, 446-450
 disparadores Schmitt, 429-435
 FWR, 437-439
 HWR, 435-437
 interruptores analógicos, 441-446
 interruptores MOSFET, 444-446
 rectificadores de precisión, 435-441
 THA, 450-456
 Circuitos prácticos log y antilog, 630-632
 Circuitos sincronizadores/contadores, 484-486
 Circuitos supervisores de fuentes de potencia, 547-558
 Clave de cambio de frecuencia (FSK), 500-501
 CMP-05, 420
 CMRR, 79, 80, 236
 Coeficiente de Seebeck, 532
 Coeficiente de temperatura, 235
 Coeficiente térmico (TC), 516
 Comparador cuad. LM339, 418, 419
 Comparador de fase de bombeo de carga, 659
 Comparador de fase Tipo I, 656-657
 Comparador de fase Tipo II, 658-659
 Comparador de fase Tipo III, 657-658
 Comparador de voltaje LM311, 414-418
 Comparadores de alta velocidad, 419-420
 Comparadores de voltaje, 411-428
 como, amp op, 413-414
 comparadores de alta velocidad, 419-420
 comparadores de IC de propósito general, 414-419
 control de encendido y apagado, 422-423
 detectores de nivel, 421-422

- detectores de ventana, 423-425
- mediciones de gráfico de barras, 425
- modulación por ancho de pulso, 425, 427
- tiempo de respuesta de los, 412-413
- usos (aplicaciones), 420-428
- Comparadores IC de propósito general, 414-419
- Comparadores. *Véase*
- Comparadores de voltaje
- Compensación
 - activa de integradores, 294-295
 - capacitancia parásita de entrada, 370-374, 394-396
 - crecimiento de Q, 295-298
 - error de desvío de entrada, 244-249
 - error de fase, 293
 - frecuencia, externa, 386-393
 - Véase también* Compensación de frecuencia externa
 - frecuencia, interna, 377-386
 - Véase también* Compensación de frecuencia interna
 - neutral, 371
 - pasiva de integradores, 293-294
 - unión fría, 532, 533
- Compensación activa de integradores, 294-295
- Compensación con capacitancia en paralelo, 380-381
- Compensación de atraso de la entrada, 388-390
- Compensación de frecuencia externa, 386-393
 - amp op descompensados, 392-393
 - compensación de entrada atrasada, 388-390
 - compensación de retroalimentación adelantada, 390-392
 - reducción de la ganancia de lazo, 386-387
- Compensación de la capacitancia parásita de entrada, 370-374, 394-396
- Compensación de Miller, 381-382
- Compensación de proalimentación (hacia adelante), 381-386
- Compensación de retroalimentación adelantada, 390-392
- Compensación de unión fría, 532, 533
- Compensación del crecimiento Q, 295-298
- Compensación del error de desvío de entrada, 244-249
- Compensación del error de fase, 293
- Compensación del polo dominante, 379-380
- Compensación interna de frecuencia, 377-386
- capacitancia paralelo (shunt) compensación, 380-381
- compensación de alimentación hacia adelante, 385-386
- compensación de Miller, 381-384
- compensación de polo cero, 384-385
- compensación del polo dominante, 379-380
- Compensación neutral, 371
- Compensación pasiva de integradores, 294-295
- Compensadores de termopares de empalme en frío, 532, 533
- Compromiso ganancia ancho de banda, 274
- Compuerta de transmisión, 445
- Compuerta de transmisión CMOS, 445, 446
- Compuertas lógicas CMOS, 475
- Condiciones de señal grande, 222
- Condiciones de señal pequeña, 222
- Conexiones a tierra, 376
- Configuración inversora, 34-37
- Configuración no inversora, 31-34
- Conformador (convertor) de onda logarítmica, 489-490
- Control activo de tono, 128-130
- Control altos/bajos (treble/bass), 128-130
- Control de Bajos/Treble, 128-130
- Control de modo de corriente 563-564
- Control de modo de voltaje, 560-563
- Control de temperatura
 - reguladores de voltaje, 532-534
 - reguladores lineales, 544-547
 - sensores monolíticos de temperatura, 526-527
- Control de tono, 128-130
- Control de la corriente pico, 563
- Controlador de temperatura de encendido-apagado, 423
- Controladores de encendido-apagado, 422-423, 434-435
- Conversión A-D basada en DAC, 601-602
- Conversión de integrador RC a integrador SC, 196
- Conversión de integrador RC-SC, 196
- Conversión de medida de razón, 580
- Conversión de onda triangular a senoidal, 489-490
- Convertidor AD537 de voltaje a frecuencia, 502-504
- Convertidor V-F AD537, 499
- Convertidor de banda ancha de ca-cd, 441
- Convertidor de dos pasos, 608
- Convertidor de frecuencia a voltaje (FVC), 506-507
- Convertidor de medio flash, 608
- Convertidor de rastreo, 602
- Convertidor de resistencia negativa (NIC), 22-23
- Convertidor de temperatura a frecuencia, 503
- Convertidor de voltaje a frecuencia (VFC), 501-505
- Convertidor diferencial V-I, 634, 635
- Convertidor flash de n bits, 607
- Convertidor generalizado de impedancia (GIC), 182-188
- Convertidor I-V de alta sensibilidad, 65-66
- Convertidor I-V, 64-66
- Convertidor VFC32 de voltaje a frecuencia, 504, 505
- Convertidores A-D, 575-623
 - conversión A-D basada en DAC, 601-602
 - convertidores de tipo integrador, 609-612
 - convertidores en tubo, 608-609
 - convertidores flash, 606-607
 - convertidores subrango, 607-608
- CR, ADC, 604-606
- errores, 582
- especificaciones de rendimiento, 582-583
- INL/DNL, 582
- SA ADCs, 602-604
- Véase también* Conversión A-D
- Convertidores analógico a digital. *Véase* Convertidores A-D
- Convertidores ca-cc, 439-441
- Convertidores D-A, 575-623
 - aplicaciones MDAC, 596-601
 - DACs de capacitor ponderado, 584-585
 - DACs de resistor ponderado, 583-584
 - DACs maestro esclavo, 590, 591
 - DACs potenciométricos, 585-586
 - errores, 578, 579
 - escaleras R-2R, 586, 587, 590

- escaleras R-2R de modo de corriente, 586-587
- escaleras R-2R de modo de voltaje, 587
- escaleras R-2R excitados por corriente, 590, 592
- especificación de rendimiento, 577-578
- INL/DNL, 579
- problemas de picos, 580
- segmentación, 592-596
- segmentación de modo de corriente, 595-596
- segmentación de modo de voltaje, 593-595
- Véase también* Convertidores bipolares DACs, 587-590
- Convertidores de aproximaciones sucesivas (SA ADCs), 602-604
- Convertidores de corriente a voltaje, 64-66
- Convertidores de redistribución de carga (ADCs CR), 604-606
- Convertidores de relación de Nyquist, 613
- Convertidores de rms verdadero a dc, 632-633
- Convertidores de sobremuestreo, 612-619
- acondicionamiento del ruido, 616-619
- convertidores sigma-delta, 616-614
- muestreo de relación Nyquist, 612-614
- sobremuestreo, 614-615
- Convertidores de subrango, 607-608
- Convertidores de tipo integrador, 609-612
- Convertidores voltaje a corriente, 66-74
- convertidores con carga aterrizada, 69-71
- convertidores de carga flotante, 67-68
- ganancia finita de lazo abierto, 73
- Convertidores digital a analógico. *Véase* Convertidores D-A
- Convertidores en tubo (pipeline), 608-609
- Convertidores flash, 606-607
- Convertidores F-V, 506, 507
- Convertidores sigma-delta (Σ - Δ), 616-619
- Convertidores V-F, 501-505
- Convertidores V-I con carga aterrizada, 69-71
- Convertidores V-I de carga flotante, 67-68
- Convertidores V-I. *Véase* convertidores de voltaje a corriente
- Corriente de corte de drenaje, 442-443
- Corriente de desvío de entrada, 225-229
- Corriente de polarización de entrada, 66, 225-229
- Corriente de retroceso, 536
- Corriente de salida a cortocircuito, 251
- Corriente de salida de referencia, 627
- Corriente de saturación, 520
- Corriente inversa de compuerta, 443
- Corriente óptima de la fuente, 44
- Corrimiento de la corriente de polarización de entrada, 232-233
- Corrimiento térmico, 253-236
- Corto virtual, 16
- Criterio de Barkhausen, 467
- Criterio Nyquist, 613
- Cumplimiento de voltaje, 67, 530
- Curva de ecualización de reproducción RIAA y preamplificador de micrófono, 127
- Curva de ecualización NAB y preamplificador de cinta, 129
- Curva de transferencia, 27

D

- DAC CMOS de 16 bits MP7616, 595
- DAC con acondicionamiento de salida bipolar, 590
- DAC segmentado AD7846 de 16 bits, 594
- DACs bipolares, 587-590
- DACs maestro esclavo, 590, 591
- DACs potenciométricos, 585-586
- DACs. *Véase* Convertidores D-A
- DCM, 554, 555
- Decimación, 614
- Degeneración del emisor, 291
- Densidad de potencia del ruido, 325
- Densidad espectral completa de la entrada, 340-341
- Densidad espectral de salida, 342
- Densidades de ruido de IC, 328
- Densidades espectrales de ruido, 325
- Desbalance de puente (disparidades en la resistencia)
- amplificadores de diferencia, 77-80
- convertidores V-I, 71-72
- Descompensado
- diferenciador, 370
- Desensibilización de la ganancia, 26-27
- Desintegración, fase, 610
- Desviación de la resistencia transductora, 96
- Desviación fraccional, 96
- Desvío de muestreo a retención, 453
- Desvío de salida (voltaje de cc de salida), 93
- Desvío VTC, 431-433
- Detección de pérdida de línea, 548-549
- Detector de cruce por cero, 413
- Detector de umbral, 413, 414, 421
- Detectores de nivel, 421-422
- Detectores de pico, 446-450
- Detectores de ventana, 423-425
- Detectores fotoconductores, 66
- Detectores fotovoltaicos, 66
- Diagrama de bloques del temporizador 555, 480
- Diagrama de bloques simplificado del amp op, 268
- Diagrama de temporización, 485
- Diagrama funcional LM317, 539, 541
- Diagrama simplificado del amp op, 220-225
- Diagramas (gráficas) de Bode, 119
- Diferencia de entrada
- amplificador de diferencia de salida, 84
- Diferenciador compensado, 370
- Diferenciador con amp op, 21
- Diferenciador, 21, 120-121
- Dinámica del ruido, 327-332
- Diodo de micropotencia de referencia de 2.5 V, LM385, 526
- Diodo de precisión de referencia LM329, 522
- Diodo de referencia de 6.9 V LM329, 422
- Diodo Zener (como regulador shunt), 517
- Diseño directo, 188-194
- filtros pasa altas, 191-194
- filtros pasa bajas, 189-191
- filtros S-C, 203-206
- Diseño en cascada, 173-182
- filtros pasa altas, 178
- filtros pasa bajas, 175-178
- filtros pasa banda, 178-181

filtros rechazo de banda, 182
 filtros SC, 210-211
 Disipación de potencia, 43-45
 Disipación de potencia interna, 45
 Disipación máxima interna de potencia ($P_{m\acute{a}x}$), 249-250
 Disparador Schmitt inversor con una sola fuente de alimentación, 432
 Disparador Schmitt no inversor con una sola fuente de alimentación, 433
 Disparador Schmitt no inversor, 431
 Disparadores Schmitt, 429-435
 Disparidades de resistencias amplificadores de diferencia, 77-80
 convertidores V-I, 71-73
 Distorsión armónica total (THD), 464
 División analógica, 638
 DNL, 579, 582
 Duplicación de frecuencia, 662

E

Ecuallizador de octavas, 132
 Ecuallizadores gráficos, 130-132
 Efecto de retroceso (*sagback*), 448
 Efecto linealizador de la retroalimentación negativa, 28
 Efecto Miller, 36
 El bit más significativo (MSB), 577
 Elemento de paso en serie, 534
 Eliminación de la interferencia del lazo de tierra, 82
 Eliminación Zener, 240
 Elongación fraccional, 99
 Encapsulado a ambiente, 544
 Energizar los amp op, 43-48
 disipación de potencia, 43-45
 flujo de corriente, 43-45
 saturación de salida, 46-48
 Entrada de corriente de AI, 95
 Entrada de corriente de referencia, 626
 Entrada en paralelo, 30
 Entrada en serie, 30
 Error de conformidad log, 626
 Error de cuantización, 581
 Error de desvío, 578, 582
 Error de la ganancia, 25, 578, 582
 Error de linealidad, 634, 637
 Error de pedestal, 453
 Error total, 634
 Errores relacionados con la entrada, 219
Véase también limitaciones estáticas del amp op

Escalera formada solamente por polos, 189
 Escalera RLC de resonancia en serie doblemente terminada, 189
 Escalera RLC formada por polos solamente doblemente terminada, 201, 202
 Escaleras $R-2R$, 586-587, 590, 592
 Escaleras $R-2R$ de modo de corriente, 586-587
 Escaleras $R-2R$ de modo de voltaje, 587
 Escaleras $R-2R$ excitadas por corriente, 590, 592
 ESL, 557
 Especificaciones máximas absolutas, 249-250
 Especificaciones máximas, 249-252
 Espectro del ruido, 325
 Espejo de corriente, 76
 ESR, 557
 Estabilidad, 359-409
 aislamiento de carga capacitiva, 374-376
 amplificadores compuestos, 396-401
 amplificadores log y antilog, 628-630
 aterrizado, 376-377
 cálculo de T usando PSpice, 365-367
 circuito diferenciador, 368-370
 circuitos amp op de GBP constante, 367-377
 circuitos CFA, 393-396
 compensación de la capacitancia parásita de entrada, 370-374, 394-396
 filtrado de la fuente de poder, 376-377
 frecuencia externa
 compensación de, 386-393
Véase también Compensación de frecuencia externa
 frecuencia interna
 compensación, 377-386
Véase también Compensación de frecuencia interna
 $H(s)$ y, 116-117
 margen de ganancia, 360-361
 picos y oscilaciones, 362-363
 polo de retroalimentación, 368
 razón de cerradura, 364-365
 Establecimiento del tiempo de, modo de espera, 453
 Estructura de diodo enterrado, 523
 Estructura de diodo subsuperficial, 523
 Etapa de entrada superbeta, 230

Etapa de entrada, 220-224
 Etapa de salida, 223
 Etapa intermedia (segunda), 222-223
 EVAL.LIB, 224, 427
 Exactitud absoluta, 578
 Exactitud de fase, mejoramiento, 400-401
 Exactitud relativa, 579
 Extracción de la raíz cuadrada, 638

F

Fabricantes de amp op, 2
 Factor de cresta (CF), 323
 Factor de desbalance (impedancias) amplificadores de diferencias, 78
 paralelo (shunt), 281-284
 serie, 279, 280
 Factor de desensibilización, 26
 Factor de escala de la entrada, 627
 Factor de escala de la salida, 626
 Factor de escala, 577-578
 Factor de escalamiento, 115
 Factor de ganancia de voltaje, 3
 Factor de retroalimentación (β), 40-42
 Factor de selectividad, 168
 Falda, 168
 Fase de autocero, 610
 Fase de integración de la señal, 610
 Fijador variable de precisión, 459
 FILDES, 170
 Filtrado del ruido, 345-346, 348-349
 Filtrado inadecuado de la fuente de poder, 376-377
 Filtro, 111. *Véase también* Filtros activos
 Filtro bicuadrático (también conocido como biquad), 153-154, 158
 Filtro pasa bajas Chebyshev de cuarto orden, 1 dB, 2 kHz, 211
 Filtro PBAD, 185, 186
 Filtro Chebyshev pasa bajas de sexto orden y 1 dB, 177
 Filtro de variable de estado controlado por voltaje, 645
 Filtro Delyiannis-Friend, 147
 Filtro elíptico pasa altas de quinto orden y 0.1/40 dB, 193
 Filtro elíptico pasa bajas de cuarto orden, 1 dB y 1 kHz, 212
 Filtro elíptico pasa bajas de séptimo orden de 0.28/60 dB, 192
 Filtro elíptico pasa bajas de sexto orden y 0.1/40 dB, 179

- Filtro g_m -C de segundo orden, 639
- Filtro KHN, 150
- Filtro monolítico SC universal dual MF10, 206, 207
- Filtro pasa bajas con rechazo (low-pass notch), 155
- Filtro pasa bajas de retroalimentación múltiple, 148-149
- Filtro pasa banda amplificador doble (PBAD), 185, 186
- Filtro pasa banda de banda ancha, 125, 126
- Filtro pasa banda de cuarto orden, 205
- Filtro pasa banda de retroalimentación múltiple, 147-148
- Filtro pasa banda de sexto orden y 1.0/40 dB, 181
- Filtro pasa banda de sexto orden de Butterworth, 180
- Filtro pasa banda pasivo, prototipo, 186
- Filtro pasivo de atraso-adelanto, 651
- Filtro PI activo, 652
- Filtro posterior (posfiltrado), 633
- Filtro programable digitalmente, 600
- Filtro SC bicuadrático (biquad), 200
- Filtro SC de lazo integrador dual, 200-201
- Filtro SC pasa bajas de quinto orden, 203
- Filtro SC universal MF10, 206-207
- Filtro Tow-Thomas, 153-154
- Filtros activos, 111-218
- aplicaciones de filtros de audio, 127-132. *Véase también* Aplicaciones en filtros en audio
 - filtros bicuadráticos (también conocidos como filtros *biquad*), 153-154
 - filtros de orden superior, 167-218
 - filtros de primer orden, 119-127
 - Véase también* Filtros activos de primer orden
 - filtros de rechazo de banda. *Véase* Filtros de rechazo de banda
 - filtros de retroalimentación múltiple, 146-149
 - filtros de segundo orden, 132-138
 - Véase también* Filtros de segundo orden
 - filtros KRC, 139-146. *Véase también* Filtros KRC
 - filtros pasa altas. *Véase* Filtros pasa altas
- filtros pasa bajas. *Véase también* Filtros pasa bajas
- filtros pasa banda. *Véase* Filtros de paso de banda
- filtros pasa todo (*all-pass*). *Véase* Filtros pasa todo (*all-pass*)
- filtros RLC, 113-114
- filtros SC, *Véase* Filtros SC
- filtros universales, 150-156
- filtros VE, 150-153
- función de transferencia, 114-119
- GBP, y, 289-303
- limitación, 114
- naturaleza de los, 114
- respuestas comunes de frecuencia, 111-113
- sensibilidad, 156-159
- Filtros activos de orden superior, 167-218
- aproximación Bessel, 172-173
 - aproximación Butterworth, 170-171
 - aproximación Cauer, 172
 - aproximación Chebyshev, 171-172
 - aproximaciones de filtros, 168-173
 - convertidor generalizado de impedancia (GIC), 182-188
 - diseño directo, 188-194
 - diseño en cascada, 173-182
 - GBP, y, 300-303
- Filtros activos de primer orden, 119-127
- cambiadores de fase, 126-127
 - diferenciador, 120-121
 - filtro pasa altas con ganancia, 124-125
 - filtro pasa bajas con ganancia, 123-124
 - filtro pasa banda de banda ancha, 125-126
 - GBP, y, 299-300
 - integradores, 121-123
- Filtros Bessel, 172-173
- Filtros Cauer, 172
- Filtros con múltiples amp op. *Véase* Filtros universales
- Filtros Chebyshev, 171-172
- Filtros de Butterworth, 170-171
- Filtros de capacitores conmutados. *Véase* Filtros SC
- Filtros de ganancia infinita, 146-149
- Filtros de rechazo de banda
- diseño en cascada, 182
 - filtros de retroalimentación múltiple, 149
 - filtros de segundo orden, 137-138
- filtros KRC, 146
- respuesta de rechazo de banda, 112
 - respuesta rechaza banda (notch), 112
- Filtros de retraso, 112. *Véase también* Filtros pasa todo (*all-pass*)
- Filtros de retroalimentación múltiple, 146-150, 158
- Filtros de segundo orden, respuesta pasa bajas, 133-135
- respuesta rechaza banda, 137-138
- Filtros de segundo orden, 132-139
- mediciones de filtros, 138
 - respuesta pasa altas, 135
 - respuesta pasa banda, 135-137
 - respuesta pasa todo (*all-pass*), 138
- Filtros de tiempo continuo. *Véase* Filtros activos de orden superior
- Filtros de variables de estado (VE), 150-153
- Filtros elípticos, 172
- Filtros g_m -C, 639-640
- Filtros KRC, 139-146
- circuito KRC de componentes iguales, 141-142
 - circuito KRC de ganancia unitaria, 142-144
 - filtros de rechazo de banda, 146
 - filtros pasa bajas, 139-141
 - filtros pasa banda, 145-146
 - filtros pasa todo, 144
 - sensibilidad, 157-158
- Filtros pasa altas
- diseño directo, 191-194
 - diseño en cascada, 178
 - filtros de segundo orden, 135
 - filtros KRC, 144
 - filtros SC, 191-194
 - ganancia, y, 124-125
 - respuesta pasa altas, 112
- Filtros pasa bajas
- diseño directo, 189-191, 203-204
 - diseño en cascada, 175-178
 - filtros de retroalimentación múltiple, 148-149
 - filtros de segundo orden, 133-135
 - filtros KRC, 139-141
 - filtros SC, 189-191, 203-204
 - ganancia, y, 123-124
 - respuesta pasa bajas, 111, 112
 - RNDF, y, 187, 188
- Filtros pasa banda
- diseño en cascada, 178-181
 - filtros de banda ancha, 125, 126

- filtros de retroalimentación múltiple, 147-148
 filtros de segundo orden, 135-136
 filtros *KRC*, 145-146
 filtros SC, 204-206
 respuesta pasa banda, 112
 síntesis directa, 204-206
 Filtros pasa todo (*All-pass*)
 filtros de segundo orden, 138
 respuesta pasa todo (*all-pass*), 112
 Filtros rechaza banda (*notch*).
Véase Filtros de rechazo de banda
 Filtros *RLC*, 113
 Filtros Sallen-Key, 139. *Véase también* filtros *KRC*
 Filtros SC, 199-206
 diseño en cascada, 210-211
 filtros de lazo de dos integradores, 200-201
 filtros universales, 206-211
 limitaciones prácticas, 197-199
 simulación de escalera, 201-203
 síntesis directa de filtros pasa bajas, 203-204
 síntesis directa de filtros pasa banda, 204-206
 Filtros Thomson, 173
 Filtros universales, 150-156
 filtros bicuadráticos (*biquad*), 153-154
 filtros VE, 150-153
 respuesta rechazabanda (*notch*), 154-156
 sensibilidad, 158
 Filtros universales SC, 206-211
 Filtros VE, 150-153
 Flip-flop, 471
 Flujo de corriente, 43-45
 Forma de onda de doble pendiente, 610
 Formación de pico, 134
 Formas de onda del PWM, 428
 Formas de onda exponencial/lineal, 464
 Formas de onda lineal y exponencial, 464
 Fotodiodo de silicio, 66
 FPB, 287-288
 Frecuencia angular, 114, 267
 Frecuencia cíclica, 267
 Frecuencia compleja, 114
 Frecuencia de -3 dB, 124, 125
 Frecuencia de -3 dB de lazo abierto, 269
 Frecuencia de carrera libre, 647
 Frecuencia de corte, 111, 134, 168
 Frecuencia de cruce, 272
 Frecuencia de esquina, 326
 Frecuencia de ganancia unitaria, 121, 270, 368
 Frecuencia de ganancia unitaria de integración, 206
 Frecuencia de oscilación, 500
 Frecuencia de pico, 136
 Frecuencia de resonancia, 136
 Frecuencia de transición, 270
 Frecuencia del polo dominante, 268
 Frecuencia espacial, 500
 Frecuencia natural no amortiguada, 132, 653
 Frecuencia neperiana, 114
 Frecuencias características, 115
 Frecuencias críticas, 115
 FSK, 500, 501
 Fuente de 1 mA, 70
 Fuentes de corriente, 529-532
 Fuentes de potencia, 542-544
 Fuentes de voltaje, 528-529
 Fuga del interruptor de reinicio (*reset*), 449
 Fugas, 448, 449
 Función de error, 25
 Función de transferencia de control a salida, 560
 FVC, 506, 507
 FWR, 435, 438, 439
- ## G
- Ganancia finita de lazo abierto, 73
 Ganancia hacia adelante, 32, 35
 Ganancia de alta frecuencia, 125, 135, 653
 Ganancia de cc, 124, 268
 Ganancia de corriente a cortocircuito, 4
 Ganancia de corriente sin carga, 4
 Ganancia de frecuencia media, 125
 Ganancia de la fuente a la carga, 3
 Ganancia de lazo (*T*)
 cálculo en forma directa, 38-40
 factor de retroalimentación, 40-42
 incremento, 397-398
 PSpice, 365-367
 reducción de, 386-387
 visualización gráfica, 271-272
 Ganancia de lazo cerrado, 9
 Ganancia de lazo (ciclo) abierto, 9, 24
 Ganancia de modo común, 79
 Ganancia de ruido de cc, 244
 Ganancia de señal, 244
 Ganancia de transconductancia sin carga, 638
 Ganancia de transimpedancia de lazo abierto, 304
 Ganancia de transresistencia de lazo cerrado, 37
 Ganancia de voltaje a circuito abierto, 3
 Ganancia de voltaje sin carga, 3
 Ganancia del modo diferencial, 79
 Ganancia del ruido, 30, 327
 Ganancia del voltaje de lazo cerrado, 37
 Ganancia en resonancia, 135
 Ganancia programable digitalmente, 91-93
 Ganancia unitaria estable del *amp* op de 120 MHz de baja potencia/bajo ruido EL2044C, 313
 Ganancia variable, 80-81
 Gatillo (disparador) Schmitt inversor, 429-430
 GBP, 270
 efecto, en circuitos integradores, 292-298
 efecto, sobre los filtros, 298-303
 Generación de onda senoidal de baja distorsión, 500
 Generador básico de onda triangular/cuadrada, 486
 Generador de formas de onda ICL 8038, 494-497
 Generador de funciones XR-2206, 499-501
 Generador senoidal FSK, 501
 Generadores de función, 493-501
 Generadores de onda de diente de sierra, 490-492
 Generadores de onda monolíticos, 493-501
 Generadores de onda senoidal, 465-471
 Generadores de onda triangular, 486-490
 Generadores de señal, 463-512
 acondicionador de onda logarítmica, 490, 491
 convertidores F-V, 505-506
 convertidores V-F, 501-505
 generadores de onda de diente de sierra, 490-492
 generadores de onda senoidal, 465-471
 generadores de ondas triangulares, 486-490
 generadores monolíticos de formas de onda, 493-501
 multivibradores, 471-479.
Véase también Multivibradores oscilador de controlado por voltaje (VCO), 488-489

oscilador de puente de Wien, 465-467
 osciladores de cuadratura, 470-471
 osciladores de relajamiento, 464-465
 osciladores senoidales, 463-464
 temperizadores monolíticos, 480-486
 VCO con condensador (capacitor) *aterrizado*, 493
 VCO con emisor acoplado, 498-499
 Generadores monolíticos de funciones XR-2206/07, 499
 Girador, 214
 GM, 360-361
 Gráfico de barras, 607
 Guarda de entrada, 233-234

H

HI-DAC16, 596
 Histéresis, 434-435
 Huelsman, L. P., 150
 HWR, 435-437

I

Ideal, 4
 Imágenes, 613
 Impedancia de, por cruce de señales, retorno común, 82
 Impedancia diferencial de entrada, 278
 Impedancias de entrada/salida, 278-284
 Impedancias de salida y entrada, 278-284
 Impedancias en paralelo, 281-284
 Impedancias en serie, 279-281
 INA101, 84
 INA105, 80
 Incertidumbre de apertura, 453
 Inductancia equivalente en serie (ESL), 557
 Inestabilidad. *Véase* Estabilidad
 INL, 579, 582
 Integrador con amp op, 21, 22
 Integrador con pérdida, 22, 124
 Integrador controlado por corriente, 644
 Integrador de Deboo, 121, 122
 Integrador de Miller, 121
 Integrador de precisión, 22
 Integrador inversor, 368
 Integrador no inversor (Deboo), 121, 122

Integrador SC inversor, 197
 Integrador SC no inversor de formas de onda, 197, 198
 Integrador, 21-22
 Integradores, 121-123
 Integradores SC, 195-197
 Interferencia del lazo de tierra, 82
 Interruptor analógico-tierra, 444
 Interruptor de corriente, 444
 Interruptor de corriente de alta velocidad, 589
 Interruptor (switcher) CAD, 560, 567
 Interruptores, 441-446
 Interruptores analógicos, 441-446
 Interruptores JFET, 442-444
 Interruptores MOSFET, 444-446
 Interruptores vistos de una manera simple (Switches Made Simple), 560
 Inversor CMOS, 476
 Inversor de corriente, 76
 IPTAT AD590, 532
 IPTATs, 526

J

JFET de canal n, 443

K

Kerwin, W. J., 150

L

Lazo de tercer orden, 654
 Lazo de Tipo I de segundo orden, 651
 Lazo de Tipo II de segundo orden, 652
 Lazos de primer orden, 649-650
 Lazos de segundo orden, 650-652
 Lazos por amarre de fase (PLLs), 646-661
 amarre y captura, 647-648
 características de amortiguamiento, 652-654
 condición de amarre, 648-649
 criterios de diseño del filtro, 654
 diseño, 659-661
 lazo de primer orden, 649-650
 lazos de segundo orden, 650-651
 monolíticos, 654-661. *Véase también* PLLs monolíticos
 sistema básico, 646
 LF356, 455
 Limitaciones dinámicas de amp op, 267-320. *Véase*

también Limitaciones estáticas de amp op
 ancho de banda de potencia completa, 287-289
 CFA, 303-313. *Véase también*
 Amplificadores de retroalimentación de corriente (CFA)
 GBP finito/circuitos integradores, 292-298
 GBP finito/filtros, 298-303
 impedancias de entrada/salida, 278-284
 limitación de la velocidad de respuesta, 285-287, 290-292
 respuesta de lazo abierto, 268-272
 respuesta de lazo cerrado, 272-278
 respuesta transitoria, 284-292
 tiempo de ascenso, 284-285
 tiempo de estabilización, 288-290
 Limitaciones estáticas de amp op
 op estáticos, 219-266. *Véase también* Limitaciones dinámicas de amp op
 amp op bipolares, 239-240
 amp op de corriente de polarización de entrada baja, 229-234
 amp op de entrada de FET, 240-241
 amp op de entrada de JFET, 230-231
 amp op de entrada de MOSFET, 231
 amp op de entrada superbeta, 229
 amp op de voltaje de desvío de entrada bajo, 239-244
 amp op estabilizados por autocero/troceador, 241, 243
 anulación externa, 246-249
 anulación interna, 245-246
 cancelación de la corriente de desvío de entrada, 229-230
 CMRR, 236-237
 compensación, 244-249
 compensación del error de desvío de entrada, 244-249
 corriente de desvío de entrada, 225-229
 corriente de polarización de entrada, 225-229
 corrimiento de la corriente de polarización de entrada, 232-233
 corrimiento térmico, 235-236
 especificaciones máximas, 249-252

guarda de entrada, 233-234
 protección contra sobrecarga, 251-252
 PSRR, 237-238
 voltaje de desvío de entrada, 234-239
 Limitaciones prácticas de los amp op, 68-69
 disparidad de las resistencias, 71-73
 Limitaciones. *Véase* Limitaciones dinámicas de los amp op;
 Limitaciones estáticas de los amp op
 Límite de la velocidad de respuesta, 285-287, 290-292
 Línea de código central, 582
 Linealidad, 411
 Linealización del puente, 101-102
 LM13600, 642
 LM335, 422
 LM335, sensor de precisión de temperatura, 526
 LM3915, 425
 LM3916, 425
 LM395, 422
 LM398, BiFET THA, 452
Logger, 625
 LSB, 578
 LT1010, 455
 LT1016, 420
 LT1025, 534
 LT1028, 351
 LT1360, 376
 LTC1060, 206
 LTZ1000 Super Zener, 523

M

Macromodelo, 224
 Macromodelo del amp op 741, 225
 Margen de ganancia (MG), 360-361
 Máximo rizo en la banda de paso, 168
 MC3425, 547-548
 MDAC, 577, 596-601
 Mediciones verdaderas de rms, 324
 Medidores de gráfico de barras, 425
 Medidores de tipo promedio, 324
 μ A78G, 539
 μ A79G, 539
 μ A741 op amp, 220, 223, 224, 258-266, 351
 Micromodelo, 223
 Modelo PSpice del polo dominante, 272
 Modelos de ruido del transistor, 325
 Modelos en PSpice. *Véase también* Modelos de SPICE

CFA, 309
 encontrar la *T*, 365-367
 ruido, 337-338
 Modelos en SPICE, 223-225
 Modo autocero, 243
 Modo de conducción continua (CCM), 553, 554
 Modo de conducción discontinuo (DCM), 554, 555
 Modo de muestreo, 243
 Modo de rastreo, 447
 Modo de retención (*hold*), 447
 Modo de retroalimentación negativa, 47
 Modulación de ancho de pulso (PWM), 425, 427-428, 493
 Modulación de posición del pulso (PPM), 493
 Modulador balanceado, 656
 MOSFET de canal n, 445
 MPY100, 637
 Multiplexor analógico de canal k, 444
 Multiplicador analógico de cuatro cuadrantes, 636
 Multiplicador DAC (MDAC), 577, 596-601
 Multiplicador de cuatro cuadrantes, 633
 Multiplicador de dos cuadrantes, 633
 Multiplicador de Q, 163
 Multiplicador de un cuadrante, 633
 Multiplicadores, 633-638
 Multiplicadores analógicos, 633-638
 Multiplicadores de transconductancia variable, 634-637
 Multivibrador astable, 471
 Multivibrador básico de carrera libre, 472-475
 Multivibrador biestable, 471
 Multivibrador de barrido amplio VFC, 502-504
 Multivibrador de carrera libre, 471-477
 Multivibrador de carrera libre con una sola junta de alimentación, 475
 Multivibrador de carrera libre de compuerta CMOS, 477
 Multivibrador monoestable, 472, 478-479
 Multivibradores, 471-479
 carrera libre básica, 472-475
 clasificación, 471
 monoestables, 472, 478-479
 oscilador de cristal CMOS, 477-478

uso carrera libre, uso de compuertas CMOS, 475-477

N

NE560, 499
 NE5517, 642
 NEB, 328-330
 Newcomb, R. W., 150
 NIC, 22-23
 No amortiguada, 132
 No linealidad diferencial (DNL), 579, 582
 No linealidad integral (INL), 579, 582
 Nodo de ganancia, 304

O

One-shot, 472, 479
 One shot de compuerta CMOS, 479
 One-shot no redispensible, 479
 One-shot redispensible, 479
 OP-27, 240, 242
 OPA129, 231
 OPA501, 252
 OPA627, 352
 Operación del one-shot redispensible, 549
 Operacional Amplificador operacional de transconductancia (OTA), 638-646
 OS, 362, 363
 Oscilación, 359. *Véase también* Estabilidad
 Oscilador básico de puente de Wien, 465-467
 Oscilador controlado por corriente (CCO), 492
 Oscilador controlado por voltaje (VCO), 488-489
 Oscilador controlado por voltaje de onda de diente de sierra/pulsos, 491
 Oscilador controlado por voltaje de onda triangular cuadrado, 488
 Oscilador de anillo, 509
 Oscilador de cristal de compuerta CMOS, 477-478
 Oscilador de puente de Wien, 465-469
 Oscilador de relajamiento controlado por corriente, 646
 Osciladores
 anillo, 509
 cristal CMOS, 477-478

cuadratura, 470-471
 puente de Wien, 465-469
 relajamiento, 464-465
 senoidales, 463-464
 VCO, 488-489
 Osciladores de cuadratura, 470-471
 Osciladores de relajamiento, 464-465
 Osciladores prácticos de puente de Wien, 468
 Osciladores senoidales, 463-464
 OTA, 638-646
 OTA bipolares, 641
 OTA comerciales, 640-646

P

PA04, 252
 Par Darlington, 222, 534
 Par push-pull, 233
 Paralelo-paralelo, 35, 37
 Pasa altas con rechazabanda, 155
 Paso de espera (*hold*), 453
 PCM52/53, 596
 Percepción remota (sensado remoto), 528, 529
 PG, 362, 363
 Pico de la ganancia (PG), 362-363
 Picos, 580
 Piso de ruido blanco, 326
 Plantilla del impreso de centroide común, 240
 Plantilla de anillo de guarda y sus conexiones, 233
 PLL CMOS 4046, 654-661
 PLLs monolíticos, 654-661
 diseño, 659-661
 comparador de fase Tipo I, 656-657
 comparador de fase Tipo II, 658-659
 VCO, 655-656
 PLL. Véase Lazos por amarre de fase (PLL)
 $P_{m\acute{a}x}$, 249
 Polo de retroalimentación, 368-369
 Porcentaje de desviación, 96
 PPM, 483
 Preamplificador de cinta, 129, 130
 Preamplificador de micrófono, 127-128
 Preamplificadores ecualizados, 127
 Precisión REF101 de 10 V, 522, 523
 Principio de bandas de arranque, 530
 Principio de transconductancia variable, 634
 Principio tangencial del ruido rosa, 332

Proceso de carga, 3, 4
 Producto ganancia ancho de banda, 270. Véase también GBP
 Programa en Lazo HCMOS Asegurado en Fase (HCMOS Phase-Locked Load Program), 660
 Proporcional a la temperatura absoluta (PTAT), 526
 Protección contra corto circuito, 537
 Protección contra la corriente de retroceso, 537
 Protección contra sobrecarga, 251-252
 Protección contra sobrevoltaje, 548-549
 Protección OV, 548-549
 PSpice, 8, 170, 224
 PSRR, 237
 PTAT, 526
 Puente balanceado, 20, 70
 Puente desbalanceado, 97
 amplificadores de diferencia, 77-80
 convertidores V-I, 71-73
 Puentes medidores de tensión (strain gauge), 94-100
 PWM, 428, 483

R

RA, 608
 Ragazzini, John R., 1
 Rango comercial, 249
 Rango de ajuste del voltaje de desvío, 246
 Rango de amarre, 648
 Rango de captura, 647
 Rango de escala completa, 577
 Rango de salida dinámico, 47
 Rango del voltaje de entrada, 250
 Rango dinámico, 578, 626
 Rango industrial, 249
 Rango militar, 249
 Rangos de códigos, 581
 Razón de amortiguamiento, 132, 653
 Razón de cerradura (ROC), 364-365
 Razón de eliminación de rizo (RRR), 515
 Razón de rechazo de la alimentación hacia adelante, 453
 Razón de rechazo de modo común, 79, 80, 236-237
 Razón de rechazo del suministro de energía (PSRR), 237-238

Razón de retorno, 24
 Realización alternativa del elemento D, 185
 Realización del elemento D, 184, 185
 Rectificador de media onda (HWR), 435-437
 Rectificador de onda completa (FWR), 435, 437-439
 Rectificadores de precisión, 435-441
 Rechazabanda (notch) simétrico, 155
 Reducción de la distorsión no lineal, 27-29
 REF101, 516, 517
 Referencia, autorregulada, de 10 V, 519
 Referencia de dos terminales, 526
 Referencia de 10 V con buffer, 528
 Referencia de precisión REF-05 de 5 V, 526
 Referencia de tres terminales, 526
 Referencia, estabilizada, térmicamente, LM399 de 6.95 V, 524
 Referencias de diodo Zener compensados térmicamente, 521-523
 Referencias de voltaje, 520-534
 aplicaciones (usos) de los sensores de temperatura, 532-534
 fuentes de corriente, 529-532
 fuentes de voltaje, 528-529
 referencias de diodo de Zener térmicamente compensado, 531-533
 referencias de voltaje de banda prohibida, 524-526
 sensado remoto, 528, 529
 sensores monolíticos de temperatura, 526-527
 usos, 527-534
 Referencias de voltaje de banda prohibida (bandgap), 524-526
 Referencias de voltaje/ reguladores, 513-573
 conexión básica, 514
 especificaciones de rendimiento, 514-520
 referencias de voltaje, 520-534. Véase también Referencias de voltaje reguladores conmutados, 549-567. Véase también Reguladores conmutados reguladores lineales, 534-549. Véase también Reguladores lineales

- reguladores monolíticos conmutados, 559-567
- Referencias/reguladores. *Véase* referencias/reguladores de voltaje
- Región de saturación inferior, 46, 47
- Región de saturación negativa, 46, 47
- Región de saturación positiva, 46, 47
- Región lineal, 46, 47
- Región superior de saturación, 46, 47
- Regiones de operación, 46, 47
- Registro de aproximaciones sucesivas (SAR), 602
- Regulación de carga, 514, 515
- Regulación de cruce, 567
- Regulación de entrada, 515
- Regulación de la fuente de poder, 515
- Regulación de línea, 514, 515
- Regulador ajustable de cuatro terminales, 539
- Regulador básico de voltaje en serie, 534
- Regulador de flyback, 565, 566
- Regulador de flyback de salida triple, 566
- Regulador de paso abajo, 554
- Regulador inversor, 554
- Regulador monolítico de interrupción LT1070, 564-567
- Regulador negativo LM337, 539
- Regulador positivo LM317, 539
- Regulador μ A78G, 540-542
- Reguladores ajustables de tres terminales, 539
- Reguladores conmutados, 549-559
- eficiencia, 558-560
- monolíticos, 559-567. *Véase también* Reguladores conmutados monolíticos
- selección de la bobina, 555-556
- selección del capacitor, 556-558
- topologías básicas, 551-555
- Reguladores de baja caída (LDO), 541, 542
- Reguladores de paso arriba, 554
- Reguladores de voltaje monolíticos, 538-541
- Reguladores LDO, 541, 542
- Reguladores lineales, 534-549
- circuitos supervisores de suministro de potencia, 547-548
- consideraciones térmicas, 544-547
- fuentes de potencia, 542-544
- protecciones, 535-538
- reguladores de voltaje monolíticos, 538-541
- usos, 541-549
- Reguladores monolíticos de interrupción, 559-567
- control de modo de corriente, 563-564
- control de modo de voltaje, 560-563
- LT1070, 564-567
- reguladores de flyback, 565, 566
- Relación de muestreo de Nyquist, 612-614
- Relación de Nyquist, 613
- Relación señal a ruido (SNR), 322, 345
- Relación señal a ruido de entrada, 345
- Residuo, 608
- Resistencia de entrada, 3
- Resistencia de entrada en modo común, 77, 78
- Resistencia de entrada en modo diferencial, 77, 78
- Resistencia de salida, 3
- Resistencia dinámica, 442
- Resistencia equivalente en serie (ESR), 557
- Resistencia negativa, 23
- Resistencia positiva, 23
- Resistencia térmica de la unión ambiente, 544
- Resistencias terminales ideales, 5
- Resistor ponderado DAC, 583, 584
- Resolución, 578
- Respuesta de Butterworth, 134
- Respuesta de lazo abierto, 268-272
- Respuesta de lazo cerrado, 272-278
- Respuesta del polo dominante, 268
- Respuesta elíptica pasa bajas, 189
- Respuesta en frecuencia, 111, 117
- Respuesta filtro rechaza banda (notch), 112
- Respuesta natural, 116
- Respuesta sin fuente, 116
- Respuesta transitoria, 284-292
- Respuestas de 3 dB quinto orden, comparación, 173
- Respuestas ideales de filtros, 112
- Restricción de la corriente de entrada, 15
- Restricción del voltaje de entrada, 15
- Retraso de la propagación, 412
- Retroalimentación, 30-38. *Véase también* Retroalimentación negativa
- Retroalimentación negativa, 23-30
- desensibilización de la ganancia, 26, 27
- diagrama de bloques, 24
- estabilidad, y, 359
- perturbaciones, y, 29-30
- reducción de la distorsión no lineal, 27-29
- ruido, y, 29-30
- Retroalimentación resistiva. *Véase* Circuitos con retroalimentación resistiva
- Rizo de la corriente de bobina, 553
- RNDF, 184, 187-188
- RNDF aterrizada, 184
- ROC, 364-365
- Rompimiento de avalancha, 522
- Rompimiento de emisión de campo, 522
- RRR, 515
- Ruido, 321-357
- amp op, 339-346. *Véase también* Ruido del amp op
- amp op de bajo ruido, 350-353
- amplificadores de fotodiodo, en, 349-350
- avalancha, 334-335
- BJT, en, 335-336
- blanco, 326
- definido, 321
- dinámica, 327-332
- disparo, 333-334
- espectros, 325
- factor de cresta, 323-324
- filtro, 345-346, 348-349
- flicker, 334
- fuentes de, 332-338
- IC (circuito integrado), 326, 327
- inherente, 322
- integración gráfica por secciones, 331-332
- interferencia, 321-322
- JFET, en, 336
- modelado en PSpice, 337-338
- MOSFET, en, 336-337
- NEB, 328-330
- observación y medida, *1/f*, 324, 326
- principio tangencial de ruido rosa, 332
- retroalimentación negativa, y, 29-30
- SNR, 322
- suma, 324-325
- térmico, 332-333
- valor rms, 323
- Ruido a cortocircuito, 341
- Ruido blanco, 326
- Ruido de amps op, 339-346

- CFA, en, 345
 densidad espectral de entrada completa, 340-341
 filtrado del ruido, 345-346
 ruido de salida rms, 341-344
 SNR, 344-345
 Ruido de avalancha, 334-335
 Ruido de ca. Véase Ruido
 Ruido de carga del par de entrada, 352
 Ruido de cc, 321
 Ruido de circuito abierto, 341
 Ruido de contacto, 334
 Ruido de cuantización, 581
 Ruido de disparo, 333-334
 Ruido de interferencia, 321-322
 Ruido de salida rms, 341-344
 Ruido de salida rms total, 342, 344
 Ruido de segunda etapa, 352
 Ruido del circuito integrado, 326-327
 Ruido diferencial del par de entrada, 351-352
 Ruido en exceso, 334
 Ruido externo (interferencia), 321, 322
 Ruido Flicker, 334
 Ruido inherente, 322
 Ruido interno (inherente), 322
 Ruido Johnson, 332
 Ruido rms de entrada total rms, 344
 Ruido rms de salida total, 327
 Ruido térmico, 332-333
 Ruido 1/f, 326, 334
- S**
- SA ADC, 602-604
 Salida de corriente AI, 94-95
 Salida en serie, 30
 Salida-paralelo, 30
 Salto de rana, 593
 SAR, 602
 Saturación de los amplificadores, 46-48
 Saturación de salida, 46-48
 Segmentación, 592-596
 Segmentación de modo de corriente, 595-596
 Segmentación de modo de voltaje, 593-595
 Seguidor de voltaje, 368
 Segunda etapa, 222-223
 Sensado subvoltaje, 548-549
 Sensado UV, 548-549
 Sensibilidad, 156-159
 Sensor Celsius, 532
- Sensores monolíticos de temperatura, 526-527
 Señal de error, 24
 Separación de polos, 381, 382
 Separador de Riel TLE2426, 47
 Serie AD594/5/6/7, 534
 Serie μ A7800, 538-540, 545
 Serie μ A7900, 538-540, 545
 Serie-paralelo, 32
 Serie 7800, 538-540, 545
 Serie IN821-9, 522
 Servoconvertidor, 602
 74HC(T)4046A PLL CMOS, 654-661
 SHA, 450-456
 SHC803/804, 456
 Simulación de escalera
 filtros de tiempo continuo, 188-194
 filtros SC, 201-203
 Simulación de escalera RLC, 188-194
 Simulador de inductancias (inductancia aterrizada), 184
 Sistema de datos muestreados, 576
 SNR, 322, 344-345
 SOA, 535, 536
 Sobreamortiguado, 132
 Sobrecarga de entrada, 412
 Sobrecarga de salida protección, 535
 Sobremuestreo, 614-615
 Sobretiro (OS), 362-363
 Soportes del puente, 97
 SPICE, 2. Véase también PSpice, modelos en PSpice
 SR, 285-289
 Subamortiguado, 132
 Subrango de 8 bits de ADC, 608
 Suma del ruido, 324-325
 Sumidero (disipadores) de calor, 546
 Superdiodo, 436
- T**
- T. Véase Ganancia de lazo (T)
 Tablas de filtros pasa bajas, 176
 Tableteo, 433-434
 Tableteo de comparador, 433-434
 TC, 516
 Técnica AZ, 243
 Técnica CS, 243
 Técnica de autocero (AZ), 241
 Técnica de estabilización por troceador (chopper) (CS), 241, 243
 Técnicas de capacitor volante, 89-90
- Técnicas de compensación de frecuencia, 377-393
 Temperaturas de operación, 249
 Temporizador, 480-483
 Temporizador/contador XR-2240, 484-486
 Temporizadores IC, 480-486
 Temporizadores monolíticos, 480-486
 Termómetro, 607
 Termostato de sustrato, 422
 THA, 450-456
 THA de tipo integrador, 455
 THA mejorada, 455, 456
 THA monolítico de alta velocidad HA-5330, 455
 THD, 464
 Tiempo de adquisición, 452
 Tiempo de apertura, 453
 Tiempo de ascenso, 284-285
 Tiempo de captura, 648
 Tiempo de conversión, 583
 Tiempo de empuje, 648
 Tiempo de estabilización, 288-290, 580
 Tiempo de respuesta, 412-413
 Tierra falsa, 290
 Tierra pobre, 376
 Topología de entrada en paralelo, 282
 Topología de salida en paralelo, 281
 Topologías de retroalimentación negativa, 31
 Transductor de temperatura de dos terminales AD590, 527
 Transductores resistivos, 96
 Transformación de impedancia, 22
 Transistor bipolar de unión (BJT), 1
 Transistores de efecto de campo (FET), 442
 Transistores superbeta, 229
 Transitorio exponencial, 465
 Transmisión balanceada, 90
- U**
- Unidad (entrada), activa de guardia, 90-91
 Unión a empaque, 544
 Unión sumadora, 18
 1N5822, 565
- V**
- Valor binario fraccional, 577
 Valor de la media cuadrática, 323
 Valor de raíz-media-cuadrática (rms), 323

- Valor rms, 323
 Valores de elementos (filtros Butterworth/Chebyshev pasa bajas), 190
 Valores de elementos de filtros Chebyshev pasa bajas, 190
 Valores de los elementos de filtros Bufferworth pasa bajas, 190
 Valores de resistencias, 60, 61
 Valores de resistencias estándar, 60, 61
 Variación (excursión) del voltaje de salida, 250-251
 v_{CM} , 76, 77
 VCO, 488-489
 VCO con capacitor aterrizado, 493
 VCO de emisor acoplado, 498-499
 v_{DM} , 76, 77
 Velocidad de caída de voltaje, 448
 Velocidad de respuesta (slew rate), 285-286
 VFA, 303, 310-313
 VFA bipolar de cascodo doblado, 312
 VFA de alta velocidad THS4401, 313
 VFA derivado de CFA, 312
 VFC, 501-505
 VFC por balanceo de cargas, 504-505
 Vibración de apertura (Aperture Jitter), 453
 Voltaje de caída, 520
 Voltaje de desvío de entrada, 234-239
 Voltaje de error, 647
 Voltaje de la banda prohibida (bandgap), 521
 Voltaje de referencia, 577
 Voltaje diferencial de entrada, 6
 Voltaje inicial de desvío de entrada, 238
 Voltaje térmico, 520
 VPTATs, 526

W

Widlar, Robert J., 1

X

XR-210/15, 499